



# (12) 发明专利申请

(10) 申请公布号 CN 105895610 A

(43) 申请公布日 2016. 08. 24

(21) 申请号 201410858172. 2

(22) 申请日 2014. 11. 18

(71) 申请人 飞思卡尔半导体公司

地址 美国得克萨斯

(72) 发明人 刘鹏 贺青春 吴萍

(74) 专利代理机构 中国国际贸易促进委员会专

利商标事务所 11038

代理人 刘倜

(51) Int. Cl.

H01L 23/495(2006. 01)

H01L 23/31(2006. 01)

H01L 21/60(2006. 01)

H01L 21/56(2006. 01)

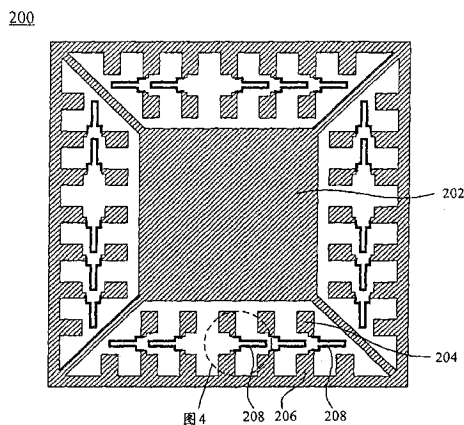
权利要求书2页 说明书4页 附图11页

## (54) 发明名称

半导体装置以及具有竖直连接条的引线框

## (57) 摘要

一种半导体装置,包括具有管芯支撑区域和包围该管芯支撑区域的多个内排和外排引线的引线框,以及安装在该管芯支撑区域上并利用接合线电连接至所述引线的半导体管芯。模制材料封装该半导体管芯、接合线以及引线并限定出封装体。该半导体装置进一步包括从引线竖直地延伸至封装体的顶部表面的连接条。在执行该模制处理之前,所述连接条将内排引线连接至外排引线中各自的外排引线。



1. 一种半导体装置,包括:

引线框,具有管芯支撑区域和包围所述管芯支撑区域的至少两排引线,其中所述两排引线包括多个内排引线和多个外排引线;

半导体管芯,安装在所述管芯支撑区域上并利用多个接合线电连接至所述两排引线;

模制材料,包封所述半导体管芯、所述接合线以及所述两排引线,其中所述模制材料限定封装体,并且所述两排引线在所述封装体的底部表面露出;以及

内连接条,连接至所述内排引线,其中所述内连接条从所述内排引线竖直延伸到所述封装体的顶部表面,并且其中在提供模制材料来包封所述半导体管芯、接合线和所述两排引线之前,将所述内连接条连接到所述个排引线中相应的外排引线。

2. 根据权利要求 1 所述的半导体装置,其中至少一个所述个排引线具有竖直延伸到封装体的顶部表面的外连接条,其中在提供模制材料来包封所述半导体管芯、接合线和所述两排引线之前,将所述外连接条连接到所述内连接条中的至少一个。

3. 根据权利要求 2 所述的半导体装置,其中每个引线包括近端和相对的远端,每个内排引线的内连接条从每个内排引线的远端延伸,并且每个外排引线的内连接条从每个外排引线的近端延伸。

4. 根据权利要求 3 所述的半导体装置,其中每个引线进一步包括彼此相对并且邻近所述近端和远端的两个侧面,并且其中内连接条和外连接条中的每一个被偏移至每个引线的所述两个侧面中的一个。

5. 根据权利要求 2 所述的半导体装置,其中所述内连接条和外连接条中的至少一个以大于  $90^\circ$  的倾斜角延伸至所述封装体的顶部表面。

6. 根据权利要求 1 所述的半导体装置,其中所述内排引线和外排引线交错排列。

7. 根据权利要求 6 所述的半导体装置,其中在模制之前通过坝条将所述外排引线相互连接,其中所述坝条包括至少一个外连接条,所述外连接条在两个外排引线之间延伸以用于在模制之前连接到所述内排引线中的一个内排引线。

8. 一种引线框,包括:

管芯支撑区域,用于支撑半导体管芯;

至少两排引线,包围所述管芯支撑区域,其中所述两排引线包括多个内排引线和多个外排引线;以及

连接条,将每个内排引线连接至外排引线中相应的外排引线,其中所述连接条能够弯曲至竖直位置。

9. 根据权利要求 8 所述的引线框,其中每个引线包括近端和相对的远端,所述连接条从每个内排引线的远端、以及每个外排引线的近端延伸。

10. 根据权利要求 9 所述的引线框,其中每个引线进一步包括彼此相对并且与所述近端和远端邻近的两个侧面,所述连接条偏移至所述两个侧面中的一个。

11. 根据权利要求 8 所述的引线框,其中所述内排引线和外排引线交错排列。

12. 根据权利要求 11 所述的引线框,进一步包括连接相邻外排引线的坝条,并且其中所述连接条将每个内排引线连接至所述坝条。

13. 一种用于封装半导体装置的方法,所述方法包括:

提供具有管芯支撑区域、包围所述管芯支撑区域的至少两排引线以及多个连接条的引

线框,其中所述两排引线包括多个内排引线和多个外排引线,其中所述内排引线利用所述连接条连接至所述外排引线;

将所述连接条弯曲至竖直位置;

将半导体管芯附接至所述管芯支撑区域;

利用多个接合线将所述半导体管芯电连接至所述两排引线;

利用模制材料包封所述半导体管芯、所述接合线以及所述两排引线以形成模制的封装体;以及

去除所述模制封装体的顶部部分,其中所述连接条切断从而使得所述内排引线不再连接到所述外排引线。

14. 根据权利要求 13 所述的方法,其中通过研磨实现去除所述模制的封装体的顶部部分。

15. 根据权利要求 13 所述的方法,其中在所述去除之后,所述连接条在所述封装体的顶部表面露出,并且所述两排引线在所述封装体的底部表面露出。

16. 根据权利要求 15 所述的方法,其中每个引线包括近端和相对的远端,所述连接条从每个内排引线的远端、以及每个外排引线的近端延伸。

17. 根据权利要求 16 所述的方法,其中每个引线进一步包括彼此相对并且与所述近端和远端相邻的两个侧面,所述连接条偏移至所述两个侧面中的一个。

18. 根据权利要求 13 所述的方法,其中所述内排引线和所述外排引线交错排列。

19. 根据权利要求 18 所述的方法,其中所述引线框进一步包括连接相邻外排引线的坝条,所述连接条将每个内排引线连接至所述坝条。

## 半导体装置以及具有竖直连接条的引线框

### 背景技术

[0001] 本发明涉及集成电路 (IC) 装置装配以及、特别地涉及用于半导体封装的引线框。

[0002] 许多通行的方形扁平无引脚 (QFN) 封装包括多排引线以在保持封装尺寸的同时增加封装的输入和输出 (I/O) 数量。图 1 是示出了常规 QFN 封装 100 的底部表面的等距视图。使用包括包围标志 108 的第一和第二排引线 104 和 106 的引线框 102 装配所述 QFN 封装 100。将管芯 (未示出) 安装在标志 108 上并电连接到第一和第二排引线 104 和 106。然后由模制原料 110 封装该管芯和引线框 102。

[0003] 图 2 示出了封装后的该 QFN 封装 100 的横截面视图。将管芯 112 安装在标志 108 上并且利用接合线 114 电连接到第一和第二排引线 104 和 106。在常规方法中, 提供具有连接到第一排引线 104 的第二排引线 106 的引线框 102。因此, 在模制或封装处理之后, 必须采用刀 116 对 QFN 封装 100 的底侧进行额外的半切割, 以将该第二排引线 106 和该第一排引线 104 断开。此外, 还需要在该第一和第二排引线的切割侧面 118 上进行选择性电镀。因此, 具有装配具有多排引线的 QFN 封装的替代方式将会是有利的。

### 附图说明

[0004] 本发明连同其目的和优点一起, 通过参考与附图一起的优选实施例的下述说明能够得到最好的理解, 在附图中:

[0005] 图 1 是示出了具有两排引线的常规 QFN 封装的底部表面的等距视图;

[0006] 图 2 示出了图 1 的常规 QFN 封装在模制处理后的横截面视图;

[0007] 图 3 是根据本发明的实施例的引线框的示意性顶视图;

[0008] 图 4 是根据本发明的实施例的图 3 中所示的引线框的连接条的放大示意性顶视图;

[0009] 图 5 和 6 是根据本发明的其他实施例的连接条的放大示意性顶视图;

[0010] 图 7-9 是根据本发明的实施例的自图 4 的线 A-A 处的连接条的横截面视图, 其示出形成竖直连接条的步骤;

[0011] 图 10 是根据本发明的实施例的具有竖直连接条的引线框的等距视图;

[0012] 图 11 是具有图 10 所示的竖直连接条的引线框的顶视图;

[0013] 图 12-16 是根据本发明的实施例的示出封装半导体装置的步骤的一系列图示;

[0014] 图 17 是根据本发明的另一个实施例的引线框的示意性顶视图;

[0015] 图 18 是根据本发明的实施例的部分地装配的半导体装置的示意性顶视图;

[0016] 图 19 是根据本发明的又一个实施例的引线框的示意性顶视图;

[0017] 图 20 是图 19 所示的具有竖直连接条的该引线框的示意性顶视图; 以及

[0018] 图 21 是根据本发明的实施例的部分地装配的半导体装置的示意性俯视图。

### 具体实施方式

[0019] 下述与附图关联提出的详细描述意图作为本发明目前优选实施例的说明, 并且不

意图代表本发明可以实践的仅有方式。应理解可以由意图包含在本发明的精神和范围之内不同的实施例实现相同或者等价的功能。在附图中,相同的数字用于在全文中指示相同的元件。此外,术语“包括”、“包含”或其任何其他变形意图覆盖非排他性的包含,因此包括一系列元件或步骤的模块、电路、装置组件、结构和方法步骤不仅包含那些元件,而是可以包含未明确列出或这些模块、电路、装置组件或方法步骤固有的其他元件或步骤。前接“包括...一个”的元件或步骤,在没有更多限制的情况下,并不排除包括所述元件或步骤的额外的相同元件或步骤的存在。

[0020] 在一个实施例中,本发明提供了包括引线框的半导体装置,所述引线框具有管芯支撑区域和包围该管芯支撑区域的至少内排和外排引线。将半导体管芯安装在该管芯支撑区域上并利用接合线电连接至所述两排引线。模制材料覆盖该半导体管芯、接合线以及两排引线。该模制材料限定出封装体,两排引线在该封装体的底部表面露出。该半导体装置进一步包括连接至该内部引线的内连接条。该内连接条从该内排引线竖直延伸到达该封装体的顶部表面。在将模制材料提供为封装该半导体管芯、接合线和该两排引线之前,该内连接条连接到该外排引线中各自的外排引线。

[0021] 在另一个实施例中,本发明提供了包括用于支撑半导体管芯的管芯支撑区域和包围该管芯支撑区域的至少两排引线的引线框。所述两排引线包括内排引线和外排引线,以及将每个内排引线连接至外排引线中的各自的外排引线的连接条。该连接条能够弯曲至竖直位置。

[0022] 在又一个实施例中,本发明提供了一种用于封装半导体装置的方法。该方法包括提供具有管芯支撑区域、包围该管芯支撑区域的至少两排引线以及多个连接条的引线框,其中所述两排引线包括内排引线和外排引线。该内排引线利用连接条连接至该外排引线。该方法进一步包括将该连接条弯曲至竖直位置、将半导体管芯附接至该管芯支撑区域、利用接合线将该管芯电连接至两排引线、利用模制材料封装该管芯、接合线以及两排引线以形成模制封装体、以及去除该模制封装体的顶部部分,其中将该连接条切断从而使得内排引线不再连接到外排引线。

[0023] 现在参考图 3,其示出根据本发明的实施例的引线框 200 的示意性顶视图。该引线框 200 包括用于支撑半导体管芯(未示出)的管芯支撑区域 202,以及包围该管芯支撑区域 202 的至少两排引线。所述两排引线包括多个内排引线 204 和多个外排引线 206。该引线框 200 进一步包括将每个内排引线 204 连接至外排引线 206 中的各自的外排引线的连接条 208。该连接条 208 能够从水平位置弯曲至竖直或近似竖直的位置。通过冲压或刻蚀优选地由一片金属片(例如铜片)形成引线框 200。

[0024] 图 4 示出了根据本发明的实施例的图 3 中所示的引线框 200 的连接条 208 的放大示意性顶视图。在一个优选实施例中,每个引线具有近端和相对的远端,并且该连接条 208 从每个内排引线 204 的远端 210 延伸至每个外排引线 206 的近端 212。每个引线进一步包括彼此相对并且邻近所述近端和远端的两个侧面。该连接条 208 优选地偏移至所述两个侧面中的一个侧面。在一个优选实施例中,每个引线包括在每个内排引线 204 的远端 210 或者在每个外排引线 206 的近端 212 处的突出部分 214,其中连接条 208 从该突出部分 214 延伸。

[0025] 在一个优选实施例中,该连接条 208 包括延伸自内排引线 204 的内部部分 216 和

延伸自外排引线 206 的外部部分 218。该内部部分 216 与该外部部分 218 相互平行并通过连接部分 220 相连接。

[0026] 图 5 和 6 是根据本发明的其他实施例的连接条 208 的放大示意性顶视图。在一个优选实施例中,该内部部分 216 和外部部分 218 在远端 222 处相交。在一个优选实施例中,如图 6 所示,内部和外部部分 216 和 218 中的一个平行于引线框 200 的一个侧面。

[0027] 图 7-9 是根据本发明的实施例的自图 4 的线 A-A 的连接条的横截面视图,其示出形成竖直连接条的步骤。由图 7 开始,将固定块 224 放置在内排和外排引线 204 和 206 上以帮助弯曲该连接条 208。在下一步骤中,如图 8 所示,从引线框 200 的底侧推该连接条 208 并将其弯曲到竖直位置(如图 9 所示)。

[0028] 图 10 和 11 分别是根据本发明的实施例的具有弯曲至竖直位置的连接条 208 的引线框 200 的等距视图和顶视图。每个连接条 208 将一个内排引线 204 连接至各自的外排引线 206。相邻外排引线 206 由坝条 226 连接。该内排和外排引线 204 和 206 包围管芯支撑区域 202。

[0029] 图 12-16 是根据本发明的实施例的示出装配或封装具有引线框 200 的半导体装置的步骤的一系列图示,该引线框 200 具有弯曲至竖直位置的连接条 208。

[0030] 由图 12 开始,提供了具有弯曲至竖直位置的连接条 208 的引线框 200。图 12 是从图 11 的线 B-B 处的引线框 200 的横截面视图。

[0031] 在图 13 所示的下一步骤中,半导体管芯 228 附接到引线框 200 的管芯支撑区域 202,并利用多个接合线 230 将管芯电连接至内排和外排引线 204 和 206 以形成部分地装配的半导体装置 300。由于管芯附接和引线接合是半导体装置装配中的众所周知的步骤,因此除了表述出竖直连接条 208 的高度优选地大于接合线 230 的线环的高度之外,这些步骤的详细描述对于本发明的完整理解并不是必要的。图 14 是图 13 所示的部分地装配的半导体装置 300 的顶视图。将每个连接条 208 偏移设置到每个引线 204 和 206 的两个侧面中的一个提供了用于从半导体管芯 228 到外排引线 206 结合接合线 230 的空间。

[0032] 在图 15 所示的下一步骤中,利用模制材料 302 封装半导体管芯 228、接合线 230 以及内排和外排引线 204 和 206 以形成模制封装体 304。类似于管芯附接和引线接合,封装也是半导体装置装配中的众所周知的步骤。

[0033] 在图 16 所示的下一步骤中,沿着图 15 的线 C-C 去除模制封装体 304 的顶部部分以切断连接条 208 的顶部部分从而使得内排引线 204 不再连接到外排引线 206。在一个优选实施例中,通过研磨或锯切处理沿着图 15 的线 C-C 去除模制封装体 304 的顶部部分。图 15 的线 C-C 的高度在连接条 208 的高度与接合线 230 的最高的线环的高度之间。还通过切割或冲穿工艺移除坝条 226 以断开相邻的外排引线 206。以这种方式装配该半导体装置 300。如图 16 所示半导体装置 300 包括具有管芯支撑区域 202 和包围该管芯支撑区域 202 的至少两排引线的引线框 200,其中所述两排引线包括内排引线 204 和外排引线 206。该半导体装置 300 还包括安装在管芯支撑区域 202 上并利用接合线 230 电连接至两排引线 204 和 206 的半导体管芯 228、以及封装半导体管芯 228、接合线 230 和两排引线 204 和 206 的模制材料 302。该模制材料限定出封装体 306 并且两排引线 204 和 206 在该封装体 306 的底部表面露出。该半导体装置 300 进一步包括连接至该内排引线 204 的内连接条 208,其中该内连接条 208 从该内排引线 204 竖直延伸到该封装体 306 的顶部表面,并且其中在将模

制材料 302 提供为封装该半导体管芯 228、接合线 230 和该两排引线 204 和 206 之前,该内连接条 208 连接到该外排引线 206 中各自的外排引线。

[0034] 图 17 是根据本发明的另一个实施例的引线框 400 的示意性顶视图。该引线框 400 包括用于支撑半导体管芯(未示出)的管芯支撑区域 402,包围该管芯支撑区域 402 的至少两排引线,其中所述两排引线包括多个内排引线 404 和多个外排引线 406。内排引线 404 和外排引线 406 交错排列,并且由坝条 408 将相邻外排引线 406 相互连接。引线框 400 进一步包括将每个内排引线 404 连接到坝条 408 中的各自坝条的连接条 410,其中该连接条 410 能够从水平位置弯曲至竖直位置。引线框 400 优选地通过冲压或刻蚀处理由诸如铜的一片金属片形成。

[0035] 图 18 是具有图 17 所示的引线框 400 的部分地装配的半导体装置 500 的示意性顶视图,所述引线框具有弯曲至竖直位置的连接条。半导体管芯 228 附接到管芯支撑区域 402 并利用接合线 230 电连接至内排和外排引线 404 和 406。如图 18 所示,内排引线 404 和外排引线 406 交错排列并且具有将内排引线 404 连接至坝条 408 的连接条 410,以上提供了用于将接合线 230 自半导体管芯 228 接合至外排引线 406 的空间。

[0036] 图 19 是根据本发明的又一实施例的引线框 600 的示意性顶视图。引线框 600 包括用于支撑半导体管芯(未示出)的管芯支撑区域 602,包围该管芯支撑区域 602 的至少两排引线,其中所述两排引线包括多个内排引线 604 和多个外排引线 606。引线框 600 进一步包括将每个内排引线 604 连接到外排引线 606 中的各自的外排引线的连接条 608,其中该连接条 608 能够从水平位置弯曲至竖直位置。优选地通过冲压或刻蚀(如本领域公知的)由一片金属片形成引线框 600。

[0037] 图 20 是根据本发明的实施例的具有弯曲至竖直位置的连接条 608 的引线框 600 的示意性顶视图。在将连接条 608 弯曲至竖直位置之后,并且在管芯附接和引线接合处理之前,将该内排引线 604 水平地推到虚线所示的位置 610 以使得内排引线 604 与外排引线 606 交错排列。

[0038] 图 21 是具有图 20 所示的引线框 600 的部分地装配的半导体装置 700 的示意性顶视图。半导体管芯 228 附接到管芯支撑区域 602 并利用接合线 230 电连接至内排和外排引线 604 和 606。如图 21 所示,内排引线 604 和外排引线 606 的交错排列提供了用于将接合线 230 自半导体管芯 228 接合至外排引线 606 的空间。

[0039] 为了阐述和描述的目的已经提出了本发明优选实施例的描述,但不意图是详尽的或将本发明限制在所公开的形式内。本领域技术人员将认识到在不脱离其广义发明理念的情况下能够对以上所述的实施例作出改变。因此可以理解本发明不限于所公开的特定实施例,而是覆盖了在如所附权利要求所定义的本发明的精神和范围之内的修改。

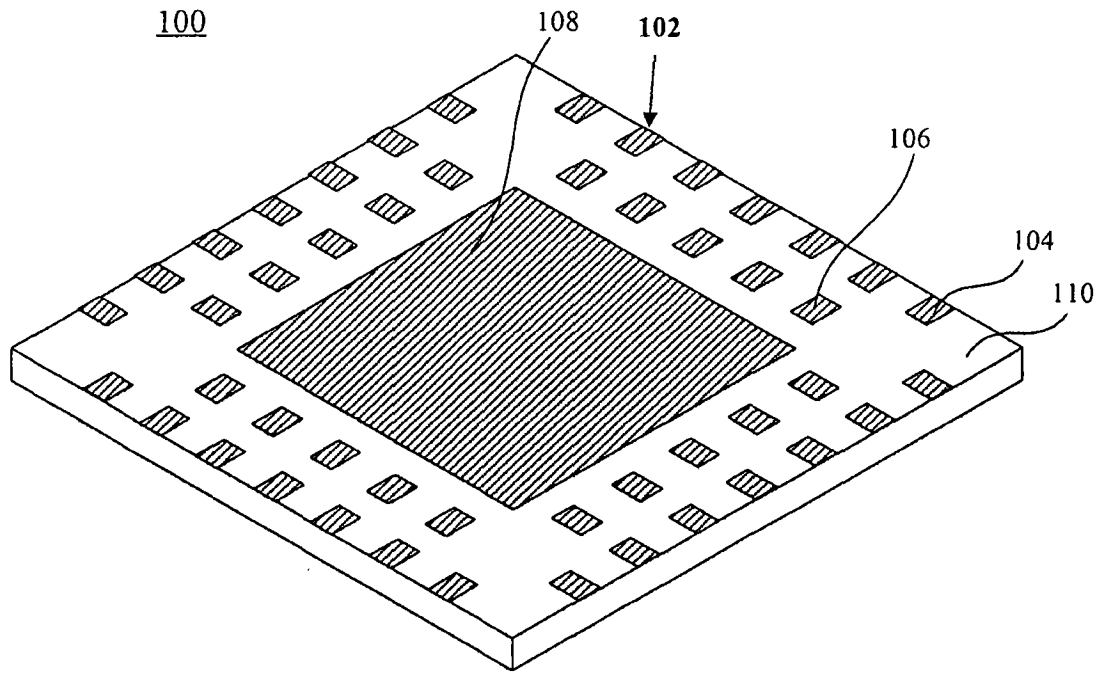


图 1(现有技术)

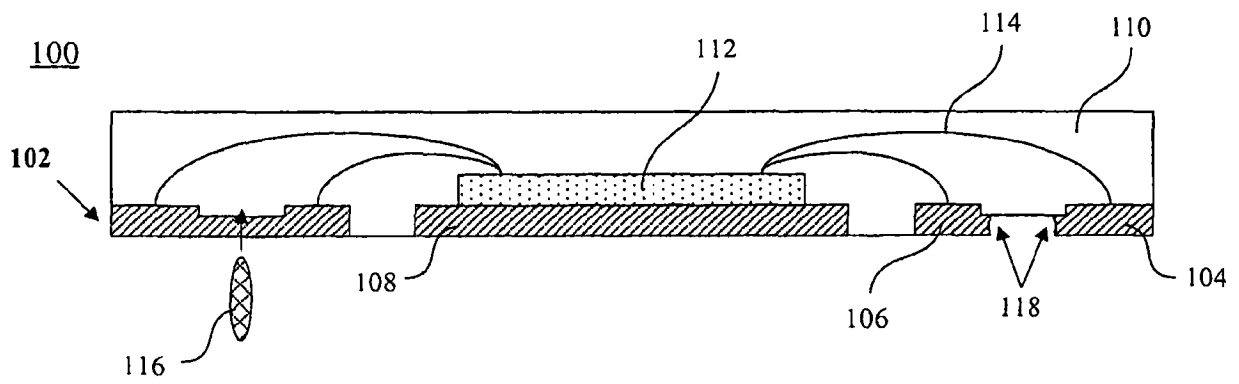


图 2(现有技术)



200

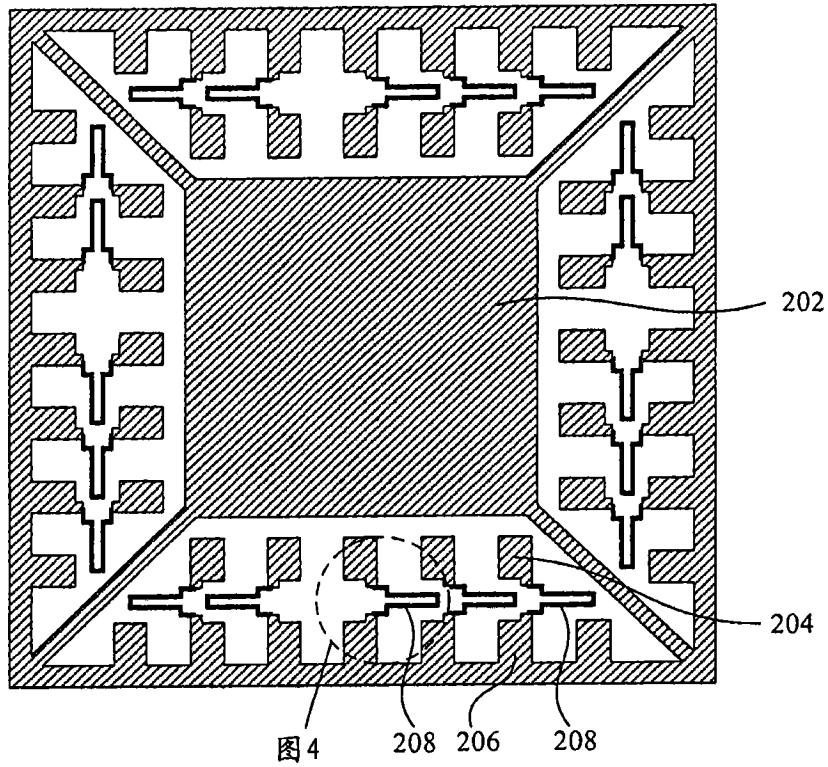


图 3

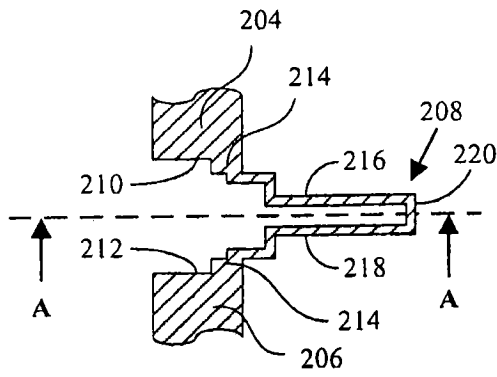


图 4

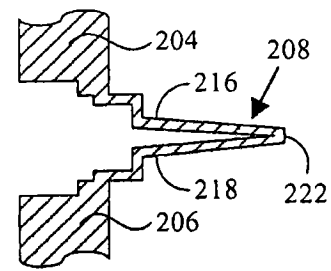


图 5

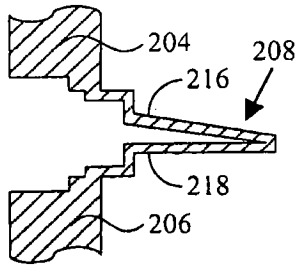


图 6

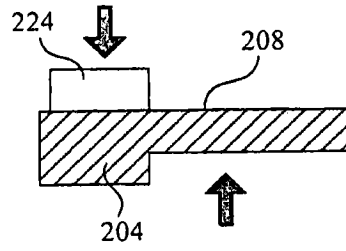


图 7

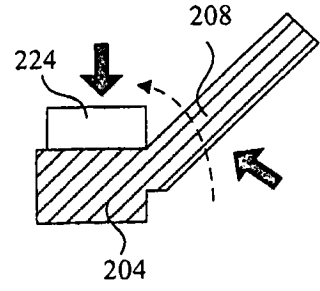


图 8

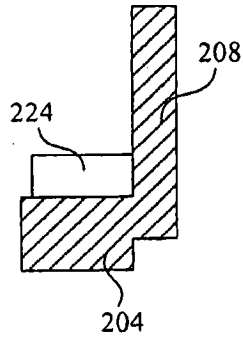


图 9

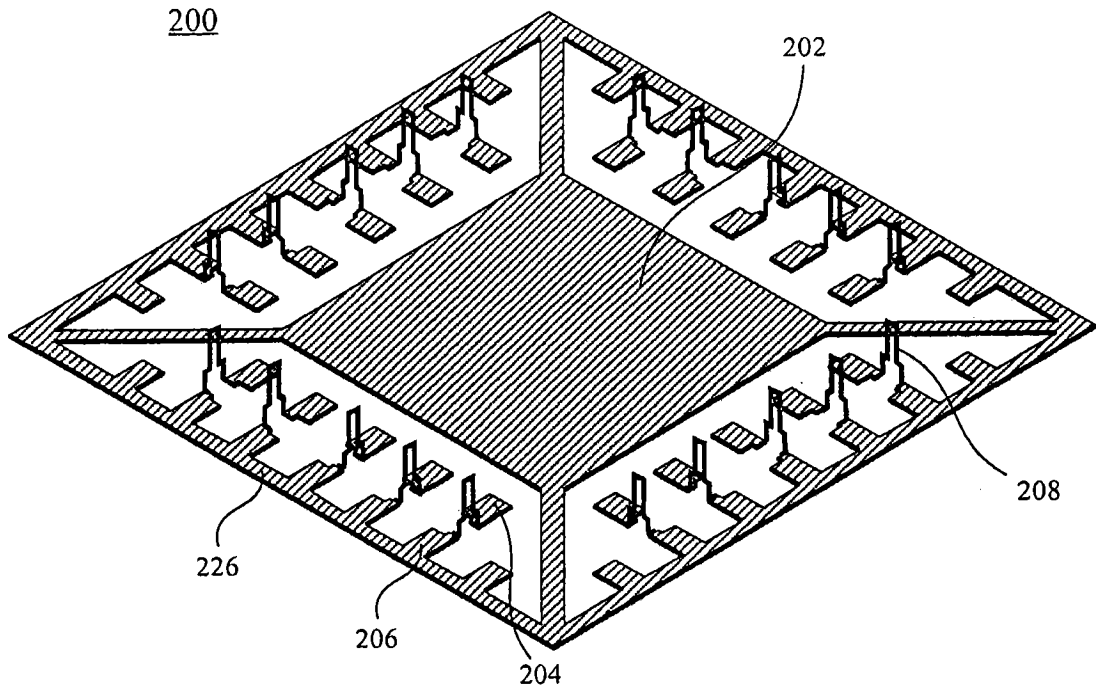


图 10

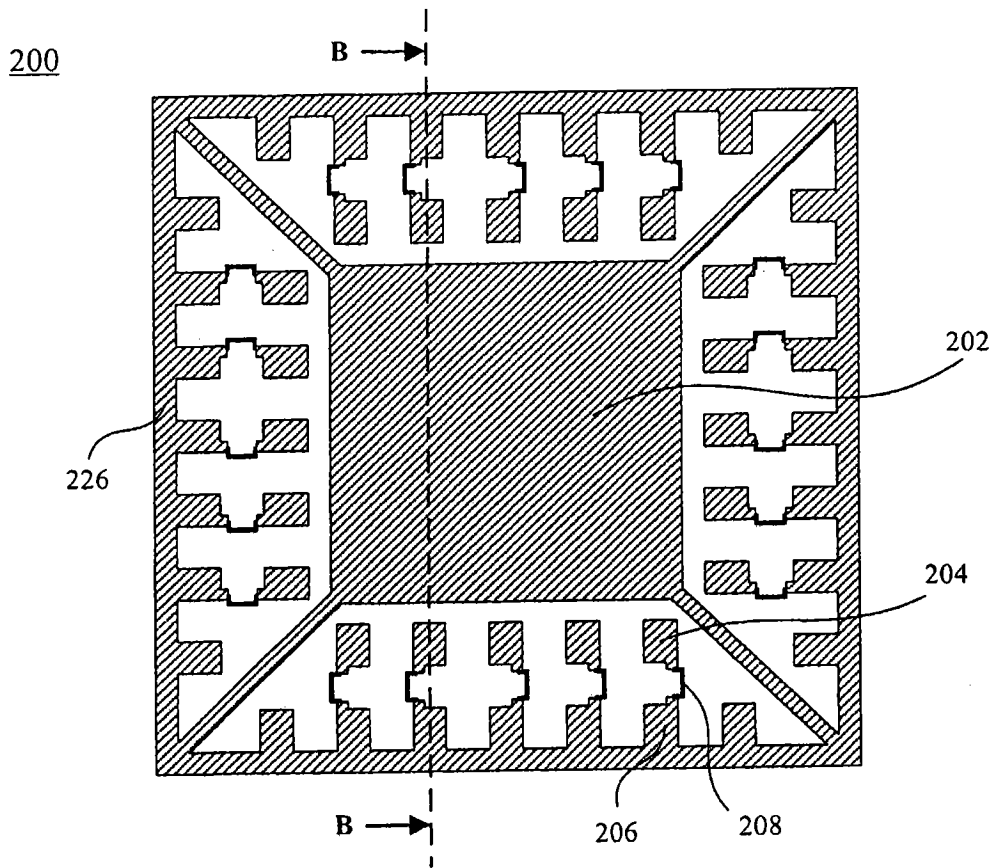


图 11

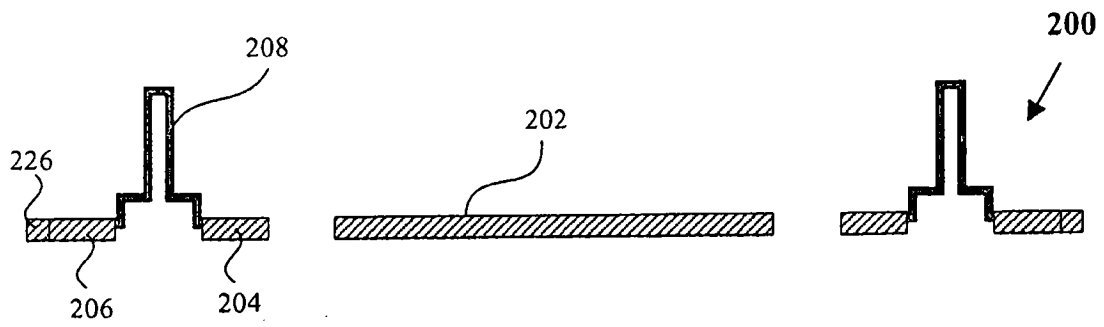


图 12

300

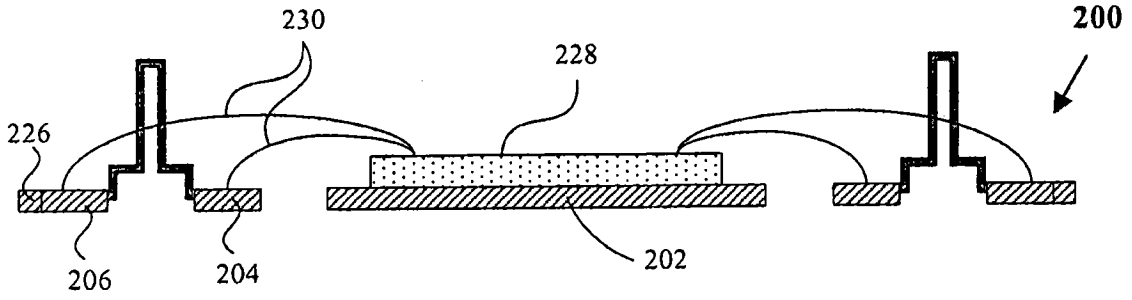


图 13

300

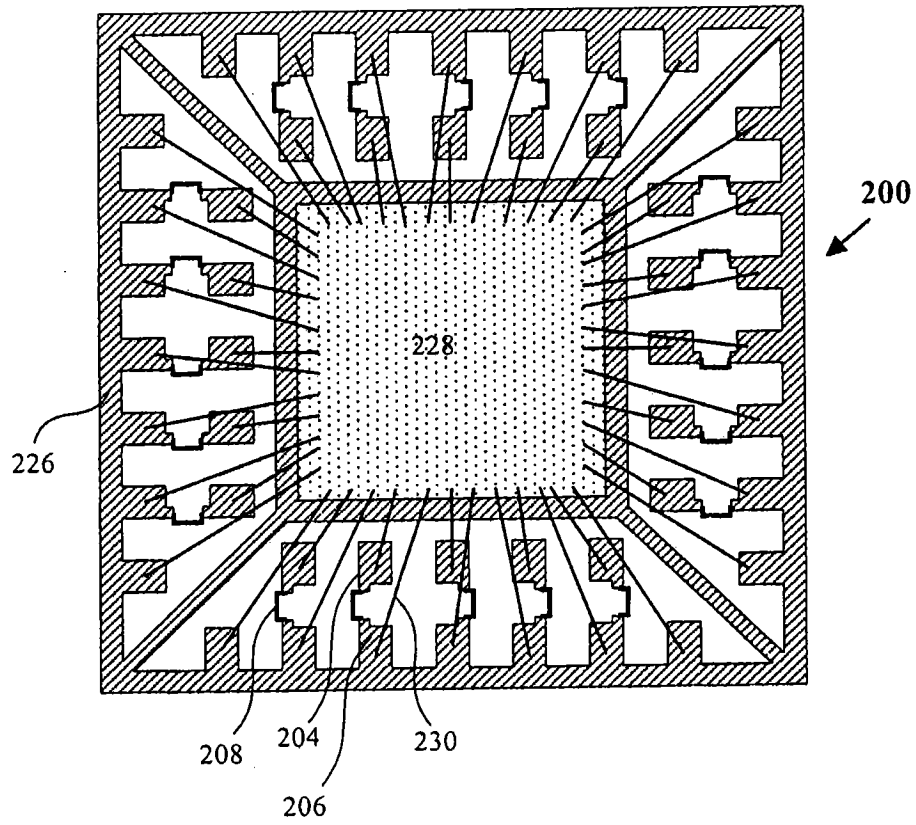


图 14

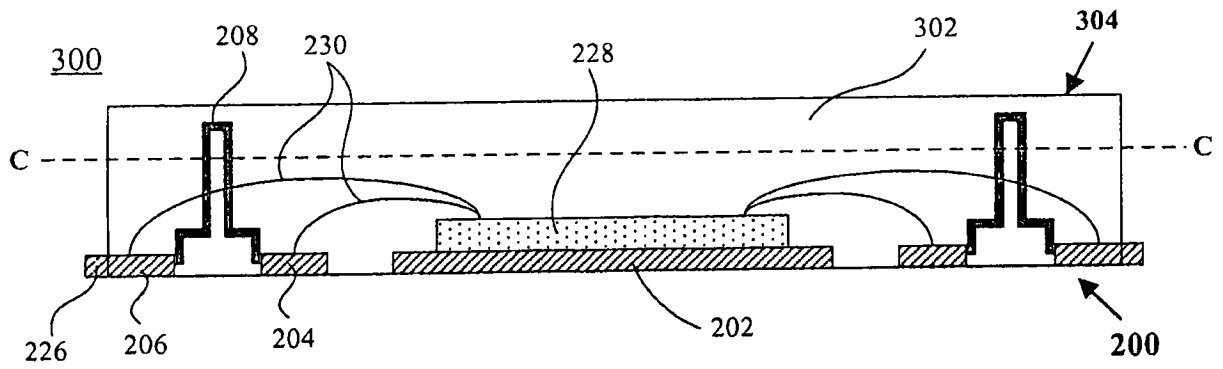


图 15

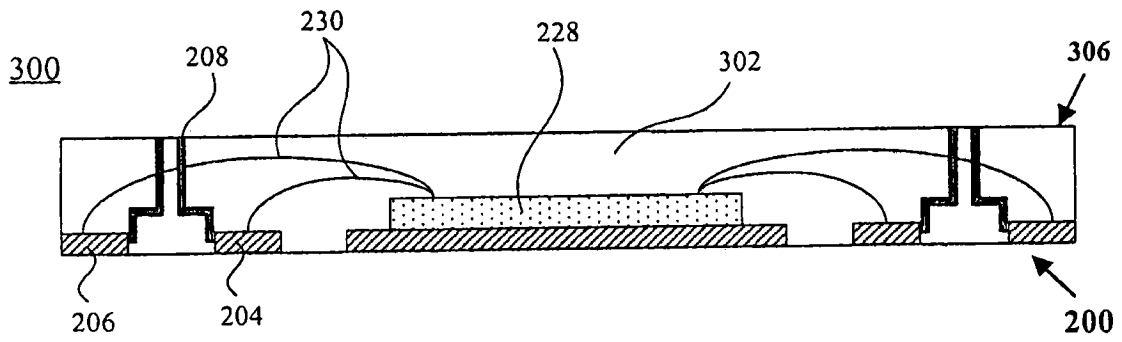


图 16

400

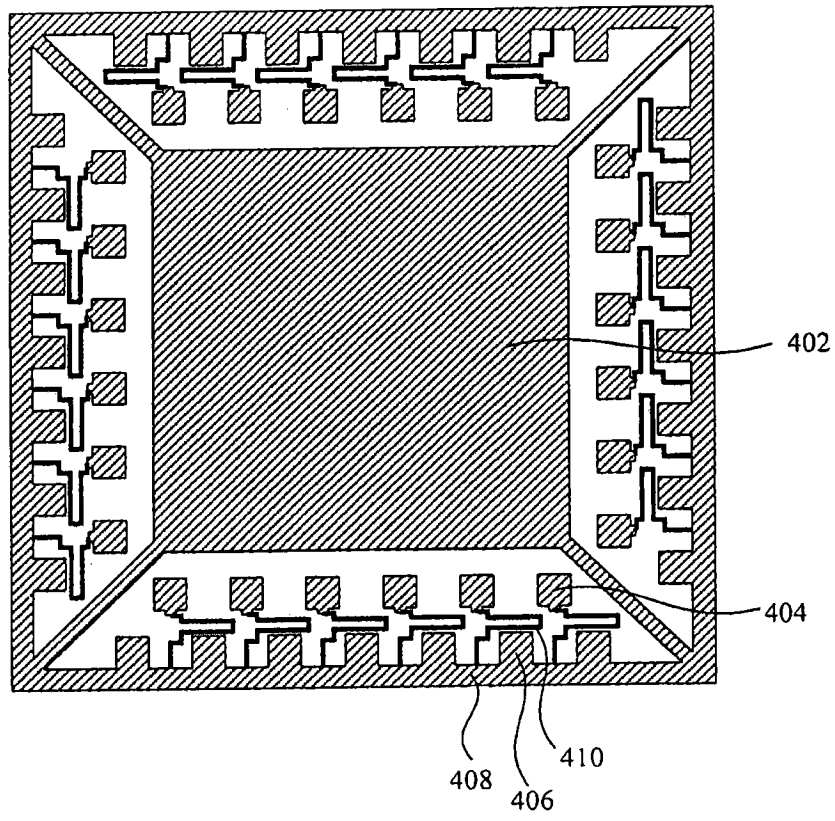


图 17

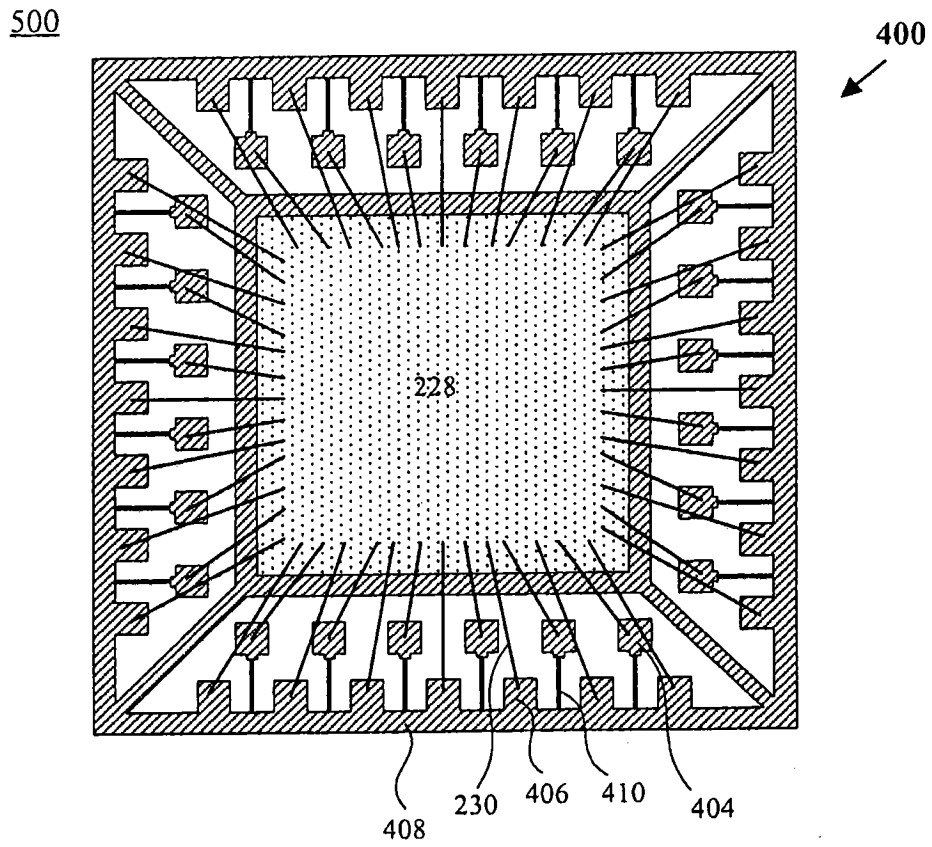


图 18

600

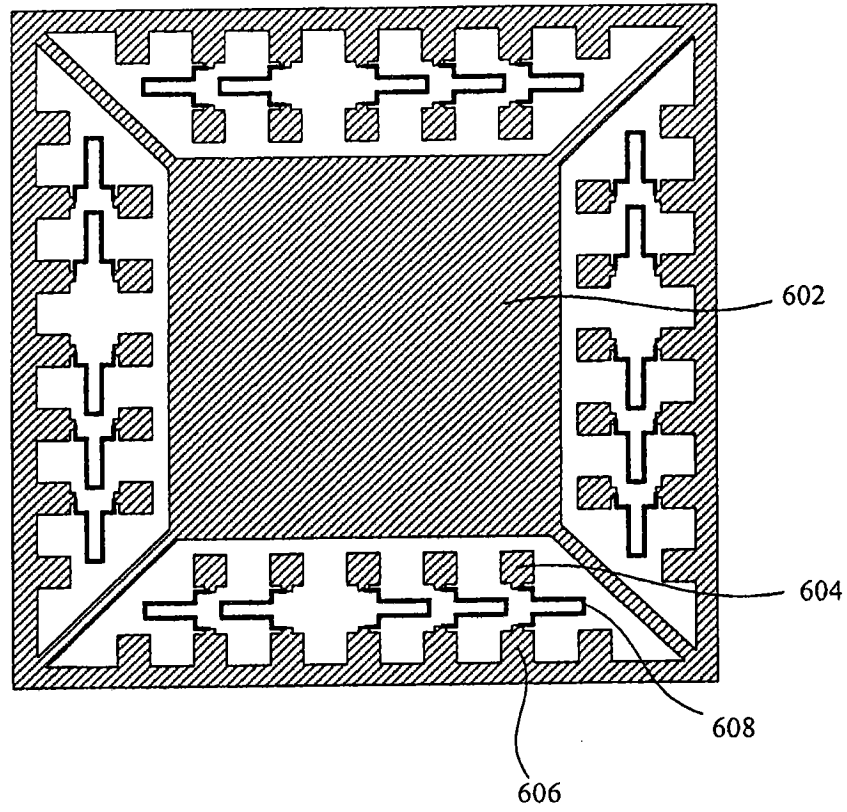


图 19



600

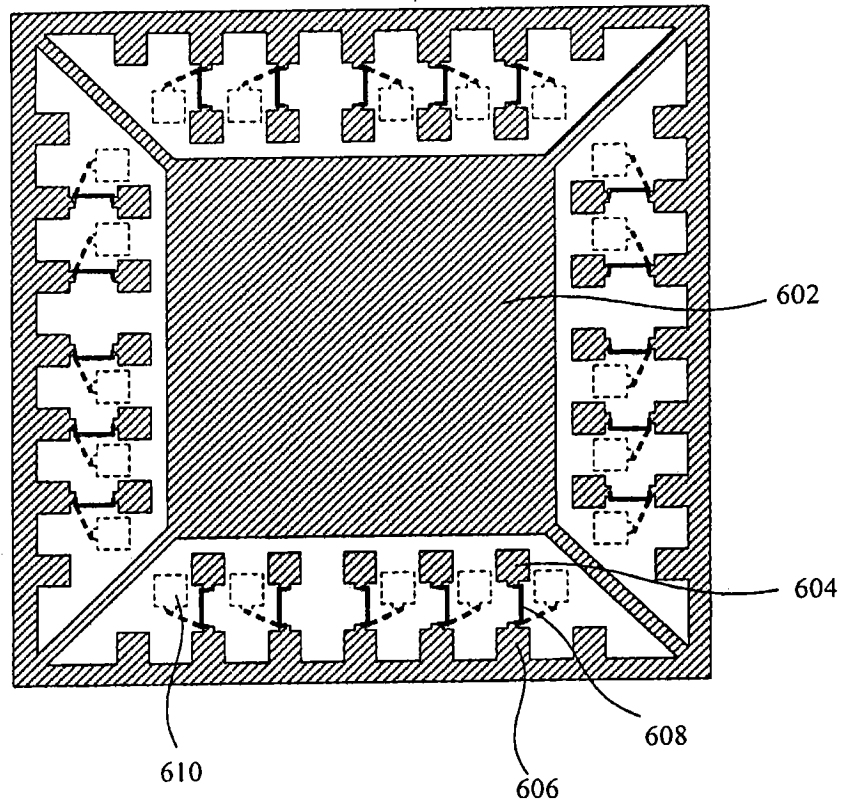


图 20

700

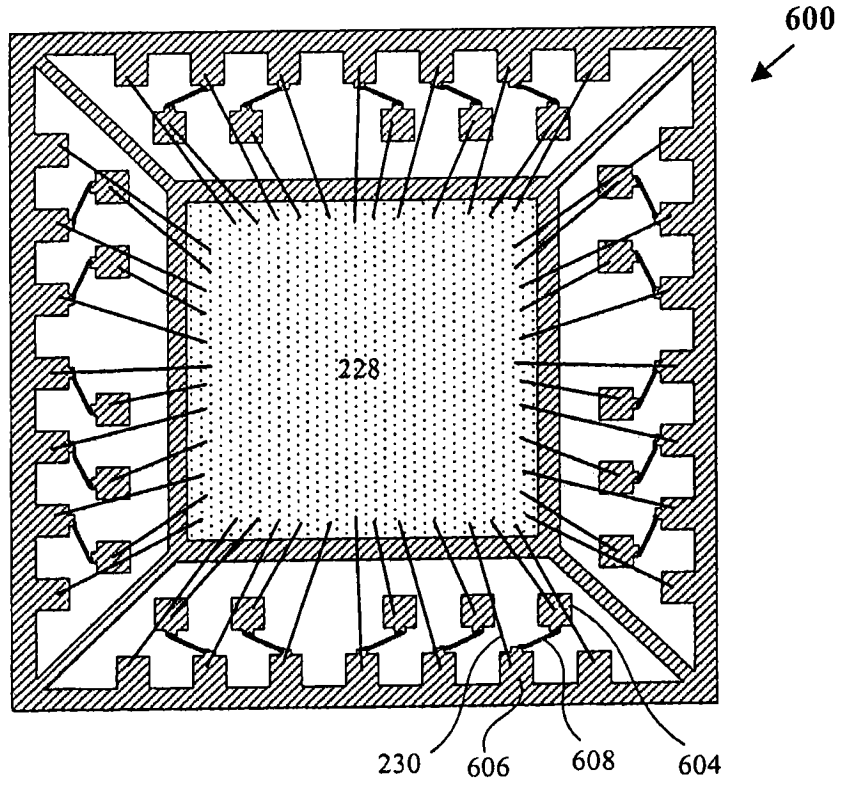


图 21