



(12) 发明专利申请

(10) 申请公布号 CN 118556300 A

(43) 申请公布日 2024. 08. 27

(21) 申请号 202280089351.7

(74) 专利代理机构 永新专利商标代理有限公司
72002

(22) 申请日 2022.11.21

专利代理师 吕文卓

(30) 优先权数据

2022-011706 2022.01.28 JP

(51) Int. Cl.

H01L 33/08 (2006.01)

(85) PCT国际申请进入国家阶段日

2024.07.18

G09F 9/30 (2006.01)

G09F 9/33 (2006.01)

(86) PCT国际申请的申请数据

PCT/JP2022/042981 2022.11.21

H01L 21/205 (2006.01)

H01L 33/10 (2006.01)

H01L 33/16 (2006.01)

(87) PCT国际申请的公布数据

W02023/145215 JA 2023.08.03

H01L 33/22 (2006.01)

H01L 33/32 (2006.01)

H01L 33/38 (2006.01)

(71) 申请人 株式会社日本显示器

地址 日本

(72) 发明人 西村真澄

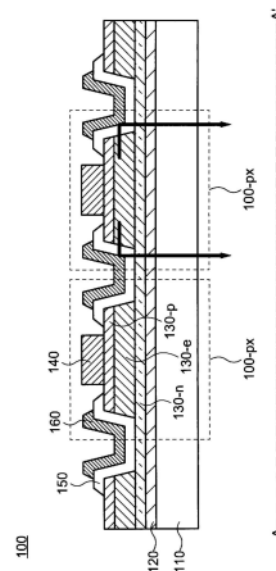
权利要求书2页 说明书14页 附图29页

(54) 发明名称

发光装置

(57) 摘要

发光装置包括在第1方向及与第1方向交叉的第2方向上以矩阵状配置的多个像素,以矩阵状配置的多个像素分别包括基板、基板之上的导电性取向层、导电性取向层之上的包含氮化镓的半导体层、半导体层之上的以岛状设置的发光层和发光层之上的电极层,发光层的侧面被绝缘层覆盖,在绝缘层之上设有与发光层的侧面对置的反射层。



1. 一种发光装置,其特征在于,
包含基板上的在第1方向及与上述第1方向交叉的第2方向上以矩阵状配置的多个像素;

上述以矩阵状配置的多个像素分别包含:

上述基板之上的导电性取向层;

上述导电性取向层之上的包含氮化镓的半导体层;

上述半导体层之上的以岛状设置的发光层;以及

上述发光层之上的电极层;

上述发光层的侧面被绝缘层覆盖;

在上述绝缘层之上,设有与上述发光层的侧面对置的反射层。

2. 如权利要求1所述的发光装置,其特征在于,

上述反射层相对于上述基板具有30度以上60度以下的倾斜角而倾斜。

3. 如权利要求1所述的发光装置,其特征在于,

上述半导体层对上述以矩阵状配置的多个像素共通地设置。

4. 如权利要求1所述的发光装置,其特征在于,

上述半导体层以岛状设置;

上述半导体层的侧面被上述绝缘层覆盖。

5. 如权利要求1所述的发光装置,其特征在于,

上述反射层是与上述电极层相同的层。

6. 如权利要求1所述的发光装置,其特征在于,

上述导电性取向层在上述第1方向上延伸,对于在上述第1方向上排列的多个像素共通地设置;

上述电极层在上述第2方向上延伸,对于在上述第2方向上排列的多个像素共通地设置。

7. 如权利要求1所述的发光装置,其特征在于,

上述导电性取向层以岛状设置;

上述导电性取向层的侧面被上述绝缘层覆盖。

8. 如权利要求1所述的发光装置,其特征在于,

上述导电性取向层包含钛及银的至少1种。

9. 如权利要求1~8中任一项所述的发光装置,其特征在于,

上述基板是非晶质。

10. 如权利要求1~8中任一项所述的发光装置,其特征在于,

上述基板是多晶体。

11. 一种发光装置,其特征在于,

包含基板上的在第1方向及与上述第1方向交叉的第2方向上以矩阵状配置的多个像素;

上述以矩阵状配置的多个像素分别包含:

上述基板之上的绝缘性取向层;

上述绝缘性取向层之上的包含氮化镓的半导体层;

上述半导体层之上的以岛状设置的发光层；
上述发光层之上的电极层；
将上述发光层的侧面覆盖的绝缘层；以及
上述绝缘层之上的与上述发光层的侧面对置的反射层。

12. 如权利要求11所述的发光装置,其特征在於,
上述反射层相对于上述基板具有30度以上60度以下的倾斜角而倾斜。

13. 如权利要求11所述的发光装置,其特征在於,
上述半导体层对上述以矩阵状配置的多个像素共通地设置。

14. 如权利要求11所述的发光装置,其特征在於,
上述半导体层以岛状设置；
上述半导体层的侧面被上述绝缘层覆盖。

15. 如权利要求11所述的发光装置,其特征在於,
上述电极层及反射层分别在上述第2方向上延伸,对于在上述第2方向上排列的多个像素共通地设置。

16. 如权利要求11所述的发光装置,其特征在於,
上述绝缘性取向层以岛状设置；
上述绝缘性取向层的侧面被上述绝缘层覆盖。

17. 如权利要求11所述的发光装置,其特征在於,
上述绝缘性取向层包含氮化铝及氧化铝的至少1种。

18. 如权利要求11~17中任一项所述的发光装置,其特征在於,
上述基板是非晶质。

19. 如权利要求11~17中任一项所述的发光装置,其特征在於,
上述基板是多晶体。

发光装置

技术领域

[0001] 本发明的一实施方式涉及含有氮化镓的发光装置。此外,本发明的一实施方式涉及形成有多个含有氮化镓的发光装置的发光装置形成基板。

背景技术

[0002] 氮化镓(GaN)具有带隙大的直接跃迁型半导体的特征。利用氮化镓的特征,采用了氮化镓膜的发光二极管(LED)已被实用化。通常,利用MOCVD(Metal Organic Chemical Vapor Deposition)或HVPE(Hydride Vapor Phase Epitaxy),以800°C~1000°C的高温在蓝宝石基板上将LED的氮化镓膜成膜。

[0003] 此外,近年来,作为新一代显示装置,在电路基板的像素内安装有微小LED芯片的所谓微LED显示装置或迷你LED显示装置的开发正在被推进。微LED显示装置或迷你LED显示装置具有高效率、高亮度及高可靠性。这样的微LED显示装置或迷你LED显示装置通过将LED芯片转移到形成有采用了氧化物半导体或低温多晶硅等的晶体管的底板上来制造(例如参照专利文献1)。

[0004] 现有技术文献

[0005] 专利文献

[0006] 专利文献1:美国专利第8791474号说明书

发明内容

[0007] 发明要解决的课题

[0008] 通过LED芯片的转移实现的微LED显示装置的制造方法其制造成本较高,难以便宜地制造微LED显示装置。另一方面,如果能够将LED形成在非晶质玻璃基板那样的大面积基板上,则能够降低制造成本。但是,由于如上述那样在高温下将氮化镓膜成膜于蓝宝石基板上,所以难以在非晶质玻璃基板上直接形成氮化镓膜。

[0009] 此外,在采用氮化镓的LED中,不是仅从LED的下表面射出光,还从LED的侧面射出光。因此,在发光装置中,如果能够利用从LED的侧面射出的光,则能够使发光装置的下表面方向的发光效率提高。此外,能够降低发光装置的耗电。

[0010] 本发明的一实施方式鉴于上述问题,目的之一在于提供向下表面方向的光的取出效率高的发光装置,包含含有形成在非晶质玻璃基板等大面积基板上的氮化镓的半导体层。此外,本发明的一实施方式的目的之一在于提供发光装置形成基板,形成有多个包含含有氮化镓的半导体层、向下表面方向的光的取出效率高的发光装置。

[0011] 用来解决课题的手段

[0012] 本发明的一技术方案的发光装置,在基板上包含在第1方向及与第1方向交叉的第2方向上以矩阵状配置的多个像素,以矩阵状配置的多个像素分别包含基板之上的导电性取向层、导电性取向层之上的包含氮化镓的半导体层、半导体层之上的以岛状设置的发光层、以及发光层之上的电极层,发光层的侧面被绝缘层覆盖,在绝缘层之上设有与发光层的

侧面对置的反射层。

[0013] 本发明的一技术方案的发光装置,在基板上包含在第1方向及与第1方向交叉的第2方向上以矩阵状配置的多个像素,以矩阵状配置的多个像素分别包含基板之上的绝缘性取向层、绝缘性取向层之上的包含氮化镓的半导体层、半导体层之上的以岛状设置的发光层、发光层之上的电极层、将发光层的侧面覆盖的绝缘层、以及绝缘层之上的与发光层的侧面对置的反射层,反射层与上述半导体层相接。

附图说明

- [0014] 图1是表示本发明的一实施方式的发光装置的结构概略图。
- [0015] 图2A是表示本发明的一实施方式的发光装置的结构示意性剖视图。
- [0016] 图2B是表示本发明的一实施方式的发光装置的结构示意性剖视图。
- [0017] 图3A是表示本发明的一实施方式的发光装置的结构示意性剖视图。
- [0018] 图3B是表示本发明的一实施方式的发光装置的结构示意性剖视图。
- [0019] 图4A是表示本发明的一实施方式的发光装置的结构示意性剖视图。
- [0020] 图4B是表示本发明的一实施方式的发光装置的结构示意性剖视图。
- [0021] 图5A是表示本发明的一实施方式的发光装置的结构示意性剖视图。
- [0022] 图5B是表示本发明的一实施方式的发光装置的结构示意性剖视图。
- [0023] 图6A是表示本发明的一实施方式的发光装置的结构示意性剖视图。
- [0024] 图6B是表示本发明的一实施方式的发光装置的结构示意性剖视图。
- [0025] 图7A是表示本发明的一实施方式的发光装置的制造方法示意性剖视图。
- [0026] 图7B是表示本发明的一实施方式的发光装置的制造方法示意性剖视图。
- [0027] 图7C是表示本发明的一实施方式的发光装置的制造方法示意性剖视图。
- [0028] 图7D是表示本发明的一实施方式的发光装置的制造方法示意性剖视图。
- [0029] 图7E是表示本发明的一实施方式的发光装置的制造方法示意性剖视图。
- [0030] 图8A是表示本发明的一实施方式的发光装置的结构示意性剖视图。
- [0031] 图8B是表示本发明的一实施方式的发光装置的结构示意性剖视图。
- [0032] 图9A是表示本发明的一实施方式的发光装置的结构示意性剖视图。
- [0033] 图9B是表示本发明的一实施方式的发光装置的结构示意性剖视图。
- [0034] 图10A是表示本发明的一实施方式的发光装置的结构示意性剖视图。
- [0035] 图10B是表示本发明的一实施方式的发光装置的结构示意性剖视图。
- [0036] 图11A是表示本发明的一实施方式的发光装置的制造方法示意性剖视图。
- [0037] 图11B是表示本发明的一实施方式的发光装置的制造方法示意性剖视图。
- [0038] 图11C是表示本发明的一实施方式的发光装置的制造方法示意性剖视图。
- [0039] 图11D是表示本发明的一实施方式的发光装置的制造方法示意性剖视图。
- [0040] 图11E是表示本发明的一实施方式的发光装置的制造方法示意性剖视图。
- [0041] 图12是表示本发明的一实施方式的发光装置的结构示意性剖视图。
- [0042] 图13是表示本发明的一实施方式的发光装置形成基板的结构概略图。

具体实施方式

[0043] 以下,参照附图对本发明的各实施方式进行说明。另外,各实施方式只不过是一例,关于本领域技术人员通过保持发明的主旨而适当变更从而能够容易地想到的形态也当然包含在本发明的范围中。此外,附图有为了使说明更明确而与实际形态相比将各部的宽度、厚度或形状等示意地表示的情况。但是,图示的形状等只不过是一例,并不限定本发明的解释。

[0044] 在本说明书中,关于“ α 包含A、B或C”、“ α 包含A、B及C的某个”、“ α 包含从由A、B及C构成的组中选择的一个”之类的表现,只要没有特别明示,就不排除 α 包含A~C的多个的组合的情况。进而,这些表现也不排除 α 包含其他要素的情况。

[0045] 在本说明书中,为了说明的方便,使用“上”或“上方”或者“下”或“下方”这样的语句进行说明,但原则上以形成构造物的基板为基准,将从基板朝向构造物的方向设为“上”或“上方”。相反,将从构造物朝向基板的方向设为“下”或“下方”。因而,在基板上的构造物这样的表现中,与基板相面对的方向的构造物的面成为构造物的下表面,其相反侧的面成为构造物的上表面。此外,基板上的构造物这样的表现只不过是说明了基板与构造物的上下关系,也可以在基板与构造物之间配置其他部件。进而,“上”或“上方”或者“下”或“下方”的语句是指层叠有多个层的构造的层叠顺序,也可以不处于在俯视下重叠的位置关系。

[0046] 在本说明书中,对各结构附带的“第1”、“第2”或“第3”等字符是为了区别各结构而使用的方便性的标识,只要没有特别说明就不具有更进一步的意思。

[0047] 在本说明书及附图中,在将相同或类似的多个结构总体进行表述时使用相同的标号,在将这些多个结构分别区别而表述时,有添加大写的拉丁字母而表述的情况。此外,在将1个结构中的某个部分区别而表述时,有使用连字符和小写的拉丁字母的情况。

[0048] 在本说明书中,为了使发明容易理解而以氮化镓为例进行说明,但各实施方式并不限定于氮化镓。在各实施方式中,能够应用氮化镓或氮化镓铝等氮化物半导体。

[0049] 以下的各实施方式只要不发生技术上的矛盾就能够相互组合。

[0050] <第1实施方式>

[0051] 参照图1~图2B说明本发明的一实施方式的发光装置100的结构。

[0052] 图1是表示本发明的一实施方式的发光装置100的结构的概略图。发光装置100在基板110上形成有像素部100P及端子部100T。像素部100P形成在基板110的中央部,端子部100T形成在基板110的端部。像素部100P包括在第1方向及与第1方向正交(交叉)的第2方向上以矩阵状配置的多个像素100-px。虽然详细情况后述,但在多个像素100-px的各自中形成有发光二极管(LED)。端子部100T包括多个端子100-t。多个端子100-t的各自连接着电源供给线,能够对像素100-px内的LED施加电压(供给电流)。另外,虽然详细情况未图示,但也能够在像素100-px中设置晶体管,通过晶体管对LED的发光进行控制。

[0053] 图2A及图2B是表示本发明的一实施方式的发光装置100的结构的示意性剖视图。具体而言,图2A是沿着图1所示的第1方向(A-A'线)切断的像素100-px的剖视图,图2B是沿着图1所示的第2方向(B-B'线)切断的像素100-px的剖视图。如图2A及图2B所示,发光装置100包括基板110、导电性取向层120、n型半导体层130-n、发光层130-e、p型半导体层130-p、电极层140、绝缘层150及反射层160。

[0054] 导电性取向层120设在基板110上。此外,导电性取向层120对以矩阵状配置的多个

像素100—px共通地设置。

[0055] n型半导体层130—n、发光层130—e及p型半导体层130—p依次设在导电性取向层120上。n型半导体层130—n对于以矩阵状配置的多个像素100—px共通地设置。发光层130—e及p型半导体层130—p分别在像素100—px中以岛状设置。相邻的两个像素100—px被露出了n型半导体层130—n的槽部分离。因此,在槽部中,n型半导体层130—n的上表面、以及发光层130—e及p型半导体层130—p各自的侧面露出。另外,槽部的侧面相对于基板110倾斜。槽部相对于基板110的倾斜角例如是1度以上且89度以下,优选的是30度以上且60度以下。

[0056] 电极层140设在p型半导体层130—p上。此外,电极层140在第2方向上延伸,对于在第2方向上排列的多个像素100—px共通地设置。另外,在第2方向上,设于槽部的电极层140与发光层130—e的侧面对置。

[0057] 绝缘层150设于槽部。即,绝缘层150以将n型半导体层130—n的上表面、以及发光层130—e及p型半导体层130—p各自的侧面覆盖的方式设置。

[0058] 反射层160设在绝缘层150上。此外,反射层160在第2方向上延伸,设于在第1方向上相邻的两个像素100—px之间。另外,在第1方向上,设于槽部的反射层160与发光层130—e的侧面对置。因此,反射层160的倾斜角与槽部的倾斜角是同样的,例如是1度以上且89度以下,优选的是30度以上且60度以下。

[0059] 多个像素100—px分别作为LED而包含导电性取向层120、n型半导体层130—n、发光层130—e、p型半导体层130—p及电极层140。这里,LED的电极的一方是导电性取向层120,LED的电极的另一方是电极层140。导电性取向层120对于以矩阵状配置的多个像素100—px共通地设置,电极层140对于在第2方向上排列的多个像素100—px共通地设置。因此,在发光装置100中,能够将在第2方向上排列的多个像素100—px作为1个单位而对发光进行控制。

[0060] 接着,对各结构的材料进行说明。

[0061] 基板110是发光装置100的基材(支承基板)。在发光装置100中,n型半导体层130—n、发光层130—e及p型半导体层130—p分别通过溅射形成,详细情况后述。因此,基板110具有例如作为比较低温的600°C左右的耐热性即可。作为基板110,例如能够使用非晶质玻璃基板。此外,作为基板110,还能够使用聚酰亚胺基板、丙烯酸基板、硅氧烷基板、或氟树脂基板等树脂基板。这样的非晶质玻璃基板或树脂基板是能够实现大面积化的基板。

[0062] 虽然没有图示,但可以在基板110上设置基底层。基底层能够防止来自基板110的杂质或来自外部的杂质(例如水分或钠(Na)等)的扩散。作为基底层,例如能够使用氮化硅(SiN_x)膜等。此外,作为基底层,例如还能够使用氧化硅(SiO_x)膜与氮化硅(SiN_x)膜的层叠膜。

[0063] 导电性取向层120能够提高通过溅射而成膜在导电性取向层120上的氮化镓(GaN)膜的结晶性。具体而言,导电性取向层120能够进行控制,以使被成膜在导电性取向层120上的氮化镓膜的c轴在膜厚方向上生长。换言之,导电性取向层120能够进行控制,以使n型半导体层130—n具有c轴取向。具有六方最密结构的GaN在c轴方向上生长以使表面能最小化,通过在导电性取向层120上成膜氮化镓膜,促进了氮化镓膜向c轴方向的晶体生长。作为导电性取向层120,能够使用具有六方最密结构、面心立方结构或依据它们的结构(例如,闪锌

矿结构、刚玉结构或金刚石结构等)的导电性材料。这里,依据六方最密结构或面心立方结构的结构包括c轴相对于a轴及b轴不为 90° 的晶体结构。采用了具有六方最密结构或依据它的结构的导电性材料的导电性取向层120相对于基板110在(0001)方向即c轴方向上取向(以下称作六方最密结构的(0001)取向)。此外,采用了具有面心立方结构或依据它的结构的材料的导电性取向层120相对于基板110在(111)方向上取向(以下称作面心立方结构的(111)取向)。由于导电性取向层120具有六方最密结构的(0001)取向或面心立方结构的(111)取向,促进了成膜在导电性取向层120上的氮化镓膜向c轴方向的晶体生长,n型半导体层130-n具有结晶性高的c轴取向。

[0064] 导电性取向层120上的氮化镓膜的结晶性受到导电性取向层120的表面状态的影响。因此,优选的是,导电性取向层120凹凸较少而具有平滑的表面。例如,优选的是,导电性取向层120的表面的算术平均粗糙度(Ra)小于2.3nm。此外,优选的是,导电性取向层120的表面的均方根粗糙度(Rq)小于2.9nm。在导电性取向层120的表面粗糙度为上述条件的情况下,n型半导体层130-n具有结晶性更高的c轴取向。另外,导电性取向层120的膜厚是5nm以上50nm以下,优选的是15nm以上30nm以下。

[0065] 导电性取向层120作为LED的n型电极发挥功能,并且起到反射来自发光层130-e的发光的功能。因此,导电性取向层120具有导电性及反射性。作为导电性取向层120,例如能够使用钛(Ti)、氮化钛(TiN_x)、氧化钛(TiO_x)、石墨烯、氧化锌(ZnO)、二硼化镁(MgB_2)、铝(Al)、银(Ag)、钙(Ca)、镍(Ni)、铜(Cu)、锶(Sr)、铑(Rh)、钯(Pd)、铈(Ce)、镱(Yb)、铱(Ir)、铂(Pt)、金(Au)、铅(Pb)、铪(Hf)、钍(Th)、BiLaTiO、SrFeO、BiFeO、BaFeO、ZnFeO或PMnN-PZT等。特别优选的是,使用钛作为导电性取向层120。

[0066] n型半导体层130-n输送电子,向发光层130-e注入电子。作为n型半导体层,例如能够使用掺杂了硅(Si)的氮化镓膜等。

[0067] 发光层130-e将被注入的电子与空穴复合,并发光。发光层130-e可以具有多量子阱构造。作为发光层130-e,例如能够采用交替地层叠了氮化镓(InGaN)膜和氮化镓膜的层叠膜等。

[0068] p型半导体层130-p输送空穴,向发光层130-e注入空穴。作为p型半导体层,例如能够采用掺杂了镁(Mg)的氮化镓膜等。

[0069] 电极层140作为LED的p型电极发挥功能。作为电极层140,例如能够使用钯(Pd)或金(Au)等金属材料。

[0070] 在发光装置100中,电极层140也可以作为LED的n型电极发挥功能。该情况下,发光装置100具有n型半导体层130-n与电极层140相接的构造。即,p型半导体层130-p、发光层130-e及n型半导体层130-n以该顺序设在导电性取向层120上。此外,该情况下,作为电极层140,例如能够使用银(Ag)或铟(In)等金属材料、或者氧化铟锡(ITO)、氧化铟锌(IZO)、氧化锌(ZnO)等的透明导电性氧化物。

[0071] 在发光装置100中,来自发光层130-e的发光透过导电性取向层120被取出。因此,导电性取向层120具有透光性或半透光性。在使用金属材料作为导电性取向层120的情况下,通过使金属材料的膜厚较小,形成具有半透光性的导电性取向层120。另外,导电性取向层120也可以是金属材料与透明导电性氧化物的层叠体。

[0072] 绝缘层150将n型半导体层130-n与反射层160分离(电绝缘)。作为绝缘层150,例

如能够使用氧化硅或氮化硅等无机材料、或者这些无机材料的层叠体。

[0073] 反射层160能够将将从发光层130—e的侧面射出的光向发光装置100的下表面方向反射。作为反射层160,例如能够使用银(Ag)、钛(Ti)、钼(Mo)、钨(W)、铝(Al)或它们的合金。

[0074] 另外,虽然没有图示,但根据需要,还能够以将LED覆盖的方式设置保护膜。作为保护膜,能够使用氮化硅膜。此外,作为保护膜,例如还能够使用氧化硅膜与氮化硅膜的层叠膜。

[0075] 在发光装置100中,n型半导体层130—n与导电性取向层120相接。因此,n型半导体层130—n的结晶性提高。此外,不仅是n型半导体层130—n,发光层130—e及p型半导体层130—p的结晶性也提高。因而,在发光装置100中,来自发光层130—e的发光强度变高。

[0076] 此外,在发光装置100中,从发光层130—e的侧面射出的光在第1方向上被反射层160向发光装置100的下表面方向反射,在第2方向上被电极层140向发光装置100的下表面方向反射。因而,在发光装置100中,光向下表面方向的取出效率变高,能够使下表面方向上的发光效率提高。

[0077] <第1实施方式的变形例1>

[0078] 参照图3A及图3B,对作为发光装置100的变形例之一的发光装置100A进行说明。另外,当发光装置100A的结构与发光装置100的结构同样时,有将其说明省略的情况。

[0079] 图3A及图3B是表示本发明的一实施方式的发光装置100A的结构的剖视图。具体而言,图3A是沿着第1方向被切断的像素100A—px的剖视图,图3B是沿着第2方向被切断的像素100A—px的剖视图。如图3A及图3B所示,发光装置100A包括基板110、导电性取向层120、n型半导体层130A—n、发光层130—e、p型半导体层130—p、电极层140、绝缘层150A及反射层160。

[0080] n型半导体层130A—n设在导电性取向层120上。此外,n型半导体层130A—n在像素100A—px中以岛状设置。相邻的两个像素100A—px被露出了导电性取向层120的槽部分离。因此,在槽部中,n型半导体层130A—n、发光层130—e及p型半导体层130—p各自的侧面露出。

[0081] 绝缘层150A设在槽部。即,绝缘层150A以将导电性取向层120的上表面以及n型半导体层130A—n、发光层130—e及p型半导体层130—p各自的侧面覆盖的方式设置。

[0082] 多个像素100A—px的各自中,作为LED而包含导电性取向层120、n型半导体层130A—n、发光层130—e、p型半导体层130—p及电极层140。这里,LED的电极的一方是导电性取向层120,LED的电极的另一方是电极层140。导电性取向层120对以矩阵状配置的多个像素100A—px共通地设置,电极层140对于在第2方向上排列的多个像素100A—px共通地设置。因此,在发光装置100A中,能够将在第2方向上排列的多个像素100A—px作为1个单位来对发光进行控制。

[0083] 在发光装置100A中,n型半导体层130A—n与导电性取向层120相接。因此,n型半导体层130A—n的结晶性提高。此外,不仅是n型半导体层130A—n,发光层130—e及p型半导体层130—p的结晶性也提高。因而,在发光装置100A中,来自发光层130—e的发光强度变高。

[0084] 此外,在发光装置100A中,从发光层130—e的侧面射出的光在第1方向上被反射层160向发光装置100A的下表面方向反射,在第2方向上被电极层140向发光装置100A的下表面方向反射。因而,在发光装置100A中,光向下表面方向的取出效率提高,能够提高下表面

方向上的发光效率。

[0085] <第1实施方式的变形例2>

[0086] 参照图4及图4B,对作为发光装置100的变形例之一的发光装置100B进行说明。另外,当发光装置100B的结构与发光装置100或发光装置100A的结构同样时,有将其说明省略的情况。

[0087] 图4A及图4B是表示本发明的一实施方式的发光装置100B的结构的剖视图。具体而言,图4A是沿着第1方向切断的像素100B-px的剖视图,图4B是沿着第2方向切断的像素100B-px的剖视图。如图4A及图4B所示,发光装置100B包含基板110、导电性取向层120B、n型半导体层130B-n、发光层130-e、p型半导体层130-p、电极层140、绝缘层150B及反射层160。

[0088] 导电性取向层120B设在基板110上。此外,导电性取向层120在像素100B-px中以岛状设置。

[0089] n型半导体层130B-n设在导电性取向层120B上。此外,n型半导体层130B-n在像素100B-px中以岛状设置。相邻的两个像素100B-px被露出了基板110的槽部分离。因此,导电性取向层120B、n型半导体层130B-n、发光层130-e及p型半导体层130-p各自的侧面在槽部中露出。

[0090] 绝缘层150B设在槽部。即,绝缘层150B以将基板110的上表面以及导电性取向层120B、n型半导体层130B-n、发光层130-e及p型半导体层130-p各自的侧面覆盖的方式设置。

[0091] 多个像素100B-px的各自中,作为LED而包含导电性取向层120B、n型半导体层130B-n、发光层130-e、p型半导体层130-p及电极层140。这里,LED的电极的一方是导电性取向层120B,LED的电极的另一方是电极层140。导电性取向层120B设在多个像素100B-px的各自中,电极层140对在第2方向上排列的多个像素100B-px共通地设置。在发光装置100B中,在基板110上设有对LED进行控制的例如晶体管,导电性取向层120B与晶体管被电连接。因此,在发光装置100B中,能够对像素100B-px各自的发光进行控制。即,在发光装置100B中,通过有源(active)驱动,能够对像素100B-px的发光进行控制。

[0092] 在发光装置100B中,n型半导体层130B-n与导电性取向层120B相接。因此,n型半导体层130B-n的结晶性提高。此外,不仅是n型半导体层130-n,发光层130-e及p型半导体层130-p的结晶性也提高。因而,在发光装置100B中,来自发光层130-e的发光强度变高。

[0093] 此外,在发光装置100B中,从发光层130-e的侧面射出的光在第1方向上被反射层160向发光装置100B的下表面方向反射,在第2方向上被电极层140向发光装置100B的下表面方向反射。因而,在发光装置100B中,光向下表面方向的取出效率提高,能够提高下表面方向上的发光效率。

[0094] <第1实施方式的变形例3>

[0095] 参照图5A及图5B对作为发光装置100的变形例之一的发光装置100C进行说明。另外,当发光装置100C的结构与发光装置100的结构同样时,有省略其说明的情况。

[0096] 图5A及图5B是表示本发明的一实施方式的发光装置100C的结构的剖视图。具体而言,图5A是沿着第1方向切断的像素100C-px的剖视图,图5B是沿着第2方向切断的像素

100C-px的剖视图。如图5A及图5B所示,发光装置100C包含基板110、导电性取向层120、n型半导体层130-n、发光层130-e、p型半导体层130-p、电极层140C及绝缘层150。

[0097] 电极层140C设在p型半导体层130-p及绝缘层150上。此外,电极层140C对以矩阵状配置的多个像素100C-px共通地设置。在第1方向及第2方向上,设于槽部的电极层140C与发光层130-e的侧面对置。

[0098] 另外,对于发光装置100C的电极层140C而言,反射层与电极层是相同的层,由相同的材料形成。

[0099] 多个像素100C-px的各自中,作为LED而包含导电性取向层120、n型半导体层130-n、发光层130-e、p型半导体层130-p及电极层140C。这里,LED的电极的一方是导电性取向层120,LED的电极的另一方是电极层140C。导电性取向层120及电极层140C分别对以矩阵状配置的多个像素100A-px共通地设置。因此,在发光装置100C中,能够将以矩阵状配置的多个像素100C-px作为1个单位来对发光进行控制。

[0100] 在发光装置100C中,n型半导体层130-n与导电性取向层120相接。因此,n型半导体层130-n的结晶性提高。此外,不仅是n型半导体层130-n,发光层130-e及p型半导体层130-p的结晶性也提高。因而,在发光装置100C中,来自发光层130-e的发光强度变高。

[0101] 此外,在发光装置100C中,从发光层130-e的侧面射出的光在第1方向及第2方向上被电极层140C向发光装置100C的下表面方向反射。因而,在发光装置100C中,光向下表面方向的取出效率提高,能够提高下表面方向上的发光效率。

[0102] <第1实施方式的变形例4>

[0103] 参照图6A及图6B对作为发光装置100的变形例之一的发光装置100D进行说明。另外,当发光装置100D的结构与发光装置100的结构同样时,有省略其说明的情况。

[0104] 图6A及图6B是表示本发明的一实施方式的发光装置100D的结构的剖视图。具体而言,图6A是沿着第1方向切断的像素100D-px的剖视图,图6B是沿着第2方向切断的像素100D-px的剖视图。如图6A及图6B所示,发光装置100D包含基板110、导电性取向层120D、n型半导体层130-n、发光层130-e、p型半导体层130-p、电极层140、绝缘层150及反射层160。

[0105] 导电性取向层120D设在基板110上。此外,导电性取向层120D在第1方向上延伸,对在第1方向上排列的多个像素100D-px共通地设置。

[0106] 多个像素100D-px的各自中,作为LED而包含导电性取向层120D、n型半导体层130-n、发光层130-e、p型半导体层130-p及电极层140。这里,LED的电极的一方是导电性取向层120D,LED的电极的另一方是电极层140。导电性取向层120D对在第1方向上排列的多个像素100D-px共通地设置,电极层140对在第2方向上排列的多个像素100D-px共通地设置。因此,在发光装置100D中,能够对导电性取向层120D与电极层140交叉的位置的像素100D-px的发光进行控制。即,在发光装置100D中,能够通过无源(passive)驱动对像素100D-px的发光进行控制。

[0107] 在发光装置100D中,n型半导体层130-n与导电性取向层120D相接。因此,n型半导体层130-n的结晶性提高。此外,不仅是n型半导体层130-n,发光层130-e及p型半导体层130-p的结晶性也提高。因而,在发光装置100D中,来自发光层130-e的发光强度变高。

[0108] 此外,在发光装置100D中,从发光层130-e的侧面射出的光在第1方向上被反射层

160向发光装置100D的下表面方向反射,在第2方向上被电极层140向发光装置100D的下表面方向反射。因而,在发光装置100D中,光向下表面方向的取出效率变高,能够提高下表面方向上的发光效率。

[0109] <第2实施方式>

[0110] 参照图7A~图7E对本发明的一实施方式的发光装置100的制造方法进行说明。图7A~图7E是表示本发明的一实施方式的发光装置100的制造方法的示意性剖视图。

[0111] 首先,如图7A所示,在基板110上形成导电性取向层120。导电性取向层120能够使用溅射或CVD等任意方法(装置)成膜而形成。

[0112] 接着,如图7B所示,将包含掺杂了硅的氮化镓的n型半导体膜130a、交替地层叠了氮化铟镓膜和氮化镓膜的层叠膜130b、以及包含掺杂了镁的氮化镓膜的p型半导体膜130c成膜。n型半导体膜130a、层叠膜130b及p型半导体膜130c都使用溅射而成膜。

[0113] 这里,作为一例,对使用溅射的氮化镓膜的成膜进行说明。

[0114] 在真空腔室内,与氮化镓靶材对置而配置形成有导电性取向层120的基板110。氮化镓靶材中的氮化镓的组分比优选的是镓相对于氮为0.7以上2以下。此外,对于真空腔室,能够不同于溅射气体(氩或氦等)地供给氮。该情况下,氮化镓靶材的氮化镓的组分比优选的是镓比氮多。例如,氮能够使用氨基供给源来供给。溅射电源是DC电源、RF电源或脉冲DC电源的哪种都可以。

[0115] 真空腔室内的基板110也可以被加热。例如,基板110能够在100°C以上且小于600°C加热,优选的是在100°C以上400°C以下加热。在该温度下,对于耐热性低的非晶质玻璃基板也能够应用。此外,该温度比MOCVD或HVPE下的成膜温度低。

[0116] 在将真空腔室内充分排气后,供给溅射气体。此外,以规定的压力对基板110与氮化镓靶材之间施加电压而生成等离子体,将氮化镓膜成膜。

[0117] 以上,对利用溅射的氮化镓膜的成膜方法进行了说明,但溅射的结构或条件能够适当变更。此外,通过不是使用氮化镓靶材而是使用掺杂了硅的氮化镓靶材及掺杂了镁的氮化镓靶材,能够分别将n型半导体膜及p型半导体膜成膜。

[0118] 接着,如图7C所示,形成n型半导体层130-n、发光层130-e及p型半导体层130-p。岛状的发光层130-e及p型半导体层130-p利用光刻而形成。此时,也可以将n型半导体层130-n的上表面的一部分蚀刻,形成凹部。此外,为了形成具有倾斜的侧面的槽部,可以使用半色调掩模(half tone mask)或灰阶掩模(gray tone mask)将层叠膜130b及p型半导体膜130c布图。

[0119] 接着,如图7D所示,在槽部形成绝缘层150。绝缘层150通过将无机材料成膜并利用光刻将无机材料布图而形成。

[0120] 接着,如图7E所示,在绝缘层150上形成反射层160。反射层160通过将金属材料成膜并利用光刻将金属材料布图而形成。

[0121] 最后,通过在p型半导体层130-p上形成电极层140来制造图2A及图2B所示的发光装置100。电极层140能够利用溅射或CVD等任意的的方法(装置)成膜而形成。

[0122] 根据本实施方式的发光装置100的制造方法,与以往的方法相比能够在更低温度下制造,所以能够使用大面积的非晶质玻璃基板作为基板110,在基板110上制造多个发光装置100。因此,能够抑制发光装置100的制造成本。

[0123] <第3实施方式>

[0124] 参照图8A及图8B对本发明的一实施方式的发光装置200的结构进行说明。另外,当发光装置200的结构与发光装置100的结构同样时,有省略其说明的情况。

[0125] 图8A及图8B是表示本发明的一实施方式的发光装置200的结构的示意性剖视图。具体而言,图8A是沿着第1方向切断的像素200—px的剖视图,图8B是沿着第2方向切断的像素200—px的剖视图。如图8A及图8B所示,发光装置200包含基板210、绝缘性取向层220、n型半导体层230—n、发光层230—e、p型半导体层230—p、电极层240、绝缘层250及反射层260。

[0126] 绝缘性取向层220设在基板210上。此外,绝缘性取向层220对以矩阵状配置的多个像素200—px共通地设置。

[0127] n型半导体层230—n、发光层230—e及p型半导体层230—p以该顺序设在绝缘性取向层220上。n型半导体层230—n对以矩阵状配置的多个像素200—px共通地设置。发光层230—e及p型半导体层230—p分别在像素200—px中以岛状设置。相邻的两个发光层230—e及p型半导体层230—p的层叠体被露出了n型半导体层230—n的槽部分离。因此,在槽部中,n型半导体层230—n的上表面以及发光层230—e及p型半导体层230—p各自的侧面露出。另外,槽部的侧面相对于基板210倾斜。槽部相对于基板210的倾斜角例如是1度以上89度以下,优选的是30度以上60度以下。

[0128] 电极层240设在p型半导体层230—p上。此外,电极层240在第2方向上延伸,对在第2方向上排列的多个像素200—px共通地设置。另外,在第2方向上,设于槽部的电极层240与发光层230—e的侧面对置。

[0129] 另外,电极层240是p型电极,但也可以是n型电极。该情况下,p型半导体层230—p、发光层230—e及n型半导体层230—n以该顺序设在绝缘性取向层220上。

[0130] 绝缘层250至少设在槽部的侧面。即,绝缘层250以将发光层230—e及p型半导体层230—p各自的侧面覆盖的方式设置。此外,在槽部中,绝缘层250包括露出有n型半导体层230—n的开口部。

[0131] 反射层260设在n型半导体层230—n及绝缘层250上。即,反射层260经由绝缘层250的开口部而与n型半导体层230—n相接。此外,反射层260在第2方向上延伸,对在第2方向上排列的多个像素200—px共通地设置。另外,在第1方向上,设于槽部的反射层260与发光层230—e的侧面对置。因此,反射层260的倾斜角与槽部的倾斜角是同样的,例如是1度以上89度以下,优选的是30度以上60度以下。

[0132] 多个像素200—px的各自中,作为LED而包含反射层260、n型半导体层230—n、发光层230—e、p型半导体层230—p及电极层240。这里,LED的电极的一方是反射层260,LED的电极的另一方是电极层240。反射层260及电极层240对在第2方向上排列的以矩阵状配置的多个像素200—px共通地设置。因此,在发光装置200中,能够将在第2方向上排列的多个像素200—px作为1个单位而对发光进行控制。

[0133] 接着,对各结构的材料进行说明。

[0134] 基板210、n型半导体层230—n、发光层230—e、p型半导体层230—p、电极层240、绝缘层250及反射层260分别与基板110、n型半导体层130—n、发光层130—e、p型半导体层130—p、电极层140、绝缘层150及反射层160是同样的。

[0135] 绝缘性取向层220具有绝缘性,能够使绝缘性取向层220上的n型半导体层230—n

的结晶性提高。作为绝缘性取向层220,例如能够采用氮化铝(AlN)、氧化铝(Al_2O_3)、铌酸锂(LiNbO₃)、BiLaTiO₇、SrFeO₃、SrFeO₂、BiFeO₃、BaFeO₃、ZnFeO₂、PMnN—PZT或生物磷灰石(BAp)等。特别是,作为绝缘性取向层220,优选使用氮化铝(AlN)。

[0136] 在发光装置200中,n型半导体层230—n与绝缘性取向层220相接。因此,n型半导体层230—n的结晶性提高。此外,不仅是n型半导体层230—n,发光层230—e及p型半导体层230—p的结晶性也提高。因而,在发光装置200中,来自发光层230—e的发光强度变高。

[0137] 此外,在发光装置200中,从发光层230—e的侧面射出的光在第1方向上被反射层260向发光装置200的下表面方向反射,在第2方向上被电极层240向发光装置200的下表面方向反射。因而,在发光装置200中,光向下表面方向的取出效率提高,能够使下表面方向上的发光效率提高。

[0138] <第3实施方式的变形例1>

[0139] 参照图9A及图9B对作为发光装置200的变形例之一的发光装置200A进行说明。另外,当发光装置200A的结构与发光装置200的结构同样时,有将其说明省略的情况。

[0140] 图9A及图9B是表示本发明的一实施方式的发光装置200A的结构的剖视图。具体而言,图9A是沿着第1方向切断的像素200A—px的剖视图,图9B是沿着第2方向切断的像素200A—px的剖视图。如图9A及图9B所示,发光装置200A包含基板210、绝缘性取向层220、n型半导体层230A—n、发光层230—e、p型半导体层230—p、电极层240、绝缘层250A及反射层260。

[0141] n型半导体层230A—n设在绝缘性取向层220上。此外,n型半导体层230A—n在像素200A—px中以岛状设置。

[0142] 绝缘层250A至少设在槽部的侧面。即,绝缘层250A以将发光层230—e及p型半导体层230—p各自的侧面覆盖的方式设置。此外,在槽部中,绝缘层250包括露出有n型半导体层230的开口部。另外,在相邻的两个n型半导体层230A—n之间也设有绝缘层250A。即,相邻的两个n型半导体层230A—n被绝缘层250分离。

[0143] 多个像素200A—px的各自中,作为LED而包含反射层260、n型半导体层230A—n、发光层230—e、p型半导体层230—p及电极层240。这里,LED的电极的一方是反射层260,LED的电极的另一方是电极层240。反射层260及电极层240对于在第2方向上排列的以矩阵状配置的多个像素200A—px共通地设置。因此,在发光装置200A中,能够将在第2方向上排列的多个像素200A—px作为1个单位而对发光进行控制。

[0144] 在发光装置200A中,n型半导体层230A—n与绝缘性取向层220相接。因此,n型半导体层230A—n的结晶性提高。此外,不仅是n型半导体层230A—n,发光层230—e及p型半导体层230—p的结晶性也提高。因而,在发光装置200A中,来自发光层230—e的发光强度变高。

[0145] 此外,在发光装置200A中,从发光层230—e的侧面射出的光在第1方向上被反射层260向发光装置200A的下表面方向反射,在第2方向上被电极层240向发光装置200A的下表面方向反射。因而,在发光装置200A中,光向下表面方向的取出效率变高,能够提高下表面方向上的发光效率。

[0146] <第3实施方式的变形例2>

[0147] 参照图10A及图10B,对作为发光装置200的变形例之一的发光装置200B进行说明。另外,当发光装置200B的结构与发光装置200的结构同样时,有将其说明省略的情况。

[0148] 图10A及图10B是表示本发明的一实施方式的发光装置200B的结构剖视图。具体而言,图10A是沿着第1方向切断的像素200B-px的剖视图,图10B是沿着第2方向切断的像素200B-px的剖视图。如图10A及图10B所示,发光装置200B包括基板210、绝缘性取向层220B、n型半导体层230B-n、发光层230-e、p型半导体层230-p、电极层240、绝缘层250B及反射层260。

[0149] 绝缘性取向层220B设在基板210上。此外,绝缘性取向层220B在像素200B-px中以岛状设置。

[0150] n型半导体层230B-n设在绝缘性取向层220上。此外,n型半导体层230B-n在像素200B-px中以岛状设置。

[0151] 绝缘层250B至少设在槽部的侧面。即,绝缘层250B以将发光层230-e及p型半导体层230-p各自的侧面覆盖的方式设置。此外,在槽部中,绝缘层250包括露出有n型半导体层230的开口部。另外,在相邻的两个绝缘性取向层220B及n型半导体层230B-n的层叠体之间也设有绝缘层250B。即,相邻的两个绝缘性取向层220B及n型半导体层230B-n的层叠体被绝缘层250B分离。

[0152] 多个像素200B-px的各自中,作为LED而包含反射层260、n型半导体层230B-n、发光层230-e、p型半导体层230-p及电极层240。这里,LED的电极的一方是反射层260,LED的电极的另一方是电极层240。反射层260及电极层240对于在第2方向上排列的以矩阵状配置多个像素200B-px共通地设置。因此,在发光装置200B中,能够将在第2方向上排列的多个像素200B-px作为1个单位而对发光进行控制。

[0153] 在发光装置200B中,n型半导体层230B-n与绝缘性取向层220B相接。因此,n型半导体层230B-n的结晶性提高。此外,不仅是n型半导体层230B-n,发光层230-e及p型半导体层230-p的结晶性也提高。因而,在发光装置200B中,来自发光层230-e的发光强度变高。

[0154] 此外,在发光装置200B中,从发光层230-e的侧面射出的光在第1方向上被反射层260向发光装置200B的下表面方向反射,在第2方向上被电极层240向发光装置200B的下表面方向反射。因而,在发光装置200B中,光向下表面方向的取出效率提高,能够提高下表面方向上的发光效率。

[0155] <第4实施方式>

[0156] 参照图11A~图11F对本发明的一实施方式的发光装置200的制造方法进行说明。图11A~图11F是表示本发明的一实施方式的发光装置200的制造方法的示意性剖视图。

[0157] 首先,如图11A所示,在基板210上形成绝缘性取向层220。绝缘性取向层220能够利用溅射或CVD等任意的的方法(装置)成膜而形成。

[0158] 接着,如图11B所示,将包含掺杂了硅的氮化镓的n型半导体膜230a、交替地层叠了氮化铟镓膜和氮化镓膜的层叠膜230b、以及包含掺杂了镁的氮化镓膜的p型半导体膜230c成膜。n型半导体膜230a、层叠膜230b及p型半导体膜230c都利用溅射来成膜。

[0159] 接着,如图11C所示,形成n型半导体层230-n、发光层230-e及p型半导体层230-p。将岛状的发光层230-e及p型半导体层230-p利用光刻而形成。此时,也可以将n型半导体层230-n的上表面的一部分蚀刻而形成凹部。此外,为了形成具有倾斜的侧面的槽部,可以使用半色调掩模或灰阶掩模将层叠膜230b及p型半导体膜230c布图。

[0160] 接着,如图11D所示,在槽部,形成包括露出了n型半导体层230—n的开口部的绝缘层250。绝缘层250通过将无机材料成膜并利用光刻将无机材料布图而形成。

[0161] 接着,如图11E所示,在n型半导体层230—n及绝缘层250上形成反射层260。反射层260通过将金属材料成膜并利用光刻将金属材料布图而形成。

[0162] 最后,通过在p型半导体层230—p上形成电极层240来制造图8A及图8B所示的发光装置200。电极层240能够利用溅射或CVD等任意的方法(装置)成膜而形成。

[0163] 根据本实施方式的发光装置200的制造方法,与以往的方法相比能够在更低温下制造,所以能够使用大面积的非晶质玻璃基板作为基板210,在基板210上制造多个发光装置200。因此能够抑制发光装置200的制造成本。

[0164] <第5实施方式>

[0165] 参照图12对本发明的一实施方式的发光装置300进行说明。

[0166] 图12是表示本发明的一实施方式的发光装置的结构示意性剖视图。关于图12所示的发光装置300,图2B所示的电极层140或图8B所示的电极层240的结构不同,图2A或图8A所示的结构是共通的。另外,以下,对于图2B或图8B所示的共通的结构的记载省略说明。

[0167] 发光装置300的电极层140(240)与图2B或图8B不同,不是在第2方向上以跨相邻的像素彼此的方式共通地延伸,而是按各像素100—PX(200—PX)的每个以岛状形成。在相邻的像素彼此之间,与在图2B或图8B中表示的结构同样地形成槽部,在槽部中形成有与电极层140(240)分离的反射层。例如,通过将图2B或图8B所示的电极层140(240)布图,从而在与电极层140(240)相同的层中并且以与电极层140(240)分离的方式形成发光装置300的反射层。

[0168] 在发光装置300中,按各像素100—PX(200—PX)的每个形成电极层140(240)。每个像素100—PX(200—PX)的电极层140(240)例如通过与设于具备晶体管的基板的电极电连接,实现各像素100—PX(200—PX)的有源矩阵控制。

[0169] <第6实施方式>

[0170] 参照图13对本发明的一实施方式的发光装置形成基板10进行说明。

[0171] 图13是表示本发明的一实施方式的发光装置形成基板10的结构概略图。发光装置形成基板10包含多个发光装置100。即,在发光装置形成基板10中,利用1个基板110制造多个发光装置100。基板110是所谓的大面积基板。在发光装置形成基板10中,由于能够使用大面积基板一次制造多个发光装置100,所以能够抑制发光装置100的制造成本。

[0172] 作为本发明的实施方式而上述的各实施方式只要不相互矛盾就能够适当组合而实施。此外,关于本领域技术人员基于各实施方式适当进行了构成要素的追加、去除或设计变更后的形态或者进行工序的追加、省略或条件变更后的形态,也只要具备本发明的主旨就包含在本发明的范围内。

[0173] 即使是与由上述各实施方式带来的作用效果不同的其他作用效果,关于根据本说明书的记载显而易见的或能够由本领域技术人员容易地预测的,当然也应理解为是由本发明带来的。

[0174] 标记说明

[0175] 10:发光装置形成基板

[0176] 100、100A、100B、100C、100D:发光装置

- [0177] 100A—px、100B—px、100C—px、100D—px:像素
- [0178] 100P:像素部
- [0179] 100—px:像素
- [0180] 100T:端子部
- [0181] 100—t:端子
- [0182] 110:基板
- [0183] 120、120B、120D:导电性取向层
- [0184] 130—n、130A—n、130B—n:n型半导体层
- [0185] 130—e:发光层
- [0186] 130—p:p型半导体层
- [0187] 140、140C:电极层
- [0188] 150、150A、150B:绝缘层
- [0189] 160:反射层
- [0190] 130a:n型半导体膜
- [0191] 130b:层叠膜
- [0192] 130c:p型半导体膜
- [0193] 200、200A、200B:发光装置
- [0194] 200—px、200A—px、200B—px:像素
- [0195] 210:基板
- [0196] 220、220B:绝缘性取向层
- [0197] 230、230A—n、230B—n:n型半导体层
- [0198] 230—e:发光层
- [0199] 230—n:n型半导体层
- [0200] 230—p:p型半导体层
- [0201] 240:电极层
- [0202] 250、250A、250B:绝缘层
- [0203] 260:反射层
- [0204] 230a:n型半导体膜
- [0205] 230b:层叠膜
- [0206] 230c:p型半导体膜
- [0207] 300:发光装置

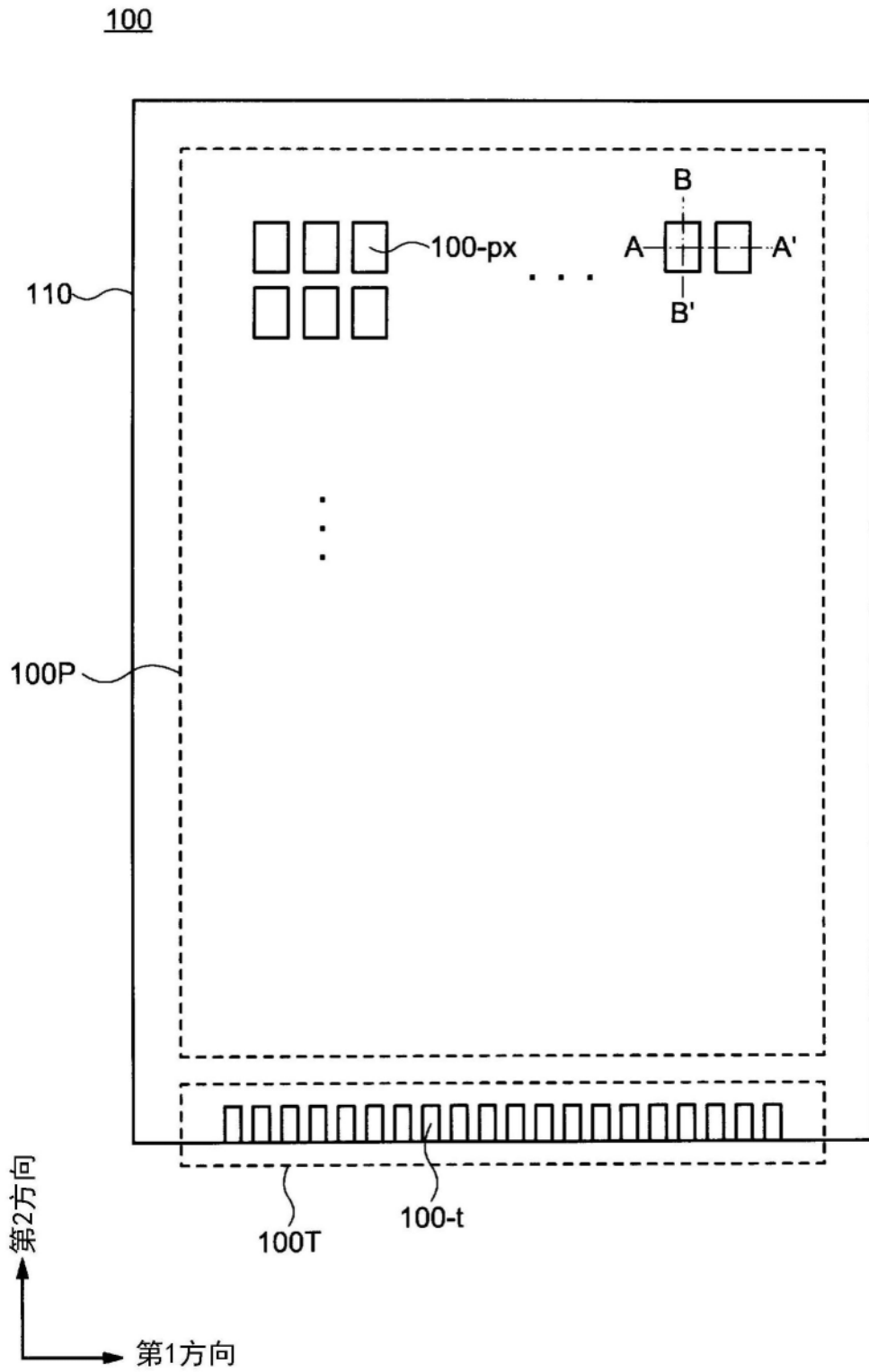


图1

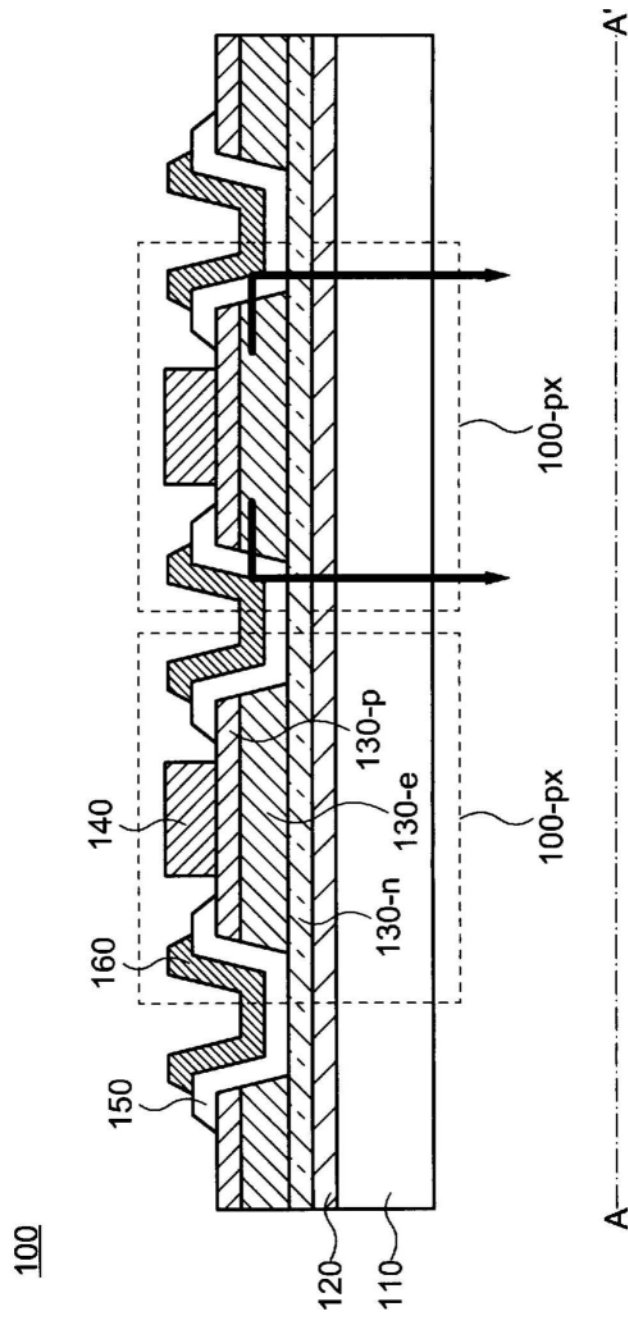


图2A

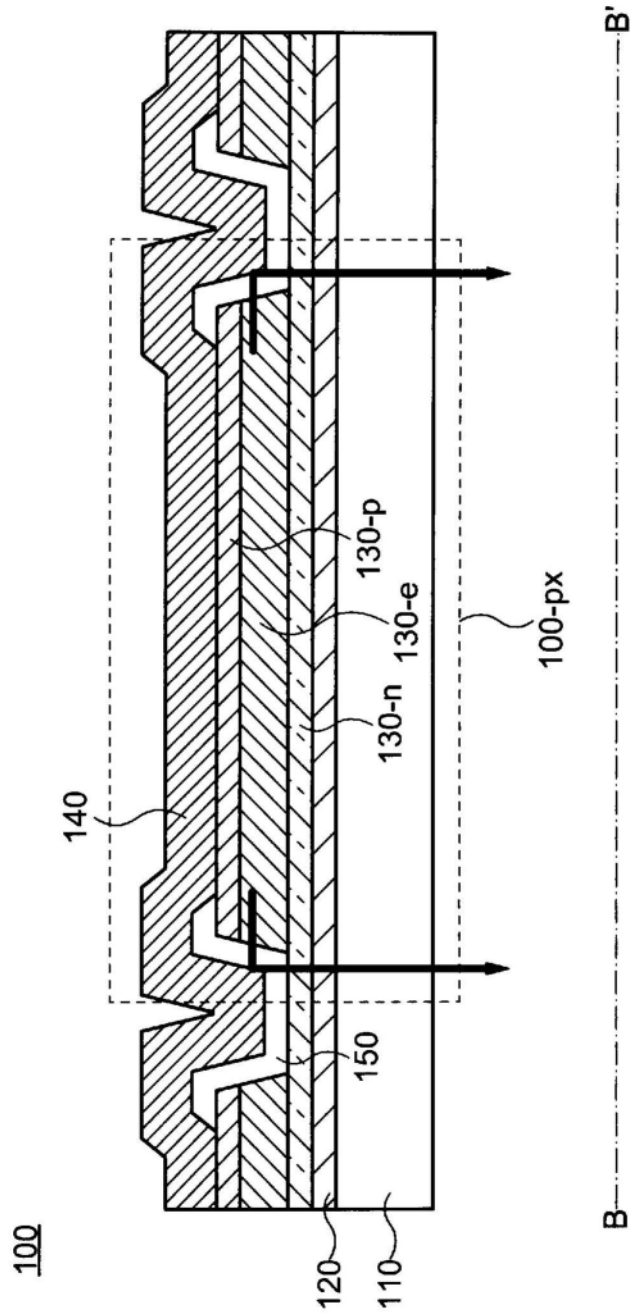


图2B

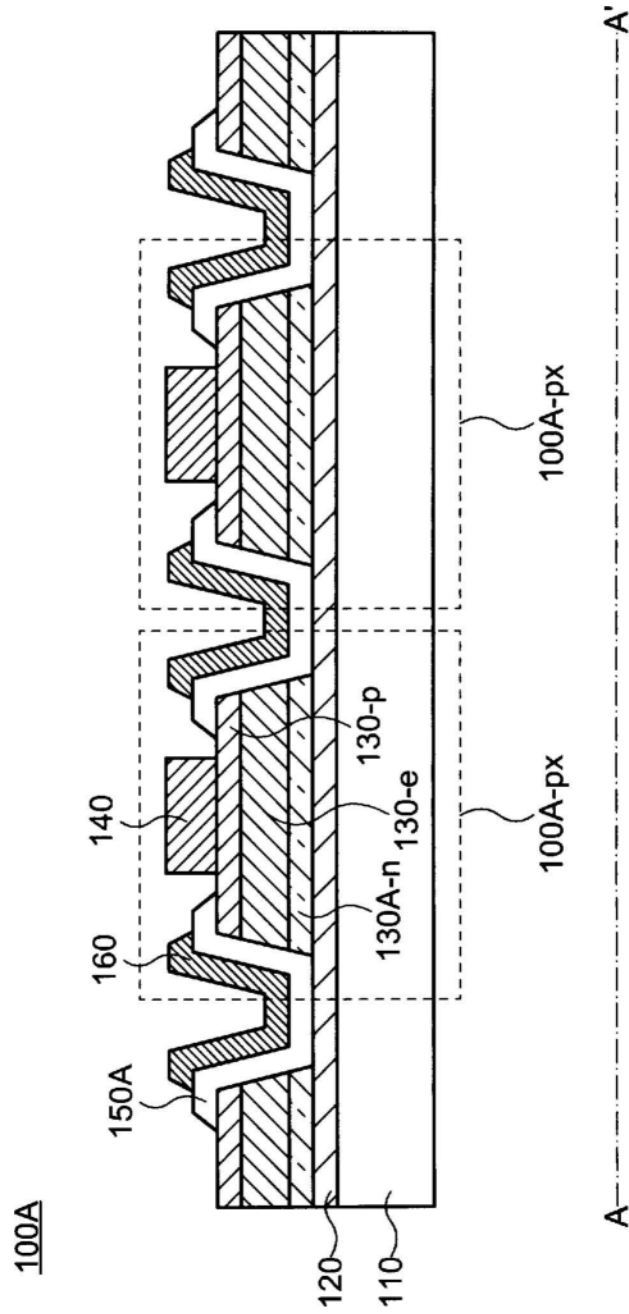


图3A

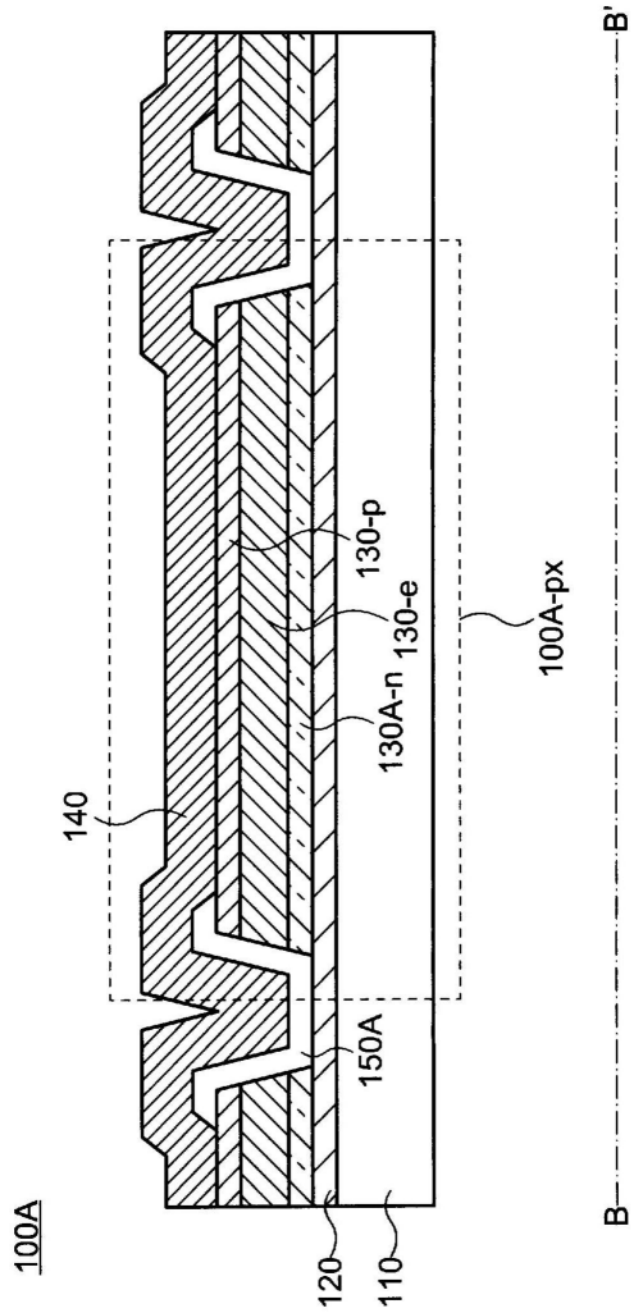


图3B

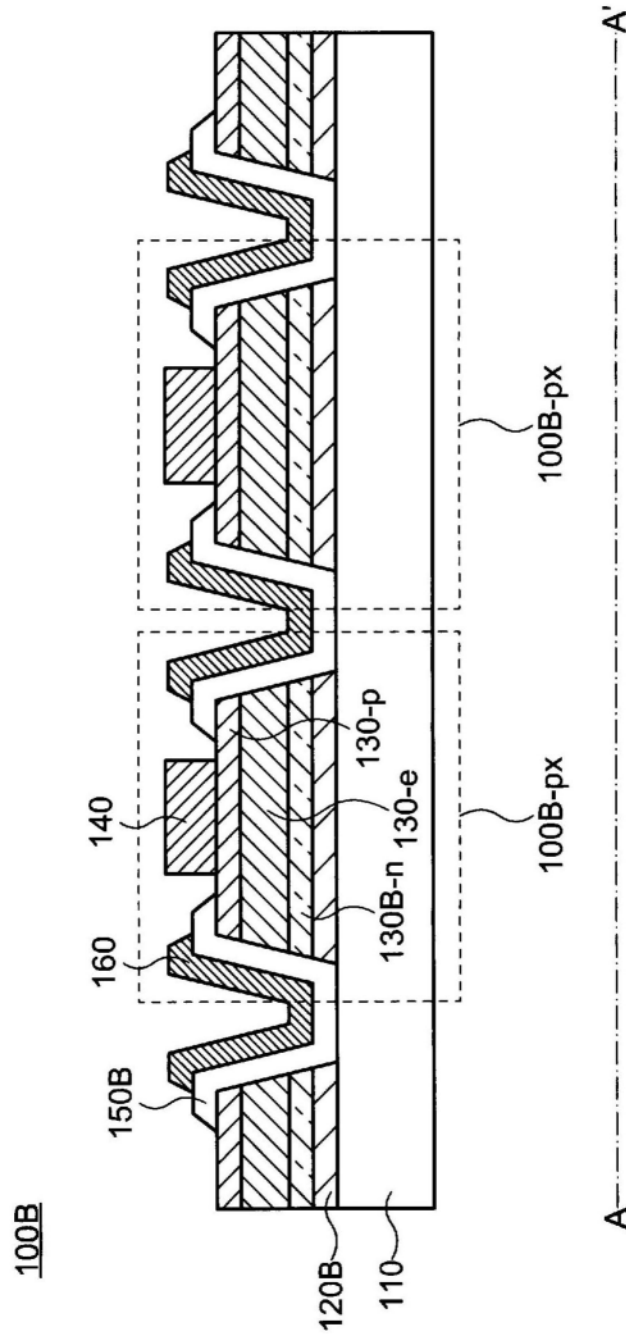


图4A

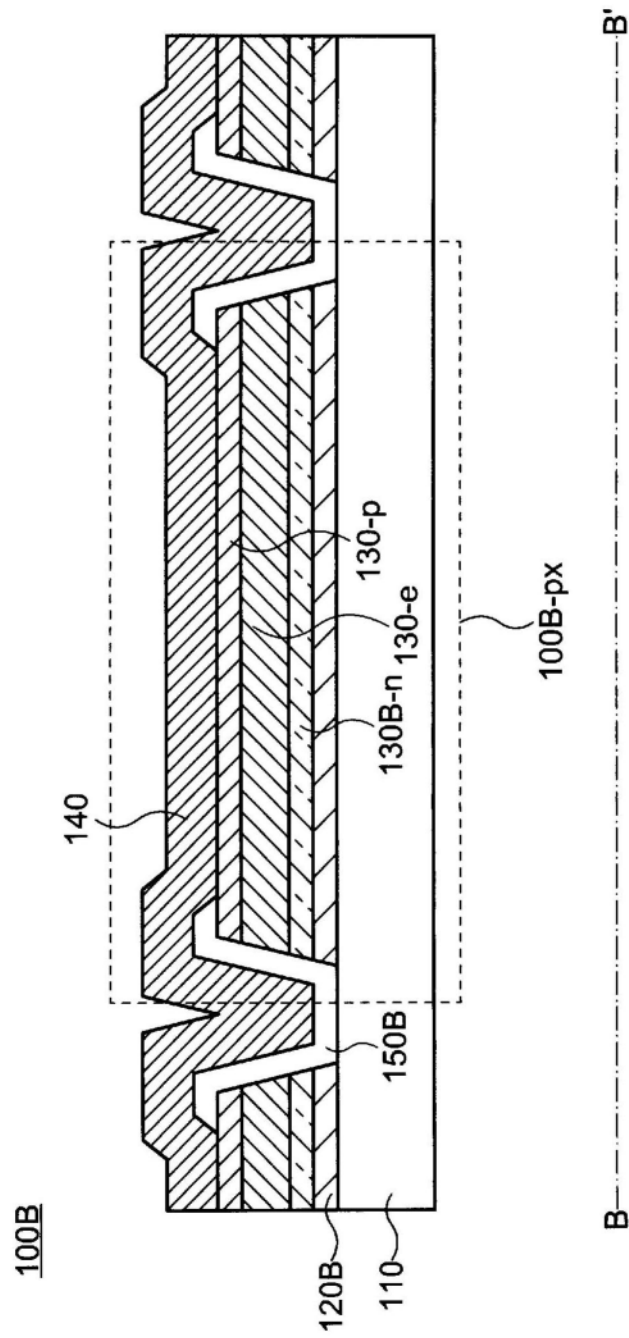


图4B

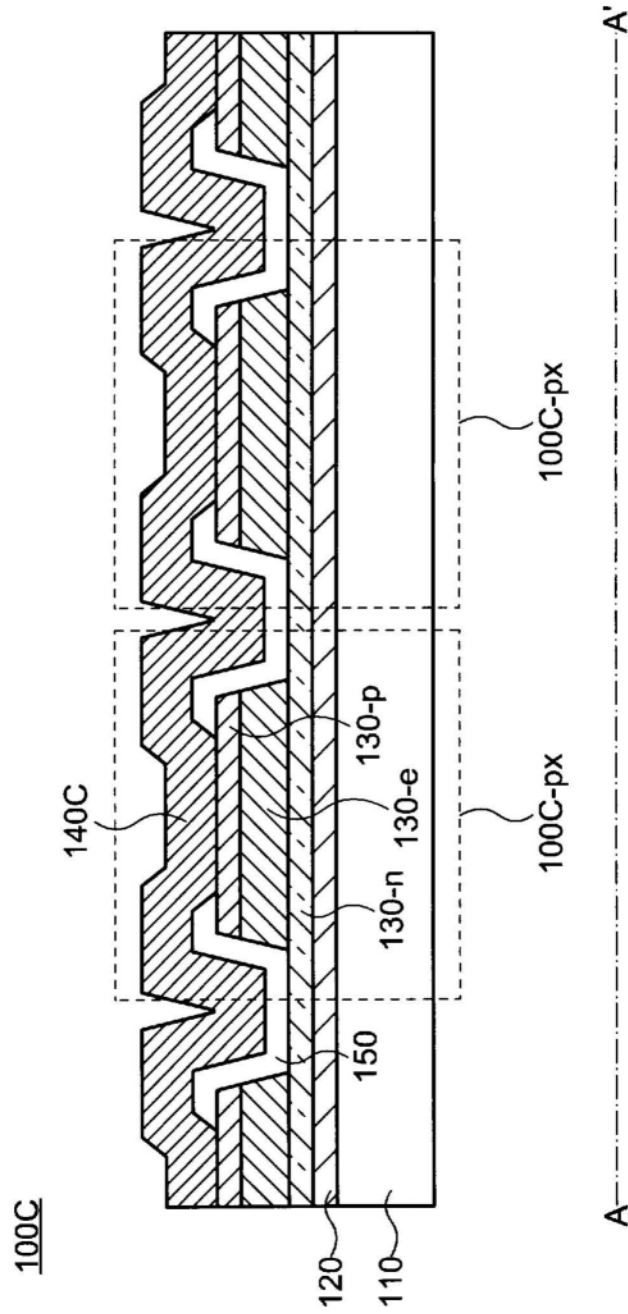


图5A

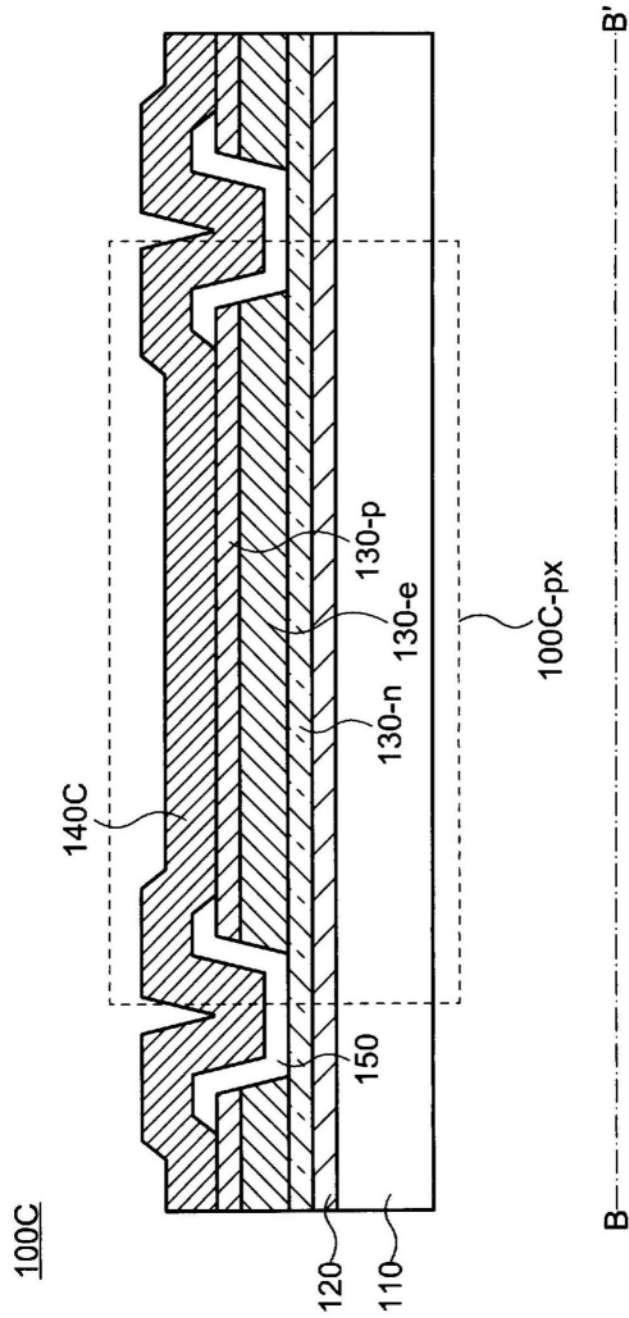


图5B

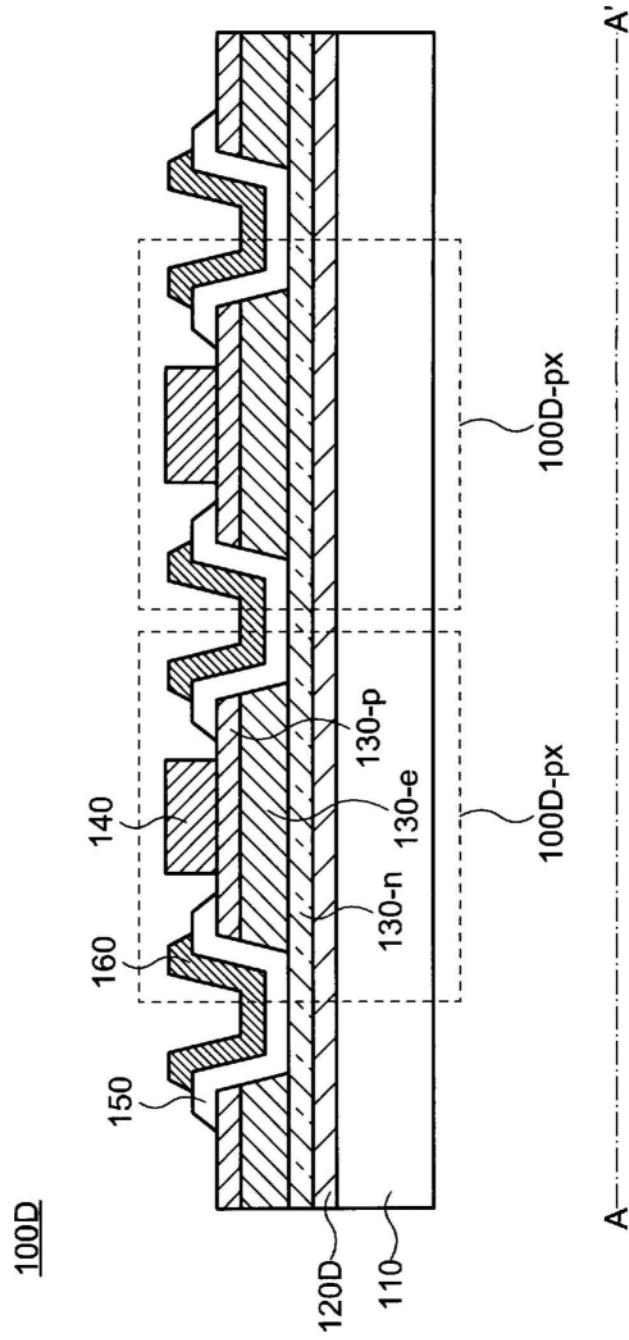


图6A

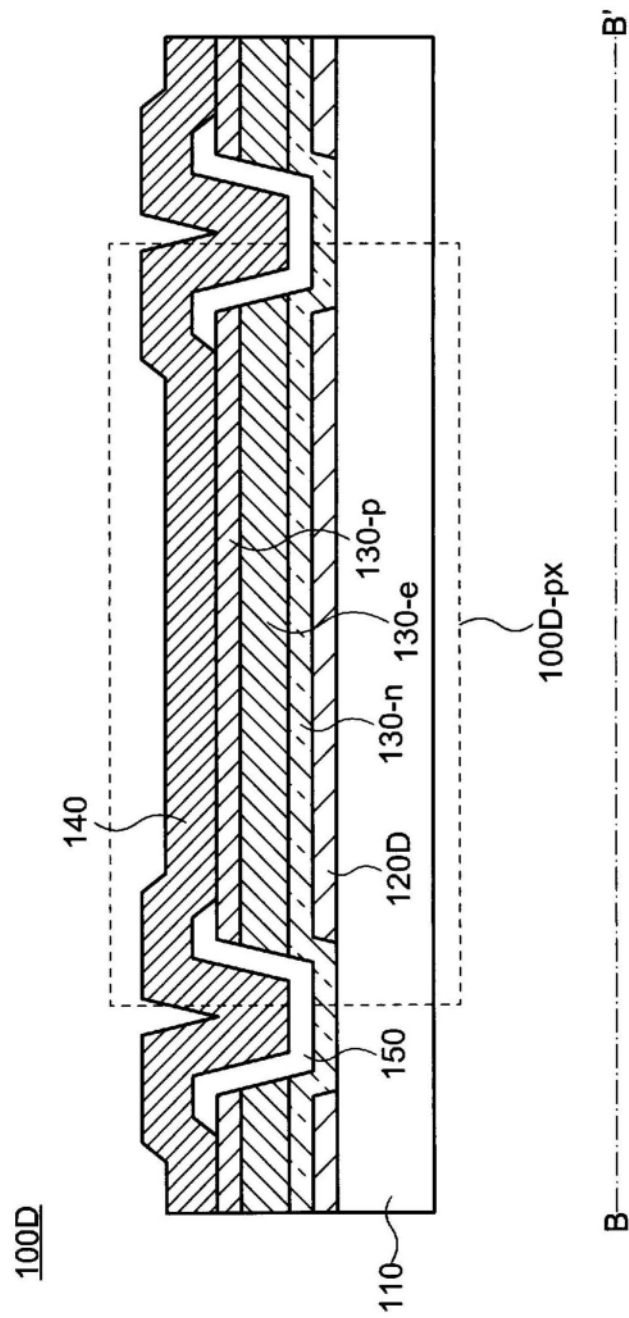


图6B

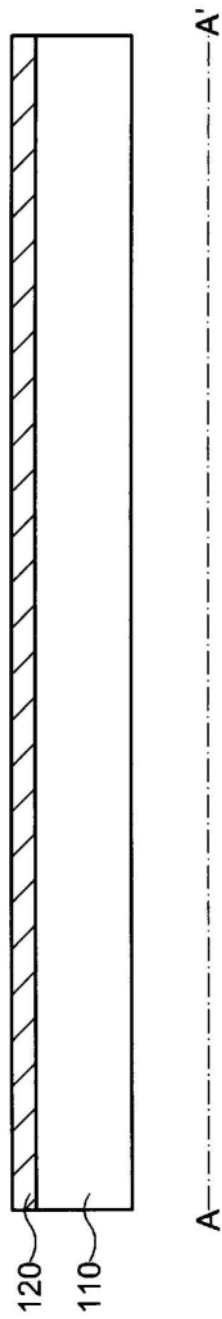


图7A

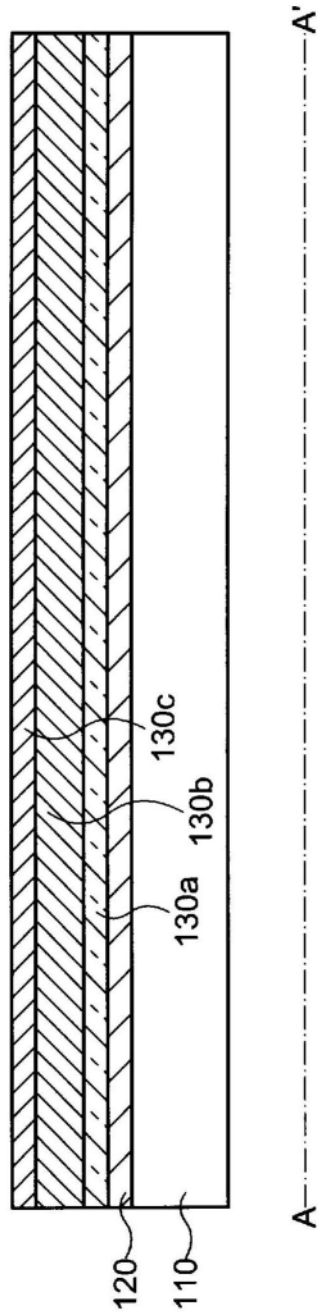


图7B

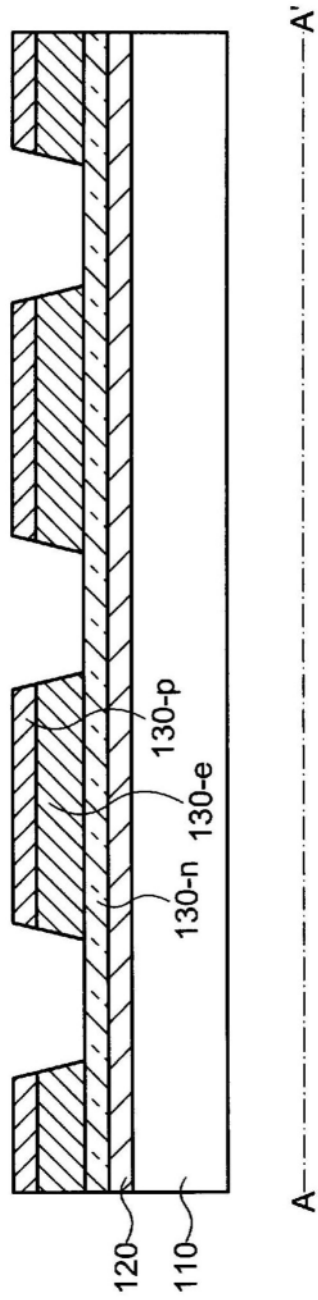


图7C

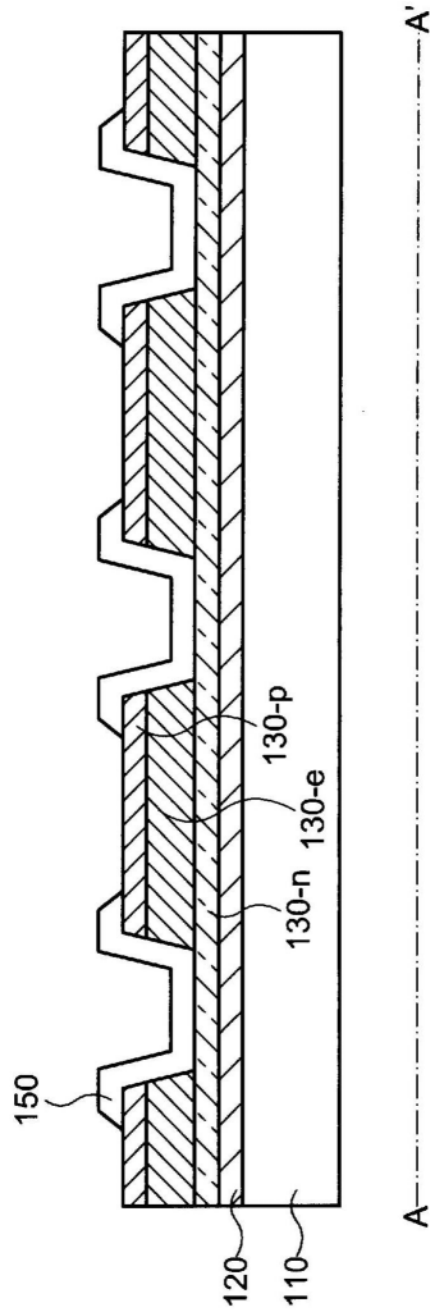


图7D

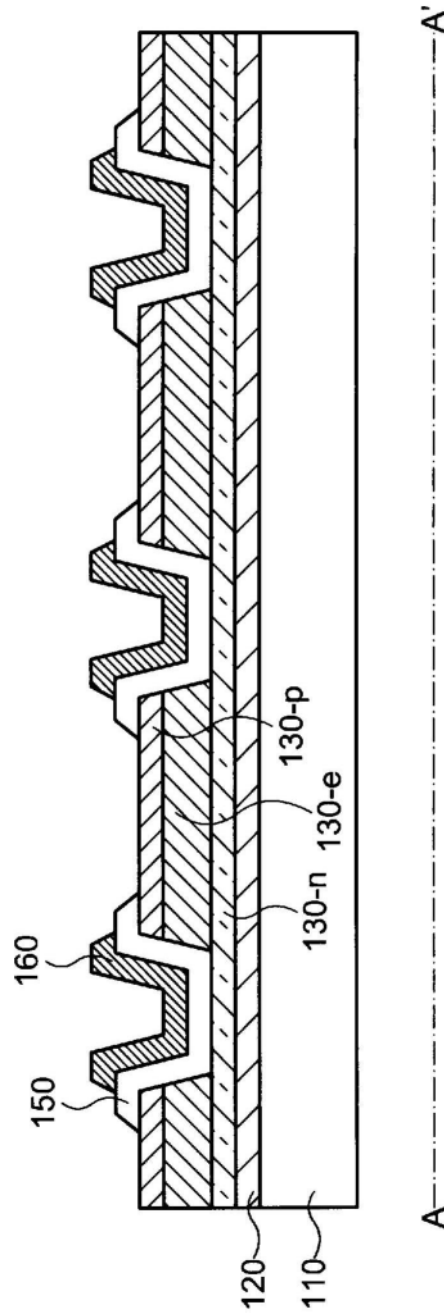


图7E

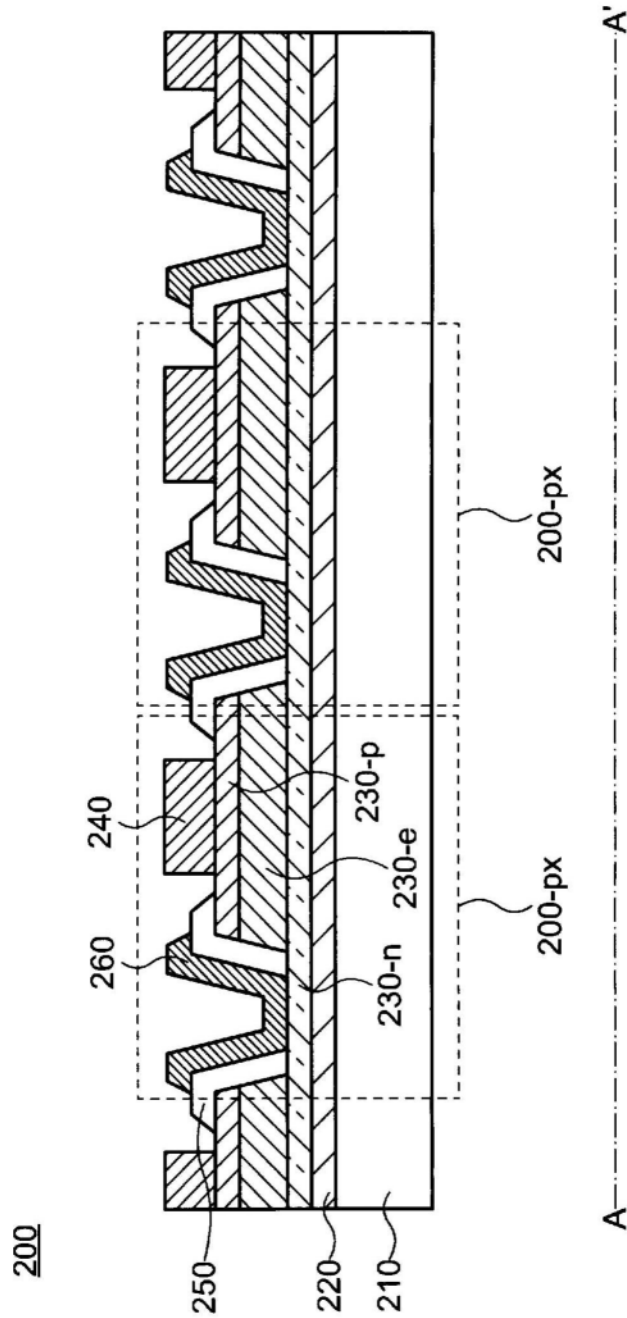


图8A

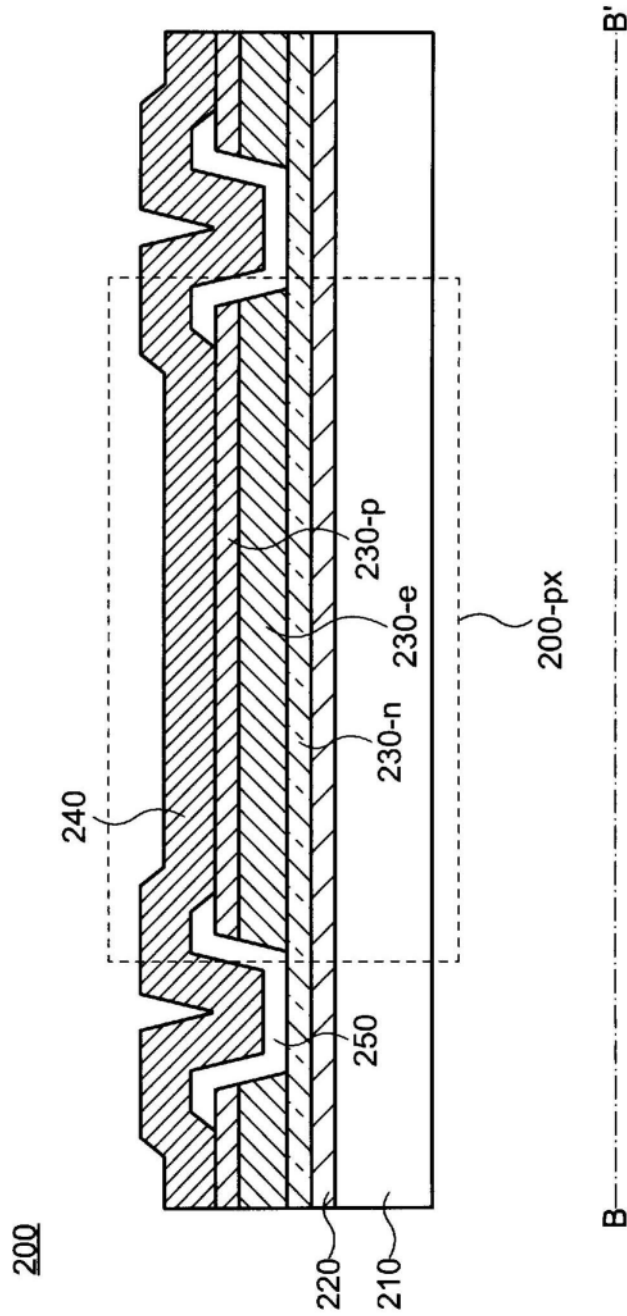


图8B

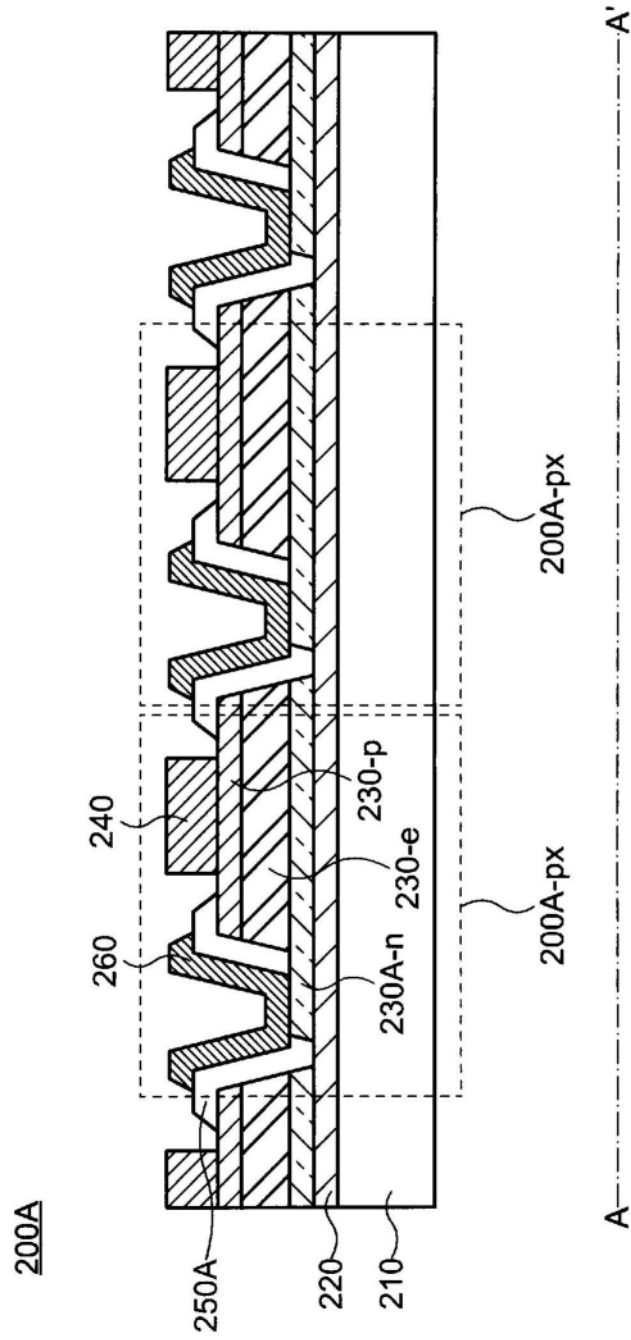


图9A

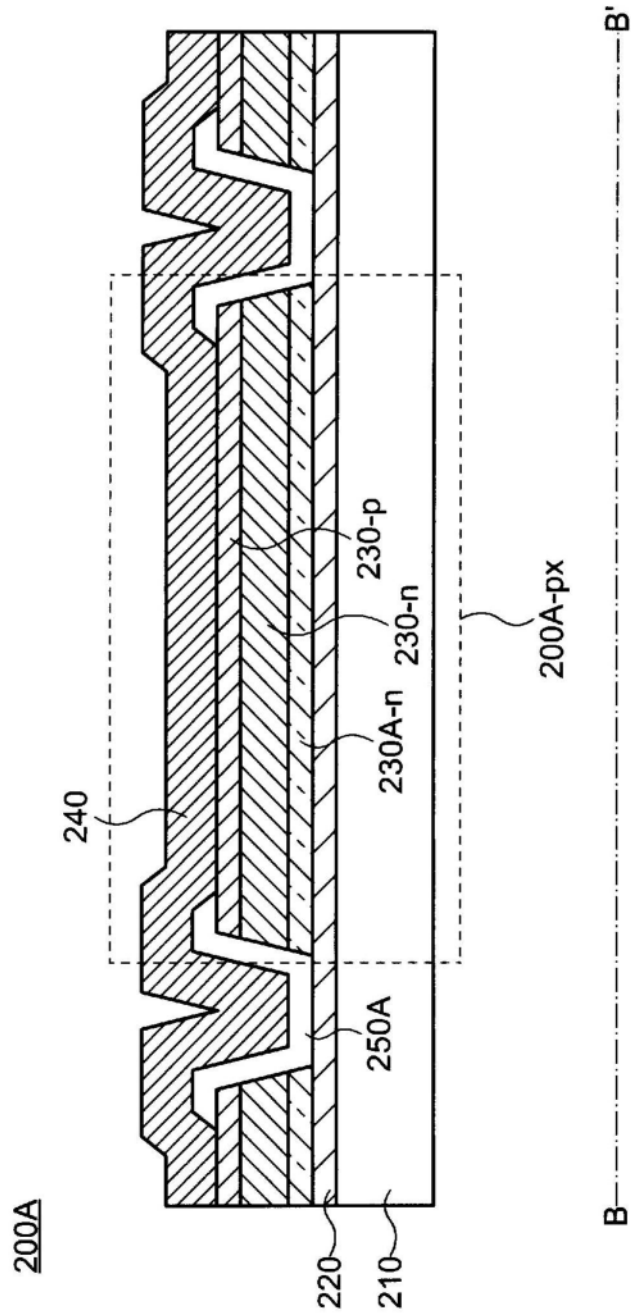


图9B

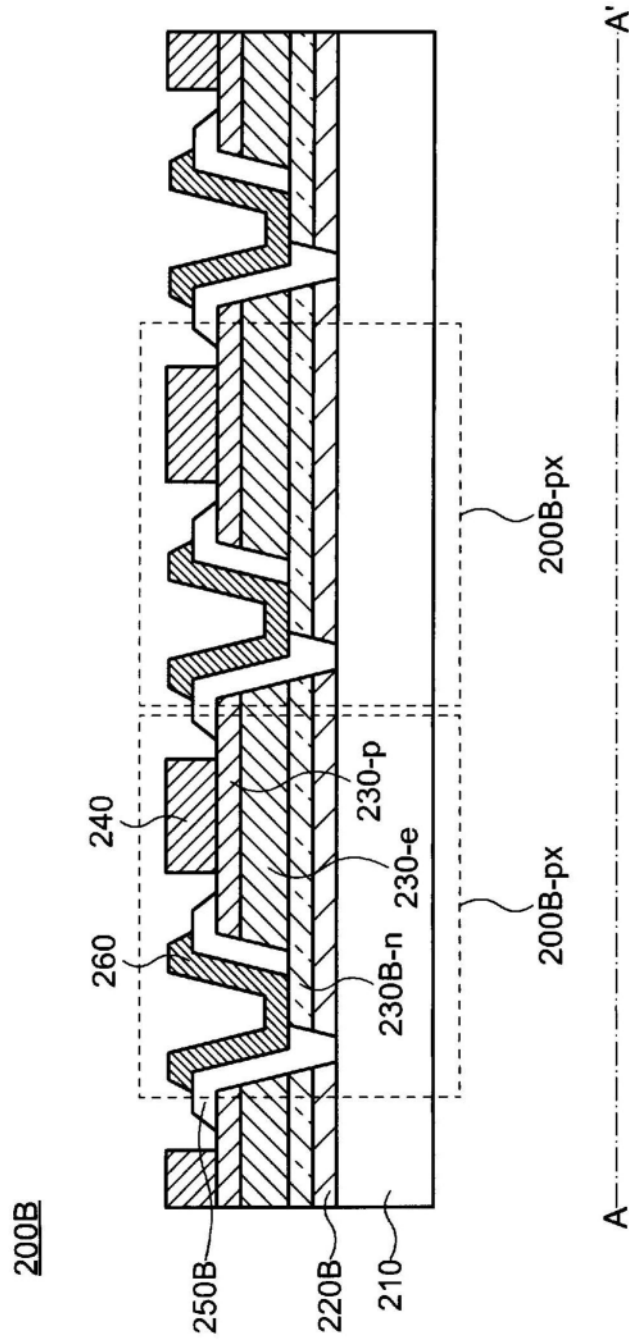


图10A

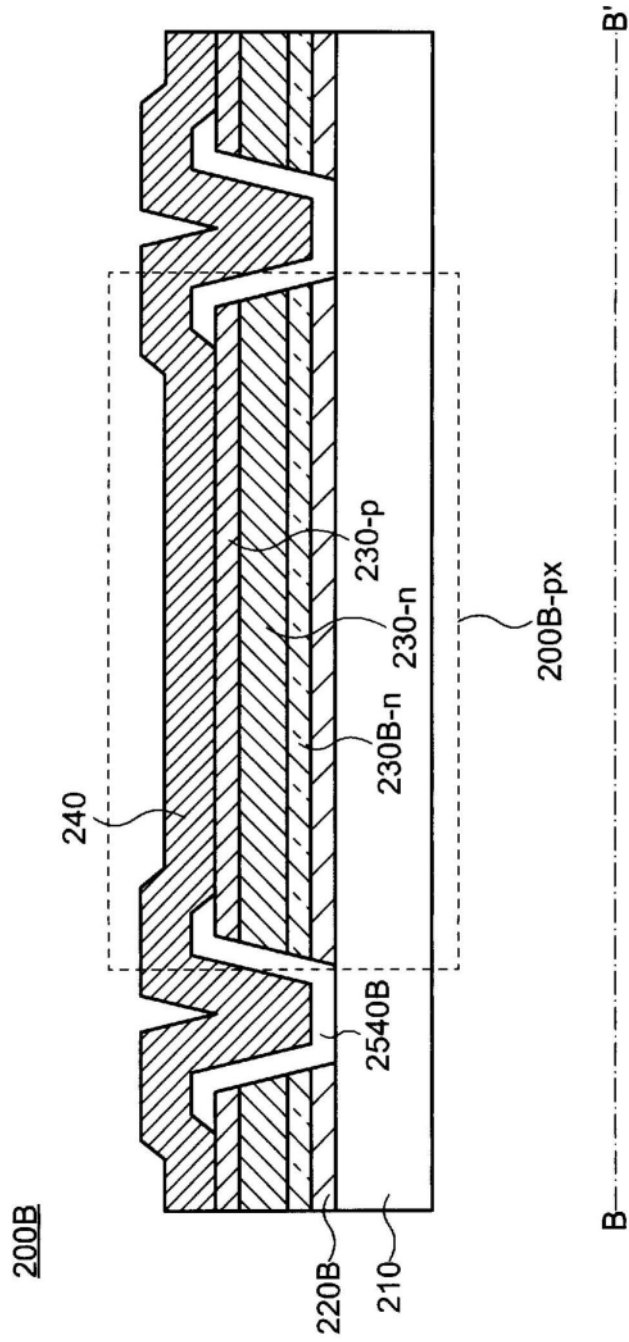


图10B

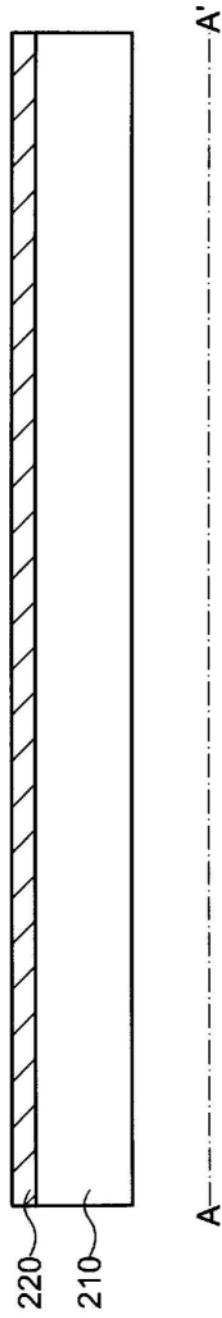


图11A

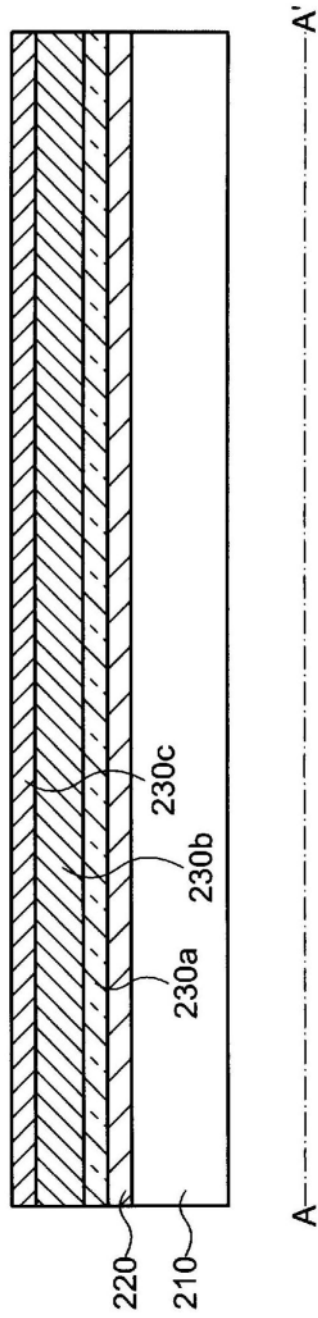


图11B

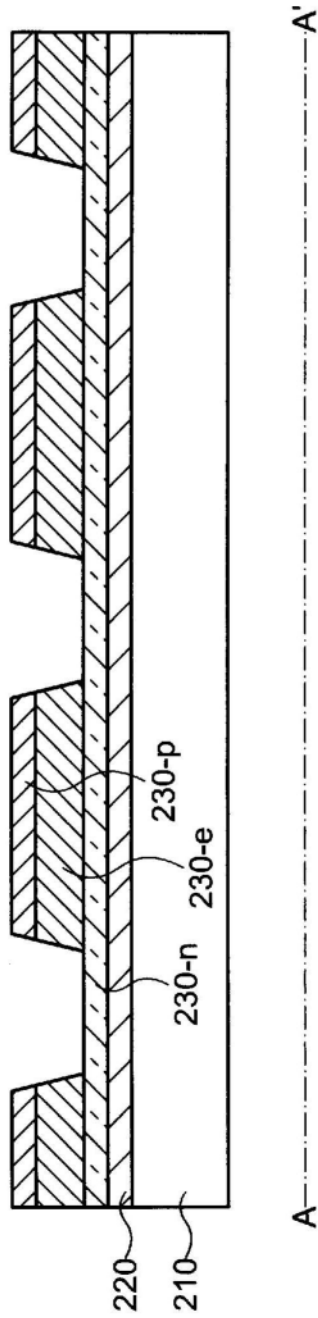


图11C

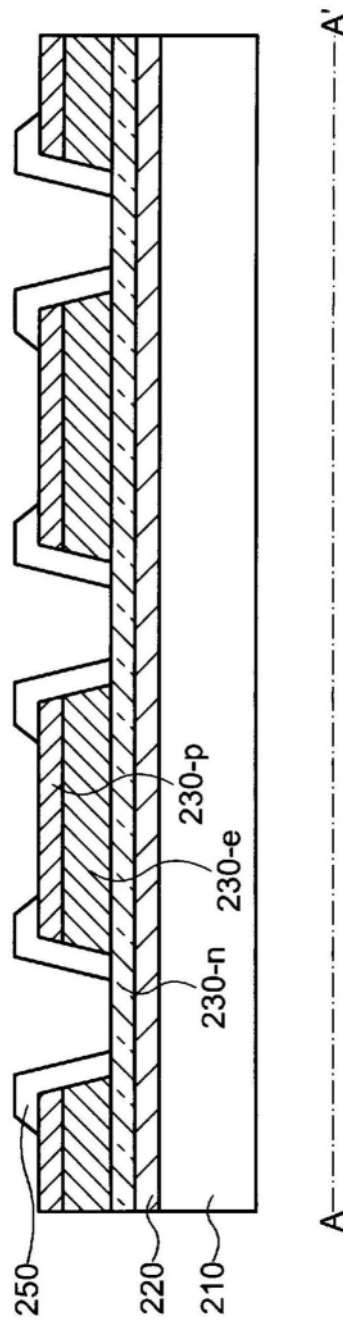


图11D

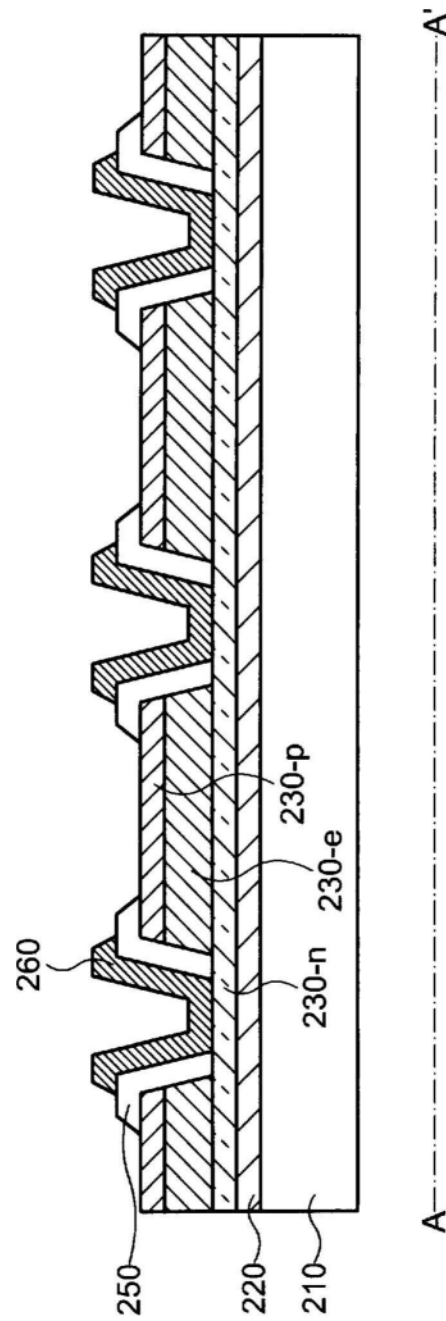


图11E

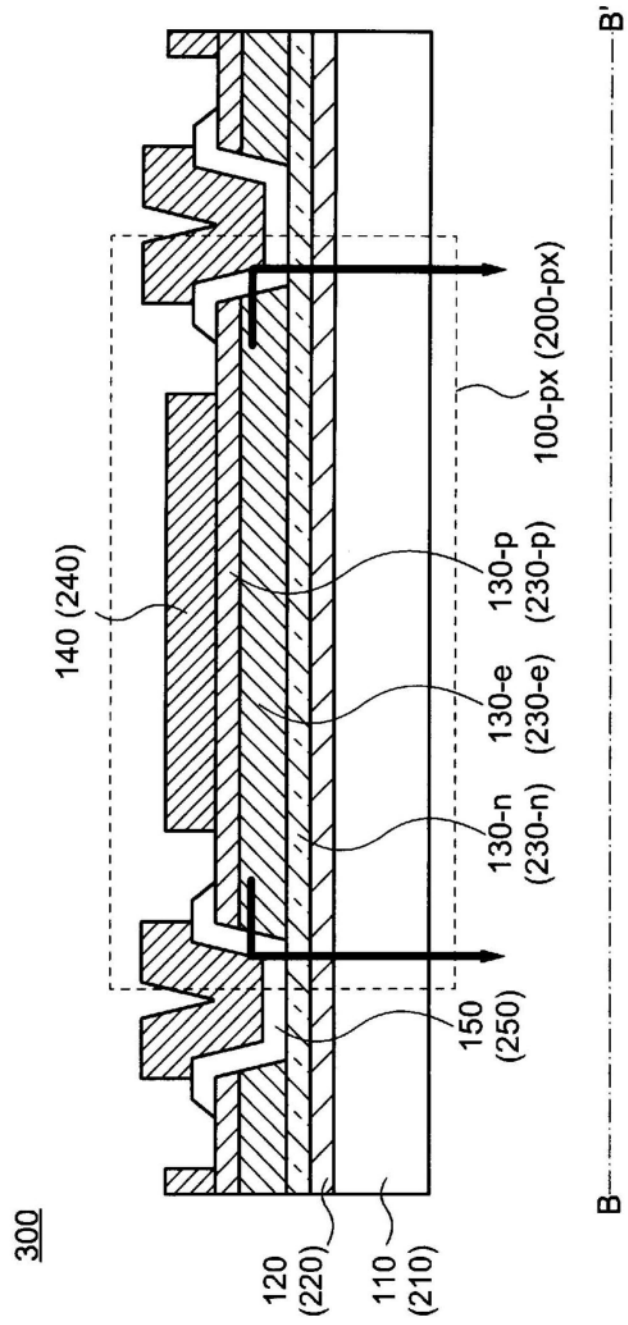


图12

10

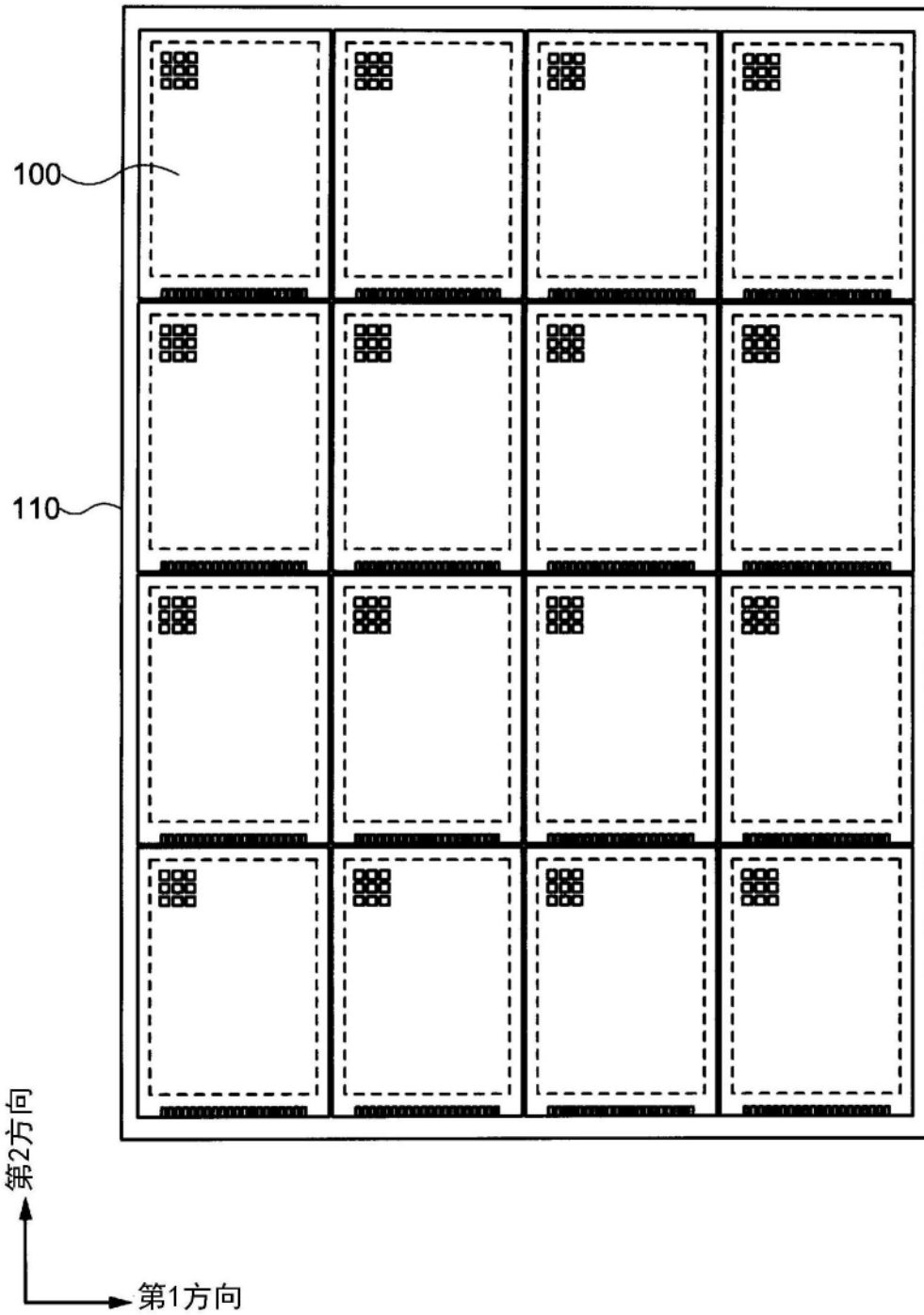


图13