

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2005-294875

(P2005-294875A)

(43) 公開日 平成17年10月20日(2005.10.20)

(51) Int.Cl.⁷

H01L 23/12

F 1

H01L 23/12 501P

テーマコード(参考)

審査請求 有 請求項の数 26 O L (全 30 頁)

(21) 出願番号 特願2005-197942 (P2005-197942)
 (22) 出願日 平成17年7月6日 (2005.7.6)
 (62) 分割の表示 特願2003-117346 (P2003-117346)
 の分割
 原出願日 平成15年4月22日 (2003.4.22)
 (31) 優先権主張番号 特願2002-120369 (P2002-120369)
 (32) 優先日 平成14年4月23日 (2002.4.23)
 (33) 優先権主張国 日本国 (JP)

(71) 出願人 000001889
 三洋電機株式会社
 大阪府守口市京阪本通2丁目5番5号
 (74) 代理人 100111383
 弁理士 芝野 正雅
 (72) 発明者 野間 崇
 大阪府守口市京阪本通2丁目5番5号 三
 洋電機株式会社内
 (72) 発明者 篠木 裕之
 大阪府守口市京阪本通2丁目5番5号 三
 洋電機株式会社内
 (72) 発明者 高井 信行
 大阪府守口市京阪本通2丁目5番5号 三
 洋電機株式会社内

最終頁に続く

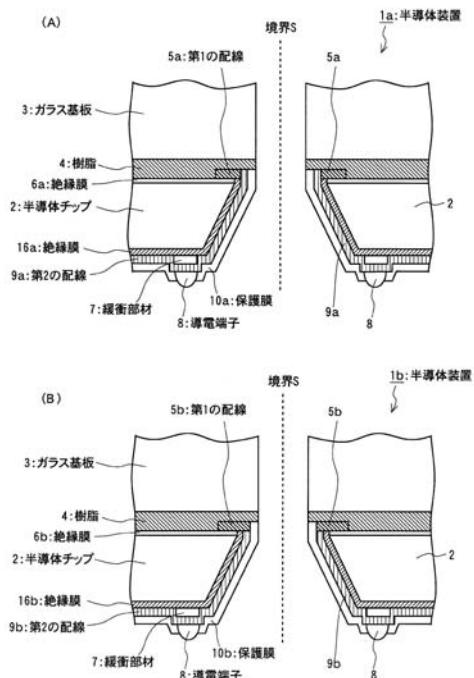
(54) 【発明の名称】半導体装置及びその製造方法

(57) 【要約】

【課題】 導電端子を有する半導体装置の低コスト化及び信頼性向上を図る。

【解決手段】 半導体チップ2の表面に絶縁膜6aが形成され、その絶縁膜6a上に第1の配線5aが形成されている。半導体チップ2の表面には、ガラス基板3が接着され、半導体チップ3の側面は傾斜部を有し、当該側面及び裏面を絶縁膜16aが覆っている。そして、第1の配線5aの側面に接続され、半導体チップ2の裏面に延在する第2の配線9aが設けられ、当該第2の配線9a上に保護膜10aが設けられ、さらに、第2の配線9aに電気的に接続された導電端子8が形成されている。

【選択図】 図1



【特許請求の範囲】**【請求項 1】**

半導体チップの表面に形成された第1の絶縁膜と、
前記第1の絶縁膜上に形成された第1の配線と、
前記半導体チップの表面に接着された支持体と、
前記半導体チップの側面は傾斜部を有し、当該側面及び裏面を覆う第2の絶縁膜と、
前記第1の配線に接続され、前記第2の絶縁膜を介して前記半導体チップの裏面に延在する第2の配線と、
前記第2の配線上に形成された保護膜と、
前記第2の配線と電気的に接続された導電端子と、を有することを特徴とする半導体装置。 10

【請求項 2】

前記第2の配線は前記第1の配線の側面に接続されていることを特徴とする請求項1記載の半導体装置。

【請求項 3】

前記第2の配線は前記第1の配線の裏面に接続されていることを特徴とする請求項1記載の半導体装置。

【請求項 4】

前記第2の配線は前記第1の配線の側面及び裏面に接続されていることを特徴とする請求項1記載の半導体装置。 20

【請求項 5】

前記第1の配線の裏面と前記第2の配線との接着部の長さが前記第1の配線の側面の長さよりも大きいことを特徴とする請求項3記載の半導体装置。

【請求項 6】

前記第2の絶縁膜は同一膜から成ることを特徴とする請求項1記載の半導体装置。

【請求項 7】

前記第2の配線と前記第2の絶縁膜との間に緩衝部材が設けられていることを特徴とする請求項1記載の半導体装置。

【請求項 8】

前記傾斜部は前記半導体チップの表面から裏面にかけて、当該半導体チップの表面部の長さが裏面部の長さよりも短くなるように設けられていることを特徴とする請求項1記載の半導体装置。 30

【請求項 9】

半導体チップの表面に形成された第1の絶縁膜と、
前記第1の絶縁膜上に形成された第1の配線と、
前記半導体チップの表面に接着された支持体と、
前記半導体チップの側面及び裏面を覆う第2の絶縁膜と、
前記第1の配線の裏面に接続され、前記第2の絶縁膜を介して前記半導体チップの裏面に延在する第2の配線と、
前記第2の配線上に形成された保護膜と、
前記第2の配線と電気的に接続された導電端子と、を有することを特徴とする半導体装置。 40

【請求項 10】

前記第2の配線は前記第1の配線の裏面及び側面に接続されていることを特徴とする請求項9記載の半導体装置。

【請求項 11】

前記第1の配線の裏面と前記第2の配線との接着部の長さが前記第1の配線の側面の長さよりも大きいことを特徴とする請求項9記載の半導体装置。

【請求項 12】

前記第2の絶縁膜は同一膜から成ることを特徴とする請求項9記載の半導体装置。 50

【請求項 1 3】

前記第2の配線と前記第2の絶縁膜との間に緩衝部材が設けられていることを特徴とする請求項9記載の半導体装置。

【請求項 1 4】

第1の配線が形成された半導体ウエハ上に支持体を接着する工程と、

前記半導体ウエハの裏面を前記複数の半導体チップの境界に沿ってエッティングする工程と、

前記半導体チップの側面はエッティングによる傾斜部を有し、当該側面及び裏面を第2の絶縁膜で覆う工程と、

前記第1の配線に接続され、前記第2の絶縁膜を介して前記半導体チップの裏面に延在する第2の配線を形成する工程と、10

前記第2の配線上に保護膜を形成する工程と、

前記第2の配線に電気的に接続された導電端子を形成する工程と、

前記複数の半導体チップの境界に沿ってダイシングを行う工程と、
を有することを特徴とする半導体装置の製造方法。

【請求項 1 5】

前記第2の配線は前記第1の配線の側面に接続されるように形成することを特徴とする請求項14記載の半導体装置の製造方法。

【請求項 1 6】

前記第2の配線は前記第1の配線の裏面に接続されるように形成することを特徴とする請求項14記載の半導体装置の製造方法。20

【請求項 1 7】

前記第2の配線は前記第1の配線の裏面及び側面に接続されるように形成することを特徴とする請求項14記載の半導体装置の製造方法。

【請求項 1 8】

前記第2の絶縁膜を同一膜から形成する工程を有することを特徴とする請求項14記載の半導体装置の製造方法。

【請求項 1 9】

前記第2の配線と前記第2の絶縁膜との間に緩衝部材を形成する工程を有することを特徴とする請求項14記載の半導体装置の製造方法。30

【請求項 2 0】

前記第1の絶縁膜をエッティングして当該第1の配線の裏面を露出させる工程を有することを特徴とする請求項14記載の半導体装置の製造方法。

【請求項 2 1】

前記傾斜部は前記半導体チップの表面から裏面にかけて、当該半導体チップの表面部の長さが裏面部の長さよりも短くなるようにエッティング形成することを特徴とする請求項14記載の半導体装置の製造方法。

【請求項 2 2】

第1の配線が形成された半導体ウエハ上に支持体を接着する工程と、

前記半導体ウエハの裏面を前記複数の半導体チップの境界に沿ってエッティングする工程と、40

前記半導体チップの側面及び裏面を第2の絶縁膜で覆う工程と、

前記第1の配線の裏面に接続され、前記第2の絶縁膜を介して前記半導体チップの裏面に延在する第2の配線を形成する工程と、

前記第2の配線上に保護膜を形成する工程と、

前記第2の配線に電気的に接続された導電端子を形成する工程と、

前記複数の半導体チップの境界に沿ってダイシングを行う工程と、
を有することを特徴とする半導体装置の製造方法。

【請求項 2 3】

前記第2の配線は前記第1の配線の裏面及び側面に接続されるように形成することを特徴50

とする請求項 2 2 記載の半導体装置の製造方法。

【請求項 2 4】

前記第 2 の絶縁膜を同一膜から形成する工程を有することを特徴とする請求項 2 2 記載の半導体装置の製造方法。

【請求項 2 5】

前記第 2 の配線と前記第 2 の絶縁膜との間に緩衝部材を形成する工程を有することを特徴とする請求項 2 2 記載の半導体装置の製造方法。

【請求項 2 6】

前記第 1 の絶縁膜をエッチングして当該第 1 の配線の裏面を露出させる工程を有することを特徴とする請求項 2 2 記載の半導体装置の製造方法。 10

【発明の詳細な説明】

【技術分野】

【0 0 0 1】

本発明は、ボール状の導電端子を有する BGA (Ball Grid Array) 型の半導体装置に関するものである。

【背景技術】

【0 0 0 2】

近年、三次元実装技術として、また新たなパッケージ技術として、CSP (Chip Size Package) が注目されている。CSP とは、半導体チップの外形寸法と略同サイズの外形寸法を有する小型パッケージをいう。 20

【0 0 0 3】

従来より、CSP の一種として、BGA 型の半導体装置が知られている。この BGA 型の半導体装置は、半田等の金属部材からなるボール状の導電端子をパッケージの一主面上に格子状に複数配列し、パッケージの他の面上に搭載される半導体チップと電気的に接続したものである。

【0 0 0 4】

そして、この BGA 型の半導体装置を電子機器に組み込む際には、各導電端子をプリント基板上の配線パターンに圧着することで、半導体チップとプリント基板上に搭載される外部回路とを電気的に接続している。

【0 0 0 5】

このような BGA 型の半導体装置は、側部に突出したリードピンを有する SOP (Small Outline Package) や QFP (Quad Flat Package) 等の他の CSP 型の半導体装置に比べて、多数の導電端子を設けることが出来、しかも小型化できるという長所を有する。この BGA 型の半導体装置は、例えば携帯電話機に搭載されるデジタルカメラのイメージセンサチップとしての用途がある。 30

【0 0 0 6】

図 2 2 は、従来の BGA 型の半導体装置の概略構成を成すものであり、図 2 2 (A) は、この BGA 型の半導体装置の表面側の斜視図である。また、図 2 2 (B) はこの BGA 型の半導体装置の裏面側の斜視図である。

【0 0 0 7】

この BGA 型の半導体装置 101 は、第 1 及び第 2 のガラス基板 102、103 の間に半導体チップ 104 がエポキシ樹脂 105、105 を介して封止されている。第 2 のガラス基板 103 の一主面上、即ち BGA 型の半導体装置 101 の裏面上には、ボール状端子 106 が格子状に複数配置されている。 40

【0 0 0 8】

この導電端子 106 は、第 2 の配線 110 を介して半導体チップ 104 へと接続される。複数の第 2 の配線 110 には、それぞれ半導体チップ 104 の内部から引き出されたアルミニウム配線が接続されており、各ボール状端子 106 と半導体チップ 104 との電気的接続がなされている。

【0 0 0 9】

10

20

30

40

50

このBGA型の半導体装置101の断面構造について図21を参照して更に詳しく説明する。図21はダイシングラインに沿って、個々のチップに分割されたBGA型の半導体装置101の断面図を示している。

【0010】

半導体チップ104の表面に配置された絶縁膜108上に第1の配線107が設けられている。この半導体チップ104は樹脂105によって第1のガラス基板102と接着されている。また、この半導体チップ104の裏面は、樹脂105によって第2のガラス基板103と接着されている。

【0011】

そして、第1の配線107の一端は第2の配線110と接続されている。この第2の配線110は、第1の配線107の一端から第2のガラス基板103の表面に延在している。そして、第2のガラス基板103上に延在した第2の配線110上には、ボール状の導電端子106が形成されている。

【0012】

次に、半導体装置101の製造工程を、図17乃至図21を参照しながら順次説明する。

【0013】

図17に示すように、複数の半導体チップ104を有する半導体ウエハを用意し、その表面にSiO₂のような絶縁物で形成した絶縁膜108を形成する。そして、絶縁膜108上に、複数の半導体チップ104を個々のチップに切断するための境界(ダイシングライン)Sに跨るように第1の配線107を形成する。この境界Sは複数の半導体チップ104の境界である。

【0014】

続いて、第1の配線107が形成された半導体チップ104の表面に、半導体チップ104を支持するための第1のガラス基板102を透明のエポキシ材の樹脂105を用いて接着する。

【0015】

そして、半導体チップ104をバックグランドしてチップ厚を薄くした後、半導体チップ104の裏面及び絶縁膜108を境界Sに沿ってエッティングし、第1の配線107を露出させる。

【0016】

続いて、図18に示すように、エッティングされた半導体チップ104、絶縁膜108の側面及び第1の配線107の露出部分をエポキシ材の樹脂105で覆い、この樹脂105を接着剤として、半導体チップ104の裏面に第2のガラス基板103を接着する。

【0017】

次に、図19に示すように、第2のガラス基板103側を境界Sに沿って、V字形にノッティングを施す。このノッティングは、ブレード等の切削器具を用いた切削加工である。このとき、ノッティングによって形成されたV字型の溝の深さは、第1の基板102に達する。これにより、第1の配線107は2つに分断され、その側面が露出される。

【0018】

続いて、図20に示すように、第2のガラス基板103及びノッティングで形成された切削面を覆うようにアルミニウム層を形成する。これにより、第1の配線107の露出面とアルミニウム層とが接続される。その後、アルミ配線を所定の配線パターンとなるようにパターニングして、第2の配線110を形成する。

【0019】

次に、図21に示すように、第2の配線110上に、ソルダーマスク等の保護膜111を形成する。その後、半田等の金属から成るボール状の導電端子106を保護膜111の開口部を介して第2の配線110上に形成する。続いて境界Sに沿ってダイシングを行う。これにより、図22に示す従来のBGA型の半導体装置101が完成する。

【0020】

10

20

30

40

50

上述した技術は、例えば以下の特許文献に記載されている。

【特許文献1】特許公表2002-512436号公報

【発明の開示】

【発明が解決しようとする課題】

【0021】

しかしながら、上述したBGA型の半導体装置101及びその製造プロセスにおいて、以下の欠点があった。

【0022】

第1に、従来のBGA型の半導体装置101の製造プロセスは、第1のガラス基板102及び第2のガラス基板103という2枚の基板を用いているので、製造工程が複雑化すると共に、製造コストが高いという問題があった。
10

【0023】

第2に、半導体チップ104の裏面に第2のガラス基板103を接着しているので、第1の配線107を分断するために、ノッキングという特殊な切削加工を行う必要があった。このため、第1の配線107の端部では、ノッキングを施した切削断面に異常（例えば、異物混入やコンタミネーション（汚染）の生成等）が生じていた。

【0024】

第3に、第1の配線107の側面と第2の配線110との接触部分の長さがわずか2μm～3μm程度しか設けられていないため、外部からストレストレス等が加わった場合、第1の配線107の側面と第2の配線110とが断線するおそれがあった。さらに、第1の配線107の側面はノッキングによる切削面となるため、第1の配線107の側面は荒れており、第2の配線110との接着性が悪い。
20

本発明は、以上の欠点に鑑み成されたものであり、低コストのBGA型の半導体装置101を提供するものである。また、第1の配線107と第2の配線110との接続を良好にし、信頼性の高いBGA型の半導体装置101を提供するものである。

【課題を解決するための手段】

【0025】

本発明の半導体装置は、半導体チップの表面に形成された第1の絶縁膜と、前記第1の絶縁膜上に形成された第1の配線と、前記半導体チップの表面に接着された支持体と、前記半導体チップの側面は傾斜部を有し、当該側面及び裏面を覆う第2の絶縁膜と、前記第1の配線に接続され、前記第2の絶縁膜を介して前記半導体チップの裏面に延在する第2の配線と、前記第2の配線上に形成された保護膜と、前記第2の配線と電気的に接続された導電端子とを有することを特徴とする。
30

また、前記第2の配線は前記第1の配線の側面に接続されていることを特徴とする。

【0026】

さらに、前記第2の配線は前記第1の配線の裏面に接続されていることを特徴とする。

【0027】

また、前記第2の配線は前記第1の配線の側面及び裏面に接続されていることを特徴とする。

【0028】

さらに、前記第1の配線の裏面と前記第2の配線との接着部の長さが前記第1の配線の側面の長さよりも大きいことを特徴とする。
40

【0029】

また、前記第2の絶縁膜は同一膜から成ることを特徴とする。

【0030】

さらに、前記第2の配線と前記第2の絶縁膜との間に緩衝部材を設けられていることを特徴とする。

また、前記傾斜部は前記半導体チップの表面から裏面にかけて、当該半導体チップの表面部の長さが裏面部の長さよりも短くなるように設けられていることを特徴とする。

また、本発明の半導体装置は、半導体チップの表面に形成された第1の絶縁膜と、前記

50

第1の絶縁膜上に形成された第1の配線と、前記半導体チップの表面に接着された支持体と、前記半導体チップの側面及び裏面を覆う第2の絶縁膜と、前記第1の配線の裏面に接続され、前記第2の絶縁膜を介して前記半導体チップの裏面に延在する第2の配線と、前記第2の配線上に形成された保護膜と、前記第2の配線と電気的に接続された導電端子とを有することを特徴とする。

また、前記第2の配線は前記第1の配線の裏面及び側面に接続されていることを特徴とする。

【0031】

さらに、前記第1の配線の裏面と前記第2の配線との接着部の長さが前記第1の配線の側面の長さよりも大きいことを特徴とする。 10

【0032】

さらに、前記第2の絶縁膜は同一膜から成ることを特徴とする。

【0033】

また、前記第2の配線と前記第2の絶縁膜との間に緩衝部材を設けられていることを特徴とする。 20

【0034】

そして、本発明の半導体装置の製造方法は、第1の配線が形成された半導体ウエハ上に支持体を接着する工程と、前記半導体ウエハの裏面を前記複数の半導体チップの境界に沿ってエッチングする工程と、前記半導体チップの側面はエッチングによる傾斜部を有し、当該側面及び裏面を第2の絶縁膜で覆う工程と、前記第1の配線に接続され、前記第2の絶縁膜を介して前記半導体チップの裏面に延在する第2の配線を形成する工程と、前記第2の配線上に保護膜を形成する工程と、前記第2の配線に電気的に接続された導電端子を形成する工程と、前記複数の半導体チップの境界に沿ってダイシングを行う工程とを有することを特徴とする。 20

【0035】

また、前記第2の配線は前記第1の配線の側面に接続されるように形成することを特徴とする。 30

【0036】

さらに、前記第2の配線は前記第1の配線の裏面に接続されるように形成することを特徴とする。 30

【0037】

また、前記第2の配線は前記第1の配線の裏面及び側面に接続されるように形成することを特徴とする。

【0038】

さらに、前記第2の絶縁膜を同一膜から形成する工程を有することを特徴とする。

【0039】

また、前記第2の配線と前記第2の絶縁膜との間に緩衝部材を形成する工程を有することを特徴とする。 40

【0040】

さらに、前記第1の絶縁膜をエッチングして当該第1の配線の裏面を露出させる工程を有することを特徴とする。

また、前記傾斜部は前記半導体チップの表面から裏面にかけて、当該半導体チップの表面部の長さが裏面部の長さよりも短くなるようにエッチング形成することを特徴とする。

また、本発明の半導体装置の製造方法は、第1の配線が形成された半導体ウエハ上に支持体を接着する工程と、前記半導体ウエハの裏面を前記複数の半導体チップの境界に沿ってエッチングする工程と、前記半導体チップの側面及び裏面を第2の絶縁膜で覆う工程と、前記第1の配線の裏面に接続され、前記第2の絶縁膜を介して前記半導体チップの裏面に延在する第2の配線を形成する工程と、前記第2の配線上に保護膜を形成する工程と、前記第2の配線に電気的に接続された導電端子を形成する工程と、前記複数の半導体チップの境界に沿ってダイシングを行う工程とを有することを特徴とする。 50

【0041】

さらに、前記第2の配線は前記第1の配線の裏面及び側面に接続されるように形成することを特徴とする。

【0042】

また、前記第2の絶縁膜を同一膜から形成する工程を有することを特徴とする。

【0043】

さらに、前記第2の配線と前記第2の絶縁膜との間に緩衝部材を形成する工程を有することを特徴とする。

【0044】

また、前記第1の絶縁膜をエッティングして当該第1の配線の裏面を露出させる工程を有することを特徴とする。 10

【発明の効果】**【0045】**

本発明によれば、半導体チップを支持する支持体を1枚としたので、低コストで、しかも製造工程が複雑化しない半導体装置を得ることが可能になる。

【0046】

また、半導体チップの第1の配線と第2の配線との良好な電気的接続を実現することが可能になる。

【発明を実施するための最良の形態】**【0047】**

次に、本発明の実施形態について図面を参照しながら説明する。 20

【0048】

図1(A)は本発明の第1の実施形態に係るBGA型の半導体装置1aを示した断面図である。

【0049】

図1(A)は一枚の半導体ウエハに形成されたBGA型の複数の半導体チップ2を境界Sに沿ってダイシングした状態を示したものである。ダイシング後の個々のBGA型の半導体装置1aは、すべて同じものである。そこで、以下では、1個のBGA型の半導体装置1aの構成について説明する。

【0050】

半導体チップ2の表面に絶縁膜6aが形成されており、この絶縁膜6a上に第1の配線5aが形成されている。そして、その半導体チップ2の表面に、接着剤として樹脂4を用いてガラス基板3が接着されている。絶縁膜6aは、例えば、シリコン酸化膜(SiO₂)、シリコン窒化膜(SiN)、有機絶縁膜(ポリイミド等)等で形成されている。 30

【0051】

半導体チップ2は、半導体ウエハ上に半導体製造プロセスによって複数形成されたものであり、例えばCCDイメージセンサチップなどの集積回路チップである。ガラス基板3は、厚さ400μm程度の透明性を有するガラス材の基板である。樹脂4は、例えば熱硬化性樹脂であるエポキシ樹脂であり、主に半導体チップ2とガラス基板3とを接着するための接着剤として、半導体チップ2の表面側の全面に塗布されたものであり、絶縁性を有するものである。 40

【0052】

第1の配線5aはアルミニウムやアルミニウム合金から成る金属パッドであり、半導体チップ2内の回路素子と電気的に接続されている。この第1の配線5aは、複数の半導体チップ2の境界Sまで延在しているので、エクステンションパッド(Extension Pad)とも呼ばれる。

【0053】

絶縁膜16aは、半導体チップ2の側面及び裏面を被覆する絶縁膜であり、例えば、シリコン酸化膜(SiO₂)、シリコン窒化膜(SiN)、有機絶縁膜(ポリイミド等)等で形成されている。 50

【0054】

また、半導体チップ2の裏面の絶縁膜16a上の所定位置に、緩衝部材7が複数形成されている。この緩衝部材7は後述する導電端子8の下方に重なるように配置されるものであり、第2の配線9aに導電端子8を形成する際の衝撃を緩和する。また、緩衝部材7は導電端子8の高さをある程度高くするという機能も有している。

【0055】

第2の配線9aは、絶縁膜16a及び緩衝部材7の表面に形成された、アルミニウム又はアルミニウム合金から成る金属配線であり、第1の配線5aの側面に第2の配線9aが接続されている。

【0056】

第1の配線5aの側面と第2の配線9aとの接触部分の長さは $2\text{ }\mu\text{m}\sim3\text{ }\mu\text{m}$ 程度である。第1の配線5aは、平面で見ると、幅広に形成されているためその接触部分の幅を広くとることができる。

【0057】

そして、第2の配線9a上には保護膜10aが形成されており、保護膜10aの開口部を介して、ボール状の導電端子8が不図示のNi, Cuから成るメッキ層を介して第2の配線9a上に形成されている。

【0058】

次に第2の実施形態について、図1(B)を参照して説明する。この実施形態と第1の実施形態の相違点は、第2の配線と第1の配線との接触部分の構造状にある。即ち、第1の実施形態によれば、第1の配線5aの側面が第2の配線9aと接触することで、これと電気的に接続されているのに対して、本実施形態によれば、第1の配線5bの裏面の一部が第2の配線9bと接触し、これと電気的に接続されている。ここで、第2の配線9bの表面と第1の配線5bの裏面の一部との接触部分の長さは $2\text{ }\mu\text{m}\sim3\text{ }\mu\text{m}$ 程度である。

【0059】

なお、本実施形態における絶縁膜6b、16b、保護膜10bはそれぞれ第1の実施形態における絶縁膜6a、16a、保護膜10aに相当するものである。

【0060】

第1及び第2の実施形態によれば、第2のガラス基板103を設けていないので、その分、従来例よりも低コストで、薄型の半導体装置が実現できる。

【0061】

そして、第2のガラス基板103を削除したため、従来のようなブレードを用いた切削工程ではなく、エッチング処理により第1の配線5a, 5bを分割できる。従って、第2の配線9a, 9bが接触する第1の配線5a, 5bの側面は、滑らかでかつクリーンな状態となり、接触部分の長さが $2\text{ }\mu\text{m}\sim3\text{ }\mu\text{m}$ であっても、両者の電気的及び機械的な接続性が向上する。

【0062】

次に、本発明の第3の実施形態について、図2を参照して説明する。同図において、図1と同一の構成要素には、同一符号を付し、その説明を省略する。

【0063】

本実施形態は、前述した第2の実施形態に比して第1の配線5cと第2の配線9cとの接触部分が広く形成されている。例えばその接触部分の長さは、 $4\text{ }\mu\text{m}\sim6\text{ }\mu\text{m}$ 程度であるが、さらに長くてもよい。即ち、第1の配線5cの裏面における第2の配線9cとの接触部分を広く取るために、第1の配線5cは、その一部が絶縁膜16cよりも半導体チップ2の外側に突出した突出部20cを有している。

【0064】

そして、第2の配線9cは半導体チップ2の側面から突出部20cに延在して、L字形を成すように突出部20cに広がって接触している。ここで、第2の配線9cと突出部20cとの接着部の長さは、第1の配線5cの側面の長さよりも大きいことが好ましい。このため、第1の配線5cと第2の配線9cとの電気的及び機械的な接続性を更に向上させ

ることができる。なお、本実施形態における絶縁膜 6 c、16 c、保護膜 10 c はそれぞれ第 1 の実施形態における絶縁膜 6 a、16 a、保護膜 10 a に相当するものである。

【0065】

次に、本発明の第 4 の実施形態について、図 3 を参照しながら説明する。

【0066】

図 3において、図 1 と同一の構成要素には、同一符号を付し、その説明を省略する。

【0067】

本実施形態では、第 1 の配線 5 d の突出部 20 d を設けることで、第 1 の配線 5 d と第 2 の配線 9 dとの接触部分を広く形成することに加えて、第 1 の配線 5 d の側面に第 2 の配線 9 d と接触する部分（以下、接触部 S C と称す）を構成することで、第 1 の配線 5 d と第 2 の配線 9 d との電気的及び機械的な接続性を更に向上させることができる。10

【0068】

即ち、本実施形態によれば、第 1 の配線 5 d の裏面の一部と第 2 の配線 9 d との接触面の長さは $4 \mu m \sim 6 \mu m$ 程度と広く形成され、これに加えて第 2 の配線 9 d は第 1 の配線 5 d の側面に接触している。なお、第 2 の配線 9 d が第 1 の配線 5 d の側面の全体に接触しても良い。

【0069】

なお、第 1 及び第 2 の実施形態において、第 2 の配線 9 a, 9 b が第 1 の配線 5 a, 5 b の側面の一部又は全部に接触しても良い。

【0070】

次に本発明の第 1 の実施形態に係る半導体装置の製造方法について、図 4～図 8 を参照しながら説明する。

まず、図 4 に示すように、複数の半導体チップ 2 を有する半導体ウエハを用意する。この半導体チップ 2 は例えば C C D イメージセンサチップ等である。続いて、半導体チップ 2 の表面上の絶縁膜 6 a を介して、半導体チップ 2 の境界（ダイシングライン）S に跨るように第 1 の配線 5 a を形成する。20

続いて、図 5 に示すように、第 1 の配線 5 a が形成された半導体チップ 2 上の絶縁膜 6 a の表面に、ガラス基板 3 を透明なエポキシ材の樹脂 4 を用いて接着する。ガラス基板 3 は半導体チップ 2 の支持体として機能する。そして、半導体チップ 2 の裏面をバックグラインドしてチップ厚を薄くすると共に、半導体チップ 2 の裏面側から境界 S に沿って半導体チップ 2 及び絶縁膜 6 a をエッティングし、第 1 の配線 5 a の裏面の一部、好ましくはその中央部分を露出させる。なお、バックグラインドは本実施形態では必ずしも必要な処理ではない。30

このように本工程では、従来のように半導体チップ 2 の裏面側にガラス基板を有する構成ではないため、コストダウンが図れる。また、製造工程数の削減が図れ、更に半導体装置自体の薄膜化が図れる。

【0071】

続いて、図 6 に示すように、エッティングされた半導体チップ 2 の側面及び第 1 の配線 5 a の露出部分を覆うように絶縁膜 16 a を形成する。この絶縁膜 16 a は、例えば C V D (C h e m i c a l V a p o r D e p o s i t i o n : 化学気相成長法) 等により形成したシリコン酸化膜 (SiO_2) やシリコン窒化膜 (SiN) 、あるいは有機絶縁膜 (ポリイミド等) 等である。その膜厚は $2 \mu m$ 程度である。40

【0072】

次に、図 7 (A) に示すように絶縁膜 16 a の表面にレジスト 11 を塗布し、露光・現像処理を行い、レジスト 11 をマスクとして絶縁膜 16 a に異方性エッティングを行う。絶縁膜 16 a に境界 S を中心とした幅 d 1 の開口部 12 を設け、第 1 の配線 5 a の中央部分を露出させる。

その後、図 7 (B) に示すように、レジスト 11 及び絶縁膜 16 a をマスクとして、再度異方性エッティングにて第 1 の配線 5 a を完全にエッティングして第 1 の配線 5 a を 2 つに分断させる。これにより、分断された第 1 の配線 5 a の側面が露出される。50

ここで、絶縁膜 16 a 及び第 1 の配線 5 a をエッティングする際に 2 度のエッティングを行っているが、これに限らず、絶縁膜 16 a 及び第 1 の配線 5 a を同じエッティングガスを用いて連続的にエッティングしてもよい。

【0073】

続いて、レジスト 11 を除去した後に半導体チップ 2 の裏面側の絶縁膜 16 a 上の所望位置に、緩衝部材 7 を複数形成する。説明上、緩衝部材 7 は 1 個の半導体チップ 2 に 1 つだけ図示した。この緩衝部材 7 は導電端子 8 が形成される位置に配置したものである。

【0074】

その後、図 8 (A) に示すように、半導体チップ 2 の裏面側から全体を被うようにアルミニウム又はアルミニウム合金をスパッタ法等にて金属層を形成する。

10

【0075】

そして、図 8 (B) に示すように金属層上にレジスト (不図示) を形成し、これに露光・現像処理を施す。そして、そのレジストをマスクとして、樹脂 4 が露出するように、金属層をエッティングして、開口部 12 (幅 d1) よりも幅の小さい開口部 13 (幅 d2) を形成する ($d_1 > d_2$)。これにより、第 1 の配線 5 a の側面に第 2 の配線 9 a が接触され、両者は電気的及び機械的に接続される。ここで、第 2 の配線 9 a の膜厚は $2 \mu m \sim 3 \mu m$ 程度となるように形成した。第 1 の配線 5 a と第 2 の配線 9 a との接觸部分の長さは、上述したように $2 \mu m \sim 3 \mu m$ 程度となる。

【0076】

そして、図 1 (A) に示すように、第 2 の配線 9 a 上に、Ni, Cu メッキを施した後に、ソルダーマスク等の保護膜 10 a を形成し、保護膜 10 a に開口部を形成し、この開口部を介してスクリーン印刷等により半田を塗布し、第 2 の配線 9 a 上に導電端子 8 を形成する。続いて境界 S に沿ってダイシングを行う。これより、図 1 (A) に示す本発明の第 1 の実施形態に係る BGA 型の半導体装置 1 a が完成する。

20

【0077】

次に、本発明の第 2 の実施形態に係る半導体装置の製造方法について、図 9 及び図 10 を参照しながら説明する。なお、図 4、図 5、図 6 に対応する工程については、本実施形態の製造方法と同様のため、その後の工程について説明する。

【0078】

図 9 (A) に示すように、半導体チップ 2 の裏面にレジスト 19 を塗布し、これに露光・現像処理を行い、開口幅 d3 を有する開口部 20 を形成する。

30

【0079】

その後、図 9 (B) に示すように、レジスト 19 をマスクにして、第 1 の配線 5 b をエッティングして、第 1 の配線 5 b を 2 つに分断すると共に、開口幅 d3 の開口部 14 を形成する。そして、レジスト 19 を除去する。ここで、図 9 (B) 中の開口部 14 の幅 d3 は、図 7 (A) の開口部 12 の幅 d1 よりも小さい。

【0080】

その後、図 10 に示すように、緩衝部材 7 を絶縁膜 16 b 上の所定位置に形成した後、第 2 の配線 9 b を絶縁膜 16 b の表面、第 1 の配線 5 b の裏面の一部及び側面、及び樹脂 4 の露出面及び緩衝部材 7 上に形成する。

40

【0081】

そして、レジスト (不図示) を形成し、露光・現像処理を施し、開口部 14 と同じ幅 d3 の開口部を形成するように第 2 の配線 9 b をエッティングをする。これにより、図 1 (B) に示すように、第 1 の配線 5 b の裏面の一部と第 2 の配線 9 b とは接觸部分の長さが $2 \mu m \sim 3 \mu m$ 程度となるように接觸され、両者は電気的に接続される。ここで、第 2 の配線 9 b の膜厚は $2 \mu m \sim 3 \mu m$ 程度となるように形成した。

【0082】

そして、第 2 の配線 9 b 上に Ni, Cu メッキを施した後に、保護膜 10 b を形成し、その保護膜 10 b の所定位置に開口部を形成して、スクリーン印刷等により半田を開口部に塗布し、第 2 の配線 9 b 上に導電端子 8 を形成する。続いて複数の半導体チップ 2 の境

50

界 S に沿ってダイシングを行う。これより図 1 (B) に示す本発明の第 2 の実施形態に係る BGA 型の半導体装置 1b が完成する。

【0083】

上述した第 1、2 の実施形態の各製造方法では、従来例のようにブレードを用いたノッチングを行っていないので、第 1 の配線 5a、5b の端部表面が荒れることなく、またクリーンな状態を維持できる。従って、第 1 の配線 5a、5b と第 2 の配線 9a、9b との接着性が向上する。

【0084】

また、第 1、第 2 の実施形態の製造方法では、第 2 の配線 9a、9b を一旦広い範囲にスパッタ形成し、その後これをエッチングして 2 つに分断するという方法を採用した。これにより、第 1 の配線 5a、5b と第 2 の配線 9a、9b の接触する部分は $2 \mu m \sim 3 \mu m$ と従来例と同程度であっても、両者の電気的及び機械的な接続性が向上する。

【0085】

なお、上述した第 1、第 2 の実施形態の製造方法では、第 1 の配線 5a、5b をエッチングして 2 つに分断した後に、これらに第 2 の配線 9a、9b を接続しているが、第 1 の配線 5a、5b と第 2 の配線 9a、9b とを接続した後に、第 1 の配線 5a、5b と第 2 の配線 9a、9b とを共にエッチングして分断するものであってもよい。

【0086】

次に本発明の半導体装置に係る第 3 の実施形態の製造方法について、図 11 乃至図 16 を参照しながら説明する。

【0087】

複数の半導体チップ 2 を有する半導体ウエハを用意し、半導体チップ 2 の表面上の絶縁膜 6c を介して、半導体チップ 2 の境界 S を挟んで第 1 の配線 5c、5c を一定の幅 d1 だけ離間して形成する。第 1 の配線 5c、5c は例えば半導体チップ 2 の最上層配線である。

【0088】

続いて図 12 に示すように、第 1 の配線 5c 及び絶縁膜 6c を介して、半導体チップ 2 上に透明なエポキシ材の樹脂 4 を塗布する。そして、樹脂 4 を接着剤として用いて、半導体チップ 2 の表面にガラス基板 3 を接着する。

【0089】

そして、半導体チップ 2 をバックグラインドしてチップ厚を薄くすると共に、半導体チップ 2 の裏面側から境界 S に沿って、半導体チップ 2 及び絶縁膜 6c をエッチングし、第 1 の配線 5c、5c の一部、及び樹脂 4 の一部を露出させる。ただし、このバックグラインドは本実施形態では必ずしも必要な処理ではない。

【0090】

次に、図 13 に示すように、半導体チップ 2 の裏面、半導体チップ 2 のエッチングされた側面、絶縁膜 6c の側面、第 1 の配線 5c、5c、及び露出された樹脂 4 上に、絶縁膜 16c を CVD 法を用いて形成する。

【0091】

次に、図 14 (A) に示すように、絶縁膜 16c の表面にレジスト 12 を塗布し、露光・現像処理を行い、レジスト 12 をマスクとして、絶縁膜 16c に異方性エッチングを施し、絶縁膜 16c に開口部 15 を設ける。ここで、開口部 15 内の第 1 の配線 5c、5c の露出面を突出部 20c と称す。開口部 15 の幅を d12 とすると、幅 d12 は、第 1 の配線 5c、5c の間の間隔 d11 よりも広くなるように形成する。また、境界 S は開口部 15 の略中央に位置する。

【0092】

ここで、図 14 (B) は、図 14 (A) の絶縁膜 16c をエッチングする際に離間した第 1 の配線 5c、5c 間に存在する樹脂 4 の一部がエッチングされたときの図である。この図 14 (B) については後述する。

【0093】

10

20

30

40

50

そして、レジスト 1 2 を除去した後、図 1 5 に示すように絶縁膜 1 6 c 上に緩衝部材 7 を形成する。その後、絶縁膜 1 6 c の表面、緩衝部材 7 の表面、第 1 の配線 5 c 、 5 c の露出面、樹脂 4 の露出面、にアルミニウム又はアルミニウム合金から成る金属をスパッタ法により形成する。そして、レジスト 1 8 を金属層上に塗布し、露光・現像処理を行う。

【 0 0 9 4 】

その後、図 1 6 に示すように、レジスト 1 8 をマスクとして金属膜をエッチングして、開口部 1 7 を設ける。ここで、開口部 1 7 の幅を d 1 3 とすると、幅 d 1 3 は図 1 4 (A) (B) に示される開口部 1 5 の幅 d 1 2 よりも小さくなり、幅 d 1 3 と間隔 d 1 1 とは同じになる。つまり、突出部 2 0 c の端部側面と第 2 の配線 9 c の端部側面とが一致する。
10

【 0 0 9 5 】

この後は、第 1 の実施形態に係る半導体装置の製造方法と同様の工程を経て、図 2 に示した本実施形態の半導体装置 1 c が完成する。

【 0 0 9 6 】

本実施形態では、第 1 の配線 5 c 、 5 c の間隙の幅 d 1 1 よりも広い幅 d 1 2 を有する開口部 1 5 を形成し、これによって、第 1 の配線 5 c 、 5 c の突出部 2 0 c の裏面を露出させる。そして、突出部 2 0 c の裏面と第 2 の配線 9 c が広い接着面、例えば 4 ~ 6 μm 程度の長さを有するようにしている。なお、前記接着面が、6 μm 以上あれば更に接着強度が増すことになる。

【 0 0 9 7 】

次に、本発明の半導体装置に係る第 4 の実施形態の製造方法について、図 1 4 (B) を参照しながら説明する。
20

【 0 0 9 8 】

本実施形態は、上述した第 3 の実施形態における図 1 4 (A) のエッチング方法について更に検討を加えたものである。

【 0 0 9 9 】

図 1 4 (B) は、レジスト 1 2 をマスクとして、絶縁膜 1 6 d をエッチングした様子を示す断面図である。このエッチングの際に、オーバーエッチングを行うと、離間した第 1 の配線 5 d 、 5 d 間にある樹脂 4 の一部もエッチングされる。このエッチングはウェットエッチング又はドライエッチングであり、第 1 の配線 5 d 、 5 d をエッチングしないエッチャントを用いる。
30

【 0 1 0 0 】

この結果、第 1 の配線 5 d 、 5 d の側面の一部又は全部が露出される。その後レジスト 1 2 を除去し、第 3 の実施形態と同じ工程を施すことで、図 3 に示す第 2 の配線 9 d が第 1 の配線 5 d 、 5 d の裏面及び側面に接触した構造の半導体装置 1 d が完成する。

【 0 1 0 1 】

なお、上記第 1 , 第 2 , 第 3 , 第 4 の実施形態において、ガラス基板 3 の代わりに、プラスチックから成る板材を用いても良い。ただし、半導体チップ 2 が C C D イメージセンサチップである場合には、光を透過する板材であることが必要である。
40

【 0 1 0 2 】

また、第 1 の配線 5 a , 5 b , 5 c , 5 d 及び第 2 の配線 9 a , 9 b , 9 c , 9 d はアルミニウム、アルミニウム合金に限らず、銅 (Cu) であってもよい。

【 図面の簡単な説明 】

【 0 1 0 3 】

【 図 1 】本発明の第 1 及び第 2 の実施形態に係る半導体装置を示す断面図である。

【 図 2 】本発明の第 3 の実施形態に係る半導体装置を示す断面図である。

【 図 3 】本発明の第 4 の実施形態に係る半導体装置を示す断面図である。

【 図 4 】本発明の第 1 の実施形態に係る半導体装置の製造方法を示す断面図である。

【 図 5 】本発明の第 1 の実施形態に係る半導体装置の製造方法を示す断面図である。

【 図 6 】本発明の第 1 の実施形態に係る半導体装置の製造方法を示す断面図である。
50

【図 7】本発明の第 1 の実施形態に係る半導体装置の製造方法を示す断面図である。

【図 8】本発明の第 1 の実施形態に係る半導体装置の製造方法を示す断面図である。

【図 9】本発明の第 2 の実施形態に係る半導体装置の製造方法を示す断面図である。

【図 10】本発明の第 2 の実施形態に係る半導体装置の製造方法を示す断面図である。

【図 11】本発明の第 3 の実施形態に係る半導体装置の製造方法を示す断面図である。

【図 12】本発明の第 3 の実施形態に係る半導体装置の製造方法を示す断面図である。

【図 13】本発明の第 3 の実施形態に係る半導体装置の製造方法を示す断面図である。

【図 14】本発明の第 3 及び第 4 の実施形態に係る半導体装置の製造方法を示す断面図である。

【図 15】本発明の第 3 の実施形態に係る半導体装置の製造方法を示す断面図である。 10

【図 16】本発明の第 3 の実施形態に係る半導体装置の製造方法を示す断面図である。

【図 17】従来の半導体装置の製造方法を示す断面図である。

【図 18】従来の半導体装置の製造方法を示す断面図である。

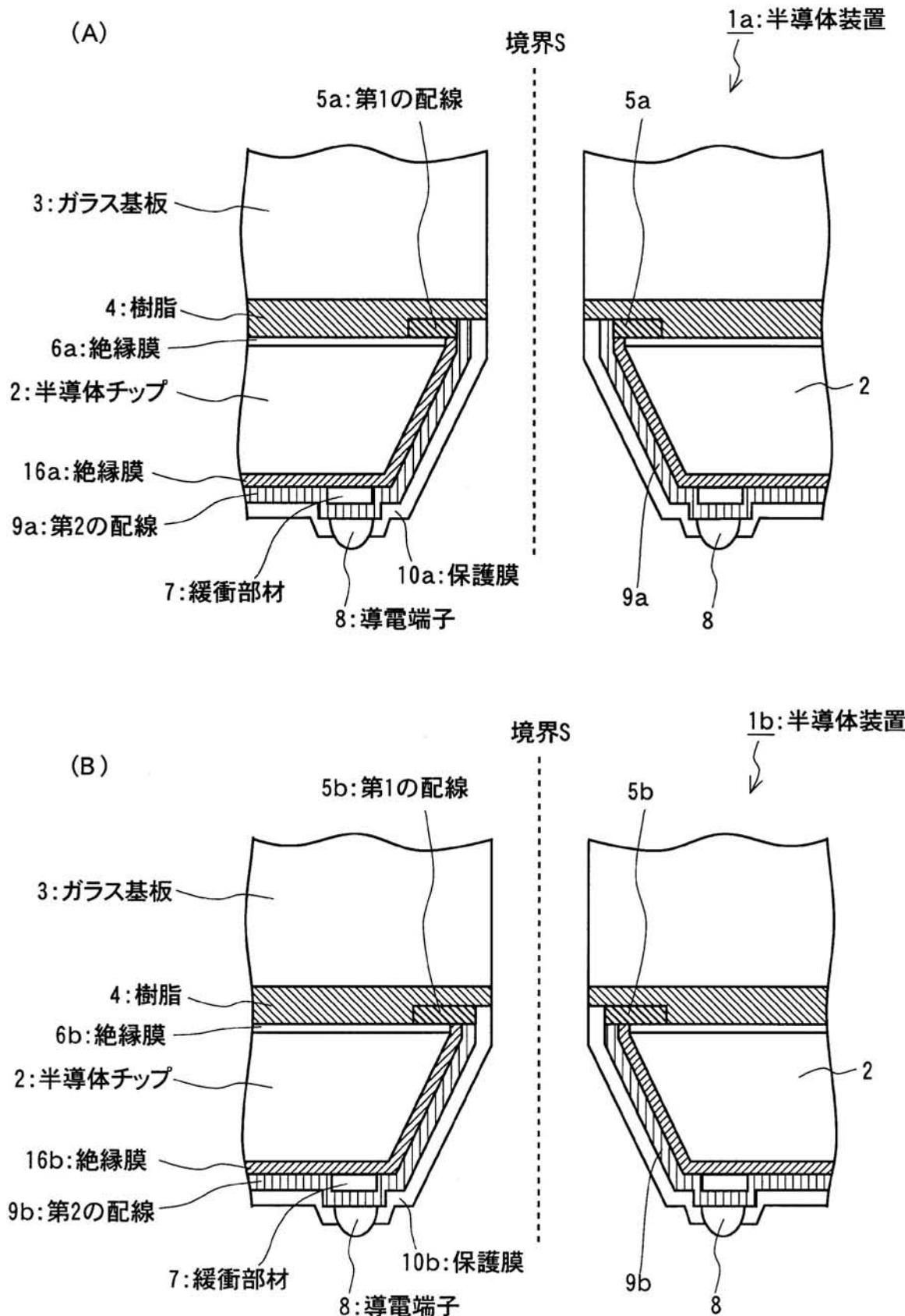
【図 19】従来の半導体装置の製造方法を示す断面図である。

【図 20】従来の半導体装置の製造方法を示す断面図である。

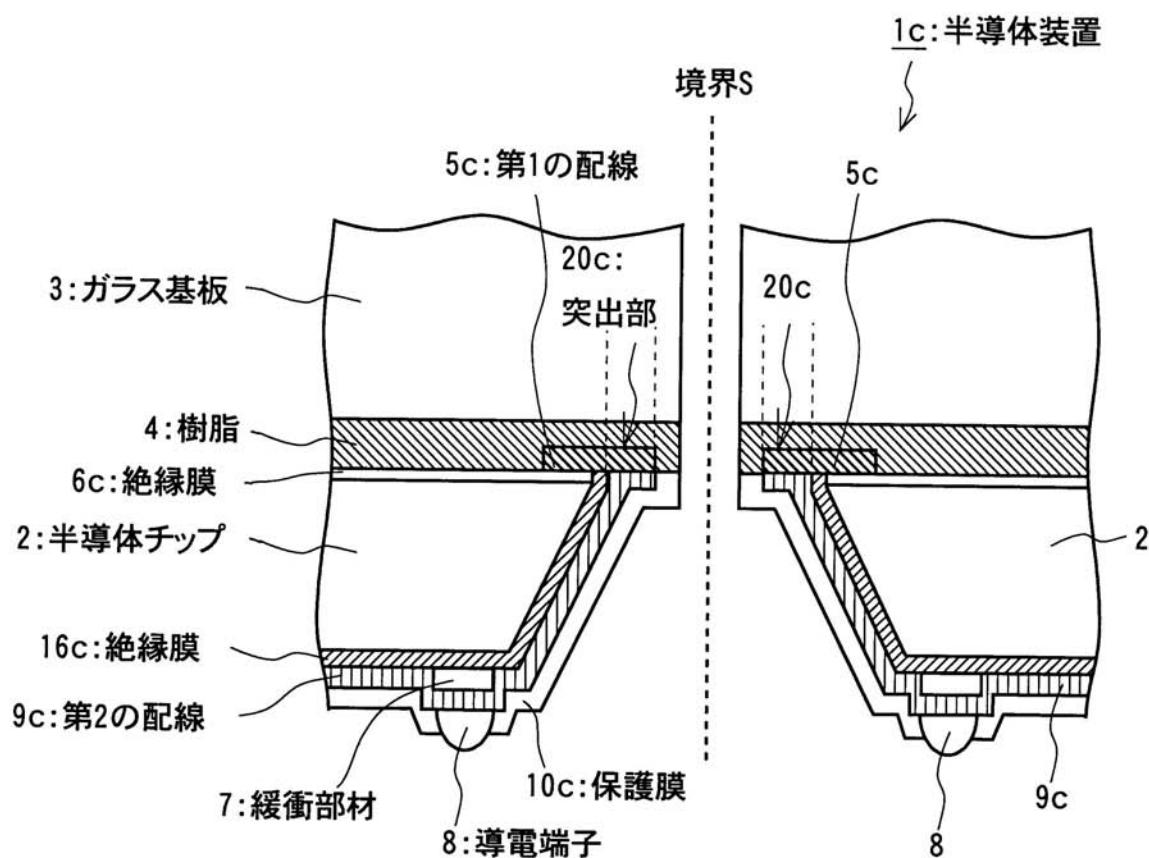
【図 21】従来の半導体装置の製造方法を示す断面図である。

【図 22】従来の半導体装置を示す斜視図である。

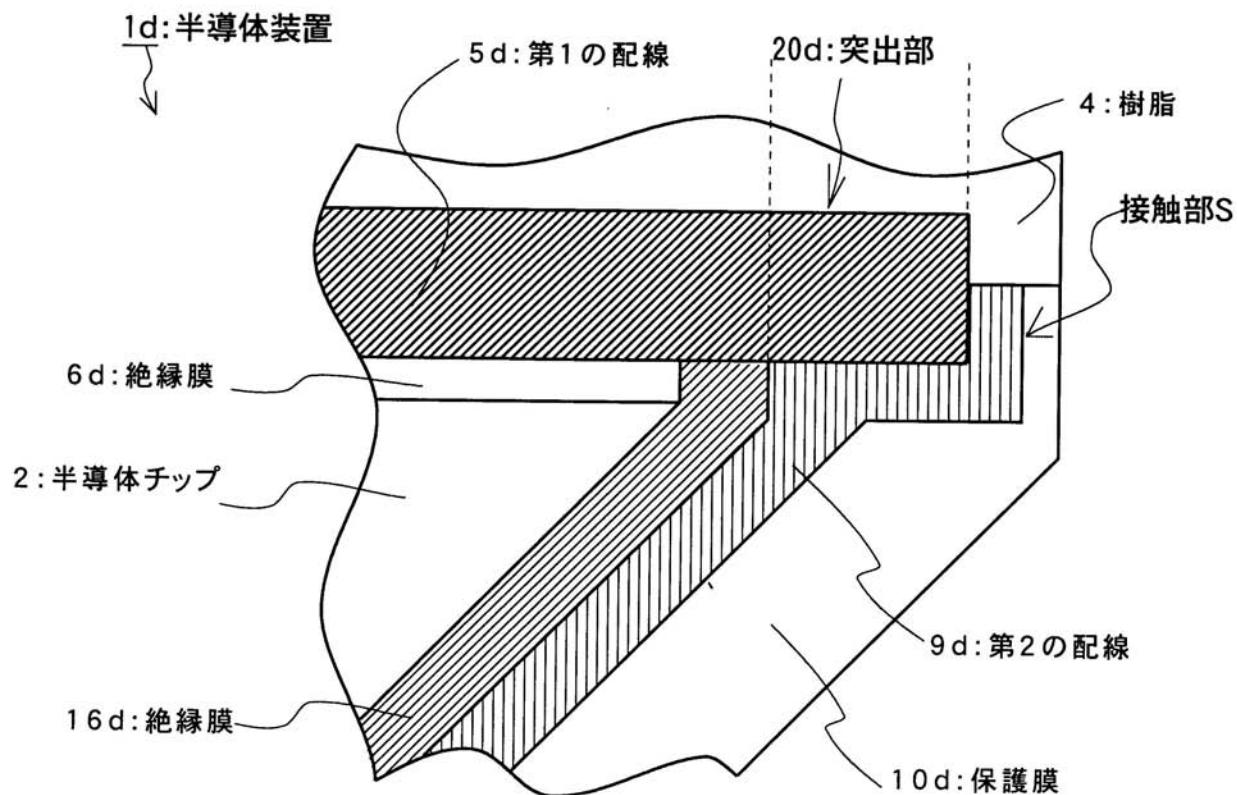
【図1】



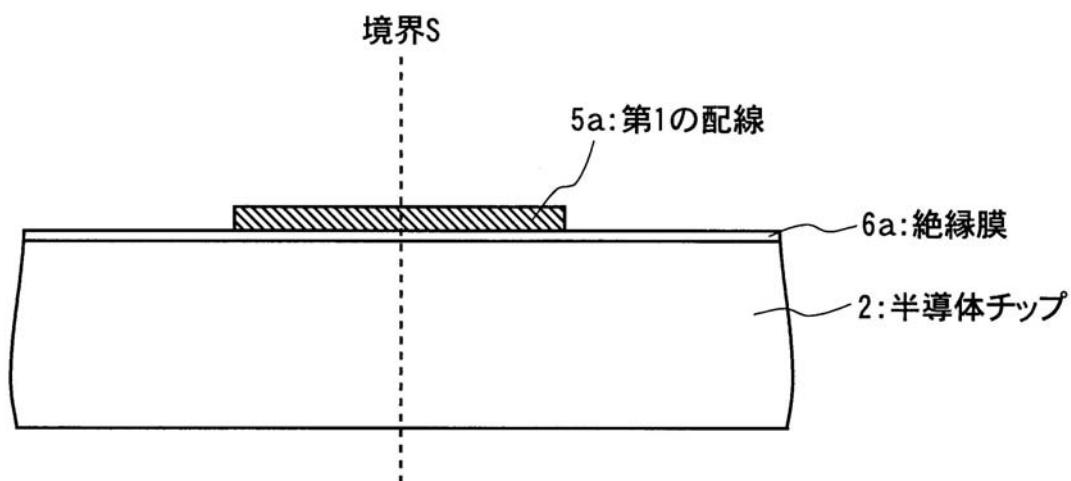
【図2】



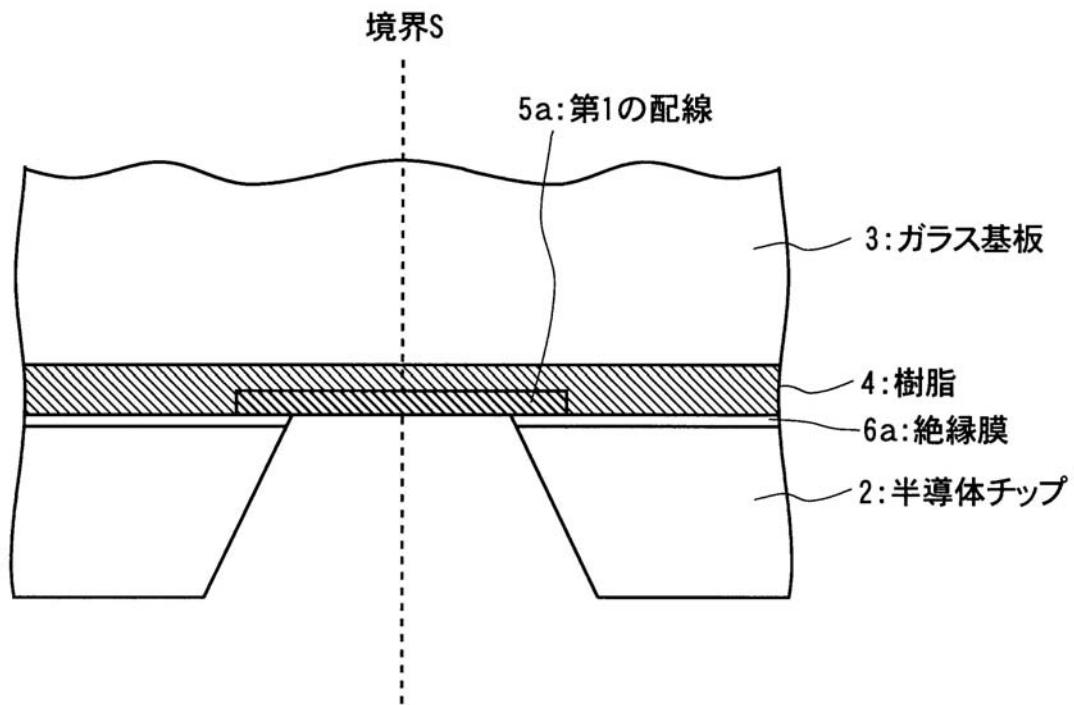
【図3】



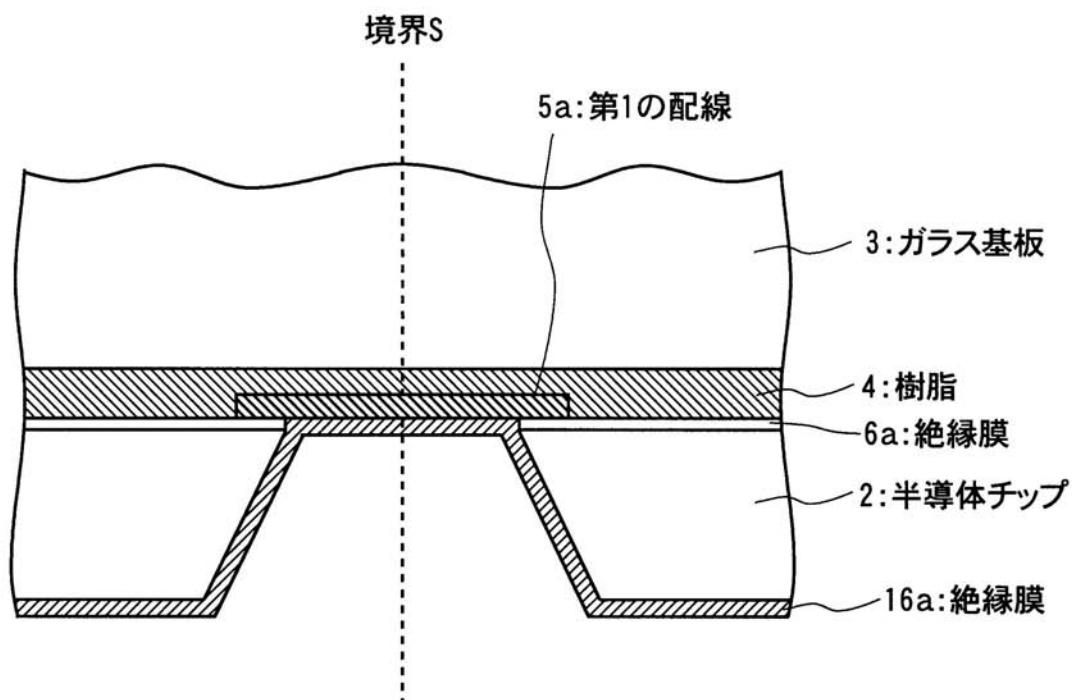
【図4】



【図5】

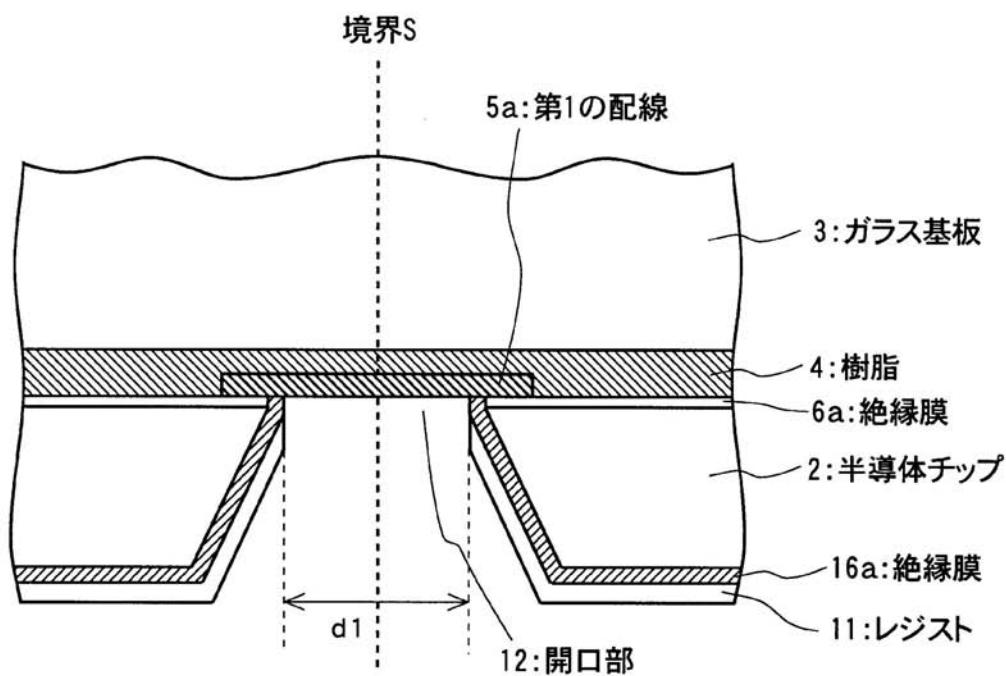


【図6】

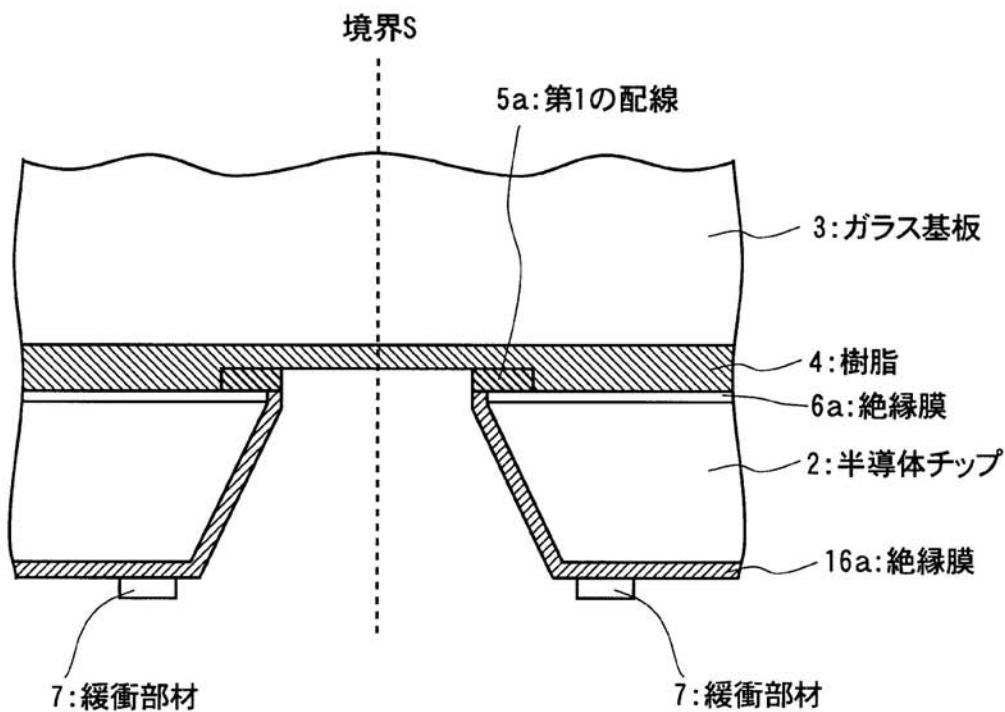


【図7】

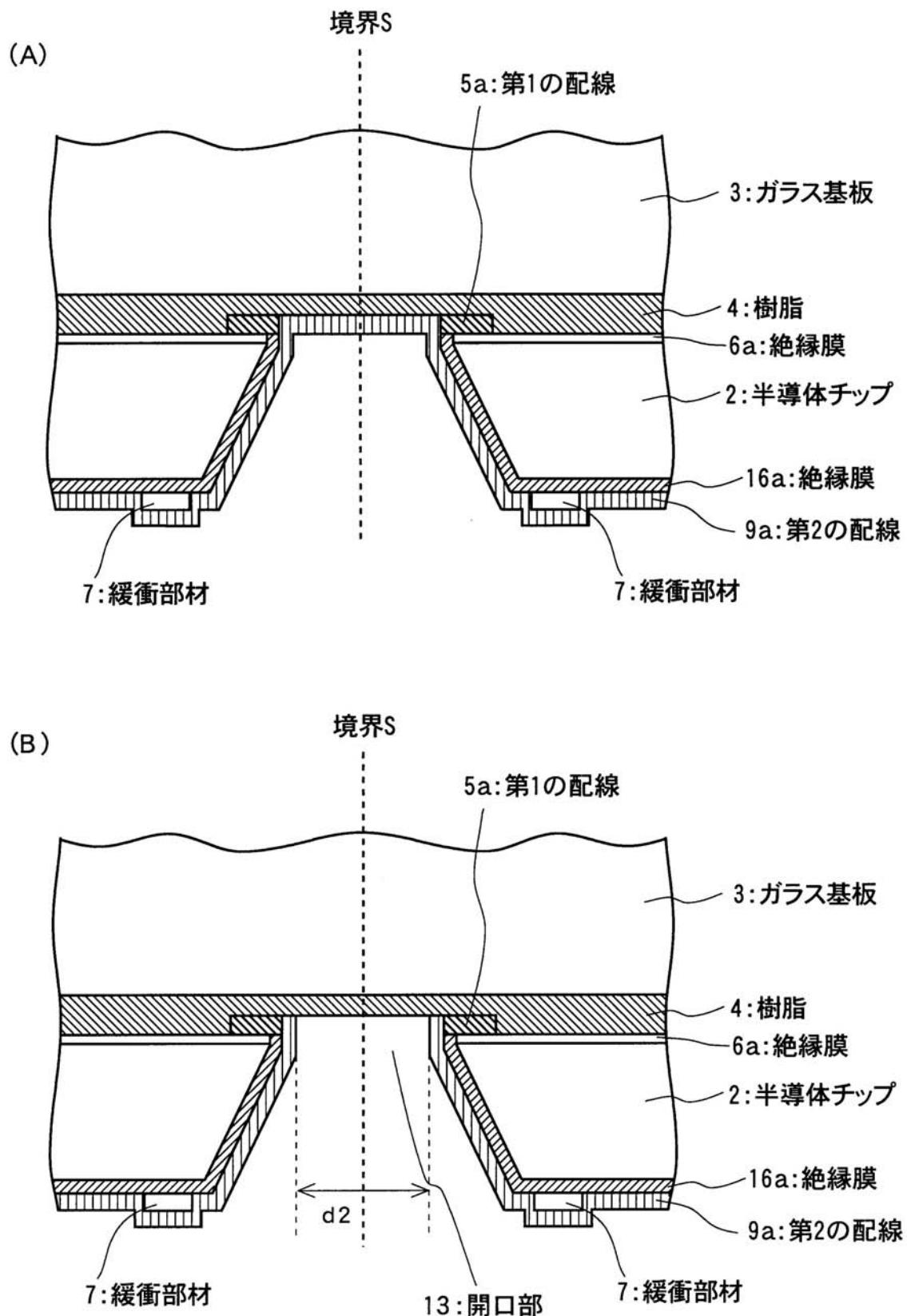
(A)



(B)

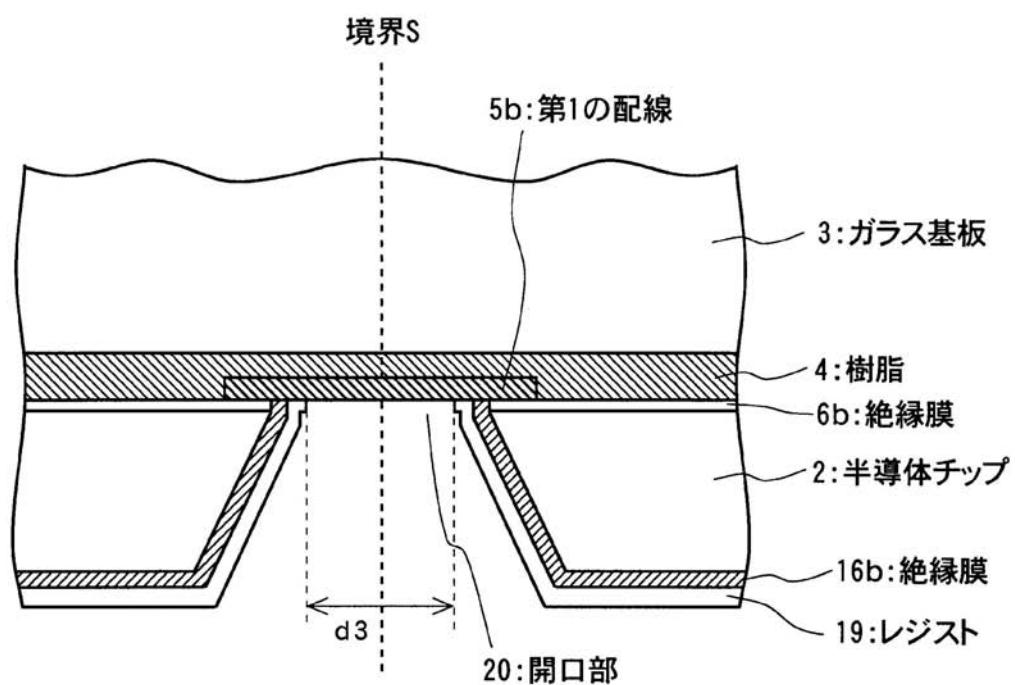


【図8】

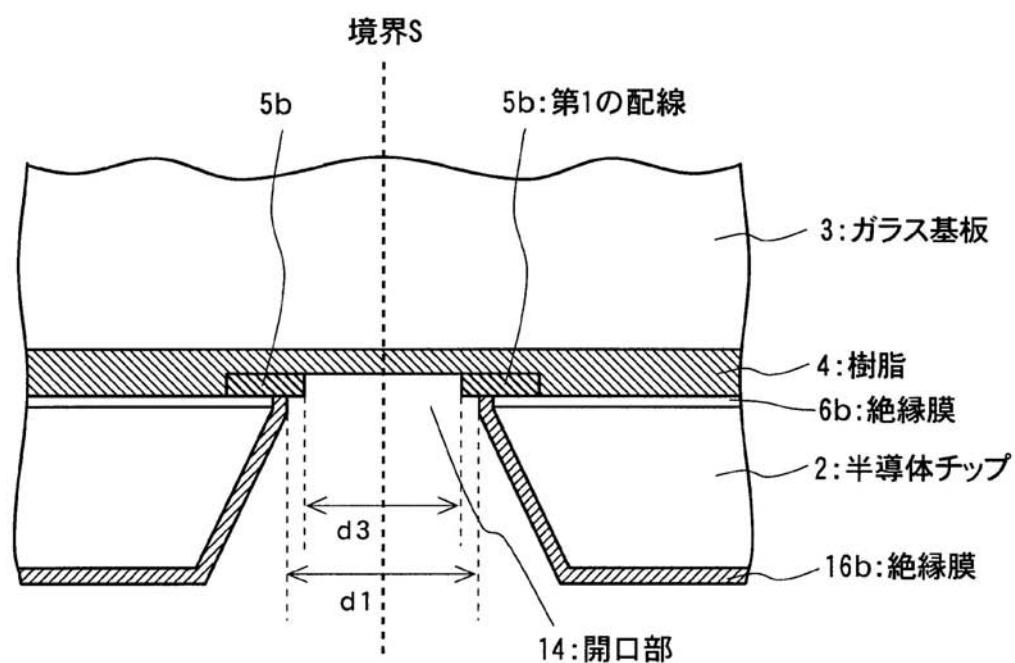


【図9】

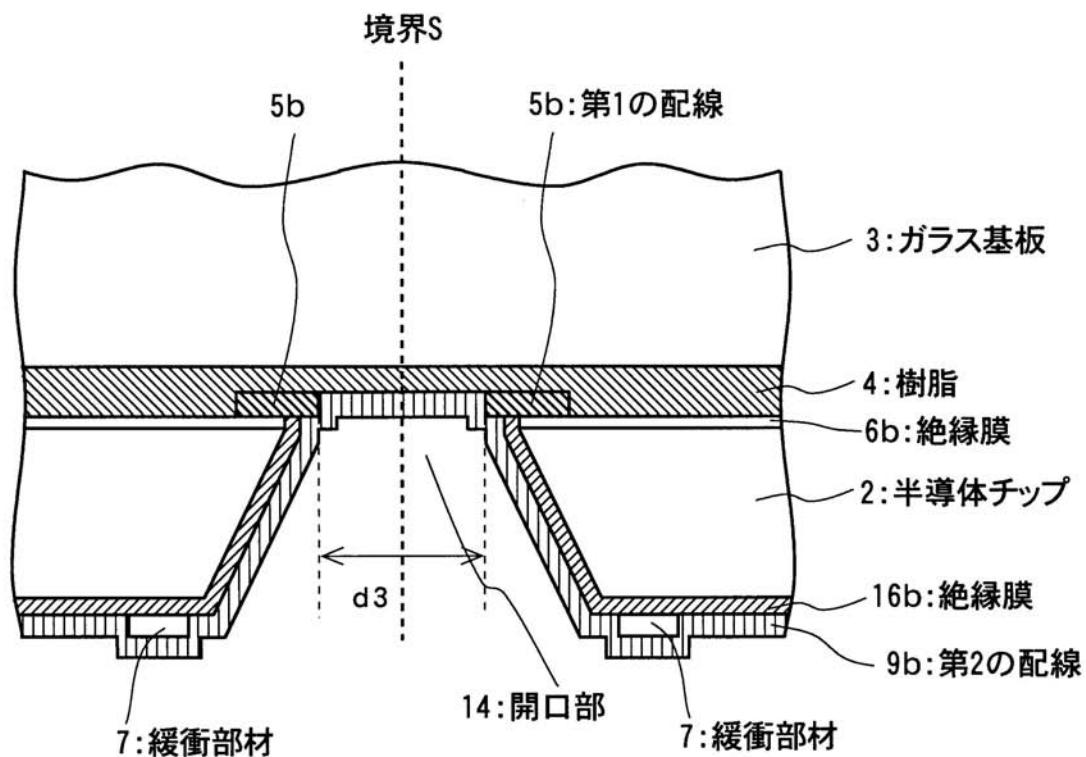
(A)



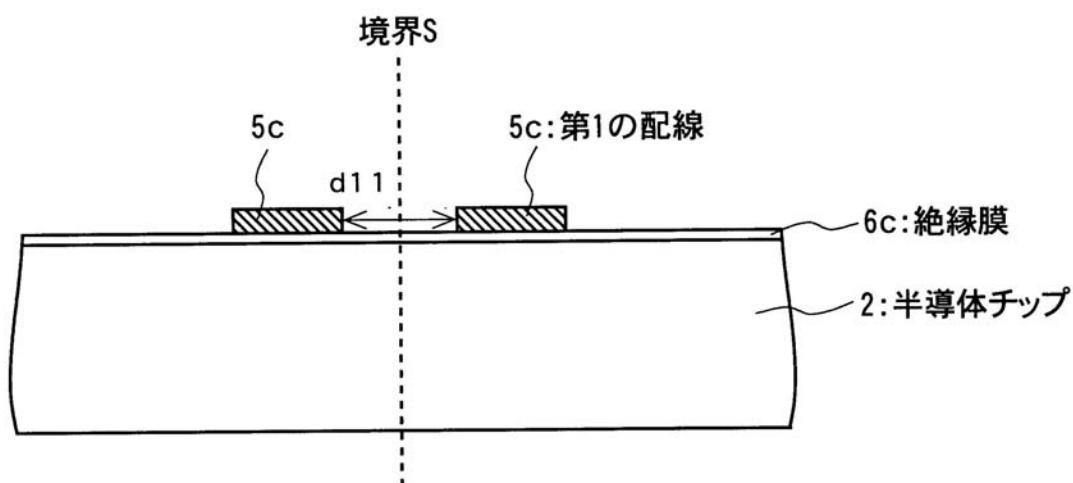
(B)



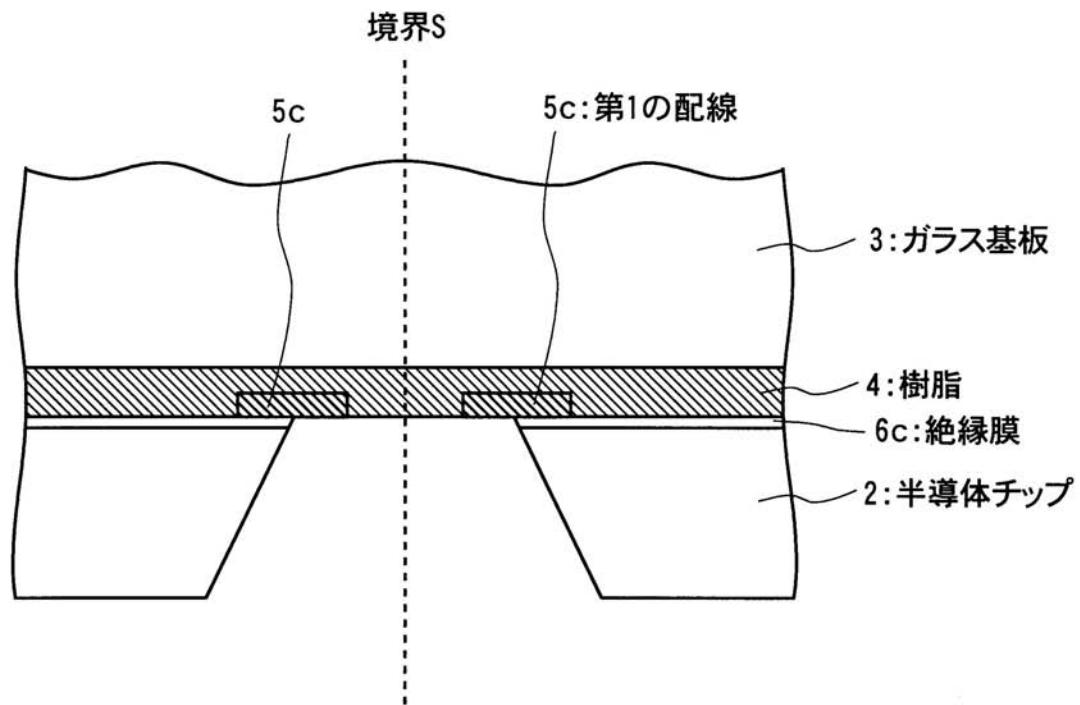
【図10】



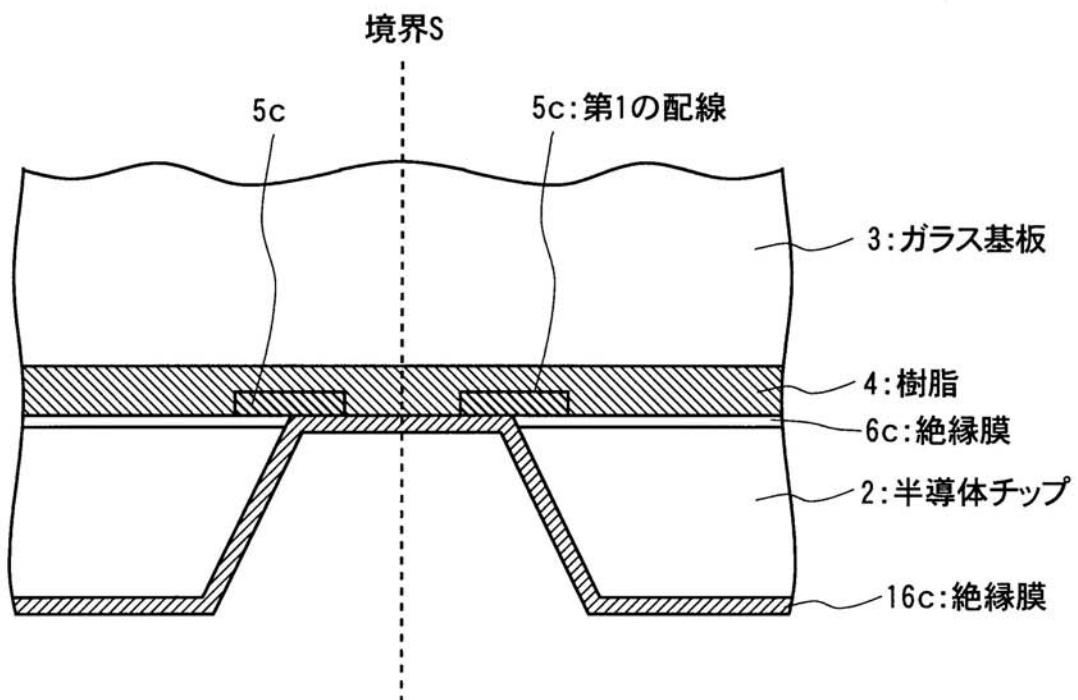
【図11】



【図12】

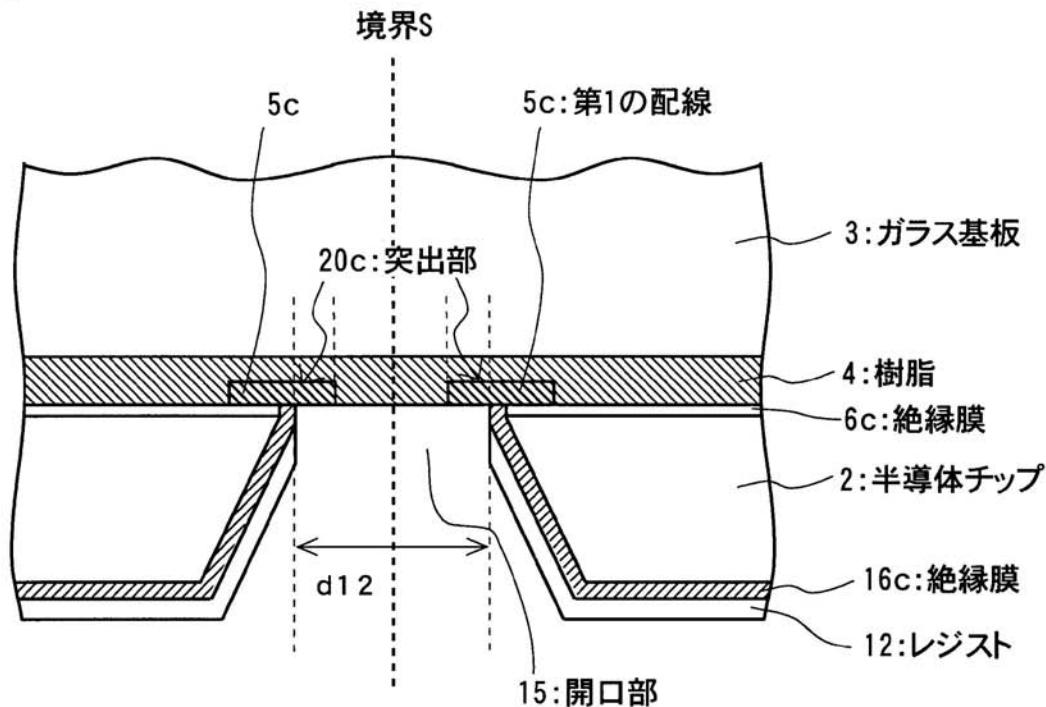


【図13】

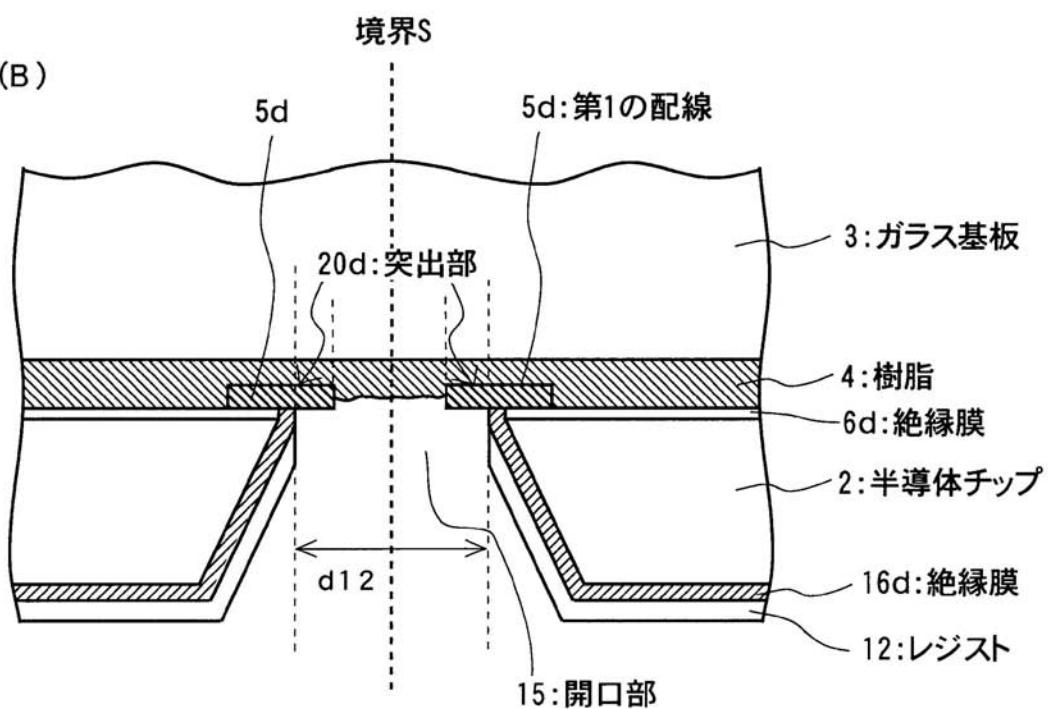


【図14】

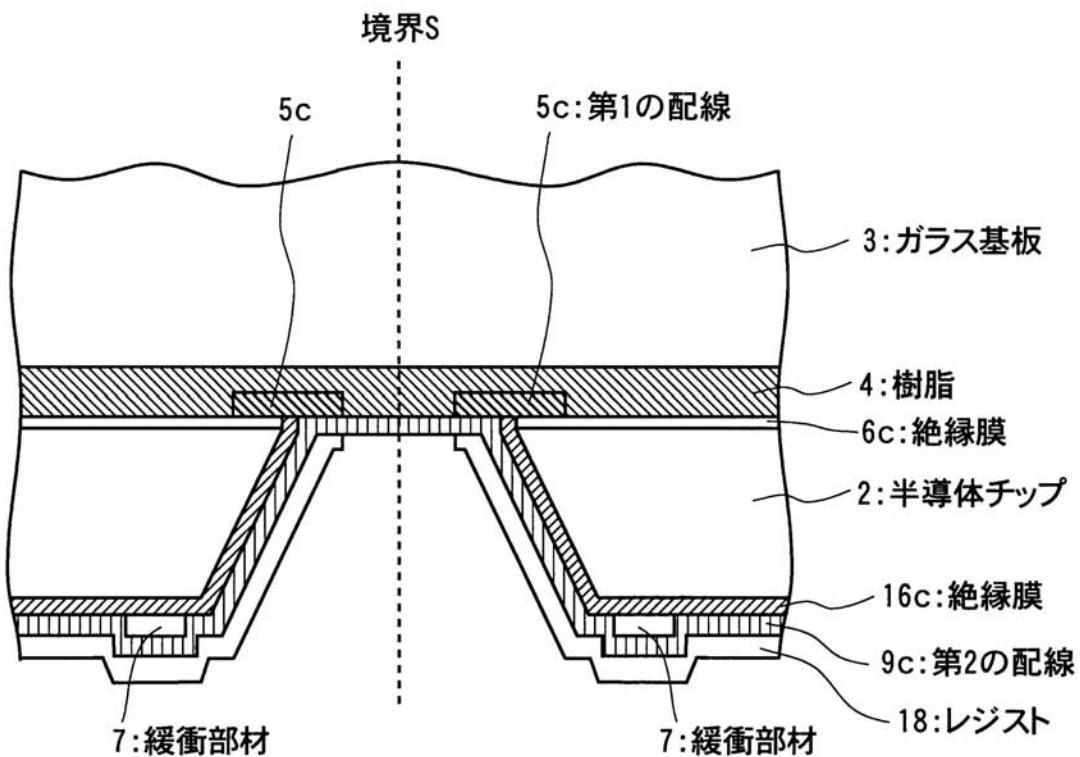
(A)



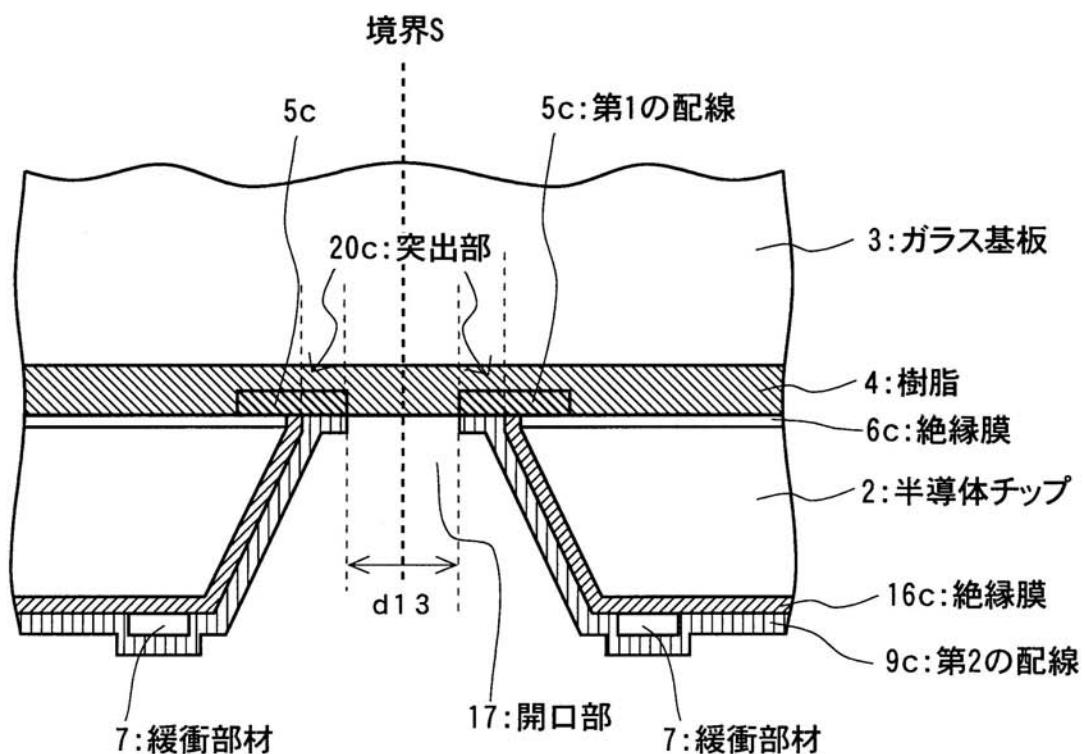
(B)



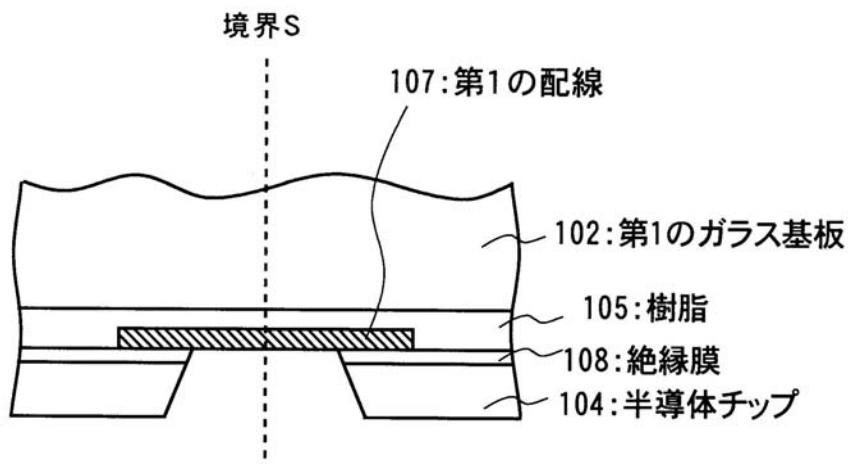
【図15】



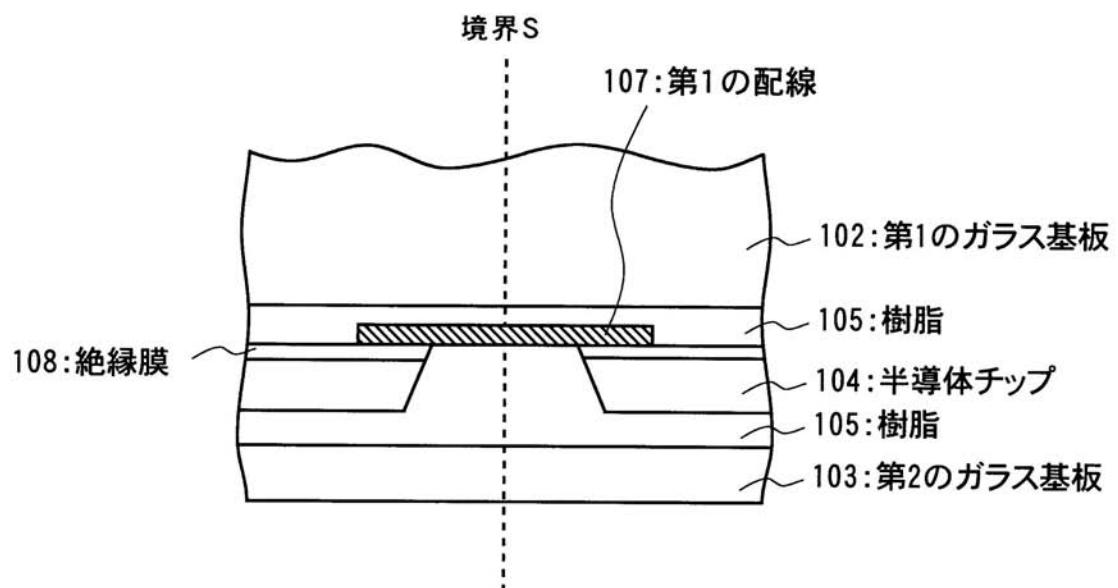
【図16】



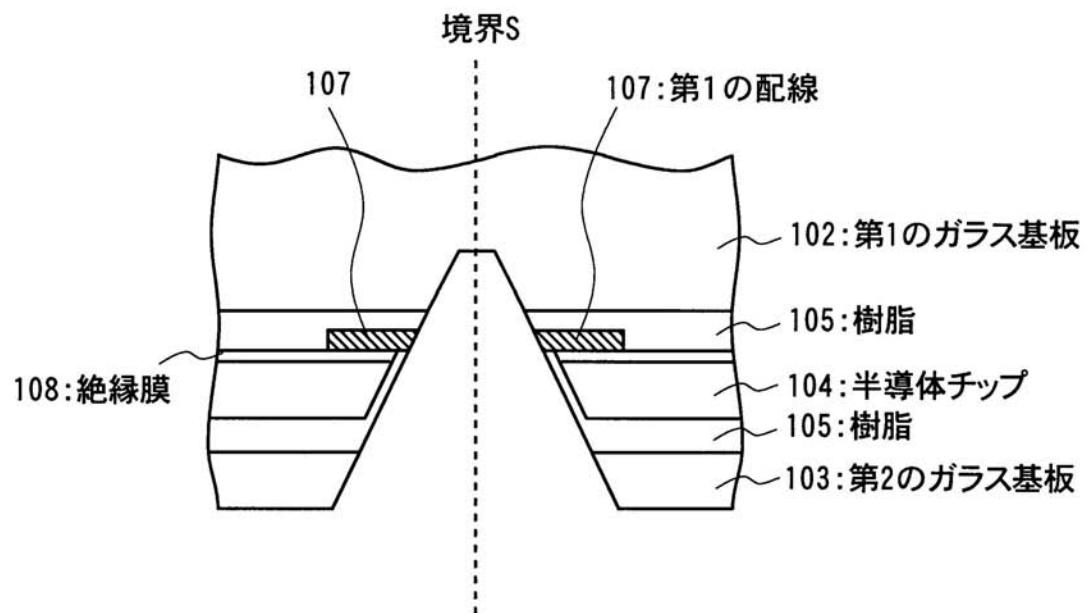
【図17】



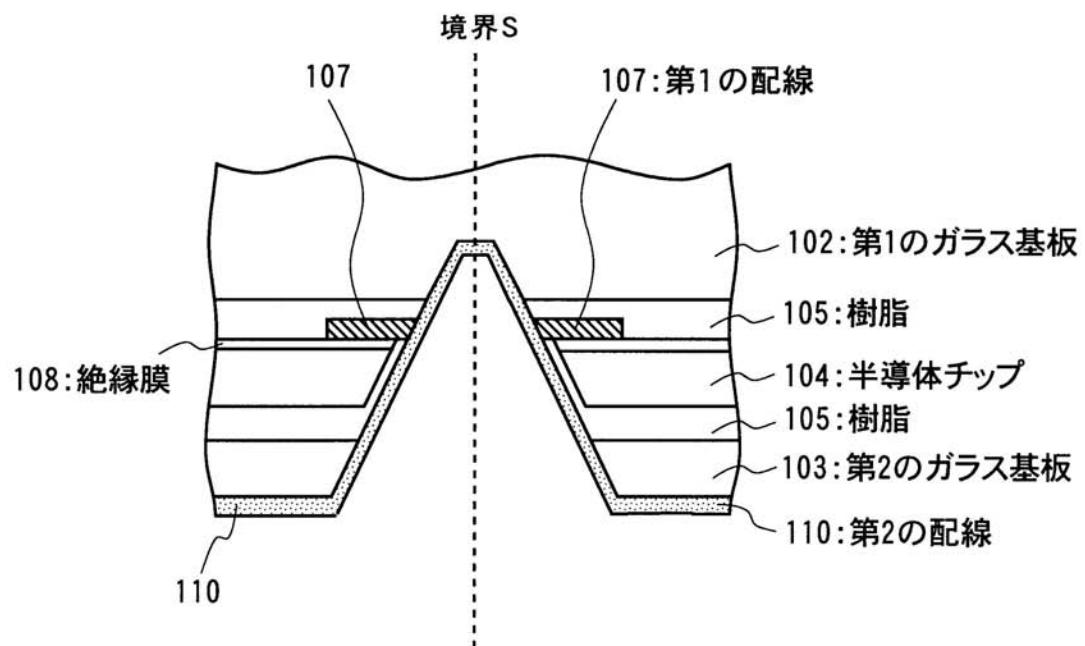
【図18】



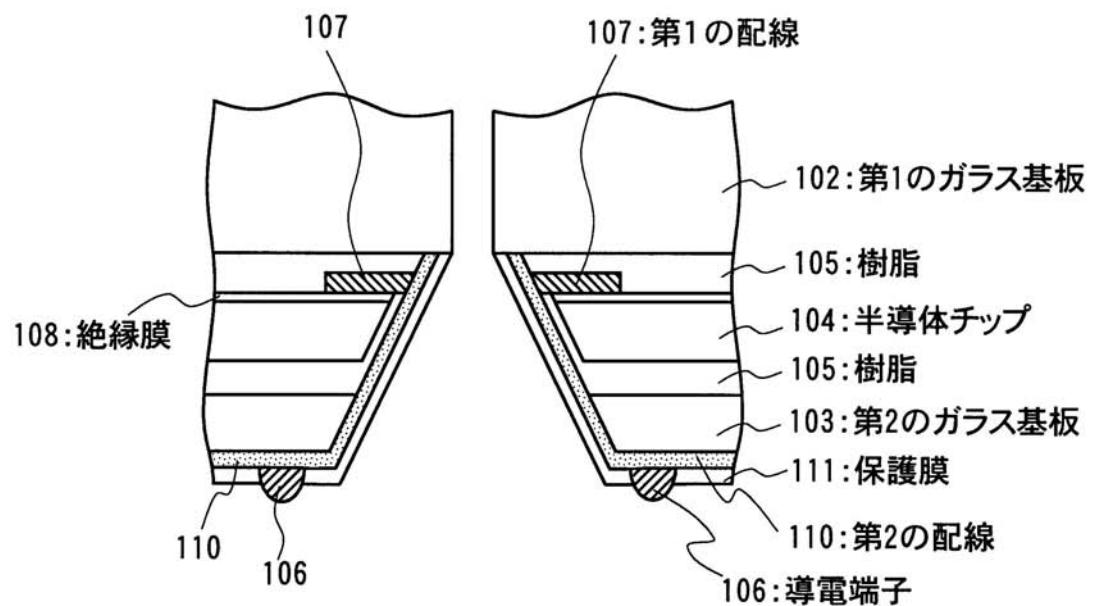
【図19】



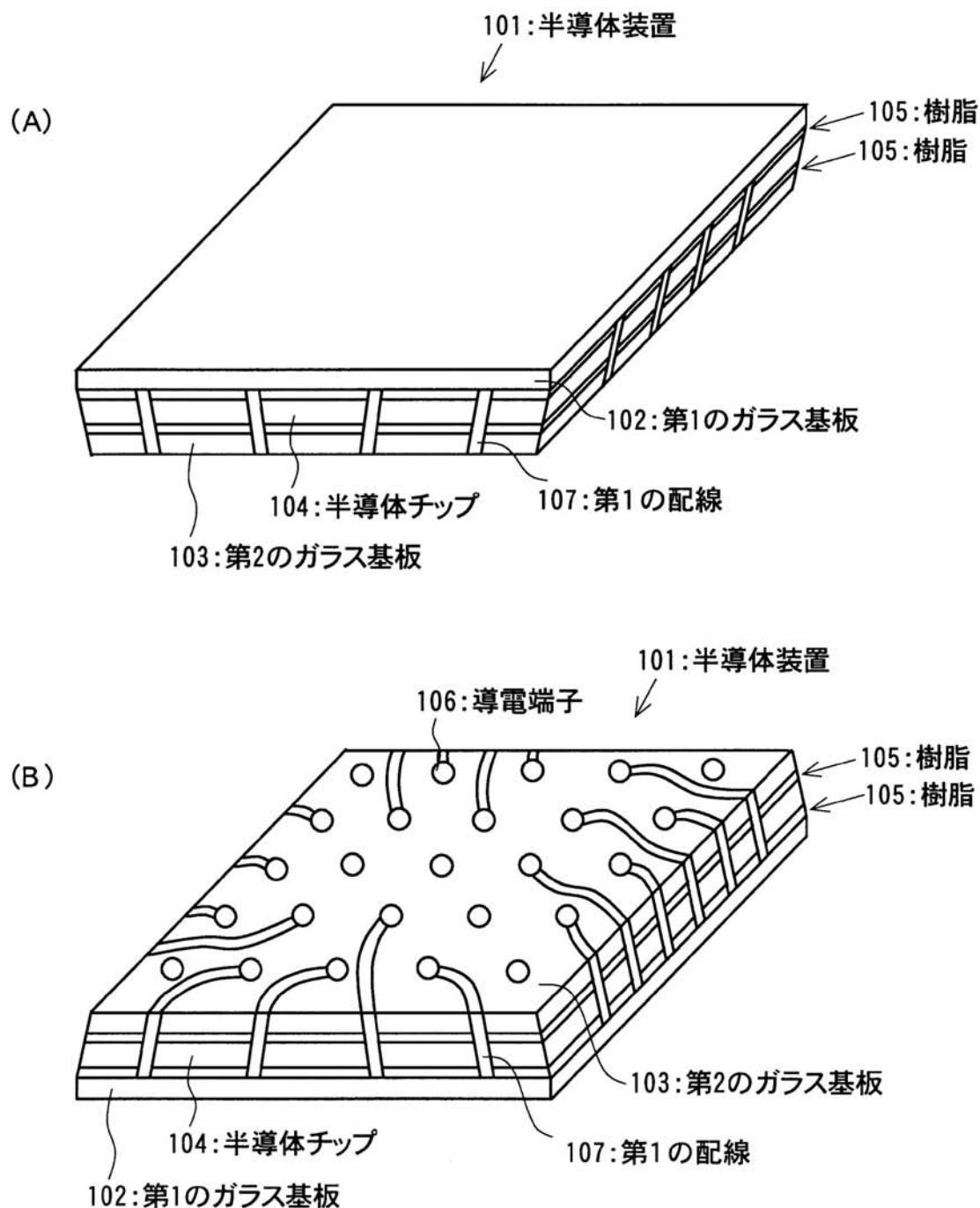
【図20】



【図21】



【図22】



フロントページの続き

(72)発明者 北川 勝彦
大阪府守口市京阪本通2丁目5番5号 三洋電機株式会社内

(72)発明者 徳重 利洋智
大阪府守口市京阪本通2丁目5番5号 三洋電機株式会社内

(72)発明者 太田垣 貴康
大阪府守口市京阪本通2丁目5番5号 三洋電機株式会社内

(72)発明者 安藤 達也
大阪府守口市京阪本通2丁目5番5号 三洋電機株式会社内

(72)発明者 沖川 満
大阪府守口市京阪本通2丁目5番5号 三洋電機株式会社内