(19)日本国特許庁(JP)　(12)特　許　公　報(B2)　(11)特許番号
特許第6246963号
(P6246963)
(45)発行日　平成29年12月13日(2017.12.13)　(24)登録日　平成29年11月24日(2017.11.24)

(51)Int.Cl.　　F I
H01L 29/786 (2006.01)　　H01L 29/78 618B
G02F 1/1368 (2006.01)　　G02F 1/1368

請求項の数 2　(全 46 頁)

(21)出願番号　特願2017-27080(P2017-27080)
(22)出願日　平成29年2月16日(2017.2.16)
(62)分割の表示　特願2016-178494(P2016-178494)の分割
原出願日　平成22年3月3日(2010.3.3)
(65)公開番号　特開2017-107226(P2017-107226A)
(43)公開日　平成29年6月15日(2017.6.15)
審査請求日　平成29年2月23日(2017.2.23)
(31)優先権主張番号　特願2009-53399(P2009-53399)
(32)優先日　平成21年3月6日(2009.3.6)
(33)優先権主張国　日本国(JP)

早期審査対象出願

(73)特許権者　000153878
株式会社半導体エネルギー研究所
神奈川県厚木市長谷３９８番地
(72)発明者　坂田　淳一郎
神奈川県厚木市長谷３９８番地　株式会社半導体エネルギー研究所内
(72)発明者　廣橋　拓也
神奈川県厚木市長谷３９８番地　株式会社半導体エネルギー研究所内
(72)発明者　岸田　英幸
神奈川県厚木市長谷３９８番地　株式会社半導体エネルギー研究所内

審査官　岩本　勉

最終頁に続く

(54)【発明の名称】液晶表示装置

(57)【特許請求の範囲】
【請求項１】
ゲート電極と、
前記ゲート電極上の、ゲート絶縁層と、
前記ゲート絶縁層上の、酸化物半導体層と、
前記酸化物半導体層上の、ソース電極と、
前記酸化物半導体層上の、ドレイン電極と、
バッファ層と、を有し、
前記酸化物半導体層は、前記ゲート電極と重なる領域にチャネルを形成することができ、
前記バッファ層は、金属領域及び金属酸化領域を有し、
前記金属領域は、前記酸化物半導体層と前記ソース電極との間、及び前記酸化物半導体層と前記ドレイン電極との間にあり、
前記金属酸化領域は、前記チャネルと重なることを特徴とする液晶表示装置。
【請求項２】
ゲート電極と、
前記ゲート電極上の、ゲート絶縁層と、
前記ゲート絶縁層上の、酸化物半導体層と、
前記酸化物半導体層上の、ソース電極と、
前記酸化物半導体層上の、ドレイン電極と、

バッファ層と、を有し、
前記酸化物半導体層は、Ｉｎと、Ｇａと、Ｚｎと、を有し、
前記酸化物半導体層は、前記ゲート電極と重なる領域にチャネルを形成することができ、
前記バッファ層は、金属領域及び金属酸化領域を有し、
前記金属領域は、前記酸化物半導体層と前記ソース電極との間、及び前記酸化物半導体層と前記ドレイン電極との間にあり、
前記金属酸化領域は、前記チャネルと重なることを特徴とする液晶表示装置。
【発明の詳細な説明】
【技術分野】
【０００１】
酸化物半導体を用いる半導体装置及びその作製方法に関する。
【背景技術】
【０００２】
金属酸化物は多様に存在しさまざまな用途に用いられている。酸化インジウムはよく知られた材料であり、液晶ディスプレイなどで必要とされる透明電極材料として用いられている。
【０００３】
金属酸化物の中には半導体特性を示すものがある。半導体特性を示す金属酸化物としては、例えば、酸化タングステン、酸化錫、酸化インジウム、酸化亜鉛などがあり、このような半導体特性を示す金属酸化物をチャネル形成領域とする薄膜トランジスタが既に知られている（特許文献１乃至４、非特許文献１参照。）。
【０００４】
ところで、金属酸化物は一元系酸化物のみでなく多元系酸化物も知られている。例えば、ホモロガス相を有する$InGaO_3(ZnO)_m$（ｍ：自然数）は、Ｉｎ、Ｇａ及びＺｎを有する多元系酸化物半導体として知られている（非特許文献２乃至４参照。）。
【０００５】
そして、上記のようなＩｎ－Ｇａ－Ｚｎ系酸化物で構成される酸化物半導体を薄膜トランジスタのチャネル層として適用可能であることが確認されている（特許文献５、非特許文献５及び６参照。）。
【先行技術文献】
【特許文献】
【０００６】
【特許文献１】特開昭６０－１９８８６１号公報
【特許文献２】特開平８－２６４７９４号公報
【特許文献３】特表平１１－５０５３７７号公報
【特許文献４】特開２０００－１５０９００号公報
【特許文献５】特開２００４－１０３９５７号公報
【非特許文献】
【０００７】
【非特許文献１】M. W. Prins, K. O. Grosse-Holz, G. Muller, J. F. M. Cillessen, J. B. Giesbers, R. P. Weening, and R. M. Wolf、「A ferroelectric transparent thin-film transistor」、Appl. Phys. Lett.、17 June 1996、Vol. 68 p. 3650-p. 3652
【非特許文献２】M. Nakamura, N. Kimizuka, and T. Mohri、「The Phase Relations in the In2O3-Ga2ZnO4-ZnO System at 1350℃」、J. Solid State Chem.、1991、Vol. 93, p. 298-p. 315

【非特許文献３】Ｎ．Ｋｉｍｉｚｕｋａ，Ｍ．Ｉｓｏｂｅ，ａｎｄ Ｍ．Ｎａｋａｍｕｒａ、「Ｓｙｎｔｈｅｓｅｓ ａｎｄ Ｓｉｎｇｌｅ－Ｃｒｙｓｔａｌ Ｄａｔａ ｏｆ Ｈｏｍｏｌｏｇｏｕｓ Ｃｏｍｐｏｕｎｄｓ，Ｉｎ２Ｏ３（ＺｎＯ）ｍ（ｍ＝３，４，ａｎｄ ５），ＩｎＧａＯ３（ＺｎＯ）３，ａｎｄ Ｇａ２Ｏ３（ＺｎＯ）ｍ（ｍ＝７，８，９，ａｎｄ １６）ｉｎ ｔｈｅ Ｉｎ２Ｏ３－ＺｎＧａ２Ｏ４－ＺｎＯ Ｓｙｓｔｅｍ」、Ｊ．Ｓｏｌｉｄ Ｓｔａｔｅ Ｃｈｅｍ．、１９９５、Ｖｏｌ．１１６，ｐ．１７０-ｐ．１７８
【非特許文献４】中村真佐樹、君塚昇、毛利尚彦、磯部光正、「ホモロガス相、ＩｎＦｅＯ３（ＺｎＯ）ｍ（ｍ：自然数）とその同型化合物の合成および結晶構造」、固体物理、１９９３年、Ｖｏｌ．２８、Ｎｏ．５、ｐ．３１７-ｐ．３２７
【非特許文献５】Ｋ．Ｎｏｍｕｒａ，Ｈ．Ｏｈｔａ，Ｋ．Ｕｅｄａ，Ｔ．Ｋａｍｉｙａ，Ｍ．Ｈｉｒａｎｏ，ａｎｄ Ｈ．Ｈｏｓｏｎｏ、「Ｔｈｉｎ－ｆｉｌｍ ｔｒａｎｓｉｓｔｏｒ ｆａｂｒｉｃａｔｅｄ ｉｎ ｓｉｎｇｌｅ－ｃｒｙｓｔａｌｌｉｎｅ ｔｒａｎｓｐａｒｅｎｔ ｏｘｉｄｅ ｓｅｍｉｃｏｎｄｕｃｔｏｒ」、ＳＣＩＥＮＣＥ、２００３、Ｖｏｌ．３００、ｐ．１２６９-ｐ．１２７２
【非特許文献６】Ｋ．Ｎｏｍｕｒａ，Ｈ．Ｏｈｔａ，Ａ．Ｔａｋａｇｉ，Ｔ．Ｋａｍｉｙａ，Ｍ．Ｈｉｒａｎｏ，ａｎｄ Ｈ．Ｈｏｓｏｎｏ、「Ｒｏｏｍ－ｔｅｍｐｅｒａｔｕｒｅ ｆａｂｒｉｃａｔｉｏｎ ｏｆ ｔｒａｎｓｐａｒｅｎｔ ｆｌｅｘｉｂｌｅ ｔｈｉｎ－ｆｉｌｍ ｔｒａｎｓｉｓｔｏｒｓ ｕｓｉｎｇ ａｍｏｒｐｈｏｕｓ ｏｘｉｄｅ ｓｅｍｉｃｏｎｄｕｃｔｏｒｓ」、ＮＡＴＵＲＥ、２００４、Ｖｏｌ．４３２ ｐ．４８８-ｐ．４９２

【発明の概要】
【発明が解決しようとする課題】
【０００８】
安定した電気特性を有する薄膜トランジスタを有する、信頼性のよい半導体装置を提供することを課題の一とする。
【課題を解決するための手段】
【０００９】
半導体層を酸化物半導体層とする逆スタガ型薄膜トランジスタを含む半導体装置において、酸化物半導体層上にバッファ層を有する。バッファ層は、半導体層のチャネル形成領域と、ソース電極層及びドレイン電極層とに接する。バッファ層は膜内に抵抗分布を有し、半導体層のチャネル形成領域上に設けられる領域の電気伝導度（電気伝導率）は半導体層のチャネル形成領域の電気伝導度（電気伝導率）より低く、ソース電極層及びドレイン電極層と接する領域の電気伝導度（電気伝導率）は半導体層のチャネル形成領域の電気伝導度（電気伝導率）より高い。また、バッファ層及び半導体層は、ゲート絶縁層よりも電気伝導度（電気伝導率）が高い（抵抗が低い）。よって、電気伝導度（電気伝導率）は高い順から、バッファ層の低抵抗領域（ソース電極層及びドレイン電極層と接する領域）、半導体層のチャネル形成領域、バッファ層の高抵抗領域（チャネル形成領域上に設けられる領域）、ゲート絶縁層となる。
【００１０】
チャネル形成領域と接する領域のバッファ層は高抵抗化領域であるので、薄膜トランジスタの電気特性は安定化し、オフ電流の増加などを防止することができる。一方、ソース電極層及びドレイン電極層と接する領域のバッファ層は低抵抗領域であるので、コンタクト抵抗が低く、オン電流を高くすることができる。よって、電気特性が高く信頼性のよい薄膜トランジスタを有する半導体装置とすることが可能となる。
【００１１】
バッファ層は、チタン、モリブデン、又はマンガンを含む酸化物半導体層を用いることができる。酸化物半導体層にチタン、モリブデン、又はマンガンの金属元素を含ませると、酸化物半導体層は高抵抗化する。
【００１２】

なお、本明細書中において、バッファ層に含む、チタン、モリブデン、又はマンガンの元素はバッファ層の成膜時に含ませるものとする。例えばチタン、モリブデン、又はマンガンを含むターゲットを用いて、スパッタ法によりバッファ層を形成する。

【００１３】

バッファ層に用いる酸化物半導体層としては、半導体特性を有する酸化物材料を用いればよい。例えば、$InMO_3(ZnO)_m$（ｍ＞０）で表記される構造の酸化物半導体を用いることができ、特に、Ｉｎ－Ｇａ－Ｚｎ－Ｏ系酸化物半導体を用いるのが好ましい。なお、Ｍは、ガリウム（Ｇａ）、鉄（Ｆｅ）、ニッケル（Ｎｉ）、マンガン（Ｍｎ）及びコバルト（Ｃｏ）から選ばれた一の金属元素又は複数の金属元素を示す。例えばＭとして、Ｇａの場合があることの他、ＧａとＮｉ又はＧａとＦｅなど、Ｇａ以外の上記金属元素が含まれる場合がある。また、上記酸化物半導体において、Ｍとして含まれる金属元素の他に、不純物元素としてＦｅ、Ｎｉその他の遷移金属元素、又は該遷移金属の酸化物が含まれているものがある。本明細書においては、$InMO_3(ZnO)_m$（ｍ＞０）で表記される構造の酸化物半導体のうち、Ｍとして少なくともＧａを含む構造の酸化物半導体をＩｎ－Ｇａ－Ｚｎ－Ｏ系酸化物半導体と呼び、該薄膜をＩｎ－Ｇａ－Ｚｎ－Ｏ系非単結晶膜とも呼ぶ。

【００１４】

また、バッファ層に用いる酸化物半導体層に適用する酸化物半導体として上記の他にも、Ｉｎ－Ｓｎ－Ｚｎ－Ｏ系、Ｉｎ－Ａｌ－Ｚｎ－Ｏ系、Ｓｎ－Ｇａ－Ｚｎ－Ｏ系、Ａｌ－Ｇａ－Ｚｎ－Ｏ系、Ｓｎ－Ａｌ－Ｚｎ－Ｏ系、Ｉｎ－Ｚｎ－Ｏ系、Ｓｎ－Ｚｎ－Ｏ系、Ａｌ－Ｚｎ－Ｏ系、Ｉｎ－Ｏ系、Ｓｎ－Ｏ系、Ｚｎ－Ｏ系の酸化物半導体を適用することができる。

【００１５】

また、バッファ層として、低抵抗な金属領域、及び高抵抗な金属酸化領域を有する膜を用いることもできる。この場合、金属膜を形成後、その金属膜に選択的に酸化処理を行うことで、バッファ層中に高抵抗な金属酸化領域を形成することができる。

【００１６】

本明細書で開示する発明の構成の一形態は、絶縁表面を有する基板上に、ゲート電極層と、ゲート電極層上にゲート絶縁層と、ゲート絶縁層上にチャネル形成領域を含む酸化物半導体層と、酸化物半導体層上にバッファ層と、バッファ層上にソース電極層及びドレイン電極層を有し、バッファ層においてソース電極層又はドレイン電極層と接する第１の領域は酸化物半導体層のチャネル形成領域と接する第２の領域より電気伝導度が高い。

【００１７】

本明細書で開示する発明の構成の他の一形態は、絶縁表面を有する基板上に、ゲート電極層と、ゲート電極層上にゲート絶縁層と、ゲート絶縁層上にチャネル形成領域を含む酸化物半導体層と、酸化物半導体層上にバッファ層と、バッファ層上にソース電極層及びドレイン電極層を有し、バッファ層はチタン、モリブデン、又はマンガンを含む酸化物半導体層であり、バッファ層においてソース電極層又はドレイン電極層と接する第１の領域は酸化物半導体層のチャネル形成領域と接する第２の領域より電気伝導度が高い。

【００１８】

また、バッファ層としてチタン、モリブデン、又はマンガンを含む酸化物半導体層を用いる場合、ソース電極層及びドレイン電極層に、酸素親和性の高い金属を含有する材料を用いていることが好ましい。また、上記酸素親和性の高い金属は、チタン、アルミニウム、マンガン、マグネシウム、ジルコニウム、ベリリウム、トリウムのいずれか一または複数から選択された材料であることが好ましい。この場合、バッファ層において酸化物半導体層のチャネル形成領域と接する第２の領域よりソース電極層又はドレイン電極層と接する第１の領域に含まれる酸素の組成比が低い（酸素濃度が低い）ことが好ましい。

【００１９】

本明細書で開示する発明の構成の他の一形態は、絶縁表面を有する基板上に、ゲート電極層と、ゲート電極層上にゲート絶縁層と、ゲート絶縁層上にチャネル形成領域を含む酸化

物半導体層と、酸化物半導体層上にバッファ層と、バッファ層上にソース電極層及びドレイン電極層を有し、バッファ層においてソース電極層又はドレイン電極層と接する第１の領域は金属領域であり、酸化物半導体層のチャネル形成領域と接する第２の領域は金属酸化領域であり、金属酸化領域は酸化物半導体層のチャネル形成領域より電気伝導度が低い。

【００２０】

本明細書で開示する発明の構成の他の一形態は、絶縁表面を有する基板上にゲート電極層を形成し、ゲート電極層上にゲート絶縁層を形成し、ゲート絶縁層上にチャネル形成領域を含む第１の酸化物半導体層を形成し、第１の酸化物半導体層上にチタン、モリブデン、又はマンガンを含む第２の酸化物半導体層を形成し、第２の酸化物半導体層上にソース電極層及びドレイン電極層を形成し、チタン、モリブデン、又はマンガンを含む第２の酸化物半導体層及びソース電極層及びドレイン電極層に加熱処理を行い、第２の酸化物半導体層においてソース電極層又はドレイン電極層と接する第１の領域は第１の酸化物半導体層のチャネル形成領域と接する第２の領域より電気伝導度を高める。該加熱処理により第２の領域より第１の領域に含まれる酸素濃度を低くすることができる。

【００２１】

本明細書で開示する発明の構成の他の一形態は、絶縁表面を有する基板上にゲート電極層を形成し、ゲート電極層上にゲート絶縁層を形成し、ゲート絶縁層上にチャネル形成領域を含む酸化物半導体層を形成し、酸化物半導体層上に金属膜を形成し、金属膜の第１の領域上にソース電極層及びドレイン電極層を形成し、金属膜において、酸化物半導体層のチャネル形成領域に接する第２の領域に酸化処理を行い、金属酸化領域を形成する。該酸化処理としては、酸素プラズマ処理を行うことができる。

【００２２】

チャネル形成領域を含む酸化物半導体層、バッファ層、ソース電極層及びドレイン電極層を含む薄膜トランジスタを覆い、かつチャネル形成領域を含む酸化物半導体層に接する絶縁膜を形成してもよい。

【００２３】

また、薄膜トランジスタは静電気などにより破壊されやすいため、ゲート線またはソース線に対して、駆動回路保護用の保護回路を同一基板上に設けることが好ましい。保護回路は、酸化物半導体を用いた非線形素子を用いて構成することが好ましい。

【００２４】

なお、第１、第２として付される序数詞は便宜上用いるものであり、工程順又は積層順を示すものではない。また、本明細書において発明を特定するための事項として固有の名称を示すものではない。

【００２５】

また、駆動回路を有する表示装置としては、液晶表示装置の他に、発光素子を用いた発光表示装置や、電気泳動表示素子を用いた電子ペーパーとも称される表示装置が挙げられる。

【００２６】

発光素子を用いた発光表示装置においては、画素部に複数の薄膜トランジスタを有し、画素部においてもある薄膜トランジスタのゲート電極と他のトランジスタのソース配線、或いはドレイン配線を接続させる箇所を有している。また、発光素子を用いた発光表示装置の駆動回路においては、薄膜トランジスタのゲート電極とその薄膜トランジスタのソース配線、或いはドレイン配線を接続させる箇所を有している。

【００２７】

なお、本明細書中において半導体装置とは、半導体特性を利用することで機能しうる装置全般を指し、電気光学装置、半導体回路および電子機器は全て半導体装置である。

【発明の効果】

【００２８】

安定した電気特性を有する薄膜トランジスタを得ることができ、良好な動特性を有する薄

膜トランジスタを作製できる。よって、電気特性が高く信頼性のよい薄膜トランジスタを有する半導体装置を提供することができる。

【図面の簡単な説明】

【００２９】

【図１】半導体装置を説明する図。
【図２】半導体装置の作製方法を説明する図。
【図３】半導体装置を説明する図。
【図４】半導体装置の作製方法を説明する図。
【図５】半導体装置を説明する図。
【図６】半導体装置の作製方法を説明する図。
【図７】半導体装置を説明する図。
【図８】半導体装置の作製方法を説明する図。
【図９】半導体装置の作製方法を説明する図。
【図１０】半導体装置の作製方法を説明する図。
【図１１】半導体装置の作製方法を説明する図。
【図１２】半導体装置の作製方法を説明する図。
【図１３】半導体装置の作製方法を説明する図。
【図１４】半導体装置を説明する図。
【図１５】半導体装置を説明する図。
【図１６】半導体装置を説明する図。
【図１７】半導体装置を説明する図。
【図１８】半導体装置を説明する図。
【図１９】半導体装置を説明する図。
【図２０】半導体装置の画素等価回路を説明する図。
【図２１】半導体装置を説明する図。
【図２２】半導体装置を説明する図。
【図２３】電子ペーパーの使用形態の例を説明する図。
【図２４】電子書籍の一例を示す外観図。
【図２５】テレビジョン装置およびデジタルフォトフレームの例を示す外観図。
【図２６】遊技機の例を示す外観図。
【図２７】携帯型コンピュータ及び携帯電話機の一例を示す外観図。
【図２８】計算による構造を示す図。
【図２９】計算による構造を示す図。
【図３０】計算による状態密度を示す図。
【図３１】計算による状態密度を示す図。
【図３２】計算による状態密度を示す図。
【図３３】計算による状態密度を示す図。
【図３４】計算による構造を示す図。
【図３５】計算前後における、原子の密度を示す図。

【発明を実施するための形態】

【００３０】

実施の形態について、図面を用いて詳細に説明する。但し、以下の説明に限定されず、趣旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更し得ることは当業者であれば容易に理解される。従って、以下に示す実施の形態の記載内容に限定して解釈されるものではない。なお、以下に説明する構成において、同一部分又は同様な機能を有する部分には同一の符号を異なる図面間で共通して用い、その繰り返しの説明は省略する。

【００３１】

（実施の形態１）

半導体装置及び半導体装置の作製方法を図１及び図２を用いて説明する。

【００３２】

図１（Ａ）は半導体装置の有する薄膜トランジスタ４７０の平面図であり、図１（Ｂ）は図１（Ａ）の線Ｃ１－Ｃ２における断面図である。薄膜トランジスタ４７０は逆スタガ型の薄膜トランジスタであり、絶縁表面を有する基板である基板４００上に、ゲート電極層４０１、ゲート絶縁層４０２、半導体層４０３、バッファ層４０４、ソース電極層又はドレイン電極層４０５ａ、４０５ｂを含む。また、薄膜トランジスタ４７０を覆い、バッファ層４０４に接する絶縁膜４０７が設けられている。

【００３３】

バッファ層４０４は、ソース電極層又はドレイン電極層４０５ａ、４０５ｂと接する低抵抗領域である第１の領域４０９ａ、４０９ｂ、及び半導体層４０３のチャネル形成領域と接する高抵抗領域である第２の領域４０８を有している。なお明細書の図面において、バッファ層４０４、半導体層４０３の網掛けの領域を低抵抗領域である第１の領域４０９ａ、４０９ｂ、低抵抗領域４３５ａ、４３５ｂとして示す。

【００３４】

バッファ層４０４は膜内に抵抗分布を有し、半導体層４０３のチャネル形成領域上に設けられる第２の領域４０８の電気伝導度は半導体層４０３のチャネル形成領域の電気伝導度より低く、ソース電極層又はドレイン電極層４０５ａ、４０５ｂと接する第１の領域４０９ａ、４０９ｂの電気伝導度は半導体層４０３のチャネル形成領域の電気伝導度より高い。また、バッファ層４０４及び半導体層４０３は、ゲート絶縁層４０２よりも電気伝導度が高い（抵抗が低い）。よって、電気伝導度は高い順から、バッファ層４０４の低抵抗領域（第１の領域４０９ａ、４０９ｂ）、半導体層４０３のチャネル形成領域、バッファ層４０４の高抵抗領域（第２の領域４０８）、ゲート絶縁層４０２となる。

【００３５】

チャネル形成領域と接する領域のバッファ層は高抵抗化領域であるので、薄膜トランジスタの電気特性は安定化し、オフ電流の増加などを防止することができる。一方、ソース電極層及びドレイン電極層と接する領域のバッファ層は低抵抗領域であるので、コンタクト抵抗が低く、オン電流は高くすることができる。よって、電気特性が高く信頼性のよい薄膜トランジスタを有する半導体装置とすることが可能となる。

【００３６】

バッファ層４０４は、チタン、モリブデン、又はマンガンを含む酸化物半導体層を用いることができる。酸化物半導体層にチタン、モリブデン、又はマンガンの金属元素を含ませると、酸化物半導体層は高抵抗化する。

【００３７】

バッファ層４０４の例として、Ｉｎ－Ｇａ－Ｚｎ－Ｏ系酸化物半導体にチタン（Ｔｉ）、又はモリブデン（Ｍｏ）を含ませた構造の電子状態について計算を行った。計算方法を以下に示す。

【００３８】

Ｔｉを含むＩｎ－Ｇａ－Ｚｎ－Ｏ系酸化物半導体構造、Ｍｏを含むＩｎ－Ｇａ－Ｚｎ－Ｏ系酸化物半導体構造ともに密度は、非晶質Ｉｎ－Ｇａ－Ｚｎ－Ｏ系酸化物半導体の実験値５．９ｇ／ｃｍ^{3}に固定した。これらの２つの構造に対して、下記計算条件で計算を行った。なお、古典分子動力学（ＭＤ）計算は富士通株式会社製の計算ソフトＭａｔｅｒｉａｌｓ　Ｅｘｐｌｏｒｅｒ　５．０を用い、第一原理計算はａｃｃｅｌｒｙｓ社製の第一原理計算ソフトＣＡＳＴＥＰを用いた。

【００３９】

最初に、古典分子動力学（ＭＤ）計算と第一原理計算により作製したＩｎ－Ｇａ－Ｚｎ－Ｏ系酸化物半導体にＴｉまたはＭｏを含ませた。次に、第一原理計算で温度３０００Ｋより、１５００Ｋ、３００Ｋと温度を降温させながら、粒子数（Ｎ）、体積（Ｖ）、温度（Ｔ）が一定の条件（アンサンブルＮＶＴ）で、時間刻み幅１ｆｓｅｃ、各温度でのステップ数２０００ｓｔｅｐ、電子のカットオフエネルギー２６０ｅＶ、逆格子のメッシュ（ｋ点）１×１×１で計算し、最後に第一原理計算で電子のカットオフエネルギー４２０ｅＶ、逆格子のメッシュ（ｋ点）２×２×２で構造最適化した。

【００４０】
計算により得られたＴｉ、またはＭｏを含むＩｎ－Ｇａ－Ｚｎ－Ｏ系酸化物半導体構造の構造を図２８及び図２９に示す。黒丸が金属原子、白丸が酸素原子を表す。大きな黒丸がＴｉ又はＭｏである。原子数は、図２８のＴｉを含むＩｎ－Ｇａ－Ｚｎ－Ｏ系酸化物半導体構造において、Ｉｎ、Ｇａ、Ｚｎがそれぞれ１２個、Ｏが５０個、Ｔｉが１個であり、図２９のＭｏを含むＩｎ－Ｇａ－Ｚｎ－Ｏ系酸化物半導体構造において、Ｉｎ、Ｇａ、Ｚｎがそれぞれ１２個、Ｏが５１個、Ｍｏが１個である。
【００４１】
図２８及び図２９のＴｉを含むＩｎ－Ｇａ－Ｚｎ－Ｏ系酸化物半導体構造及びＭｏを含むＩｎ－Ｇａ－Ｚｎ－Ｏ系酸化物半導体構造に対して、第一原理計算で電子のカットオフエネルギー４２０ｅＶ、逆格子のメッシュ（ｋ点）が３×３×３の条件で、電子の状態密度を計算した。
【００４２】
図３０の（ａ）にＩｎ－Ｇａ－Ｚｎ－Ｏ系酸化物半導体構造、（ｂ）にＴｉを含むＩｎ－Ｇａ－Ｚｎ－Ｏ系酸化物半導体構造、（ｃ）にＭｏを含むＩｎ－Ｇａ－Ｚｎ－Ｏ系酸化物半導体構造それぞれにおける全体の状態密度を示す。図３０（ａ）（ｂ）（ｃ）は、フェルミエネルギーを横軸の原点に取っている。図３０の（ａ）のＩｎ－Ｇａ－Ｚｎ－Ｏ系酸化物半導体構造、（ｂ）のＴｉを含むＩｎ－Ｇａ－Ｚｎ－Ｏ系酸化物半導体構造、（ｃ）のＭｏを含むＩｎ－Ｇａ－Ｚｎ－Ｏ系酸化物半導体構造全てにおいてバンドギャップがあり、価電子帯上端、伝導帯下端が図中に示すように位置づけられる。フェルミエネルギーは価電子帯上端にある。
【００４３】
図３１（ａ）、（ｂ）、（ｃ）にＴｉを含むＩｎ－Ｇａ－Ｚｎ－Ｏ系酸化物半導体構造の（ａ）Ｉｎ、（ｂ）Ｇａ、（ｃ）Ｚｎの１原子当たりの部分状態密度、図３２（ａ）、（ｂ）、（ｃ）にＭｏを含むＩｎ－Ｇａ－Ｚｎ－Ｏ系酸化物半導体構造の（ａ）Ｉｎ、（ｂ）Ｇａ、（ｃ）Ｚｎの１原子当たりの部分状態密度をそれぞれ示す。これらはそれぞれ系内に１２原子あるが、その平均を取った。図３１（ａ）、（ｂ）、（ｃ）及び図３２（ａ）、（ｂ）、（ｃ）の結果を見ると、ｎ型キャリアが入る伝導帯下端近傍の準位は、主にＩｎ、Ｇａ、Ｚｎのｓ軌道で形成されていることがわかる。
【００４４】
一方、図３１（ｄ）にＴｉを含むＩｎ－Ｇａ－Ｚｎ－Ｏ系酸化物半導体構造のＴｉ、図３２（ｄ）にＭｏを含むＩｎ－Ｇａ－Ｚｎ－Ｏ系酸化物半導体構造のＭｏの部分状態密度をそれぞれ示す。図３１（ｄ）及び図３２（ｄ）の結果を見ると、ＴｉとＭｏの両方とも伝導帯下端の準位に寄与しているが、絶対値はＩｎ、Ｇａ、Ｚｎよりも小さいことがわかる。さらに最も寄与しているのはｓ軌道ではなく、ｄ軌道である。これらのことから次の２つの結論が導ける。第一に、ＴｉやＭｏは伝導帯の下端の準位に寄与し難い。第二に、ＴｉやＭｏの濃度を上げると、伝導体下端の準位がＩｎ、Ｇａ、Ｚｎのｓ軌道よりもＴｉやＭｏのｄ軌道によって構成されるようになる。ｄ軌道はｓ軌道よりも異方性が強く、アモルファス構造ではｎ型キャリアを伝導し難く、移動度は低下する。
【００４５】
以上の事から、ＴｉやＭｏをＩｎ－Ｇａ－Ｚｎ－Ｏ系酸化物半導体に含ませると、高濃度になるに伴いｎ型キャリアを流し難い、電気伝導度の小さい膜になる事がわかる。よって、ｄ軌道やｆ軌道が空になっている遷移金属元素であるＴｉやＭｏを、酸化物半導体層へ含ませることによって、電気伝導度を小さく（高抵抗化）することができる。
【００４６】
なお、ソース電極層又はドレイン電極層４０５ａ、４０５ｂに、酸素親和性の高い金属を含有する材料を用いていることが好ましい。また、上記酸素親和性の高い金属は、チタン、アルミニウム、マンガン、マグネシウム、ジルコニウム、ベリリウム、トリウムのいずれか一または複数から選択された材料であることが好ましい。
【００４７】

バッファ層４０４に接するソース電極層又はドレイン電極層４０５ａ、４０５ｂは、酸素親和性の高い金属を用いたものとすることが好ましい。酸素親和性の高い金属としては、例えば、チタン、アルミニウム、マンガン、マグネシウム、ジルコニウム、ベリリウム、トリウムなどの、亜鉛と比較して標準電極電位が小さい金属が挙げられる。また、銅などを用いても良い。このように、酸素親和性の高い金属と、酸化物半導体層とが接する構成として熱処理等を行うことにより、酸化物半導体層であるバッファ層４０４のソース電極層又はドレイン電極層４０５ａ、４０５ｂと接する領域の酸素の組成比は、他の領域のそれと比較して小さくなる。該低酸素領域においては導電性が向上する傾向にあるから、低抵抗領域となる。なお、酸素親和性の高い金属は上記材料に限定されない。

【００４８】

上記現象は、酸素親和性の高い金属が酸化物半導体層から酸素を引き抜くことに起因するものであるから、電極層の酸化物半導体層と接する領域の酸素の組成比は、他の領域のそれと比較して大きくなると考えられる（つまり、該領域において、電極層は酸化される）。これを考慮するならば、酸化物半導体層と接する領域の電極層において形成される金属酸化物は、導電性を有していることが好ましい。例えば、酸素親和性の高い金属としてチタンを用いる場合であれば、一酸化物に近い組成比（例えば、ＴｉＯｘとした場合に０．５＜ｘ＜１．５程度）の酸化物が形成される条件で各種処理を行えばよい。これは、チタンの一酸化物は導電性を有するが、チタンの二酸化物は絶縁性を有するためである。

【００４９】

ここで、酸素親和性の高い金属を電極層として用いる場合の効果について、計算機シミュレーションに基づいて説明する。ここでは、酸素親和性の高い金属としてチタンを用い、酸化物半導体層として、Ｉｎ－Ｇａ－Ｚｎ－Ｏ系の酸化物半導体材料を用いる場合について計算を行っているが、開示する発明の一態様はこれに限定されない。なお、計算において、Ｉｎ－Ｇａ－Ｚｎ－Ｏ系の酸化物半導体材料の組成はＩｎ：Ｇａ：Ｚｎ：Ｏ＝１：１：１：４とした。

【００５０】

はじめに、非晶質状態の酸化物半導体から酸素が失われることによる効果を検証した。

【００５１】

まず、古典ＭＤ（分子動力学）計算を用いたｍｅｌｔ－ｑｕｅｎｃｈ法により、Ｉｎ－Ｇａ－Ｚｎ－Ｏ系酸化物半導体の非晶質構造を用意した。ここでは、総原子数が８４個、密度が５．９ｇ／ｃｍ^{3}の構造について計算を行っている。金属－酸素間および酸素－酸素間についてはＢｏｒｎ－Ｍａｙｅｒ－Ｈｕｇｇｉｎｓ型のポテンシャルを、金属－金属間についてはＬｅｎｎａｒｄ－Ｊｏｎｅｓ型のポテンシャルを用い、ＮＶＴアンサンブルで計算を行った。計算プログラムとしては、Ｍａｔｅｒｉａｌｓ　Ｅｘｐｌｏｒｅｒを用いた。

【００５２】

その後、上記古典ＭＤ計算により得られた構造に対して、密度汎関数理論（ＤＦＴ）に基づく平面波－擬ポテンシャル法を用いた第一原理計算（量子ＭＤ計算）により、構造を最適化し、状態密度を求めた。また、任意の酸素原子を一つ取り除いた構造に対しても構造最適化を行い、状態密度を計算した。計算プログラムとしてはＣＡＳＴＥＰを、交換相関汎関数としてはＧＧＡ－ＰＢＥを用いた。

【００５３】

図３３に、上記計算結果により得られた構造の状態密度を示す。図３３（Ａ）は、酸素欠損のない構造の状態密度であり、図３３（Ｂ）は、酸素欠損がある構造の状態密度である。ここで、０（ｅＶ）はフェルミ準位に対応するエネルギーを表している。図３３（Ａ）および図３３（Ｂ）より、酸素欠損がない構造では、フェルミ準位は価電子帯の上端に存在するのに対して、酸素欠損がある構造では、フェルミ準位は伝導帯中に存在することが分かる。酸素欠損がある構造ではフェルミ準位が伝導帯中に存在するため、伝導に寄与する電子数が増加し、抵抗が低い（導電率の高い）構造が得られる。

【００５４】

次に、電極層として酸素親和性の高い金属を用いることにより、非晶質状態の酸化物半導体から酸素親和性の高い金属へと酸素が移動する様子を確認した。

【００５５】

ここでは、前述の第一原理計算によって得られたＩｎ－Ｇａ－Ｚｎ－Ｏ系の非晶質構造上にチタン結晶を積層し、当該構造に対してＮＶＴアンサンブルで量子ＭＤ計算を行った。計算プログラムとしてはＣＡＳＴＥＰを、交換相関汎関数としてはＧＧＡ－ＰＢＥを用いた。また、温度条件は６２３Ｋ（３５０℃）とした。

【００５６】

図３４に量子ＭＤ計算前後の構造を示す。図３４（Ａ）は、量子ＭＤ計算前の構造であり、図３４（Ｂ）は、量子ＭＤ計算後の構造である。量子ＭＤ計算後の構造では、量子ＭＤ計算前と比較して、チタンと結合した酸素の数が増加している。該構造変化は、非晶質状態の酸化物半導体層から酸素親和性の高い金属層へと酸素原子が移動することを示唆している。

【００５７】

図３５に量子ＭＤ計算前後における、チタンおよび酸素の密度を示す。各曲線はそれぞれ、量子ＭＤ計算前のチタンの密度（Ｔｉ＿ｂｅｆｏｒｅ）、量子ＭＤ計算後のチタンの密度（Ｔｉ＿ａｆｔｅｒ）、量子ＭＤ計算前の酸素の密度（Ｏ＿ｂｅｆｏｒｅ）、量子ＭＤ計算後の酸素の密度（Ｏ＿ａｆｔｅｒ）を表している。図３５からも、酸素親和性の高い金属へと酸素原子が移動することが分かる。

【００５８】

このように、酸化物半導体層と、酸素親和性の高い金属層とを接触させて熱処理を行うことにより、酸化物半導体層から金属層へと酸素原子が移動し、界面付近においてキャリア密度が増加することが確認された。これは、界面付近において低抵抗な領域が形成されることを示唆するものであり、半導体層と電極層とのコンタクト抵抗低減の効果をもたらすといえる。

【００５９】

チャネル形成領域を含む半導体層４０３としては、半導体特性を有する酸化物材料を用いればよい。例えば、$InMO_3(ZnO)_m$（ｍ＞０）で表記される構造の酸化物半導体を用いることができ、特に、Ｉｎ－Ｇａ－Ｚｎ－Ｏ系酸化物半導体を用いるのが好ましい。なお、Ｍは、ガリウム（Ｇａ）、鉄（Ｆｅ）、ニッケル（Ｎｉ）、マンガン（Ｍｎ）及びコバルト（Ｃｏ）から選ばれた一の金属元素又は複数の金属元素を示す。例えばＭとして、Ｇａの場合があることの他、ＧａとＮｉ又はＧａとＦｅなど、Ｇａ以外の上記金属元素が含まれる場合がある。また、上記酸化物半導体において、Ｍとして含まれる金属元素の他に、不純物元素としてＦｅ、Ｎｉその他の遷移金属元素、又は該遷移金属の酸化物が含まれているものがある。本明細書においては、$InMO_3(ZnO)_m$（ｍ＞０）で表記される構造の酸化物半導体のうち、Ｍとして少なくともＧａを含む構造の酸化物半導体をＩｎ－Ｇａ－Ｚｎ－Ｏ系酸化物半導体と呼び、該薄膜をＩｎ－Ｇａ－Ｚｎ－Ｏ系非単結晶膜とも呼ぶ。

【００６０】

また、酸化物半導体層に適用する酸化物半導体として上記の他にも、Ｉｎ－Ｓｎ－Ｚｎ－Ｏ系、Ｉｎ－Ａｌ－Ｚｎ－Ｏ系、Ｓｎ－Ｇａ－Ｚｎ－Ｏ系、Ａｌ－Ｇａ－Ｚｎ－Ｏ系、Ｓｎ－Ａｌ－Ｚｎ－Ｏ系、Ｉｎ－Ｚｎ－Ｏ系、Ｓｎ－Ｚｎ－Ｏ系、Ａｌ－Ｚｎ－Ｏ系、Ｉｎ－Ｏ系、Ｓｎ－Ｏ系、Ｚｎ－Ｏ系の酸化物半導体を適用することができる。

【００６１】

図２（Ａ）乃至（Ｅ）は薄膜トランジスタ４７０の作製工程を示す断面図に相当する。

【００６２】

図２（Ａ）において、絶縁表面を有する基板である基板４００上にゲート電極層４０１を設ける。下地膜となる絶縁膜を基板４００とゲート電極層４０１の間に設けてもよい。下地膜は、基板４００からの不純物元素の拡散を防止する機能があり、窒化珪素膜、酸化珪素膜、窒化酸化珪素膜、又は酸化窒化珪素膜から選ばれた一又は複数の膜による積層構造

により形成することができる。ゲート電極層４０１の材料は、モリブデン、チタン、クロム、タンタル、タングステン、アルミニウム、銅、ネオジム、スカンジウム等の金属材料又はこれらを主成分とする合金材料を用いて、単層で又は積層して形成することができる。

【００６３】

例えば、ゲート電極層４０１の２層の積層構造としては、アルミニウム層上にモリブデン層が積層された２層の積層構造、または銅層上にモリブデン層を積層した二層構造、または銅層上に窒化チタン層若しくは窒化タンタル層を積層した二層構造、窒化チタン層とモリブデン層とを積層した二層構造とすることが好ましい。３層の積層構造としては、タングステン層または窒化タングステン層と、アルミニウムとシリコンの合金またはアルミニウムとチタンの合金と、窒化チタンまたはチタン層とを積層した構造とすることが好ましい。

【００６４】

ゲート電極層４０１上にゲート絶縁層４０２を形成する。

【００６５】

ゲート絶縁層４０２は、プラズマＣＶＤ法又はスパッタリング法等を用いて、酸化シリコン層、窒化シリコン層、酸化窒化シリコン層又は窒化酸化シリコン層を単層で又は積層して形成することができる。また、ゲート絶縁層４０２として、有機シランガスを用いたＣＶＤ法により酸化シリコン層を形成することも可能である。有機シランガスとしては、珪酸エチル（ＴＥＯＳ：化学式$Si(OC_2H_5)_4$）、テトラメチルシラン（ＴＭＳ：化学式$Si(CH_3)_4$）、テトラメチルシクロテトラシロキサン（ＴＭＣＴＳ）、オクタメチルシクロテトラシロキサン（ＯＭＣＴＳ）、ヘキサメチルジシラザン（ＨＭＤＳ）、トリエトキシシラン（$SiH(OC_2H_5)_3$）、トリスジメチルアミノシラン（$SiH(N(CH_3)_2)_3$）等のシリコン含有化合物を用いることができる。

【００６６】

ゲート絶縁層４０２上に、第１の酸化物半導体膜４３３、第２の酸化物半導体膜４３４を順に積層する（図２（Ａ）参照。）。

【００６７】

なお、第１の酸化物半導体膜４３３をスパッタ法により成膜する前に、アルゴンガスを導入してプラズマを発生させる逆スパッタを行い、ゲート絶縁層４０２の表面に付着しているゴミを除去することが好ましい。逆スパッタとは、ターゲット側に電圧を印加せずに、アルゴン雰囲気下で基板側にＲＦ電源を用いて電圧を印加して基板にプラズマを形成して表面を改質する方法である。

【００６８】

なお、アルゴン雰囲気に代えて窒素、ヘリウムなどを用いてもよい。また、アルゴン雰囲気に酸素、N_2Oなどを加えた雰囲気で行ってもよい。また、アルゴン雰囲気にCl_2、CF_4などを加えた雰囲気で行ってもよい。

【００６９】

第１の酸化物半導体膜４３３としてＩｎ－Ｇａ－Ｚｎ－Ｏ系非単結晶膜を用いる。第１の酸化物半導体膜４３３は、Ｉｎ－Ｇａ－Ｚｎ－Ｏ系酸化物半導体ターゲットを用いてスパッタ法により成膜する。

【００７０】

第２の酸化物半導体膜４３４としてチタンを含むＩｎ－Ｇａ－Ｚｎ－Ｏ系非単結晶膜を用いる。第２の酸化物半導体膜４３４は、酸化チタンを含むＩｎ－Ｇａ－Ｚｎ－Ｏターゲットを用いてスパッタ法により成膜する。

【００７１】

ゲート絶縁層４０２、第１の酸化物半導体膜４３３、第２の酸化物半導体膜４３４を大気に触れさせることなく連続的に形成してもよい。大気に触れさせることなく連続成膜することで、大気成分や大気中に浮遊する不純物元素に汚染されることなく各積層界面を形成することができるので、薄膜トランジスタ特性のばらつきを低減することができる。

【００７２】
第１の酸化物半導体膜４３３、第２の酸化物半導体膜４３４をフォトリソグラフィ工程により島状の酸化物半導体層である半導体層４０３、酸化物半導体層４３１に加工する。
【００７３】
ゲート絶縁層４０２、半導体層４０３、及び酸化物半導体層４３１上に導電膜４３２を形成する（図２（Ｂ）参照。）。
【００７４】
導電膜４３２の材料としては、酸素親和性の高い金属であるチタン膜を用いる。また、チタン膜上にＡｌ、Ｃｒ、Ｔａ、Ｍｏ、Ｗから選ばれた元素、または上述した元素を成分とする合金か、上述した元素を組み合わせた合金膜などを積層してもよい。
【００７５】
酸化物半導体層４３１、導電膜４３２をエッチング工程によりエッチングし、バッファ層４０４、ソース電極層又はドレイン電極層４０５ａ、４０５ｂを形成する（図２（Ｃ）参照。）。なお、バッファ層４０４は一部のみがエッチングされ、溝部（凹部）を有するバッファ層４０４となる。
【００７６】
次に、酸化物半導体層であるバッファ層４０４及びソース電極層又はドレイン電極層４０５ａ、４０５ｂに加熱処理を行う。加熱処理により酸化物半導体層から金属層へと酸素原子が移動するので、ソース電極層又はドレイン電極層４０５ａ、４０５ｂと接する第１の領域４０９ａ、４０９ｂは低抵抗化する。一方半導体層４０３のチャネル形成領域と接する第２の領域４０８は高抵抗なままである。よってバッファ層４０４に低抵抗領域である第１の領域４０９ａ、４０９ｂ及び高抵抗領域である第２の領域４０８が形成される（図２（Ｄ）参照。）。また、この加熱処理により、半導体層４０３のソース電極層又はドレイン電極層４０５ａ、４０５ｂと接する領域も、同様に酸化物半導体層から金属層へと酸素原子が移動して、低抵抗領域４３５ａ、４３５ｂが形成される。
【００７７】
加熱処理は、２００℃～６００℃、代表的には３００℃～５００℃で行うと良い。例えば、窒素雰囲気下で３５０℃、１時間の熱処理を行う。
【００７８】
以上の工程で、図２（Ｅ）に示す逆スタガ型の薄膜トランジスタ４７０を作製することができる。また、薄膜トランジスタ４７０を覆い、バッファ層４０４に接する絶縁膜４０７を形成している。
【００７９】
チャネル形成領域と接する領域のバッファ層は高抵抗化領域であるので、薄膜トランジスタの電気特性は安定化し、オフ電流の増加などを防止することができる。一方、ソース電極層及びドレイン電極層と接する領域のバッファ層は低抵抗領域であるので、コンタクト抵抗が低く、オン電流は高くすることができる。よって、電気特性が高く信頼性のよい薄膜トランジスタを有する半導体装置とすることが可能となる。
【００８０】
（実施の形態２）
ここでは、実施の形態１において、チャネル形成領域を有する酸化物半導体層とバッファ層とが異なるエッチング工程で加工された薄膜トランジスタを有する半導体装置の例を図３及び図４に示す。従って、他は実施の形態１と同様に行うことができ、実施の形態１と同一部分又は同様な機能を有する部分、及び工程の繰り返しの説明は省略する。
【００８１】
図３（Ａ）は半導体装置の有する薄膜トランジスタ４７１の平面図であり、図３（Ｂ）は図３（Ａ）の線Ｃ３－Ｃ４における断面図である。薄膜トランジスタ４７１は逆スタガ型の薄膜トランジスタであり、絶縁表面を有する基板である基板４００上に、ゲート電極層４０１、ゲート絶縁層４０２、半導体層４０３、バッファ層４０４、ソース電極層又はドレイン電極層４０５ａ、４０５ｂを含む。また、薄膜トランジスタ４７１を覆い、バッフ

ァ層４０４に接する絶縁膜４０７が設けられている。
【００８２】
バッファ層４０４は、ソース電極層又はドレイン電極層４０５ａ、４０５ｂと接する低抵抗領域である第１の領域４０９ａ、４０９ｂ、及び半導体層４０３のチャネル形成領域と接する高抵抗領域である第２の領域４０８を有している。
【００８３】
薄膜トランジスタ４７１においては、バッファ層４０４は、半導体層４０３の端部を覆ってソース電極層又はドレイン電極層４０５ａ、４０５ｂの下に延在して形成されている。
【００８４】
図４（Ａ）乃至（Ｅ）は薄膜トランジスタ４７１の作製工程を示す断面図に相当する。
【００８５】
絶縁表面を有する基板である基板４００上にゲート電極層４０１を設け、ゲート電極層４０１上にゲート絶縁層４０２を形成する。
【００８６】
ゲート絶縁層４０２上に、酸化物半導体膜を形成し、島状にエッチング加工して半導体層４０３を形成する（図４（Ａ）参照。）。
【００８７】
島状に加工された半導体層４０３上を覆うように酸化物半導体膜４３６を形成し、酸化物半導体膜４３６上に導電膜４３２を積層する（図４（Ｂ）参照。）。酸化物半導体膜４３６は、実施の形態１における第２の酸化物半導体膜４３４と同様の膜であり、チタンを含むＩｎ－Ｇａ－Ｚｎ－Ｏ系非単結晶膜を用いる。酸化物半導体膜４３６は、酸化チタンを含むＩｎ－Ｇａ－Ｚｎ－Ｏターゲットを用いてスパッタ法により成膜する。
【００８８】
導電膜４３２の材料としては、酸素親和性の高い金属であるチタン膜を用いる。
【００８９】
酸化物半導体膜４３６、導電膜４３２をエッチング工程によりエッチングし、バッファ層４０４、ソース電極層又はドレイン電極層４０５ａ、４０５ｂを形成する（図４（Ｃ）参照。）。なお、バッファ層４０４は一部のみがエッチングされ、溝部（凹部）を有するバッファ層４０４となる。
【００９０】
次に、酸化物半導体層であるバッファ層４０４及びソース電極層又はドレイン電極層４０５ａ、４０５ｂに加熱処理を行う。加熱処理により酸化物半導体層から金属層へと酸素原子が移動するので、ソース電極層又はドレイン電極層４０５ａ、４０５ｂと接する第１の領域４０９ａ、４０９ｂは低抵抗化する。一方半導体層４０３のチャネル形成領域と接する第２の領域４０８は高抵抗なままである。よってバッファ層４０４に低抵抗領域である第１の領域４０９ａ、４０９ｂ及び高抵抗領域である第２の領域４０８が形成される（図４（Ｄ）参照。）。
【００９１】
加熱処理は、２００℃～６００℃、代表的には３００℃～５００℃で行うと良い。例えば、窒素雰囲気下で３５０℃、１時間の熱処理を行う。
【００９２】
以上の工程で、図４（Ｅ）に示す逆スタガ型の薄膜トランジスタ４７１を作製することができる。また、薄膜トランジスタ４７１を覆い、バッファ層４０４に接する絶縁膜４０７を形成している。
【００９３】
このように、薄膜トランジスタの作製工程において、エッチング加工の工程順を変化させることで、形状の異なる薄膜トランジスタを種々作製することができる。
【００９４】
チャネル形成領域と接する領域のバッファ層は高抵抗化領域であるので、薄膜トランジスタの電気特性は安定化し、オフ電流の増加などを防止することができる。一方、ソース電

極層及びドレイン電極層と接する領域のバッファ層は低抵抗領域であるので、コンタクト抵抗が低く、オン電流は高くすることができる。よって、電気特性が高く信頼性のよい薄膜トランジスタを有する半導体装置とすることが可能となる。

【００９５】

（実施の形態３）

半導体装置及び半導体装置の作製方法の他の例を図５及び図６を用いて説明する。本実施の形態は、実施の形態１及び２において、バッファ層の材料及び作製方法が異なる例である。従って、他は実施の形態１及び２と同様に行うことができ、実施の形態１及び２と同一部分又は同様な機能を有する部分、及び工程の繰り返しの説明は省略する。

【００９６】

図５（Ａ）は半導体装置の有する薄膜トランジスタ４６０の平面図であり、図５（Ｂ）は図５（Ａ）の線Ｄ１－Ｄ２における断面図である。薄膜トランジスタ４６０は逆スタガ型の薄膜トランジスタであり、絶縁表面を有する基板である基板４５０上に、ゲート電極層４５１、ゲート絶縁層４５２、半導体層４５３、バッファ層４５４、ソース電極層又はドレイン電極層４５５ａ、４５５ｂを含む。また、薄膜トランジスタ４６０を覆い、バッファ層４５４に接する絶縁膜４５７が設けられている。

【００９７】

バッファ層４５４は、ソース電極層又はドレイン電極層４５５ａ、４５５ｂと接する低抵抗領域である第１の領域４５９ａ、４５９ｂ、及び半導体層４５３のチャネル形成領域と接する高抵抗領域である第２の領域４５８を有している。

【００９８】

バッファ層４５４は膜内に抵抗分布を有し、半導体層４５３のチャネル形成領域上に設けられる第２の領域４５８の電気伝導度は半導体層４５３のチャネル形成領域の電気伝導度より低く、ソース電極層又はドレイン電極層４５５ａ、４５５ｂと接する第１の領域４５９ａ、４５９ｂの電気伝導度は半導体層４５３のチャネル形成領域の電気伝導度より高い。また、バッファ層４５４及び半導体層４５３は、ゲート絶縁層４５２よりも電気伝導度が高い（抵抗が低い）。よって、電気伝導度は高い順から、バッファ層４５４の低抵抗領域（第１の領域４５９ａ、４５９ｂ）、半導体層４５３のチャネル形成領域、バッファ層４５４の高抵抗領域（第２の領域４５８）、ゲート絶縁層４５２となる。

【００９９】

バッファ層４５４は、低抵抗な第１の領域４５９ａ、４５９ｂを金属領域、及び高抵抗な第２の領域４５８を金属酸化領域で構成されている膜である。このようなバッファ層４５４は、金属膜を形成後、その金属膜に選択的に酸化処理を行うことで形成することができる。

【０１００】

図６（Ａ）乃至（Ｅ）は薄膜トランジスタ４６０の作製工程を示す断面図を示す。

【０１０１】

基板４５０上にゲート電極層４５１を形成し、ゲート電極層４５１上にゲート絶縁層４５２を形成する。

【０１０２】

ゲート絶縁層４５２上に、酸化物半導体膜４６３を形成し、酸化物半導体膜４６３上に金属膜４６４を順に積層する（図６（Ａ）参照。）。

【０１０３】

酸化物半導体膜４６３としてＩｎ－Ｇａ－Ｚｎ－Ｏ系非単結晶膜を用いる。酸化物半導体膜４６３は、Ｉｎ－Ｇａ－Ｚｎ－Ｏ系酸化物半導体ターゲットを用いてスパッタ法により成膜する。

【０１０４】

金属膜４６４は、高抵抗領域を形成するために作製工程において選択的に酸化処理が可能な材料であればよく、タンタル（Ｔａ）やアルミニウム（Ａｌ）を用いることができる。金属膜４６４としてタンタル膜を形成する。

【０１０５】
酸化物半導体膜４６３、金属膜４６４をフォトリソグラフィ工程により島状の酸化物半導体層である半導体層４５３、バッファ層４５４に加工する。
【０１０６】
ゲート絶縁層４５２、半導体層４５３、及びバッファ層４５４上に導電膜４６２を形成する（図６（Ｂ）参照。）。
【０１０７】
導電膜４６２をエッチング工程によりエッチングし、ソース電極層又はドレイン電極層４５５ａ、４５５ｂを形成する（図６（Ｃ）参照。）。
【０１０８】
次に、バッファ層４５４に選択的に酸化処理を行う。酸化処理としては、プラズマ処理や薬液による改質処理を行えばよい。バッファ層４５４のソース電極層又はドレイン電極層４５５ａ、４５５ｂに覆われていない領域に酸化処理として酸素プラズマ処理を行い、高抵抗な金属酸化領域を形成する。この金属酸化領域はバッファ層４５４において半導体層４５３のチャネル形成領域と接する第２の領域４５８である。一方、ソース電極層又はドレイン電極層４５５ａ、４５５ｂと接する第１の領域４５９ａ、４５９ｂは酸化処理されないので、低抵抗な金属領域のままである。よってバッファ層４５４に低抵抗領域である第１の領域４５９ａ、４５９ｂ及び高抵抗領域である第２の領域４５８が形成される（図６（Ｄ）参照。）。
【０１０９】
その後、２００℃～６００℃、代表的には３００℃～５００℃の熱処理を行うと良い。例えば、窒素雰囲気下で３５０℃、１時間の熱処理を行う。この熱処理により半導体層４５３を構成するＩｎ－Ｇａ－Ｚｎ－Ｏ系酸化物半導体の原子レベルの再配列が行われる。この熱処理（光アニール等も含む）は、半導体層４５３中におけるキャリアの移動を阻害する歪みを解放できる。なお、上記の熱処理を行うタイミングは、酸化物半導体膜４６３の形成後であれば特に限定されない。
【０１１０】
また、ソース電極層又はドレイン電極層４５５ａ、４５５ｂに酸素親和性の高い金属であるチタン膜を用いるため、この加熱処理により、半導体層４５３のソース電極層又はドレイン電極層４５５ａ、４５５ｂと接する領域では、実施の形態１及び２と同様に酸化物半導体層から金属層へと酸素原子が移動して、低抵抗領域４６５ａ、４６５ｂが形成される。
【０１１１】
以上の工程で、図６（Ｅ）に示す半導体層４５３をチャネル形成領域とする逆スタガ型の薄膜トランジスタ４６０を作製することができる。また、薄膜トランジスタ４６０を覆い、バッファ層４５４に接する絶縁膜４５７を形成している。
【０１１２】
チャネル形成領域と接する領域のバッファ層は高抵抗化領域であるので、薄膜トランジスタの電気特性は安定化し、オフ電流の増加などを防止することができる。一方、ソース電極層及びドレイン電極層と接する領域のバッファ層は低抵抗領域であるので、コンタクト抵抗が低く、オン電流は高くすることができる。よって、電気特性が高く信頼性のよい薄膜トランジスタを有する半導体装置とすることが可能となる。
【０１１３】
（実施の形態４）
ここでは、実施の形態３において、チャネル形成領域を有する酸化物半導体層とバッファ層とが異なるエッチング工程で加工された薄膜トランジスタを有する半導体装置の例を図７及び図８に示す。従って、他は実施の形態３と同様に行うことができ、実施の形態３と同一部分又は同様な機能を有する部分、及び工程の繰り返しの説明は省略する。
【０１１４】
図７（Ａ）は半導体装置の有する薄膜トランジスタ４８０の平面図であり、図７（Ｂ）は

図７（Ａ）の線Ｄ３－Ｄ４における断面図である。薄膜トランジスタ４８０は逆スタガ型の薄膜トランジスタであり、絶縁表面を有する基板である基板４５０上に、ゲート電極層４５１、ゲート絶縁層４５２、半導体層４５３、バッファ層４５４、ソース電極層又はドレイン電極層４５５ａ、４５５ｂを含む。また、薄膜トランジスタ４８０を覆い、バッファ層４５４に接する絶縁膜４５７が設けられている。

【０１１５】

バッファ層４５４は、ソース電極層又はドレイン電極層４５５ａ、４５５ｂと接する低抵抗領域である第１の領域４５９ａ、４５９ｂ、及び半導体層４５３のチャネル形成領域と接する高抵抗領域である第２の領域４５８を有している。

【０１１６】

バッファ層４５４は半導体層４５３上のチャネル形成領域及び近傍を選択的に覆うように形成されている。半導体層４５３において、バッファ層４５４で覆われていない露出領域はソース電極層又はドレイン電極層４５５ａ、４５５ｂと直接接しており、ソース電極層又はドレイン電極層４５５ａ、４５５ｂと接する領域は低抵抗領域４６５ａ、４６５ｂとなっている。

【０１１７】

バッファ層４５４は、低抵抗な第１の領域４５９ａ、４５９ｂを金属領域、及び高抵抗な第２の領域４５８を金属酸化領域で構成されている膜である。このようなバッファ層４５４は、金属膜を形成後、その金属膜に選択的に酸化処理を行うことで形成することができる。

【０１１８】

図８（Ａ）乃至（Ｅ）は薄膜トランジスタ４８０の作製工程を示す断面図を示す。

【０１１９】

基板４５０上にゲート電極層４５１を形成し、ゲート電極層４５１上にゲート絶縁層４５２を形成する。

【０１２０】

ゲート絶縁層４５２上に、酸化物半導体膜を形成し、フォトリソグラフィ工程により島状に加工して半導体層４５３を形成する。半導体層４５３上に金属膜４６４を形成する（図８（Ａ）参照。）。金属膜４６４としてタンタル膜を形成する。

【０１２１】

金属膜４６４をフォトリソグラフィ工程により加工し、半導体層４５３を選択的に覆うバッファ層４５４を形成する。バッファ層４５４は、半導体層４５３のチャネル形成領域及びその近傍を覆うように選択的に形成される。

【０１２２】

ゲート絶縁層４５２、半導体層４５３、及びバッファ層４５４上に導電膜４６２を形成する（図８（Ｂ）参照。）。

【０１２３】

導電膜４６２をエッチング工程によりエッチングし、ソース電極層又はドレイン電極層４５５ａ、４５５ｂを形成する（図８（Ｃ）参照。）。

【０１２４】

次に、バッファ層４５４に選択的に絶縁化処理を行う。バッファ層４５４のソース電極層又はドレイン電極層４５５ａ、４５５ｂに覆われていない領域に酸化処理として酸素プラズマ処理を行い、高抵抗な金属酸化領域を形成する。この金属酸化領域はバッファ層４５４において半導体層４５３のチャネル形成領域と接する第２の領域４５８である。一方、ソース電極層又はドレイン電極層４５５ａ、４５５ｂと接する第１の領域４５９ａ、４５９ｂは酸化処理されないので、低抵抗な金属領域のままである。よってバッファ層４５４に低抵抗領域である第１の領域４５９ａ、４５９ｂ及び高抵抗領域である第２の領域４５８が形成される（図８（Ｄ）参照。）。

【０１２５】

その後、２００℃～６００℃、代表的には３００℃～５００℃の熱処理を行うと良い。例

えば、窒素雰囲気下で３５０℃、１時間の熱処理を行う。
【０１２６】
また、ソース電極層又はドレイン電極層４５５ａ、４５５ｂに酸素親和性の高い金属であるチタン膜を用いるため、この加熱処理により、半導体層４５３のソース電極層又はドレイン電極層４５５ａ、４５５ｂと接する領域では、実施の形態１及び２と同様に酸化物半導体層から金属層へと酸素原子が移動して、低抵抗領域４６５ａ、４６５ｂが形成される。
【０１２７】
以上の工程で、図８（Ｅ）に示す半導体層４５３をチャネル形成領域とする逆スタガ型の薄膜トランジスタ４８０を作製することができる。また、薄膜トランジスタ４８０を覆い、バッファ層４５４に接する絶縁膜４５７を形成している。
【０１２８】
このように、薄膜トランジスタの作製工程において、エッチング加工の工程順を変化させることで、形状の異なる薄膜トランジスタを種々作製することができる。
【０１２９】
チャネル形成領域と接する領域のバッファ層は高抵抗化領域であるので、薄膜トランジスタの電気特性は安定化し、オフ電流の増加などを防止することができる。一方、ソース電極層及びドレイン電極層と接する領域のバッファ層は低抵抗領域であるので、コンタクト抵抗が低く、オン電流は高くすることができる。よって、電気特性が高く信頼性のよい薄膜トランジスタを有する半導体装置とすることが可能となる。
【０１３０】
（実施の形態５）
薄膜トランジスタを含む半導体装置の作製工程について、図９乃至図１６を用いて説明する。
【０１３１】
図９（Ａ）において、透光性を有する基板１００にはバリウムホウケイ酸ガラスやアルミノホウケイ酸ガラスなどのガラス基板を用いることができる。
【０１３２】
次いで、導電層を基板１００全面に形成した後、第１のフォトリソグラフィ工程を行い、レジストマスクを形成し、エッチングにより不要な部分を除去して配線及び電極（ゲート電極層１０１を含むゲート配線、容量配線１０８、及び第１の端子１２１）を形成する。このとき少なくともゲート電極層１０１の端部にテーパー形状が形成されるようにエッチングする。この段階での断面図を図９（Ａ）に示した。なお、この段階での平面図が図１１に相当する。
【０１３３】
ゲート電極層１０１を含むゲート配線と容量配線１０８、端子部の第１の端子１２１は、耐熱性導電性材料としては、チタン（Ｔｉ）、タンタル（Ｔａ）、タングステン（Ｗ）、モリブデン（Ｍｏ）、クロム（Ｃｒ）、ネオジム（Ｎｄ）、スカンジウム（Ｓｃ）から選ばれた元素、または上述した元素を成分とする合金か、上述した元素を組み合わせた合金膜、または上述した元素を成分とする窒化物で形成することが望ましい。また、アルミニウム（Ａｌ）や銅（Ｃｕ）などの低抵抗導電性材料で形成する場合は、Ａｌ単体では耐熱性が劣り、また腐蝕しやすい等の問題点があるので上記耐熱性導電性材料と組み合わせて形成する。
【０１３４】
次いで、ゲート電極層１０１上にゲート絶縁層１０２を全面に成膜する。ゲート絶縁層１０２はスパッタ法などを用い、膜厚を５０～２５０ｎｍとする。
【０１３５】
例えば、ゲート絶縁層１０２としてスパッタ法により酸化シリコン膜を用い、１００ｎｍの厚さで形成する。勿論、ゲート絶縁層１０２はこのような酸化シリコン膜に限定されるものでなく、酸化窒化シリコン膜、窒化シリコン膜、酸化アルミニウム膜、酸化タンタル

膜などの他の絶縁膜を用い、これらの材料から成る単層または積層構造として形成しても良い。

【０１３６】

次に、ゲート絶縁層１０２上に、第１の酸化物半導体膜１３３（第１のＩｎ－Ｇａ－Ｚｎ－Ｏ系非単結晶膜）を成膜する。プラズマ処理後、大気に曝すことなく第１のＩｎ－Ｇａ－Ｚｎ－Ｏ系非単結晶膜を成膜することは、ゲート絶縁層と半導体膜の界面に粉状物質（パーティクル、ごみともいう）を付着させない点で有用である。ここでは、直径８インチのＩｎ、Ｇａ、及びＺｎを含む酸化物半導体ターゲット（In_2O_3：Ga_2O_3：ＺｎＯ＝１：１：１）を用いて、基板とターゲットの間との距離を１７０ｍｍ、圧力０．４Ｐａ、直流（ＤＣ）電源０．５ｋＷ、アルゴン又は酸素雰囲気下で成膜する。なお、パルス直流（ＤＣ）電源を用いると、ごみが軽減でき、膜厚分布も均一となるために好ましい。第１のＩｎ－Ｇａ－Ｚｎ－Ｏ系非単結晶膜の膜厚は、５ｎｍ～２００ｎｍとする。第１のＩｎ－Ｇａ－Ｚｎ－Ｏ系非単結晶膜の膜厚は、１００ｎｍとする。

【０１３７】

次いで、大気に曝すことなく、チタンを含む第２の酸化物半導体膜１３４（チタンを含むＩｎ－Ｇａ－Ｚｎ－Ｏ系非単結晶膜）をスパッタ法で成膜する（図９（Ｂ）参照。）。第２の酸化物半導体膜１３４はチタンを含むＩｎ－Ｇａ－Ｚｎ－Ｏ系酸化物半導体ターゲットを用いてスパッタ法により成膜する。

【０１３８】

スパッタ法にはスパッタ用電源に高周波電源を用いるＲＦスパッタ法と、ＤＣスパッタ法があり、さらにパルス的にバイアスを与えるパルスＤＣスパッタ法もある。ＲＦスパッタ法は主に絶縁膜を成膜する場合に用いられ、ＤＣスパッタ法は主に金属膜を成膜する場合に用いられる。

【０１３９】

また、材料の異なるターゲットを複数設置できる多元スパッタ装置もある。多元スパッタ装置は、同一チャンバーで異なる材料膜を積層成膜することも、同一チャンバーで複数種類の材料を同時に放電させて成膜することもできる。

【０１４０】

また、チャンバー内部に磁石機構を備えたマグネトロンスパッタ法を用いるスパッタ装置や、グロー放電を使わずマイクロ波を用いて発生させたプラズマを用いるＥＣＲスパッタ法を用いるスパッタ装置がある。

【０１４１】

また、スパッタ法を用いる成膜方法として、成膜中にターゲット物質とスパッタガス成分とを化学反応させてそれらの化合物薄膜を形成するリアクティブスパッタ法や、成膜中に基板にも電圧をかけるバイアススパッタ法もある。

【０１４２】

次に、第２のフォトリソグラフィ工程を行い、レジストマスクを形成し、第１の酸化物半導体膜１３３及び第２の酸化物半導体膜１３４をエッチングする。例えば燐酸と酢酸と硝酸を混ぜた溶液を用いたウェットエッチングにより、不要な部分を除去して半導体層１０３、酸化物半導体層１１１を形成する。なお、ここでのエッチングは、ウェットエッチングに限定されずドライエッチングを用いてもよい。なお、この段階での平面図が図１２に相当する。

【０１４３】

ドライエッチングに用いるエッチングガスとしては、塩素を含むガス（塩素系ガス、例えば塩素（Cl_2）、塩化硼素（BCl_3）、塩化珪素（$SiCl_4$）、四塩化炭素（CCl_4）など）が好ましい。

【０１４４】

また、フッ素を含むガス（フッ素系ガス、例えば四弗化炭素（CF_4）、弗化硫黄（SF_6）、弗化窒素（NF_3）、トリフルオロメタン（CHF_3）など）、臭化水素（ＨＢｒ）、酸素（O_2）、これらのガスにヘリウム（Ｈｅ）やアルゴン（Ａｒ）などの希ガスを

添加したガス、などを用いることができる。
【０１４５】
ドライエッチング法としては、平行平板型ＲＩＥ（Ｒｅａｃｔｉｖｅ Ｉｏｎ Ｅｔｃｈｉｎｇ）法や、ＩＣＰ（Ｉｎｄｕｃｔｉｖｅｌｙ Ｃｏｕｐｌｅｄ Ｐｌａｓｍａ：誘導結合型プラズマ）エッチング法を用いることができる。所望の加工形状にエッチングできるように、エッチング条件（コイル型の電極に印加される電力量、基板側の電極に印加される電力量、基板側の電極温度等）を適宜調節する。
【０１４６】
ウエットエッチングに用いるエッチング液としては、燐酸と酢酸と硝酸を混ぜた溶液、アンモニア過水（過酸化水素：アンモニア：水＝５：２：２）などを用いることができる。また、ＩＴＯ０７Ｎ（関東化学社製）を用いてもよい。
【０１４７】
また、ウエットエッチング後のエッチング液はエッチングされた材料とともに洗浄によって除去される。その除去された材料を含むエッチング液の廃液を精製し、含まれる材料を再利用してもよい。当該エッチング後の廃液から酸化物半導体層に含まれるインジウム等の材料を回収して再利用することにより、資源を有効活用し低コスト化することができる。
【０１４８】
所望の加工形状にエッチングできるように、材料に合わせてエッチング条件（エッチング液、エッチング時間、温度等）を適宜調節する。
【０１４９】
次いで、第３のフォトリソグラフィ工程を行い、レジストマスクを形成し、エッチングにより不要な部分を除去してゲート電極層と同じ材料の配線や電極層に達するコンタクトホールを形成する。このコンタクトホールは後に形成する導電膜と直接接続するために設ける。例えば、駆動回路部において、ゲート電極層とソース電極層或いはドレイン電極層と直接接する薄膜トランジスタや、端子部のゲート配線と電気的に接続する端子を形成する場合にコンタクトホールを形成する。
【０１５０】
次に、半導体層１０３及び酸化物半導体層１１１上に金属材料からなる導電膜１３２をスパッタ法や真空蒸着法で形成する（図９（Ｃ）参照。）。
【０１５１】
導電膜１３２の材料としては、酸素親和性の高い金属であるチタン膜を用いる。また、チタン膜上にＡｌ、Ｃｒ、Ｔａ、Ｍｏ、Ｗから選ばれた元素、または上述した元素を成分とする合金か、上述した元素を組み合わせた合金膜などを積層してもよい。
【０１５２】
次に、第４のフォトリソグラフィ工程を行い、レジストマスク１３１を形成し、エッチングにより不要な部分を除去してソース電極層又はドレイン電極層１０５ａ、１０５ｂ、バッファ層１０４、及び第２の端子１２２を形成する（図１０（Ａ）参照。）。この際のエッチング方法としてウェットエッチングまたはドライエッチングを用いる。例えば導電膜１３２としてアルミニウム膜、又はアルミニウム合金膜を用いる場合は、燐酸と酢酸と硝酸を混ぜた溶液を用いたウェットエッチングを行うことができる。ここでは、アンモニア過水（過酸化水素：アンモニア：水＝５：２：２）を用いたウェットエッチングにより、Ｔｉ膜の導電膜１３２をエッチングしてソース電極層又はドレイン電極層１０５ａ、１０５ｂを形成する。このエッチング工程において、酸化物半導体層１１１の露出領域も一部エッチングされ、バッファ層１０４となる。よってソース電極層又はドレイン電極層１０５ａ、１０５ｂの間のバッファ層１０４の半導体層１０３のチャネル形成領域上の第２の領域は膜厚の薄い領域となる。図１０（Ａ）においては、ソース電極層又はドレイン電極層１０５ａ、１０５ｂ、バッファ層１０４のエッチングをアンモニア過水のエッチング材によって一度に行うため、ソース電極層又はドレイン電極層１０５ａ、１０５ｂ及びバッファ層１０４の端部は一致し、連続的な構造となっている。またウェットエッチングを用

いるために、エッチングが等方的に行われ、ソース電極層又はドレイン電極層１０５ａ、１０５ｂの端部はレジストマスク１３１より後退している。

【０１５３】

次に、レジストマスク１３１を除去し、酸化物半導体層であるバッファ層１０４及びソース電極層又はドレイン電極層１０５ａ、１０５ｂに加熱処理を行う。加熱処理により酸化物半導体層から金属層へと酸素原子が移動するので、ソース電極層又はドレイン電極層１０５ａ、１０５ｂと接する第１の領域１０９ａ、１０９ｂは低抵抗化する。一方半導体層１０３のチャネル形成領域と接する第２の領域１１２は高抵抗なままである。よってバッファ層１０４に低抵抗領域である第１の領域１０９ａ、１０９ｂ及び高抵抗領域である第２の領域１１２が形成される（図１０（Ｂ）参照。）。また、この加熱処理により、半導体層１０３のソース電極層又はドレイン電極層１０５ａ、１０５ｂと接する領域も、同様に酸化物半導体層から金属層へと酸素原子が移動して、低抵抗領域が形成される。

【０１５４】

加熱処理は、２００℃～６００℃、代表的には３００℃～５００℃で行うと良い。例えば、窒素雰囲気下で３５０℃、１時間の熱処理を行う。

【０１５５】

以上の工程で薄膜トランジスタ１７０が作製できる。なお、この段階での平面図が図１３に相当する。

【０１５６】

また、この第４のフォトリソグラフィ工程において、ソース電極層又はドレイン電極層１０５ａ、１０５ｂと同じ材料である第２の端子１２２を端子部に残す。なお、第２の端子１２２はソース配線（ソース電極層又はドレイン電極層１０５ａ、１０５ｂを含むソース配線）と電気的に接続されている。

【０１５７】

また、多階調マスクにより形成した複数（代表的には二種類）の厚さの領域を有するレジストマスクを用いると、レジストマスクの数を減らすことができるため、工程簡略化、低コスト化が図れる。

【０１５８】

次いで、薄膜トランジスタ１７０を覆う保護絶縁層１０７を形成する。保護絶縁層１０７はスパッタ法などを用いて得られる窒化シリコン膜、酸化シリコン膜、酸化窒化シリコン膜、酸化アルミニウム膜、酸化タンタル膜などを用いることができる。

【０１５９】

次に、第５のフォトリソグラフィ工程を行い、レジストマスクを形成し、保護絶縁層１０７のエッチングによりソース電極層又はドレイン電極層１０５ｂに達するコンタクトホール１２５を形成する。また、ここでのエッチングにより第２の端子１２２に達するコンタクトホール１２７、第１の端子１２１に達するコンタクトホール１２６も形成する。この段階での断面図を図１０（Ｂ）に示す。

【０１６０】

次いで、レジストマスクを除去した後、透明導電膜を成膜する。透明導電膜の材料としては、酸化インジウム（In_2O_3）や酸化インジウム酸化スズ合金（In_2O_3－SnO_2、ＩＴＯと略記する）などをスパッタ法や真空蒸着法などを用いて形成する。このような材料のエッチング処理は塩酸系の溶液により行う。しかし、特にＩＴＯのエッチングは残渣が発生しやすいので、エッチング加工性を改善するために酸化インジウム酸化亜鉛合金（In_2O_3－ＺｎＯ）を用いても良い。

【０１６１】

次に、第６のフォトリソグラフィ工程を行い、レジストマスクを形成し、エッチングにより不要な部分を除去して画素電極層１１０を形成する。

【０１６２】

また、この第６のフォトリソグラフィ工程において、容量部におけるゲート絶縁層１０２及び保護絶縁層１０７を誘電体として、容量配線１０８と画素電極層１１０とで保持容量

が形成される。

【０１６３】

また、この第６のフォトリソグラフィ工程において、第１の端子１２１及び第２の端子１２２をレジストマスクで覆い端子部に形成された透明導電膜１２８、１２９を残す。透明導電膜１２８、１２９はＦＰＣとの接続に用いられる電極または配線となる。第１の端子１２１上に形成された透明導電膜１２８は、ゲート配線の入力端子として機能する接続用の端子電極となる。第２の端子１２２上に形成された透明導電膜１２９は、ソース配線の入力端子として機能する接続用の端子電極である。

【０１６４】

次いで、レジストマスクを除去し、この段階での断面図を図１０（Ｃ）に示す。なお、この段階での平面図が図１４に相当する。

【０１６５】

また、図１５（Ａ１）、図１５（Ａ２）は、この段階でのゲート配線端子部の断面図及び平面図をそれぞれ図示している。図１５（Ａ１）は図１５（Ａ２）中のＥ１－Ｅ２線に沿った断面図に相当する。図１５（Ａ１）において、保護絶縁膜１５４上に形成される透明導電膜１５５は、入力端子として機能する接続用の端子電極である。また、図１５（Ａ１）において、端子部では、ゲート配線と同じ材料で形成される第１の端子１５１と、ソース配線と同じ材料で形成される接続電極層１５３とがゲート絶縁層１５２を介して重なり、透明導電膜１５５で導通させている。なお、図１０（Ｃ）に図示した透明導電膜１２８と第１の端子１２１とが接触している部分が、図１５（Ａ１）の透明導電膜１５５と第１の端子１５１が接触している部分に対応している。

【０１６６】

また、図１５（Ｂ１）、及び図１５（Ｂ２）は、図１０（Ｃ）に示すソース配線端子部とは異なるソース配線端子部の平面図及び断面図をそれぞれ図示している。また、図１５（Ｂ１）は図１５（Ｂ２）中のＦ１－Ｆ２線に沿った断面図に相当する。図１５（Ｂ１）において、保護絶縁膜１５４上に形成される透明導電膜１５５は、入力端子として機能する接続用の端子電極である。また、図１５（Ｂ１）において、端子部では、ゲート配線と同じ材料で形成される電極層１５６が、ソース配線と電気的に接続される第２の端子１５０の下方にゲート絶縁層１５２を介して重なる。電極層１５６は第２の端子１５０とは電気的に接続しておらず、電極層１５６を第２の端子１５０と異なる電位、例えばフローティング、ＧＮＤ、０Ｖなどに設定すれば、ノイズ対策のための容量または静電気対策のための容量を形成することができる。また、第２の端子１５０は、保護絶縁膜１５４を介して透明導電膜１５５と電気的に接続している。

【０１６７】

ゲート配線、ソース配線、及び容量配線は画素密度に応じて複数本設けられるものである。また、端子部においては、ゲート配線と同電位の第１の端子、ソース配線と同電位の第２の端子、容量配線と同電位の第３の端子などが複数並べられて配置される。それぞれの端子の数は、それぞれ任意な数で設ければ良いものとし、実施者が適宜決定すれば良い。

【０１６８】

こうして６回のフォトリソグラフィ工程により、６枚のフォトマスクを使用して、ボトムゲート型のｎチャネル型薄膜トランジスタである薄膜トランジスタ１７０を有する画素薄膜トランジスタ部、保持容量を完成させることができる。そして、これらを個々の画素に対応してマトリクス状に配置して画素部を構成することによりアクティブマトリクス型の表示装置を作製するための一方の基板とすることができる。本明細書では便宜上このような基板をアクティブマトリクス基板と呼ぶ。

【０１６９】

アクティブマトリクス型の液晶表示装置を作製する場合には、アクティブマトリクス基板と、対向電極が設けられた対向基板との間に液晶層を設け、アクティブマトリクス基板と対向基板とを固定する。なお、対向基板に設けられた対向電極と電気的に接続する共通電極をアクティブマトリクス基板上に設け、共通電極と電気的に接続する第４の端子を端子

部に設ける。この第４の端子は、共通電極を固定電位、例えばＧＮＤ、０Ｖなどに設定するための端子である。

【０１７０】

また、本発明は、図１４の画素構成に限定されず、図１４とは異なる平面図の例を図１６に示す。図１６では容量配線を設けず、画素電極を隣り合う画素のゲート配線と保護絶縁膜及びゲート絶縁層を介して重ねて保持容量を形成する例であり、この場合、容量配線及び容量配線と接続する第３の端子は省略することができる。なお、図１６において、図１４と同じ部分には同じ符号を用いて説明する。

【０１７１】

アクティブマトリクス型の液晶表示装置においては、マトリクス状に配置された画素電極を駆動することによって、画面上に表示パターンが形成される。詳しくは選択された画素電極と該画素電極に対応する対向電極との間に電圧が印加されることによって、画素電極と対向電極との間に配置された液晶層の光学変調が行われ、この光学変調が表示パターンとして観察者に認識される。

【０１７２】

液晶表示装置の動画表示において、液晶分子自体の応答が遅いため、残像が生じる、または動画のぼけが生じるという問題がある。液晶表示装置の動画特性を改善するため、全面黒表示を１フレームおきに行う、所謂、黒挿入と呼ばれる駆動技術がある。

【０１７３】

また、通常の垂直同期周波数を１．５倍、好ましくは２倍以上にすることで動作特性を改善する、所謂、倍速駆動と呼ばれる駆動技術もある。

【０１７４】

また、液晶表示装置の動画特性を改善するため、バックライトとして複数のＬＥＤ（発光ダイオード）光源または複数のＥＬ光源などを用いて面光源を構成し、面光源を構成している各光源を独立して１フレーム期間内で間欠点灯駆動する駆動技術もある。面光源として、３種類以上のＬＥＤを用いてもよいし、白色発光のＬＥＤを用いてもよい。独立して複数のＬＥＤを制御できるため、液晶層の光学変調の切り替えタイミングに合わせてＬＥＤの発光タイミングを同期させることもできる。この駆動技術は、ＬＥＤを部分的に消灯することができるため、特に一画面を占める黒い表示領域の割合が多い映像表示の場合には、消費電力の低減効果が図れる。

【０１７５】

これらの駆動技術を組み合わせることによって、液晶表示装置の動画特性などの表示特性を従来よりも改善することができる。

【０１７６】

本明細書に開示するｎチャネル型のトランジスタは、酸化物半導体膜をチャネル形成領域に用いており、良好な動特性を有するため、これらの駆動技術を組み合わせることができる。

【０１７７】

また、発光表示装置を作製する場合、有機発光素子の一方の電極（カソードとも呼ぶ）は、低電源電位、例えばＧＮＤ、０Ｖなどに設定するため、端子部に、カソードを低電源電位、例えばＧＮＤ、０Ｖなどに設定するための第４の端子が設けられる。また、発光表示装置を作製する場合には、ソース配線、及びゲート配線に加えて電源供給線を設ける。従って、端子部には、電源供給線と電気的に接続する第５の端子を設ける。

【０１７８】

酸化物半導体を用いた薄膜トランジスタで形成することにより、製造コストを低減することができる。

【０１７９】

チャネル形成領域と接する領域のバッファ層は高抵抗化領域であるので、薄膜トランジスタの電気特性は安定化し、オフ電流の増加などを防止することができる。一方、ソース電極層及びドレイン電極層と接する領域のバッファ層は低抵抗領域であるので、コンタクト

抵抗が低く、オン電流は高くすることができる。よって、電気特性が高く信頼性のよい薄膜トランジスタを有する半導体装置とすることが可能となる。

【０１８０】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせて実施することが可能である。

【０１８１】

（実施の形態６）

上記実施の形態１、２、５において、バッファ層として用いる酸化物半導体層としてＩｎ－Ｇａ－Ｚｎ－Ｏ系非単結晶膜のかわりに、他の酸化物半導体膜を用いてもよい。

【０１８２】

例えば、Ｍを他の金属元素とする$InMO_3(ZnO)_m$（ｍ＞０）膜を用いてもよい。なお、Ｍは、鉄（Ｆｅ）、ニッケル（Ｎｉ）、マンガン（Ｍｎ）及びコバルト（Ｃｏ）から選ばれた一の金属元素又はガリウム（Ｇａ）、鉄（Ｆｅ）、ニッケル（Ｎｉ）、マンガン（Ｍｎ）及びコバルト（Ｃｏ）から選ばれた複数の金属元素を示す。例えばＭとして、ＧａとＮｉ又はＧａとＦｅなど、Ｇａ以外の上記金属元素が含まれる場合がある。また、上記酸化物半導体において、Ｍとして含まれる金属元素の他に、不純物元素としてＦｅ、Ｎｉその他の遷移金属元素、又は該遷移金属の酸化物が含まれているものがある。なお、Ｍで示す金属元素、及び上記不純物元素は酸化物半導体膜の成膜時に含まれて、$InMO_3(ZnO)_m$（ｍ＞０）膜となる。

【０１８３】

また、酸化物半導体層に適用する酸化物半導体として上記の他にも、Ｉｎ－Ｓｎ－Ｚｎ－Ｏ系、Ｉｎ－Ａｌ－Ｚｎ－Ｏ系、Ｓｎ－Ｇａ－Ｚｎ－Ｏ系、Ａｌ－Ｇａ－Ｚｎ－Ｏ系、Ｓｎ－Ａｌ－Ｚｎ－Ｏ系、Ｉｎ－Ｚｎ－Ｏ系、Ｓｎ－Ｚｎ－Ｏ系、Ａｌ－Ｚｎ－Ｏ系、Ｉｎ－Ｏ系、Ｓｎ－Ｏ系、Ｚｎ－Ｏ系の酸化物半導体膜を適用してもよい。

【０１８４】

上記酸化物半導体層にチタン、モリブデン、又はマンガンの金属元素を含ませると、酸化物半導体層は高抵抗化し、バッファ層に用いることができる。

【０１８５】

なお、本明細書中において、バッファ層に含む、チタン、モリブデン、又はマンガンの元素はバッファ層の成膜時に含ませるものとする。例えばチタン、モリブデン、又はマンガンを含むターゲットを用いて、スパッタ法によりバッファ層を形成する。

【０１８６】

上記のような高抵抗領域及び低抵抗領域を有するバッファ層を設けると、チャネル形成領域と接する領域のバッファ層は高抵抗化領域であるので、薄膜トランジスタの電気特性は安定化し、オフ電流の増加などを防止することができる。一方、ソース電極層及びドレイン電極層と接する領域のバッファ層は低抵抗領域であるので、コンタクト抵抗が低く、オン電流は高くすることができる。よって、電気特性が高く信頼性のよい薄膜トランジスタを有する半導体装置とすることが可能となる。

【０１８７】

以上の工程により、半導体装置として信頼性の高い半導体装置を作製することができる。

【０１８８】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせて実施することが可能である。

【０１８９】

（実施の形態７）

薄膜トランジスタを作製し、該薄膜トランジスタを画素部、さらには駆動回路に用いて表示機能を有する半導体装置（表示装置ともいう）を作製することができる。また、薄膜トランジスタを用いて駆動回路の一部または全体を、画素部と同じ基板上に一体形成し、システムオンパネルを形成することができる。

【０１９０】

表示装置は表示素子を含む。表示素子としては液晶素子（液晶表示素子ともいう）、発光素子（発光表示素子ともいう）を用いることができる。発光素子は、電流または電圧によって輝度が制御される素子をその範疇に含んでおり、具体的には無機ＥＬ（Ｅｌｅｃｔｒｏ　Ｌｕｍｉｎｅｓｃｅｎｃｅ）、有機ＥＬ等が含まれる。また、電子インクなど、電気的作用によりコントラストが変化する表示媒体も適用することができる。

【０１９１】

また、表示装置は、表示素子が封止された状態にあるパネルと、該パネルにコントローラを含むＩＣ等を実装した状態にあるモジュールとを含む。さらに、該表示装置を作製する過程における、表示素子が完成する前の一形態に相当する素子基板に関し、該素子基板は、電流を表示素子に供給するための手段を複数の各画素に備える。素子基板は、具体的には、表示素子の画素電極のみが形成された状態であっても良いし、画素電極となる導電膜を成膜した後であって、エッチングして画素電極を形成する前の状態であっても良いし、あらゆる形態があてはまる。

【０１９２】

なお、本明細書中における表示装置とは、画像表示デバイス、表示デバイス、もしくは光源（照明装置含む）を指す。また、コネクター、例えばＦＰＣ（Ｆｌｅｘｉｂｌｅ　ｐｒｉｎｔｅｄ　ｃｉｒｃｕｉｔ）もしくはＴＡＢ（Ｔａｐｅ　Ａｕｔｏｍａｔｅｄ　Ｂｏｎｄｉｎｇ）テープもしくはＴＣＰ（Ｔａｐｅ　Ｃａｒｒｉｅｒ　Ｐａｃｋａｇｅ）が取り付けられたモジュール、ＴＡＢテープやＴＣＰの先にプリント配線板が設けられたモジュール、または表示素子にＣＯＧ（Ｃｈｉｐ　Ｏｎ　Ｇｌａｓｓ）方式によりＩＣ（集積回路）が直接実装されたモジュールも全て表示装置に含むものとする。

【０１９３】

半導体装置の一形態に相当する液晶表示パネルの外観及び断面について、図１８を用いて説明する。図１８（Ａ１）（Ａ２）は、第１の基板４００１上に形成された実施の形態５で示したバッファ層及び酸化物半導体層を含む信頼性の高い薄膜トランジスタ４０１０、４０１１、及び液晶素子４０１３を、第２の基板４００６との間にシール材４００５によって封止した、パネルの平面図であり、図１８（Ｂ）は、図１８（Ａ１）（Ａ２）のＭ－Ｎにおける断面図に相当する。

【０１９４】

第１の基板４００１上に設けられた画素部４００２と、走査線駆動回路４００４とを囲むようにして、シール材４００５が設けられている。また画素部４００２と、走査線駆動回路４００４の上に第２の基板４００６が設けられている。よって画素部４００２と、走査線駆動回路４００４とは、第１の基板４００１とシール材４００５と第２の基板４００６とによって、液晶層４００８と共に封止されている。また第１の基板４００１上のシール材４００５によって囲まれている領域とは異なる領域に、別途用意された基板上に単結晶半導体膜又は多結晶半導体膜で形成された信号線駆動回路４００３が実装されている。

【０１９５】

なお、別途形成した駆動回路の接続方法は、特に限定されるものではなく、ＣＯＧ方法、ワイヤボンディング方法、或いはＴＡＢ方法などを用いることができる。図１８（Ａ１）は、ＣＯＧ方法により信号線駆動回路４００３を実装する例であり、図１８（Ａ２）は、ＴＡＢ方法により信号線駆動回路４００３を実装する例である。

【０１９６】

また第１の基板４００１上に設けられた画素部４００２と、走査線駆動回路４００４は、薄膜トランジスタを複数有しており、図１８（Ｂ）では、画素部４００２に含まれる薄膜トランジスタ４０１０と、走査線駆動回路４００４に含まれる薄膜トランジスタ４０１１とを例示している。薄膜トランジスタ４０１０、４０１１上には絶縁層４０２０、４０２１が設けられている。

【０１９７】

薄膜トランジスタ４０１０、４０１１は、実施の形態５で示したバッファ層及び酸化物半導体層を含む信頼性の高い薄膜トランジスタを適用することができる。また実施の形態１

乃至４、６に示す薄膜トランジスタを適用してもよい。本実施の形態において、薄膜トランジスタ４０１０、４０１１はｎチャネル型薄膜トランジスタである。

【０１９８】

また、液晶素子４０１３が有する画素電極層４０３０は、薄膜トランジスタ４０１０と電気的に接続されている。そして液晶素子４０１３の対向電極層４０３１は第２の基板４００６上に形成されている。画素電極層４０３０と対向電極層４０３１と液晶層４００８とが重なっている部分が、液晶素子４０１３に相当する。なお、画素電極層４０３０、対向電極層４０３１はそれぞれ配向膜として機能する絶縁層４０３２、４０３３が設けられ、絶縁層４０３２、４０３３を介して液晶層４００８を挟持している。

【０１９９】

なお、第１の基板４００１、第２の基板４００６としては、ガラス、金属（代表的にはステンレス）、セラミックス、プラスチックを用いることができる。プラスチックとしては、ＦＲＰ（Ｆｉｂｅｒｇｌａｓｓ－Ｒｅｉｎｆｏｒｃｅｄ　Ｐｌａｓｔｉｃｓ）板、ＰＶＦ（ポリビニルフルオライド）フィルム、ポリエステルフィルムまたはアクリル樹脂フィルムを用いることができる。また、アルミニウムホイルをＰＶＦフィルムやポリエステルフィルムで挟んだ構造のシートを用いることもできる。

【０２００】

また４０３５は絶縁膜を選択的にエッチングすることで得られる柱状のスペーサであり、画素電極層４０３０と対向電極層４０３１との間の距離（セルギャップ）を制御するために設けられている。なお球状のスペーサを用いていても良い。また、対向電極層４０３１は、薄膜トランジスタ４０１０と同一基板上に設けられる共通電位線と電気的に接続される。共通接続部を用いて、一対の基板間に配置される導電性粒子を介して対向電極層４０３１と共通電位線とを電気的に接続することができる。なお、導電性粒子はシール材４００５に含有させる。

【０２０１】

また、配向膜を用いないブルー相を示す液晶を用いてもよい。ブルー相は液晶相の一つであり、コレステリック液晶を昇温していくと、コレステリック相から等方相へ転移する直前に発現する相である。ブルー相は狭い温度範囲でしか発現しないため、温度範囲を改善するために５重量％以上のカイラル剤を混合させた液晶組成物を用いて液晶層４００８に用いる。ブルー相を示す液晶とカイラル剤とを含む液晶組成物は、応答速度が１０μｓ～１００μｓと短く、光学的等方性であるため配向処理が不要であり、視野角依存性が小さい。

【０２０２】

なお透過型液晶表示装置の他に、反射型液晶表示装置でも半透過型液晶表示装置でも適用できる。

【０２０３】

また、液晶表示装置では、基板の外側（視認側）に偏光板を設け、内側に着色層、表示素子に用いる電極層という順に設ける例を示すが、偏光板は基板の内側に設けてもよい。また、偏光板と着色層の積層構造も本実施の形態に限定されず、偏光板及び着色層の材料や作製工程条件によって適宜設定すればよい。また、ブラックマトリクスとして機能する遮光膜を設けてもよい。

【０２０４】

また、薄膜トランジスタの表面凹凸を低減するため、及び薄膜トランジスタの信頼性を向上させるため、上記実施の形態で得られた薄膜トランジスタを保護膜や平坦化絶縁膜として機能する絶縁層（絶縁層４０２０、絶縁層４０２１）で覆う構成となっている。なお、保護膜は、大気中に浮遊する有機物や金属物、水蒸気などの汚染不純物の侵入を防ぐためのものであり、緻密な膜が好ましい。保護膜は、スパッタ法を用いて、酸化珪素膜、窒化珪素膜、酸化窒化珪素膜、窒化酸化珪素膜、酸化アルミニウム膜、窒化アルミニウム膜、酸化窒化アルミニウム膜、又は窒化酸化アルミニウム膜の単層、又は積層で形成すればよい。保護膜をスパッタ法で形成する例を示すが、特に限定されず種々の方法で形成すれば

よい。
【０２０５】
ここでは、保護膜として積層構造の絶縁層４０２０を形成する。ここでは、絶縁層４０２０の一層目として、スパッタ法を用いて酸化珪素膜を形成する。保護膜として酸化珪素膜を用いると、ソース電極層及びドレイン電極層として用いるアルミニウム膜のヒロック防止に効果がある。
【０２０６】
また、保護膜の二層目として絶縁層を形成する。ここでは、絶縁層４０２０の二層目として、スパッタ法を用いて窒化珪素膜を形成する。保護膜として窒化珪素膜を用いると、ナトリウム等の可動イオンが半導体領域中に侵入して、ＴＦＴの電気特性を変化させることを抑制することができる。
【０２０７】
また、保護膜を形成した後に、半導体層のアニール（３００℃～４００℃）を行ってもよい。
【０２０８】
また、平坦化絶縁膜として絶縁層４０２１を形成する。絶縁層４０２１としては、ポリイミド、アクリル、ベンゾシクロブテン、ポリアミド、エポキシ等の、耐熱性を有する有機材料を用いることができる。また上記有機材料の他に、低誘電率材料（ｌｏｗ－ｋ材料）、シロキサン系樹脂、ＰＳＧ（リンガラス）、ＢＰＳＧ（リンボロンガラス）等を用いることができる。なお、これらの材料で形成される絶縁膜を複数積層させることで、絶縁層４０２１を形成してもよい。
【０２０９】
なおシロキサン系樹脂とは、シロキサン系材料を出発材料として形成されたＳｉ－Ｏ－Ｓｉ結合を含む樹脂に相当する。シロキサン系樹脂は置換基としては有機基（例えばアルキル基やアリール基）やフルオロ基を用いても良い。また、有機基はフルオロ基を有していても良い。
【０２１０】
絶縁層４０２１の形成法は、特に限定されず、その材料に応じて、スパッタ法、ＳＯＧ法、スピンコート、ディップ、スプレー塗布、液滴吐出法（インクジェット法、スクリーン印刷、オフセット印刷等）、ドクターナイフ、ロールコーター、カーテンコーター、ナイフコーター等を用いることができる。絶縁層４０２１を材料液を用いて形成する場合、ベークする工程で同時に、半導体層のアニール（３００℃～４００℃）を行ってもよい。絶縁層４０２１の焼成工程と半導体層のアニールを兼ねることで効率よく半導体装置を作製することが可能となる。
【０２１１】
画素電極層４０３０、対向電極層４０３１は、酸化タングステンを含むインジウム酸化物、酸化タングステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物、インジウム錫酸化物（以下、ＩＴＯと示す。）、インジウム亜鉛酸化物、酸化ケイ素を添加したインジウム錫酸化物などの透光性を有する導電性材料を用いることができる。
【０２１２】
また、画素電極層４０３０、対向電極層４０３１として、導電性高分子（導電性ポリマーともいう）を含む導電性組成物を用いて形成することができる。導電性組成物を用いて形成した画素電極は、シート抵抗が１００００Ω／□以下、波長５５０ｎｍにおける透光率が７０％以上であることが好ましい。また、導電性組成物に含まれる導電性高分子の抵抗率が０．１Ω・ｃｍ以下であることが好ましい。
【０２１３】
導電性高分子としては、いわゆるπ電子共役系導電性高分子が用いることができる。例えば、ポリアニリンまたはその誘導体、ポリピロールまたはその誘導体、ポリチオフェンまたはその誘導体、若しくはこれらの２種以上の共重合体などがあげられる。

【０２１４】
また別途形成された信号線駆動回路４００３と、走査線駆動回路４００４または画素部４００２に与えられる各種信号及び電位は、ＦＰＣ４０１８から供給されている。
【０２１５】
接続端子電極４０１５が、液晶素子４０１３が有する画素電極層４０３０と同じ導電膜から形成され、端子電極４０１６は、薄膜トランジスタ４０１０、４０１１のソース電極層及びドレイン電極層と同じ導電膜で形成されている。
【０２１６】
接続端子電極４０１５は、ＦＰＣ４０１８が有する端子と、異方性導電膜４０１９を介して電気的に接続されている。
【０２１７】
また図１８においては、信号線駆動回路４００３を別途形成し、第１の基板４００１に実装している例を示しているがこの構成に限定されない。走査線駆動回路を別途形成して実装しても良いし、信号線駆動回路の一部または走査線駆動回路の一部のみを別途形成して実装しても良い。
【０２１８】
図２２は、本明細書に開示する作製方法により作製されるＴＦＴ基板２６００を用いて半導体装置として液晶表示モジュールを構成する一例を示している。
【０２１９】
図２２は液晶表示モジュールの一例であり、ＴＦＴ基板２６００と対向基板２６０１がシール材２６０２により固着され、その間にＴＦＴ等を含む画素部２６０３、液晶層を含む表示素子２６０４、着色層２６０５が設けられ表示領域を形成している。着色層２６０５はカラー表示を行う場合に必要であり、ＲＧＢ方式の場合は、赤、緑、青の各色に対応した着色層が各画素に対応して設けられている。ＴＦＴ基板２６００と対向基板２６０１の外側には偏光板２６０６、偏光板２６０７、拡散板２６１３が配設されている。光源は冷陰極管２６１０と反射板２６１１により構成され、回路基板２６１２は、フレキシブル配線基板２６０９によりＴＦＴ基板２６００の配線回路部２６０８と接続され、コントロール回路や電源回路などの外部回路が組みこまれている。また偏光板と、液晶層との間に位相差板を有した状態で積層してもよい。
【０２２０】
液晶表示モジュールには、ＴＮ（Ｔｗｉｓｔｅｄ Ｎｅｍａｔｉｃ）モード、ＩＰＳ（Ｉｎ－Ｐｌａｎｅ－Ｓｗｉｔｃｈｉｎｇ）モード、ＦＦＳ（Ｆｒｉｎｇｅ Ｆｉｅｌｄ Ｓｗｉｔｃｈｉｎｇ）モード、ＭＶＡ（Ｍｕｌｔｉ－ｄｏｍａｉｎ Ｖｅｒｔｉｃａｌ Ａｌｉｇｎｍｅｎｔ）モード、ＰＶＡ（Ｐａｔｔｅｒｎｅｄ Ｖｅｒｔｉｃａｌ Ａｌｉｇｎｍｅｎｔ）モード、ＡＳＭ（Ａｘｉａｌｌｙ Ｓｙｍｍｅｔｒｉｃ ａｌｉｇｎｅｄ Ｍｉｃｒｏ－ｃｅｌｌ）モード、ＯＣＢ（Ｏｐｔｉｃａｌ Ｃｏｍｐｅｎｓａｔｅｄ Ｂｉｒｅｆｒｉｎｇｅｎｃｅ）モード、ＦＬＣ（Ｆｅｒｒｏｅｌｅｃｔｒｉｃ Ｌｉｑｕｉｄ Ｃｒｙｓｔａｌ）モード、ＡＦＬＣ（ＡｎｔｉＦｅｒｒｏｅｌｅｃｔｒｉｃ Ｌｉｑｕｉｄ Ｃｒｙｓｔａｌ）モードなどを用いることができる。
【０２２１】
以上の工程により、半導体装置として信頼性の高い液晶表示パネルを作製することができる。
【０２２２】
本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせて実施することが可能である。
【０２２３】
（実施の形態８）
半導体装置として電子ペーパーの例を示す。
【０２２４】
実施の形態１乃至６の酸化物半導体層を用いた薄膜トランジスタは、スイッチング素子と

電気的に接続する素子を利用して電子インクを駆動させる電子ペーパーに適用することができる。電子ペーパーは、電気泳動表示装置（電気泳動ディスプレイ）も呼ばれており、紙と同じ読みやすさ、他の表示装置に比べ低消費電力、薄くて軽い形状とすることが可能という利点を有している。

【０２２５】

電気泳動ディスプレイは、様々な形態が考えられ得るが、プラスの電荷を有する第１の粒子と、マイナスの電荷を有する第２の粒子とを含むマイクロカプセルが溶媒または溶質に複数分散されたものであり、マイクロカプセルに電界を印加することによって、マイクロカプセル中の粒子を互いに反対方向に移動させて一方側に集合した粒子の色のみを表示するものである。なお、第１の粒子または第２の粒子は染料を含み、電界がない場合において移動しないものである。また、第１の粒子の色と第２の粒子の色は異なるもの（無色を含む）とする。

【０２２６】

このように、電気泳動ディスプレイは、誘電定数の高い物質が高い電界領域に移動する、いわゆる誘電泳動的効果を利用したディスプレイである。電気泳動ディスプレイは、液晶表示装置には必要な偏光板、対向基板も必要なく、厚さや重さが半減する。

【０２２７】

上記マイクロカプセルを溶媒中に分散させたものが電子インクと呼ばれるものであり、この電子インクはガラス、プラスチック、布、紙などの表面に印刷することができる。また、カラーフィルタや色素を有する粒子を用いることによってカラー表示も可能である。

【０２２８】

また、アクティブマトリクス基板上に適宜、二つの電極の間に挟まれるように上記マイクロカプセルを複数配置すればアクティブマトリクス型の表示装置が完成し、マイクロカプセルに電界を印加すれば表示を行うことができる。例えば、実施の形態１乃至６の薄膜トランジスタによって得られるアクティブマトリクス基板を用いることができる。

【０２２９】

なお、マイクロカプセル中の第１の粒子および第２の粒子は、導電体材料、絶縁体材料、半導体材料、磁性材料、液晶材料、強誘電性材料、エレクトロルミネセント材料、エレクトロクロミック材料、磁気泳動材料から選ばれた一種の材料、またはこれらの複合材料を用いればよい。

【０２３０】

図１７は、半導体装置の例としてアクティブマトリクス型の電子ペーパーを示す。半導体装置に用いられる薄膜トランジスタ５８１としては、実施の形態５で示す薄膜トランジスタと同様に作製でき、バッファ層及び酸化物半導体層を含む信頼性の高い薄膜トランジスタである。また、実施の形態１乃至４、６で示す薄膜トランジスタも本実施の形態の薄膜トランジスタ５８１として適用することもできる。

【０２３１】

図１７の電子ペーパーは、ツイストボール表示方式を用いた表示装置の例である。ツイストボール表示方式とは、白と黒に塗り分けられた球形粒子を表示素子に用いる電極層である第１の電極層及び第２の電極層の間に配置し、第１の電極層及び第２の電極層に電位差を生じさせての球形粒子の向きを制御することにより、表示を行う方法である。

【０２３２】

基板５８０と基板５９６の間に封止される薄膜トランジスタ５８１はボトムゲート構造の薄膜トランジスタであり、ソース電極層又はドレイン電極層によって第１の電極層５８７と、絶縁層５８３、５８４、５８５に形成する開口で接しており電気的に接続している。第１の電極層５８７と第２の電極層５８８との間には黒色領域５９０ａ及び白色領域５９０ｂを有し、周りに液体で満たされているキャビティ５９４を含む球形粒子５８９が設けられており、球形粒子５８９の周囲は樹脂等の充填材５９５で充填されている（図１７参照。）。第１の電極層５８７が画素電極に相当し、第２の電極層５８８が共通電極に相当する。第２の電極層５８８は、薄膜トランジスタ５８１と同一基板上に設けられる共通電

位線と電気的に接続される。共通接続部を用いて、一対の基板間に配置される導電性粒子を介して第２の電極層５８８と共通電位線とを電気的に接続することができる。

【０２３３】

また、ツイストボールの代わりに、電気泳動素子を用いることも可能である。透明な液体と、正に帯電した白い微粒子と負に帯電した黒い微粒子とを封入した直径１０μｍ～２００μｍ程度のマイクロカプセルを用いる。第１の電極層と第２の電極層との間に設けられるマイクロカプセルは、第１の電極層と第２の電極層によって、電場が与えられると、白い微粒子と、黒い微粒子が逆の方向に移動し、白または黒を表示することができる。この原理を応用した表示素子が電気泳動表示素子であり、一般的に電子ペーパーとよばれている。電気泳動表示素子は、液晶表示素子に比べて反射率が高いため、補助ライトは不要であり、また消費電力が小さく、薄暗い場所でも表示部を認識することが可能である。また、表示部に電源が供給されない場合であっても、一度表示した像を保持することが可能であるため、電波発信源から表示機能付き半導体装置（単に表示装置、又は表示装置を具備する半導体装置ともいう）を遠ざけた場合であっても、表示された像を保存しておくことが可能となる。

【０２３４】

以上の工程により、半導体装置として信頼性の高い電子ペーパーを作製することができる。

【０２３５】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせて実施することが可能である。

【０２３６】

（実施の形態９）

半導体装置として発光表示装置の例を示す。表示装置の有する表示素子としては、ここではエレクトロルミネッセンスを利用する発光素子を用いて示す。エレクトロルミネッセンスを利用する発光素子は、発光材料が有機化合物であるか、無機化合物であるかによって区別され、一般的に、前者は有機ＥＬ素子、後者は無機ＥＬ素子と呼ばれている。

【０２３７】

有機ＥＬ素子は、発光素子に電圧を印加することにより、一対の電極から電子および正孔がそれぞれ発光性の有機化合物を含む層に注入され、電流が流れる。そして、それらキャリア（電子および正孔）が再結合することにより、発光性の有機化合物が励起状態を形成し、その励起状態が基底状態に戻る際に発光する。このようなメカニズムから、このような発光素子は、電流励起型の発光素子と呼ばれる。

【０２３８】

無機ＥＬ素子は、その素子構成により、分散型無機ＥＬ素子と薄膜型無機ＥＬ素子とに分類される。分散型無機ＥＬ素子は、発光材料の粒子をバインダ中に分散させた発光層を有するものであり、発光メカニズムはドナー準位とアクセプター準位を利用するドナー－アクセプター再結合型発光である。薄膜型無機ＥＬ素子は、発光層を誘電体層で挟み込み、さらにそれを電極で挟んだ構造であり、発光メカニズムは金属イオンの内殻電子遷移を利用する局在型発光である。なお、ここでは、発光素子として有機ＥＬ素子を用いて説明する。

【０２３９】

図２０は、半導体装置の例としてデジタル時間階調駆動を適用可能な画素構成の一例を示す図である。

【０２４０】

デジタル時間階調駆動を適用可能な画素の構成及び画素の動作について説明する。ここでは酸化物半導体層をチャネル形成領域に用いるｎチャネル型のトランジスタを１つの画素に２つ用いる例を示す。

【０２４１】

画素６４００は、スイッチング用トランジスタ６４０１、駆動用トランジスタ６４０２、

発光素子６４０４及び容量素子６４０３を有している。スイッチング用トランジスタ６４０１はゲートが走査線６４０６に接続され、第１電極（ソース電極及びドレイン電極の一方）が信号線６４０５に接続され、第２電極（ソース電極及びドレイン電極の他方）が駆動用トランジスタ６４０２のゲートに接続されている。駆動用トランジスタ６４０２は、ゲートが容量素子６４０３を介して電源線６４０７に接続され、第１電極が電源線６４０７に接続され、第２電極が発光素子６４０４の第１電極（画素電極）に接続されている。発光素子６４０４の第２電極は共通電極６４０８に相当する。共通電極６４０８は、同一基板上に形成される共通電位線と電気的に接続される。

【０２４２】

なお、発光素子６４０４の第２電極（共通電極６４０８）には低電源電位が設定されている。なお、低電源電位とは、電源線６４０７に設定される高電源電位を基準にして低電源電位＜高電源電位を満たす電位であり、低電源電位としては例えばＧＮＤ、０Ｖなどが設定されていても良い。この高電源電位と低電源電位との電位差を発光素子６４０４に印加して、発光素子６４０４に電流を流して発光素子６４０４を発光させるため、高電源電位と低電源電位との電位差が発光素子６４０４の順方向しきい値電圧以上となるようにそれぞれの電位を設定する。

【０２４３】

なお、容量素子６４０３は駆動用トランジスタ６４０２のゲート容量を代用して省略することも可能である。駆動用トランジスタ６４０２のゲート容量については、チャネル領域とゲート電極との間で容量が形成されていてもよい。

【０２４４】

ここで、電圧入力電圧駆動方式の場合には、駆動用トランジスタ６４０２のゲートには、駆動用トランジスタ６４０２が十分にオンするか、オフするかの二つの状態となるようなビデオ信号を入力する。つまり、駆動用トランジスタ６４０２は線形領域で動作させる。駆動用トランジスタ６４０２は線形領域で動作させるため、電源線６４０７の電圧よりも高い電圧を駆動用トランジスタ６４０２のゲートにかける。なお、信号線６４０５には、（電源線電圧＋駆動用トランジスタ６４０２のＶｔｈ）以上の電圧をかける。

【０２４５】

また、デジタル時間階調駆動に代えて、アナログ階調駆動を行う場合、信号の入力を異ならせることで、図２０と同じ画素構成を用いることができる。

【０２４６】

アナログ階調駆動を行う場合、駆動用トランジスタ６４０２のゲートに発光素子６４０４の順方向電圧＋駆動用トランジスタ６４０２のＶｔｈ以上の電圧をかける。発光素子６４０４の順方向電圧とは、所望の輝度とする場合の電圧を指しており、少なくとも順方向しきい値電圧を含む。なお、駆動用トランジスタ６４０２が飽和領域で動作するようなビデオ信号を入力することで、発光素子６４０４に電流を流すことができる。駆動用トランジスタ６４０２を飽和領域で動作させるため、電源線６４０７の電位は、駆動用トランジスタ６４０２のゲート電位よりも高くする。ビデオ信号をアナログとすることで、発光素子６４０４にビデオ信号に応じた電流を流し、アナログ階調駆動を行うことができる。

【０２４７】

なお、図２０に示す画素構成は、これに限定されない。例えば、図２０に示す画素に新たにスイッチ、抵抗素子、容量素子、トランジスタ又は論理回路などを追加してもよい。

【０２４８】

次に、発光素子の構成について、図２１を用いて説明する。ここでは、駆動用ＴＦＴがｎ型の場合を例に挙げて、画素の断面構造について説明する。図２１（Ａ）（Ｂ）（Ｃ）の半導体装置に用いられる駆動用ＴＦＴであるＴＦＴ７００１、７０１１、７０２１は、実施の形態５で示す薄膜トランジスタと同様に作製でき、バッファ層及び酸化物半導体層を含む信頼性の高い薄膜トランジスタである。また、実施の形態１乃至４、６で示す薄膜トランジスタをＴＦＴ７００１、７０１１、７０２１として適用することもできる。

【０２４９】

発光素子は発光を取り出すために少なくとも陽極又は陰極の一方が透明であればよい。そして、基板上に薄膜トランジスタ及び発光素子を形成し、基板とは逆側の面から発光を取り出す上面射出や、基板側の面から発光を取り出す下面射出や、基板側及び基板とは反対側の面から発光を取り出す両面射出構造の発光素子があり、画素構成はどの射出構造の発光素子にも適用することができる。

【０２５０】

上面射出構造の発光素子について図２１（Ａ）を用いて説明する。

【０２５１】

図２１（Ａ）に、駆動用ＴＦＴであるＴＦＴ７００１がｎ型で、発光素子７００２から発せられる光が陽極７００５側に抜ける場合の、画素の断面図を示す。図２１（Ａ）では、発光素子７００２の陰極７００３と駆動用ＴＦＴであるＴＦＴ７００１が電気的に接続されており、陰極７００３上に発光層７００４、陽極７００５が順に積層されている。陰極７００３は仕事関数が小さく、なおかつ光を反射する導電膜であれば様々の材料を用いることができる。例えば、Ｃａ、Ａｌ、ＭｇＡｇ、ＡｌＬｉ等が望ましい。そして発光層７００４は、単数の層で構成されていても、複数の層が積層されるように構成されていてもどちらでも良い。複数の層で構成されている場合、陰極７００３上に電子注入層、電子輸送層、発光層、ホール輸送層、ホール注入層の順に積層する。なおこれらの層を全て設ける必要はない。陽極７００５は光を透過する透光性を有する導電性材料を用いて形成し、例えば酸化タングステンを含むインジウム酸化物、酸化タングステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物、インジウム錫酸化物（以下、ＩＴＯと示す。）、インジウム亜鉛酸化物、酸化ケイ素を添加したインジウム錫酸化物などの透光性を有する導電性導電膜を用いても良い。

【０２５２】

陰極７００３及び陽極７００５で発光層７００４を挟んでいる領域が発光素子７００２に相当する。図２１（Ａ）に示した画素の場合、発光素子７００２から発せられる光は、矢印で示すように陽極７００５側に射出する。

【０２５３】

次に、下面射出構造の発光素子について図２１（Ｂ）を用いて説明する。駆動用ＴＦＴ７０１１がｎ型で、発光素子７０１２から発せられる光が陰極７０１３側に射出する場合の、画素の断面図を示す。図２１（Ｂ）では、駆動用ＴＦＴ７０１１と電気的に接続された透光性を有する導電膜７０１７上に、発光素子７０１２の陰極７０１３が成膜されており、陰極７０１３上に発光層７０１４、陽極７０１５が順に積層されている。なお、陽極７０１５が透光性を有する場合、陽極上を覆うように、光を反射または遮蔽するための遮蔽膜７０１６が成膜されていてもよい。陰極７０１３は、図２１（Ａ）の場合と同様に、仕事関数が小さい導電性材料であれば様々な材料を用いることができる。ただしその膜厚は、光を透過する程度（好ましくは、５ｎｍ～３０ｎｍ程度）とする。例えば２０ｎｍの膜厚を有するアルミニウム膜を、陰極７０１３として用いることができる。そして発光層７０１４は、図２１（Ａ）と同様に、単数の層で構成されていても、複数の層が積層されるように構成されていてもどちらでも良い。陽極７０１５は光を透過する必要はないが、図２１（Ａ）と同様に、透光性を有する導電性材料を用いて形成することができる。そして遮蔽膜７０１６は、例えば光を反射する金属等を用いることができるが、金属膜に限定されない。例えば黒の顔料を添加した樹脂等を用いることもできる。

【０２５４】

陰極７０１３及び陽極７０１５で、発光層７０１４を挟んでいる領域が発光素子７０１２に相当する。図２１（Ｂ）に示した画素の場合、発光素子７０１２から発せられる光は、矢印で示すように陰極７０１３側に射出する。

【０２５５】

次に、両面射出構造の発光素子について、図２１（Ｃ）を用いて説明する。図２１（Ｃ）では、駆動用ＴＦＴ７０２１と電気的に接続された透光性を有する導電膜７０２７上に、発光素子７０２２の陰極７０２３が成膜されており、陰極７０２３上に発光層７０２４、

陽極７０２５が順に積層されている。陰極７０２３は、図２１（Ａ）の場合と同様に、仕事関数が小さい導電性材料であれば様々な材料を用いることができる。ただしその膜厚は、光を透過する程度とする。例えば２０ｎｍの膜厚を有するＡｌを、陰極７０２３として用いることができる。そして発光層７０２４は、図２１（Ａ）と同様に、単数の層で構成されていても、複数の層が積層されるように構成されていてもどちらでも良い。陽極７０２５は、図２１（Ａ）と同様に、光を透過する透光性を有する導電性材料を用いて形成することができる。

【０２５６】

陰極７０２３と、発光層７０２４と、陽極７０２５とが重なっている部分が発光素子７０２２に相当する。図２１（Ｃ）に示した画素の場合、発光素子７０２２から発せられる光は、矢印で示すように陽極７０２５側と陰極７０２３側の両方に射出する。

【０２５７】

なお、ここでは、発光素子として有機ＥＬ素子について述べたが、発光素子として無機ＥＬ素子を設けることも可能である。

【０２５８】

なお、発光素子の駆動を制御する薄膜トランジスタ（駆動用ＴＦＴ）と発光素子が電気的に接続されている例を示したが、駆動用ＴＦＴと発光素子との間に電流制御用ＴＦＴが接続されている構成であってもよい。

【０２５９】

なお半導体装置は、図２１に示した構成に限定されるものではなく、本明細書に開示する技術的思想に基づく各種の変形が可能である。

【０２６０】

次に、半導体装置の一形態に相当する発光表示パネル（発光パネルともいう）の外観及び断面について、図１９を用いて説明する。図１９（Ａ）は、第１の基板上に形成された薄膜トランジスタ及び発光素子を、第２の基板との間にシール材によって封止した、パネルの平面図であり、図１９（Ｂ）は、図１９（Ａ）のＨ－Ｉにおける断面図に相当する。

【０２６１】

第１の基板４５０１上に設けられた画素部４５０２、信号線駆動回路４５０３ａ、４５０３ｂ、及び走査線駆動回路４５０４ａ、４５０４ｂを囲むようにして、シール材４５０５が設けられている。また画素部４５０２、信号線駆動回路４５０３ａ、４５０３ｂ、及び走査線駆動回路４５０４ａ、４５０４ｂの上に第２の基板４５０６が設けられている。よって画素部４５０２、信号線駆動回路４５０３ａ、４５０３ｂ、及び走査線駆動回路４５０４ａ、４５０４ｂは、第１の基板４５０１とシール材４５０５と第２の基板４５０６とによって、充填材４５０７と共に密封されている。このように外気に曝されないように気密性が高く、脱ガスの少ない保護フィルム（貼り合わせフィルム、紫外線硬化樹脂フィルム等）やカバー材でパッケージング（封入）することが好ましい。

【０２６２】

また第１の基板４５０１上に設けられた画素部４５０２、信号線駆動回路４５０３ａ、４５０３ｂ、及び走査線駆動回路４５０４ａ、４５０４ｂは、薄膜トランジスタを複数有しており、図１９（Ｂ）では、画素部４５０２に含まれる薄膜トランジスタ４５１０と、信号線駆動回路４５０３ａに含まれる薄膜トランジスタ４５０９とを例示している。

【０２６３】

薄膜トランジスタ４５０９、４５１０は、実施の形態５で示したバッファ層及び酸化物半導体層を含む信頼性の高い薄膜トランジスタを適用することができる。また実施の形態１乃至４、６に示す薄膜トランジスタを適用してもよい。薄膜トランジスタ４５０９、４５１０はｎチャネル型薄膜トランジスタである。

【０２６４】

また４５１１は発光素子に相当し、発光素子４５１１が有する画素電極である第１の電極層４５１７は、薄膜トランジスタ４５１０のソース電極層またはドレイン電極層と電気的に接続されている。なお発光素子４５１１の構成は、第１の電極層４５１７、電界発光層

４５１２、第２の電極層４５１３の積層構造であるが、示した構成に限定されない。発光素子４５１１から取り出す光の方向などに合わせて、発光素子４５１１の構成は適宜変えることができる。

【０２６５】

隔壁４５２０は、有機樹脂膜、無機絶縁膜または有機ポリシロキサンを用いて形成する。特に感光性の材料を用い、第１の電極層４５１７上に開口部を形成し、その開口部の側壁が連続した曲率を持って形成される傾斜面となるように形成することが好ましい。

【０２６６】

電界発光層４５１２は、単数の層で構成されていても、複数の層が積層されるように構成されていてもどちらでも良い。

【０２６７】

発光素子４５１１に酸素、水素、水分、二酸化炭素等が侵入しないように、第２の電極層４５１３及び隔壁４５２０上に保護膜を形成してもよい。保護膜としては、窒化珪素膜、窒化酸化珪素膜、ＤＬＣ膜等を形成することができる。

【０２６８】

また、信号線駆動回路４５０３ａ、４５０３ｂ、走査線駆動回路４５０４ａ、４５０４ｂ、または画素部４５０２に与えられる各種信号及び電位は、ＦＰＣ４５１８ａ、４５１８ｂから供給されている。

【０２６９】

接続端子電極４５１５が、発光素子４５１１が有する第１の電極層４５１７と同じ導電膜から形成され、端子電極４５１６は、薄膜トランジスタ４５０９、４５１０が有するソース電極層及びドレイン電極層と同じ導電膜から形成されている。

【０２７０】

接続端子電極４５１５は、ＦＰＣ４５１８ａが有する端子と、異方性導電膜４５１９を介して電気的に接続されている。

【０２７１】

発光素子４５１１からの光の取り出し方向に位置する第２の基板は透光性でなければならない。その場合には、ガラス板、プラスチック板、ポリエステルフィルムまたはアクリルフィルムのような透光性を有する材料を用いる。

【０２７２】

また、充填材４５０７としては窒素やアルゴンなどの不活性な気体の他に、紫外線硬化樹脂または熱硬化樹脂を用いることができ、ＰＶＣ（ポリビニルクロライド）、アクリル、ポリイミド、エポキシ樹脂、シリコーン樹脂、ＰＶＢ（ポリビニルブチラル）またはＥＶＡ（エチレンビニルアセテート）を用いることができる。例えば充填材として窒素を用いればよい。

【０２７３】

また、必要であれば、発光素子の射出面に偏光板、又は円偏光板（楕円偏光板を含む）、位相差板（λ／４板、λ／２板）、カラーフィルタなどの光学フィルムを適宜設けてもよい。また、偏光板又は円偏光板に反射防止膜を設けてもよい。例えば、表面の凹凸により反射光を拡散し、映り込みを低減できるアンチグレア処理を施すことができる。

【０２７４】

信号線駆動回路４５０３ａ、４５０３ｂ、及び走査線駆動回路４５０４ａ、４５０４ｂは、別途用意された基板上に単結晶半導体膜又は多結晶半導体膜によって形成された駆動回路で実装されていてもよい。また、信号線駆動回路のみ、或いは一部、又は走査線駆動回路のみ、或いは一部のみを別途形成して実装しても良く、図１９の構成に限定されない。

【０２７５】

以上の工程により、半導体装置として信頼性の高い発光表示装置（表示パネル）を作製することができる。

【０２７６】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせて実施することが可能

である。
【０２７７】
（実施の形態１０）
本明細書に開示する半導体装置は、電子ペーパーとして適用することができる。電子ペーパーは、情報を表示するものであればあらゆる分野の電子機器に用いることが可能である。例えば、電子ペーパーを用いて、電子書籍（電子ブック）、ポスター、電車などの乗り物の車内広告、クレジットカード等の各種カードにおける表示等に適用することができる。電子機器の一例を図２３、図２４に示す。
【０２７８】
図２３（Ａ）は、電子ペーパーで作られたポスター２６３１を示している。広告媒体が紙の印刷物である場合には、広告の交換は人手によって行われるが、本明細書に開示する電子ペーパーを用いれば短時間で広告の表示を変えることができる。また、表示も崩れることなく安定した画像が得られる。なお、ポスターは無線で情報を送受信できる構成としてもよい。
【０２７９】
また、図２３（Ｂ）は、電車などの乗り物の車内広告２６３２を示している。広告媒体が紙の印刷物である場合には、広告の交換は人手によって行われるが、本明細書に開示する電子ペーパーを用いれば人手を多くかけることなく短時間で広告の表示を変えることができる。また表示も崩れることなく安定した画像が得られる。なお、広告は無線で情報を送受信できる構成としてもよい。
【０２８０】
また、図２４は、電子書籍２７００の一例を示している。例えば、電子書籍２７００は、筐体２７０１および筐体２７０３の２つの筐体で構成されている。筐体２７０１および筐体２７０３は、軸部２７１１により一体とされており、該軸部２７１１を軸として開閉動作を行うことができる。このような構成により、紙の書籍のような動作を行うことが可能となる。
【０２８１】
筐体２７０１には表示部２７０５が組み込まれ、筐体２７０３には表示部２７０７が組み込まれている。表示部２７０５および表示部２７０７は、続き画面を表示する構成としてもよいし、異なる画面を表示する構成としてもよい。異なる画面を表示する構成とすることで、例えば右側の表示部（図２４では表示部２７０５）に文章を表示し、左側の表示部（図２４では表示部２７０７）に画像を表示することができる。
【０２８２】
また、図２４では、筐体２７０１に操作部などを備えた例を示している。例えば、筐体２７０１において、電源２７２１、操作キー２７２３、スピーカ２７２５などを備えている。操作キー２７２３により、頁を送ることができる。なお、筐体の表示部と同一面にキーボードやポインティングディバイスなどを備える構成としてもよい。また、筐体の裏面や側面に、外部接続用端子（イヤホン端子、ＵＳＢ端子、またはＡＣアダプタおよびＵＳＢケーブルなどの各種ケーブルと接続可能な端子など）、記録媒体挿入部などを備える構成としてもよい。さらに、電子書籍２７００は、電子辞書としての機能を持たせた構成としてもよい。
【０２８３】
また、電子書籍２７００は、無線で情報を送受信できる構成としてもよい。無線により、電子書籍サーバから、所望の書籍データなどを購入し、ダウンロードする構成とすることも可能である。
【０２８４】
（実施の形態１１）
本明細書に開示する半導体装置は、さまざまな電子機器（遊技機も含む）に適用することができる。電子機器としては、例えば、テレビジョン装置（テレビ、またはテレビジョン受信機ともいう）、コンピュータ用などのモニタ、デジタルカメラ、デジタルビデオカメ

ラ、デジタルフォトフレーム、携帯電話機（携帯電話、携帯電話装置ともいう）、携帯型ゲーム機、携帯情報端末、音響再生装置、パチンコ機などの大型ゲーム機などが挙げられる。

【０２８５】

図２５（Ａ）は、テレビジョン装置９６００の一例を示している。テレビジョン装置９６００は、筐体９６０１に表示部９６０３が組み込まれている。表示部９６０３により、映像を表示することが可能である。また、ここでは、スタンド９６０５により筐体９６０１を支持した構成を示している。

【０２８６】

テレビジョン装置９６００の操作は、筐体９６０１が備える操作スイッチや、別体のリモコン操作機９６１０により行うことができる。リモコン操作機９６１０が備える操作キー９６０９により、チャンネルや音量の操作を行うことができ、表示部９６０３に表示される映像を操作することができる。また、リモコン操作機９６１０に、当該リモコン操作機９６１０から出力する情報を表示する表示部９６０７を設ける構成としてもよい。

【０２８７】

なお、テレビジョン装置９６００は、受信機やモデムなどを備えた構成とする。受信機により一般のテレビ放送の受信を行うことができ、さらにモデムを介して有線または無線による通信ネットワークに接続することにより、一方向（送信者から受信者）または双方向（送信者と受信者間、あるいは受信者間同士など）の情報通信を行うことも可能である。

【０２８８】

図２５（Ｂ）は、デジタルフォトフレーム９７００の一例を示している。例えば、デジタルフォトフレーム９７００は、筐体９７０１に表示部９７０３が組み込まれている。表示部９７０３は、各種画像を表示することが可能であり、例えばデジタルカメラなどで撮影した画像データを表示させることで、通常の写真立てと同様に機能させることができる。

【０２８９】

なお、デジタルフォトフレーム９７００は、操作部、外部接続用端子（ＵＳＢ端子、ＵＳＢケーブルなどの各種ケーブルと接続可能な端子など）、記録媒体挿入部などを備える構成とする。これらの構成は、表示部と同一面に組み込まれていてもよいが、側面や裏面に備えるとデザイン性が向上するため好ましい。例えば、デジタルフォトフレームの記録媒体挿入部に、デジタルカメラで撮影した画像データを記憶したメモリを挿入して画像データを取り込み、取り込んだ画像データを表示部９７０３に表示させることができる。

【０２９０】

また、デジタルフォトフレーム９７００は、無線で情報を送受信できる構成としてもよい。無線により、所望の画像データを取り込み、表示させる構成とすることもできる。

【０２９１】

図２６（Ａ）は携帯型遊技機であり、筐体９８８１と筐体９８９１の２つの筐体で構成されており、連結部９８９３により、開閉可能に連結されている。筐体９８８１には表示部９８８２が組み込まれ、筐体９８９１には表示部９８８３が組み込まれている。また、図２６（Ａ）に示す携帯型遊技機は、その他、スピーカ部９８８４、記録媒体挿入部９８８６、ＬＥＤランプ９８９０、入力手段（操作キー９８８５、接続端子９８８７、センサ９８８８（力、変位、位置、速度、加速度、角速度、回転数、距離、光、液、磁気、温度、化学物質、音声、時間、硬度、電場、電流、電圧、電力、放射線、流量、湿度、傾度、振動、におい又は赤外線を測定する機能を含むもの）、マイクロフォン９８８９）等を備えている。もちろん、携帯型遊技機の構成は上述のものに限定されず、少なくとも本明細書に開示する半導体装置を備えた構成であればよく、その他付属設備が適宜設けられた構成とすることができる。図２６（Ａ）に示す携帯型遊技機は、記録媒体に記録されているプログラム又はデータを読み出して表示部に表示する機能や、他の携帯型遊技機と無線通信を行って情報を共有する機能を有する。なお、図２６（Ａ）に示す携帯型遊技機が有する機能はこれに限定されず、様々な機能を有することができる。

【０２９２】

図２６（Ｂ）は大型遊技機であるスロットマシン９９００の一例を示している。スロットマシン９９００は、筐体９９０１に表示部９９０３が組み込まれている。また、スロットマシン９９００は、その他、スタートレバーやストップスイッチなどの操作手段、コイン投入口、スピーカなどを備えている。もちろん、スロットマシン９９００の構成は上述のものに限定されず、少なくとも本明細書に開示する半導体装置を備えた構成であればよく、その他付属設備が適宜設けられた構成とすることができる。

【０２９３】

図２７（Ａ）は携帯型のコンピュータの一例を示す斜視図である。

【０２９４】

図２７（Ａ）の携帯型のコンピュータは、上部筐体９３０１と下部筐体９３０２とを接続するヒンジユニットを閉状態として表示部９３０３を有する上部筐体９３０１と、キーボード９３０４を有する下部筐体９３０２とを重ねた状態とすることができ、持ち運ぶことが便利であるとともに、使用者がキーボード入力する場合には、ヒンジユニットを開状態として、表示部９３０３を見て入力操作を行うことができる。

【０２９５】

また、下部筐体９３０２はキーボード９３０４の他に入力操作を行うポインティングデバイス９３０６を有する。また、表示部９３０３をタッチ入力パネルとすれば、表示部の一部に触れることで入力操作を行うこともできる。また、下部筐体９３０２はＣＰＵやハードディスク等の演算機能部を有している。また、下部筐体９３０２は他の機器、例えばＵＳＢの通信規格に準拠した通信ケーブルが差し込まれる外部接続ポート９３０５を有している。

【０２９６】

上部筐体９３０１には更に上部筐体９３０１内部にスライドさせて収納可能な表示部９３０７を有しており、広い表示画面を実現することができる。また、収納可能な表示部９３０７の画面の向きを使用者は調節できる。また、収納可能な表示部９３０７をタッチ入力パネルとすれば、収納可能な表示部の一部に触れることで入力操作を行うこともできる。

【０２９７】

表示部９３０３または収納可能な表示部９３０７は、液晶表示パネル、有機発光素子または無機発光素子などの発光表示パネルなどの映像表示装置を用いる。

【０２９８】

また、図２７（Ａ）の携帯型のコンピュータは、受信機などを備えた構成として、テレビ放送を受信して映像を表示部に表示することができる。また、上部筐体９３０１と下部筐体９３０２とを接続するヒンジユニットを閉状態としたまま、表示部９３０７をスライドさせて画面全面を露出させ、画面角度を調節して使用者がテレビ放送を見ることもできる。この場合には、ヒンジユニットを開状態として表示部９３０３を表示させず、さらにテレビ放送を表示するだけの回路の起動のみを行うため、最小限の消費電力とすることができ、バッテリー容量の限られている携帯型のコンピュータにおいて有用である。

【０２９９】

また、図２７（Ｂ）は、腕時計のように使用者の腕に装着可能な形態を有している携帯電話の一例を示す斜視図である。

【０３００】

この携帯電話は、少なくとも電話機能を有する通信装置及びバッテリーを有する本体、本体を腕に装着するためのバンド部、腕に対するバンド部の固定状態を調節する調節部９２０５、表示部９２０１、スピーカ９２０７、及びマイク９２０８から構成されている。

【０３０１】

また、本体は、操作スイッチ９２０３を有し、電源入力スイッチや、表示切り替えスイッチや、撮像開始指示スイッチの他、例えば押すとインタネット用のプログラムが起動されるスイッチなど、操作スイッチ９２０３を用いて各ファンクションを対応づけることができる。

【０３０２】

この携帯電話の入力操作は、表示部９２０１に指や入力ペンなどで触れること、又は操作スイッチ９２０３の操作、またはマイク９２０８への音声入力により行われる。なお、図２７（Ｂ）では、表示部９２０１に表示された表示ボタン９２０２を図示しており、指などで触れることにより入力を行うことができる。

【０３０３】

また、本体は、撮影レンズを通して結像される被写体像を電子画像信号に変換する撮像手段を有するカメラ部９２０６を有する。なお、特にカメラ部は設けなくともよい。

【０３０４】

また、図２７（Ｂ）に示す携帯電話は、テレビ放送の受信機などを備えた構成として、テレビ放送を受信して映像を表示部９２０１に表示することができ、さらにメモリーなどの記憶装置などを備えた構成として、テレビ放送をメモリーに録画できる。また、図２７（Ｂ）に示す携帯電話は、ＧＰＳなどの位置情報を収集できる機能を有していてもよい。

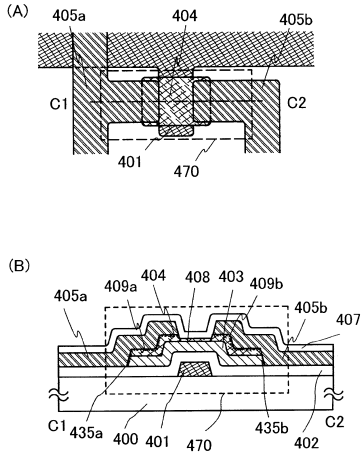
【０３０５】

表示部９２０１は、液晶表示パネル、有機発光素子または無機発光素子などの発光表示パネルなどの映像表示装置を用いる。図２７（Ｂ）に示す携帯電話は、小型、且つ、軽量であるため、バッテリー容量が限られており、表示部９２０１に用いる表示装置は低消費電力で駆動できるパネルを用いることが好ましい。

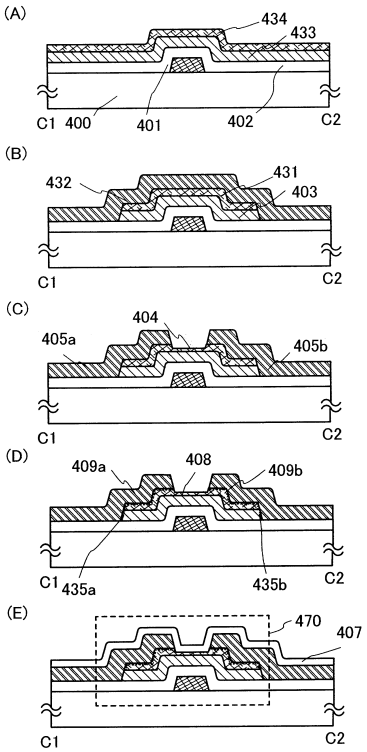
【０３０６】

なお、図２７（Ｂ）では”腕”に装着するタイプの電子機器を図示したが、特に限定されず、携行できる形状を有しているものであればよい。

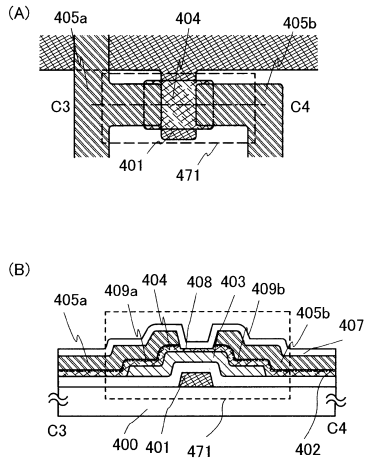
【図１】



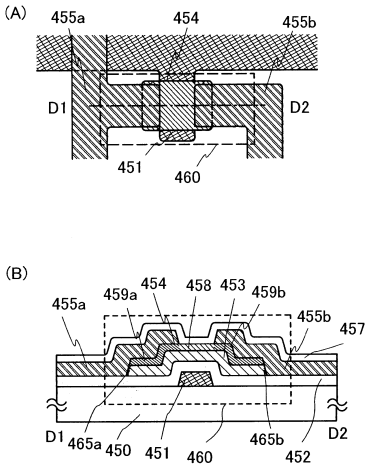
【図２】



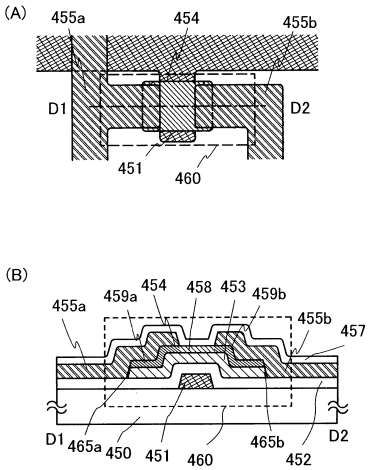
【図３】


(A)
405a
404
405b
C3
C4
401
471
(B)
405a
409a
404
408
403
409b
405b
407
C3
400
401
471
402
C4

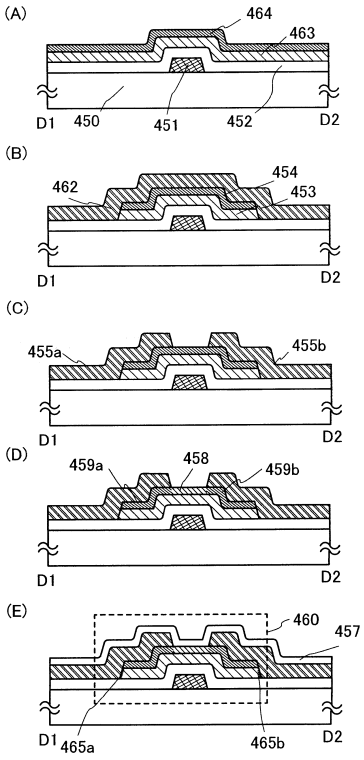
【図４】


(A)
455a
454
455b
D1
D2
451
460
(B)
455a
459a
454
458
453
459b
455b
457
D1
465a
450
451
460
465b
452
D2

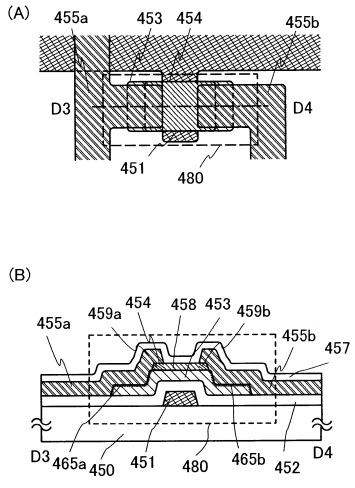
【図５】


(A)
455a
454
455b
D1
D2
451
460
(B)
455a
459a
454
458
453
459b
455b
457
D1
465a
450
451
460
465b
452
D2

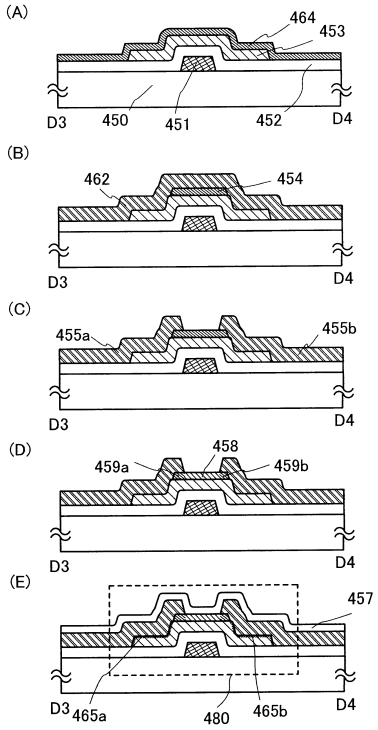
【図６】


(A)
464
463
D1
450
451
452
D2
(B)
462
454
453
D1
D2
(C)
455a
455b
D1
D2
(D)
459a
458
459b
D1
D2
(E)
460
457
D1
465a
465b
D2

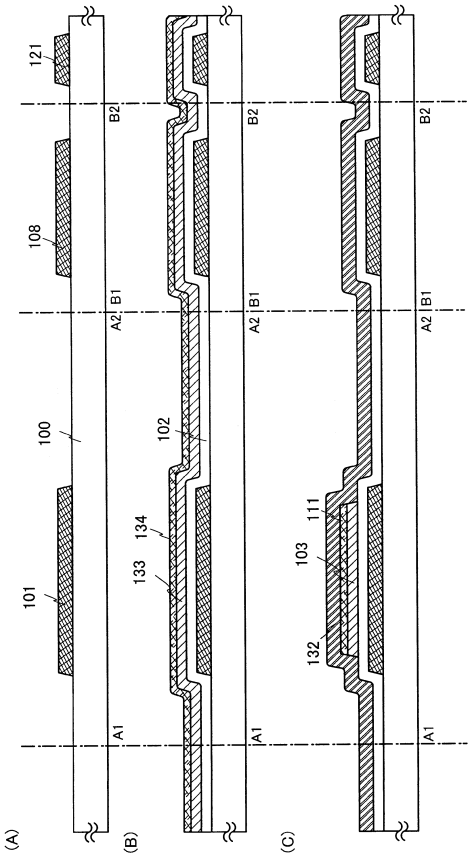
【図７】


(A)
455a
453
454
455b
D3
D4
451
480
(B)
455a
459a
454
458
453
459b
455b
457
D3
465a
450
451
480
465b
452
D4

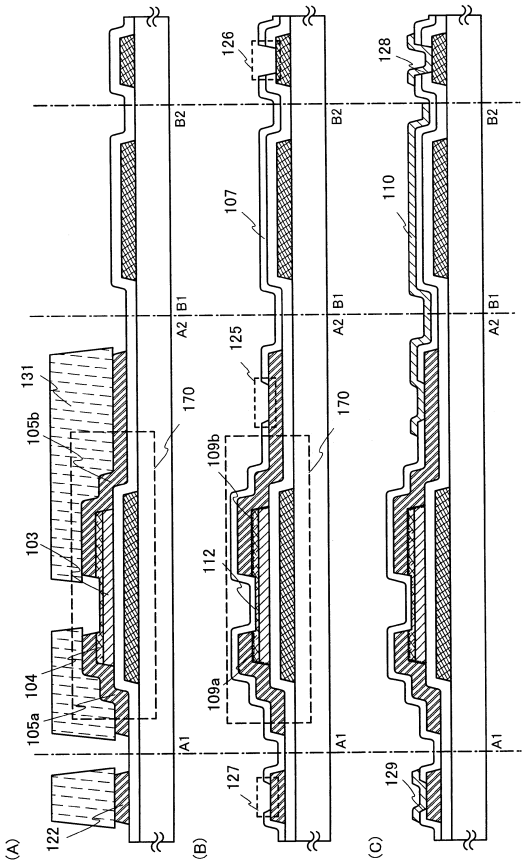
【図８】


(A)
464
453
D3
450
451
452
D4
(B)
462
454
D3
D4
(C)
455a
455b
D3
D4
(D)
458
459a
459b
D3
D4
(E)
457
D3
465a
480
465b
D4

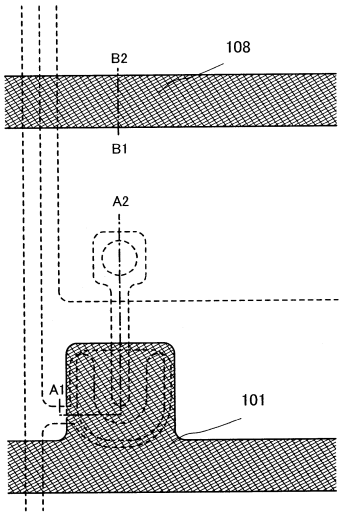
【図９】


121
B2
108
A2
B1
100
102
134
133
101
111
103
132
A1
(A)
(B)
(C)

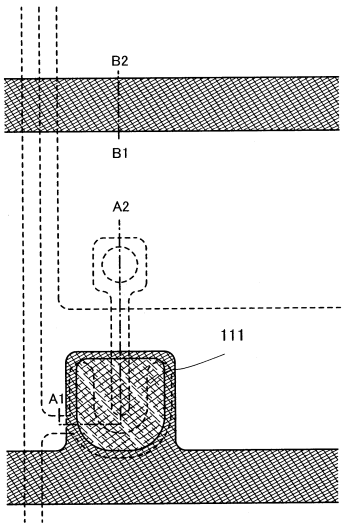
【図１０】


126
128
B2
107
110
A2
B1
125
131
105b
170
109b
103
112
104
109a
105a
A1
127
129
122
(A)
(B)
(C)

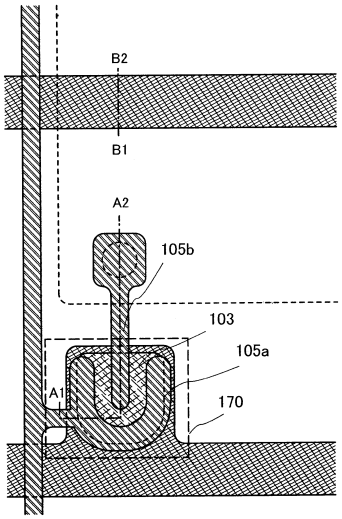
【図１１】



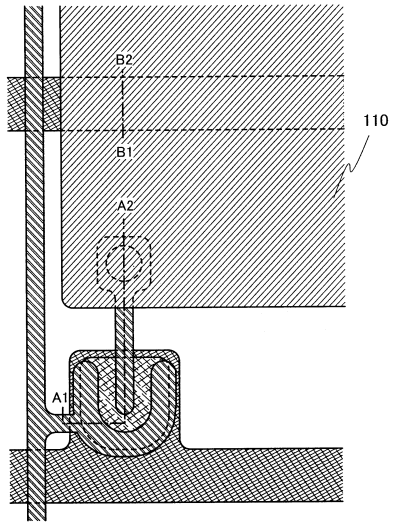
【図１２】



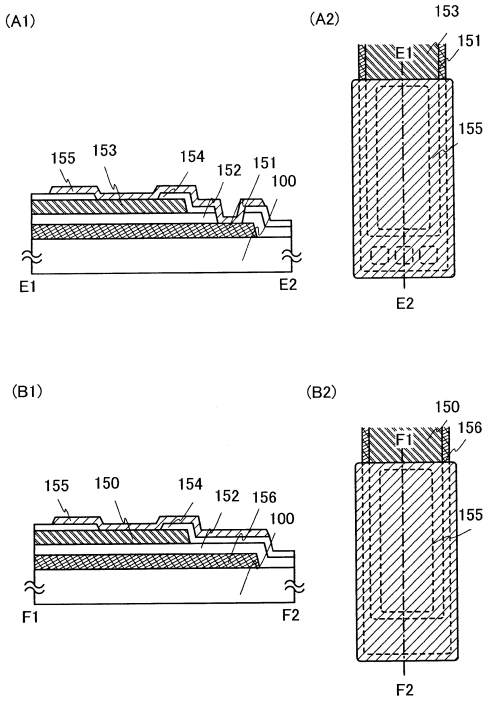
【図１３】



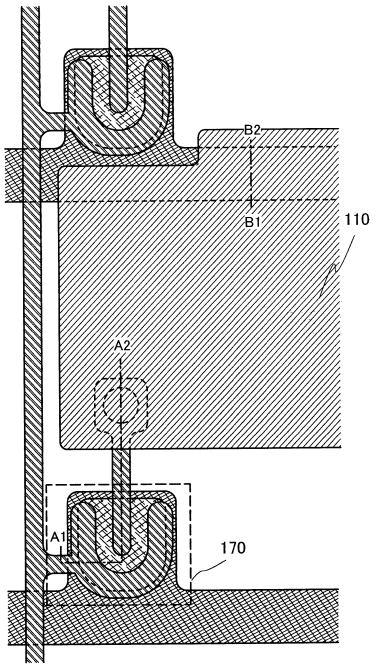
【図１４】



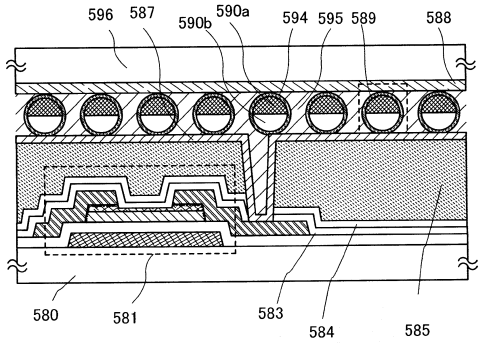
【図１５】



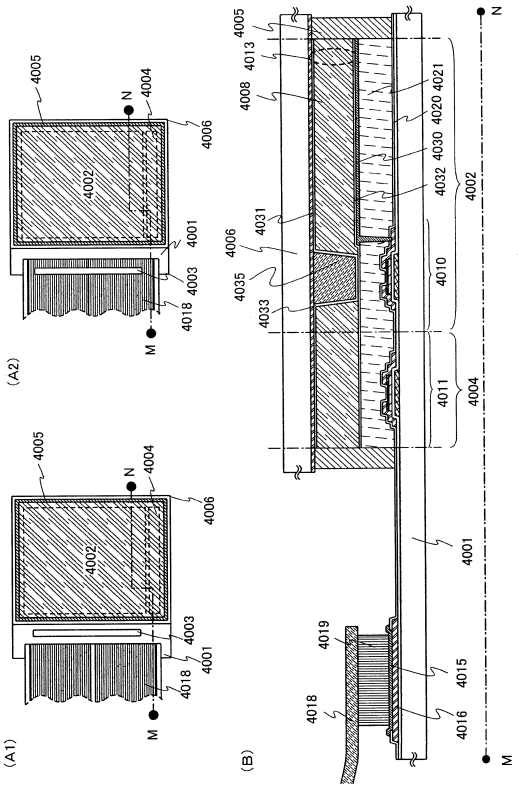
【図１６】



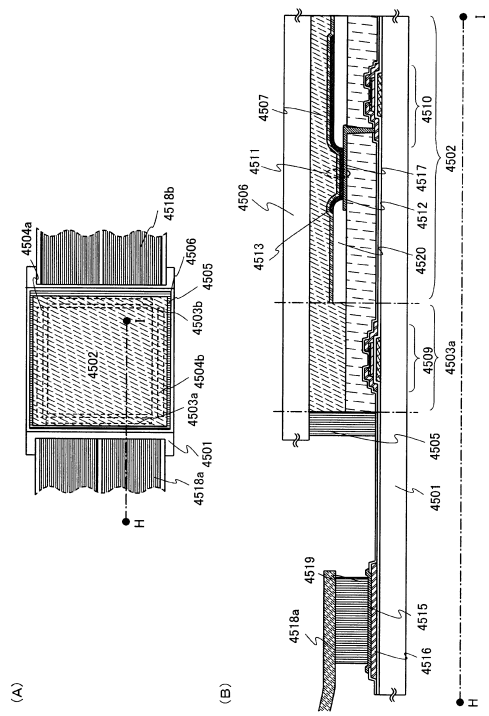
【図１７】



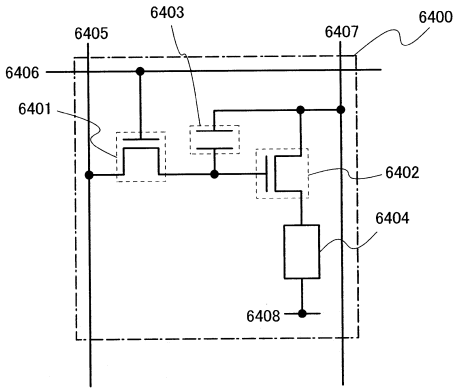
【図１８】



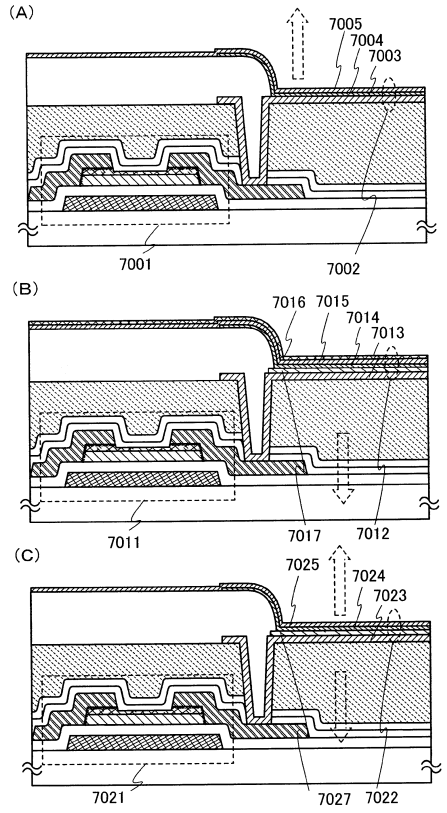
【図１９】



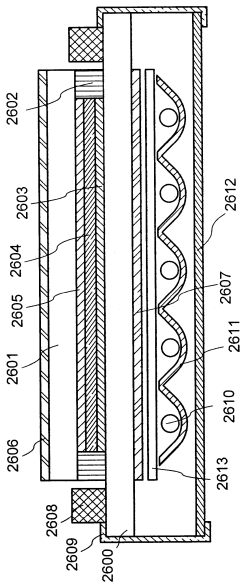
【図２０】



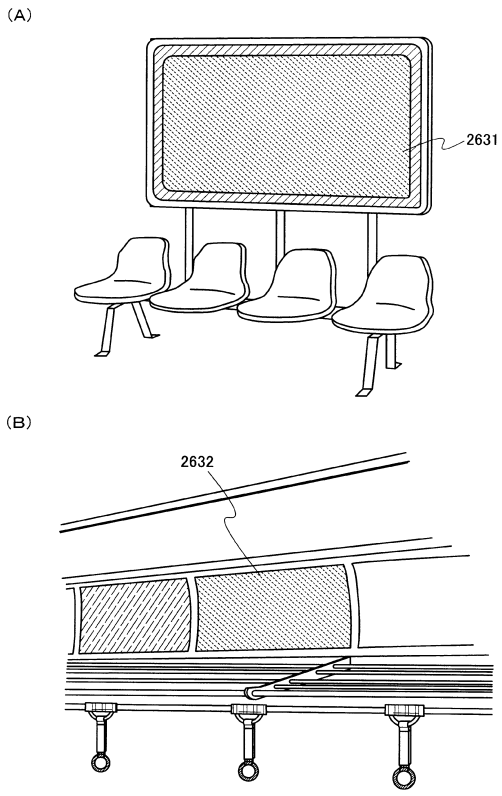
【図２１】



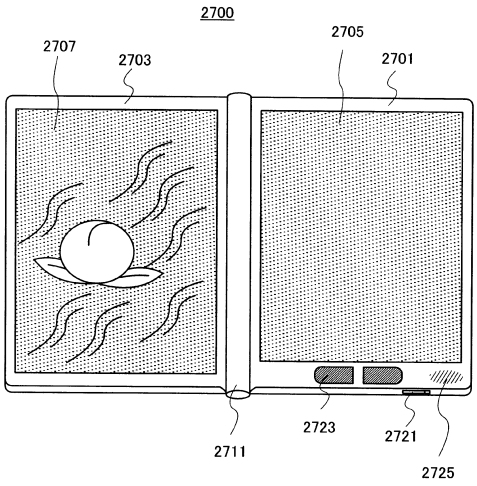
【図２２】



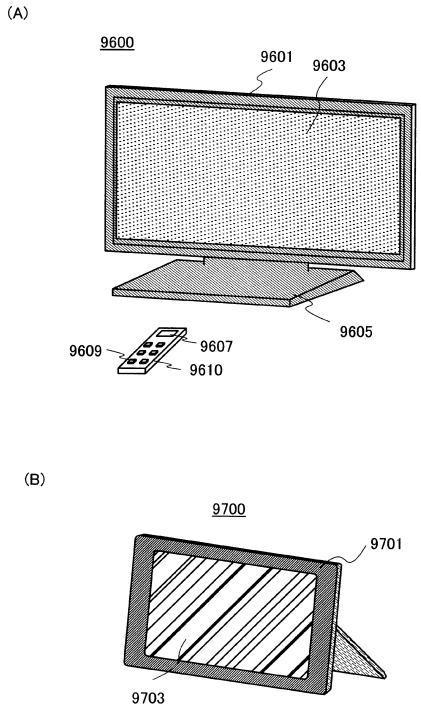
【図２３】



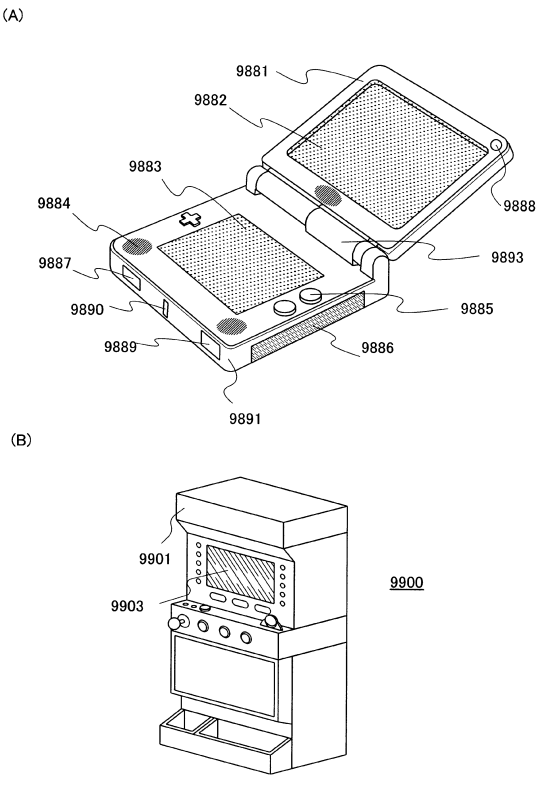
【図２４】



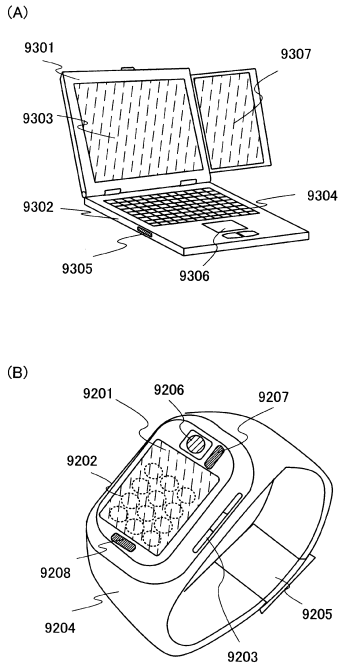
【図２５】



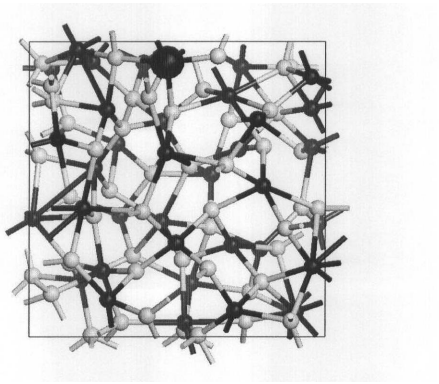
【図２６】



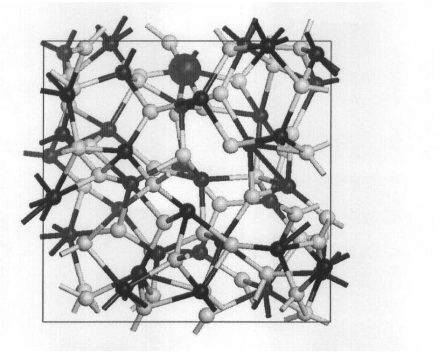
【図２７】



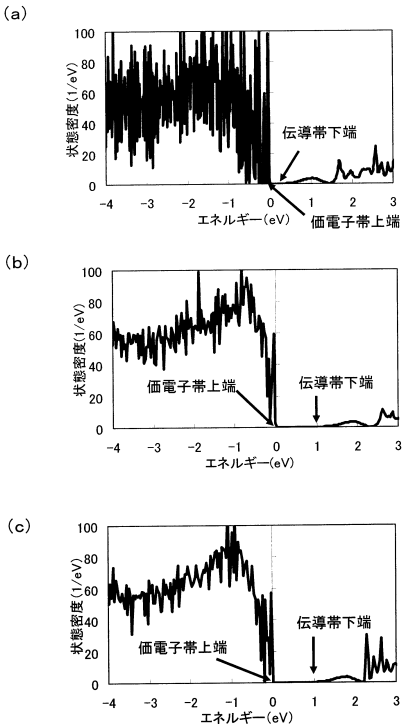
【図２８】



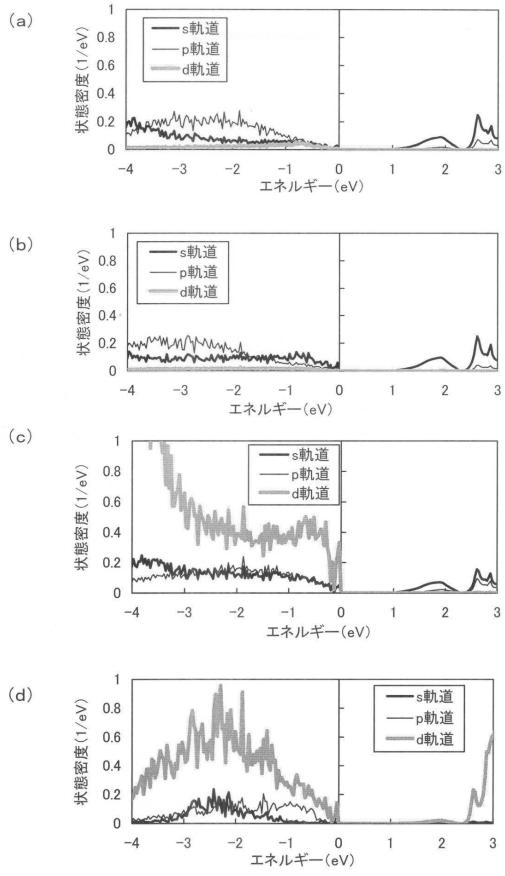
【図２９】



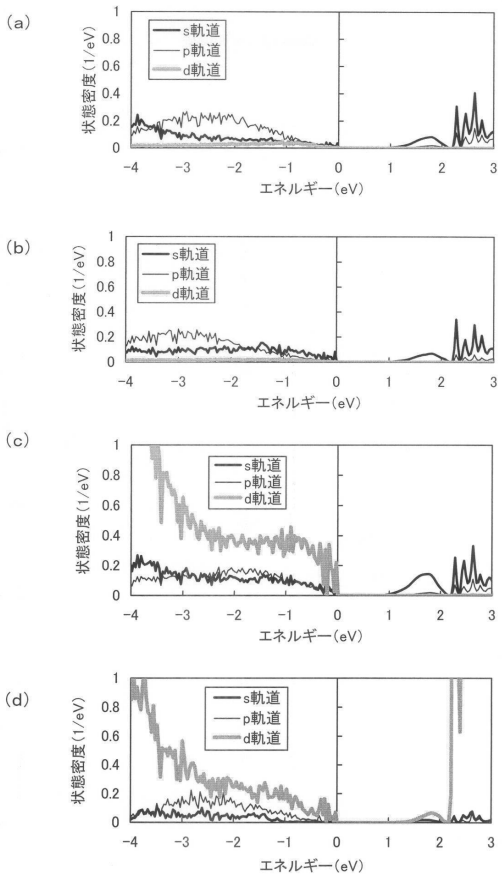
【図３０】



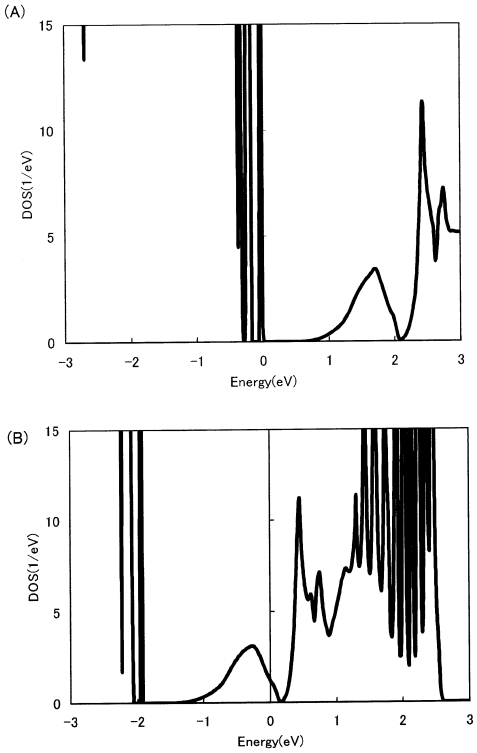
【図３１】



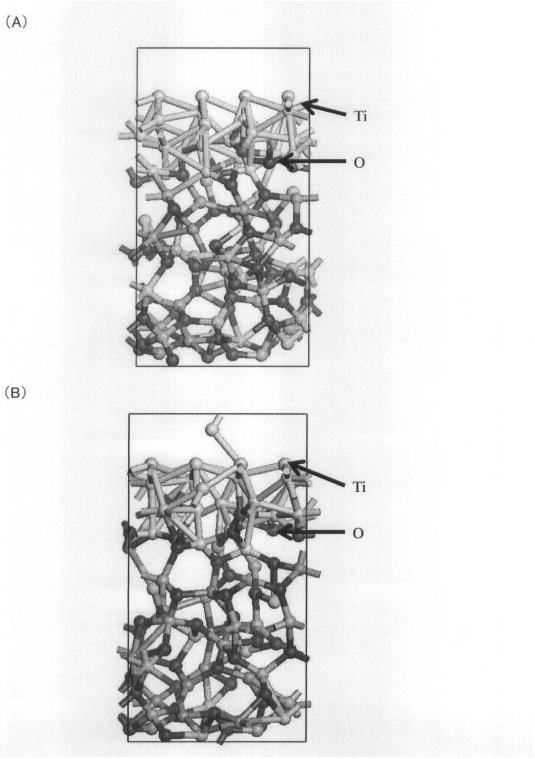
【図３２】



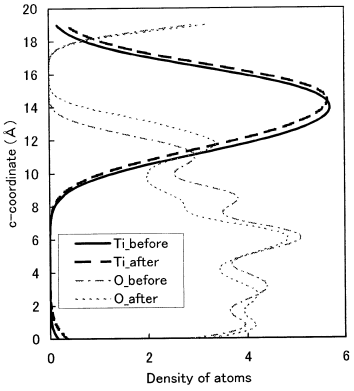
【図３３】



【図３４】



【図３５】



フロントページの続き

(56)参考文献 特開２００８－２１９００８（ＪＰ，Ａ）
特開２００８－２０５４６９（ＪＰ，Ａ）
特開２００８－１９９００５（ＪＰ，Ａ）
特開２００９－００４７８７（ＪＰ，Ａ）
米国特許出願公開第２００８／０２５８１４０（ＵＳ，Ａ１）
特開２００８－０４２０８８（ＪＰ，Ａ）
特開２０１０－２３２６４７（ＪＰ，Ａ）

(58)調査した分野(Int.Cl.，ＤＢ名)
Ｈ０１Ｌ　２９／７８６
Ｈ０１Ｌ　２１／３３６
Ｇ０２Ｆ　１／１３６８