

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3626351号
(P3626351)

(45) 発行日 平成17年3月9日(2005.3.9)

(24) 登録日 平成16年12月10日(2004.12.10)

(51) Int.Cl.⁷

H04B 3/06

F I

H04B 3/06

Z

請求項の数 21 (全 18 頁)

(21) 出願番号	特願平10-209912	(73) 特許権者	000005821
(22) 出願日	平成10年7月24日(1998.7.24)		松下電器産業株式会社
(65) 公開番号	特開2000-49665(P2000-49665A)		大阪府門真市大字門真1006番地
(43) 公開日	平成12年2月18日(2000.2.18)	(74) 代理人	100105050
審査請求日	平成15年4月28日(2003.4.28)		弁理士 鷲田 公一
		(72) 発明者	須藤 浩章
			神奈川県横浜市港北区綱島東四丁目3番1号 松下通信工業株式会社内
		(72) 発明者	上杉 充
			神奈川県横浜市港北区綱島東四丁目3番1号 松下通信工業株式会社内
		審査官	丸山 高政

最終頁に続く

(54) 【発明の名称】 受信装置及びサンプリング方法

(57) 【特許請求の範囲】

【請求項1】

推定した伝送路特性から受信信号を減算した誤差信号を用いて等化处理を行う等化手段と、前記誤差信号に基づいてサンプリングタイミングと等化处理の最適タイミングとのずれを判定する判定手段と、この判定手段の判定結果に基づいてサンプリングクロックの遅延量を制御する遅延量制御手段と、前記遅延量制御手段にて遅延量を制御された前記サンプリングクロックを用いてA/D変換を行うA/D変換手段とを具備し、前記遅延量制御手段は、トレーニング期間の前半にはサンプリングクロックを遅延させず、トレーニング期間の後半、及び、メッセージ期間において前記判定手段にてサンプリングタイミングが等化处理の最適タイミングとずれていると判定された場合にはサンプリングクロックを所定時間遅延させることを特徴とする受信装置。

10

【請求項2】

判定手段は、トレーニング期間終了時の誤差信号がトレーニング期間の前半終了時の誤差信号より大きい場合、サンプリングタイミングが等化处理の最適タイミングに対してずれていると判定することを特徴とする請求項1記載の受信装置。

【請求項3】

誤差信号を積算する積算手段を具備し、判定手段は、トレーニング期間後半における誤差信号の積算値がトレーニング期間前半における誤差信号の積算値より大きい場合、サンプリングタイミングが等化处理の最適タイミングに対してずれていると判定することを特徴とする請求項1記載の受信装置。

20

【請求項 4】

判定手段は、メッセージ期間における誤差信号が第 1 閾値より大きい場合、サンプリングタイミングが等化処理の最適タイミングに対してずれていると判定することを特徴とする請求項 1 記載の受信装置。

【請求項 5】

誤差信号を積算する積算手段を具備し、判定手段は、トレーニング期間における誤差信号の積算値が第 1 閾値より大きい場合、サンプリングタイミングが等化処理の最適タイミングに対してずれていると判定することを特徴とする請求項 1 記載の受信装置。

【請求項 6】

メッセージ期間における誤差信号が第 1 閾値を越えた回数を加算するカウンタを具備し、判定手段は、前記カウンタが加算した回数が第 2 閾値より大きい場合、サンプリングタイミングが等化処理の最適タイミングに対してずれていると判定することを特徴とする請求項 1 記載の受信装置。

10

【請求項 7】

判定手段は、メッセージ期間における誤差信号が第 3 閾値を越えるか否かにより複数の閾値から第 1 閾値を選択することを特徴とする請求項 4 乃至請求項 6 のいずれかに記載の受信装置。

【請求項 8】

判定手段は、前回の誤差信号を第 1 閾値とすることを特徴とする請求項 4 乃至請求項 6 のいずれかに記載の受信装置。

20

【請求項 9】

判定手段は、トレーニング期間終了時の誤差信号からトレーニング期間の前半終了時の誤差信号を減算した絶対値が第 4 閾値より大きいと判定し、遅延量制御手段は、前記絶対値が前記第 4 閾値より大きいと判定された場合にサンプリングクロックを 1 / 4 サンプリング周期遅延させることを特徴とする請求項 2 乃至請求項 8 のいずれかに記載の受信装置。

【請求項 10】

請求項 1 乃至請求項 9 のいずれかに記載の受信装置を搭載し、無線通信を行うことを特徴とする通信端末装置。

【請求項 11】

請求項 1 乃至請求項 9 のいずれかに記載の受信装置を搭載し、無線通信を行うことを特徴とする基地局装置。

30

【請求項 12】

無線通信を行う通信端末装置又は基地局装置の少なくとも一方に請求項 1 乃至請求項 9 のいずれかに記載の受信装置を搭載することを特徴とする無線通信システム。

【請求項 13】

推定した伝送路特性から受信信号を減算した誤差信号を用いて等化処理を行う工程と、前記誤差信号に基づいて、サンプリングタイミングと等化処理の最適タイミングとのずれを判定する工程と、トレーニング期間の前半にはサンプリングクロックを遅延させず、トレーニング期間の後半、及び、メッセージ期間において前記判定結果にてサンプリングタイミングが等化処理の最適タイミングとずれていると判定された場合にはサンプリングクロックを所定時間遅延させる工程と、遅延量を制御された前記サンプリングクロックを用いて A/D 変換を行う工程と、を具備することを特徴とするサンプリング方法。

40

【請求項 14】

トレーニング期間終了時の誤差信号がトレーニング期間の前半終了時の誤差信号より大きい場合、サンプリングタイミングが等化処理の最適タイミングに対してずれていると判定することを特徴とする請求項 13 記載のサンプリング方法。

【請求項 15】

トレーニング期間後半における誤差信号の積算値がトレーニング期間前半における誤差信号の積算値より大きい場合、サンプリングタイミングが等化処理の最適タイミングに対し

50

てずれていると判定することを特徴とする請求項 1 3 記載のサンプリング方法。

【請求項 1 6】

メッセージ期間における誤差信号が第 1 閾値より大きい場合、サンプリングタイミングが等化処理の最適タイミングに対してずれていると判定することを特徴とする請求項 1 3 記載のサンプリング方法。

【請求項 1 7】

トレーニング期間における誤差信号の積算値が第 1 閾値より大きい場合、サンプリングタイミングが等化処理の最適タイミングに対してずれていると判定することを特徴とする請求項 1 3 記載のサンプリング方法。

【請求項 1 8】

メッセージ期間における誤差信号が第 1 閾値を越えた回数を加算し、この加算値が第 2 閾値より大きい場合、サンプリングタイミングが等化処理の最適タイミングに対してずれていると判定することを特徴とする請求項 1 3 記載のサンプリング方法。

【請求項 1 9】

メッセージ期間における誤差信号が第 3 閾値を越えるか否かにより複数の閾値から第 1 閾値を選択することを特徴とする請求項 1 6 乃至請求項 1 8 のいずれかに記載のサンプリング方法。

【請求項 2 0】

前回の誤差信号を第 1 閾値とすることを特徴とする請求項 1 6 乃至請求項 1 8 のいずれかに記載のサンプリング方法。

【請求項 2 1】

トレーニング期間終了時の誤差信号からトレーニング期間の前半終了時の誤差信号を減算した絶対値が第 4 閾値より大きいと判定し、前記絶対値が前記第 4 閾値より大きいと判定された場合にサンプリングクロックを 1 / 4 サンプリング周期遅延させることを特徴とする請求項 1 4 乃至請求項 2 0 のいずれかに記載のサンプリング方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、無線通信システムに用いられる受信装置及びサンプリング方法に関する。

【0002】

【従来の技術】

携帯電話及び自動車電話等の無線通信装置に搭載される受信装置は、A/D変換器にてアナログ信号をサンプリング処理してディジタル信号に変換し、等化器にてディジタル信号の波形を整形して信号間干渉の影響を低減する。

【0003】

以下、従来の受信装置の構成及び動作について、図10に示すブロック図を用いて説明する。なお、受信装置の等化器として判定帰還型等化器を用いる。

【0004】

図10に示す受信装置に受信されたアナログ信号は、A/D変換器1にてサンプリングクロックに基づくサンプリング処理によりディジタル信号に変換され、等化器2に出力される。等化器2に入力されたディジタル信号は、遅延器11、遅延器12、遅延器13をそれぞれ通過することにより1サンプリング周期ずつ遅延される。

【0005】

また、ディジタル信号は、ディジタル乗算器14にて、タップ係数信号k1を乗算される。同様に、1サンプリング周期遅延した入力信号は、ディジタル乗算器15にて、タップ係数信号k2を乗算され、2サンプリング周期遅延した入力信号は、ディジタル乗算器16にて、タップ係数信号k3を乗算され、3サンプリング周期遅延した入力信号は、ディジタル乗算器17にて、タップ係数信号k4を乗算される。

【0006】

タップ係数信号を乗算された各信号は、ディジタル加算器18にて加算され、加算された

10

20

30

40

50

信号（以下、「加算信号」という）は、判定器 19 及びデジタル減算器 23 に出力される。そして、判定器 19 にて、加算信号の電力値により、送信器から送信された信号が推定される。推定された信号（以下、「推定信号」という）は、他の機器に出力されるとともに、遅延器 20 を通過して 1 サンプリグ周期遅延させられた後、デジタル乗算器 21 にて、タップ係数信号 k_5 を乗算させられ、デジタル加算器 18 に入力される。

【0007】

ここで、一般に、移動体通信の送信器は、送信信号のメッセージの前に既知のトレーニング信号系列を挿入する。一方、受信器内の等化器は、伝送路特性に適應させるため、トレーニング信号系列と同じトレーニング用参照信号系列を記憶し、トレーニング信号系列を受信している間、トレーニング用参照信号系列を用いて等化处理を行う。以下、トレーニング信号系列を受信している期間をトレーニング期間と呼び、メッセージを受信している期間をメッセージ期間と呼ぶ。

10

【0008】

制御信号 c_1 にて切替スイッチ 22 を切替え制御することにより、トレーニング期間のときにトレーニング用参照信号がデジタル減算器 23 に入力され、メッセージ期間のときに推定信号がデジタル減算器 23 に入力される。

【0009】

そして、デジタル減算器 23 にて、加算信号からトレーニング用参照信号又は推定信号が減算されて判定誤差を表す信号（以下、「誤差信号」という）が算出され、係数更新部 24 に出力される。

20

【0010】

そして、係数更新部 24 にて、LMS (Least Mean Square) アルゴリズムやRLS (Recursive Least Square) アルゴリズム等の所定のアルゴリズムを用いて、入力信号、誤差信号からタップ係数信号が算出され、更新されたタップ係数信号 $k_1 \sim k_5$ が各乗算器に出力される。

【0011】

【発明が解決しようとする課題】

ここで、AD変換器のサンプリングタイミングが、等化器における最適タイミングに対して大きくずれた場合、誤り率特性が劣化する。この対策として、サンプリング周期をシンボルレートの 2 倍に短縮することにより、サンプリングタイミングのずれを補正する方法が考えられる。

30

【0012】

しかし、サンプリング周期を短縮すると、等化器における演算量が増加して装置の大型化を招くため、上記の方法をデジタル移動体通信の通信装置に採用することは実用的でない。

【0013】

本発明はかかる点に鑑みてなされたものであり、等化器における演算量を増加させることなく、等化器における最適タイミングとAD変換器におけるサンプリングタイミングとのずれを低減し、良好な誤り率特性を得ることができる受信装置及びサンプリング方法を提供することを目的とする。

40

【0014】

【課題を解決するための手段】

上記課題を解決するために、本発明は以下の手段を講じた。

請求項 1 記載の受信装置に関する発明は、推定した伝送路特性から受信信号を減算した誤差信号を用いて等化处理を行う等化手段と、前記誤差信号に基づいてサンプリングタイミングと等化处理の最適タイミングとのずれを判定する判定手段と、この判定手段の判定結果に基づいてサンプリングクロックの遅延量を制御する遅延量制御手段と、前記遅延量制御手段にて遅延量を制御された前記サンプリングクロックを用いてAD変換を行うAD変換手段とを具備し、前記遅延量制御手段は、トレーニング期間の前半にはサンプリングクロックを遅延させず、トレーニング期間の後半、及び、メッセージ期間において前記判定

50

手段にてサンプリングタイミングが等化処理の最適タイミングとずれていると判定された場合にはサンプリングクロックを所定時間遅延させる構成を採る。

【0015】

請求項13記載のサンプリング方法に関する発明は、推定した伝送路特性から受信信号を減算した誤差信号を用いて等化処理を行う工程と、前記誤差信号に基づいて、サンプリングタイミングと等化処理の最適タイミングとのずれを判定する工程と、トレーニング期間の前半にはサンプリングクロックを遅延させず、トレーニング期間の後半、及び、メッセージ期間において前記判定結果にてサンプリングタイミングが等化処理の最適タイミングとずれていると判定された場合にはサンプリングクロックを所定時間遅延させる工程と、遅延量を制御された前記サンプリングクロックを用いてAD変換を行う工程と、を具備する方法を採用する。

10

【0016】

これらの構成により、AD変換におけるサンプリングクロックのタイミングを調整できるので、等化器における演算量を増加させることなく、等化器における最適タイミングとAD変換器におけるサンプリングタイミングとのずれを低減し、誤り率特性の劣化を低減することができる。

【0018】

請求項2記載の発明は、請求項1記載の受信装置において、判定手段は、トレーニング期間終了時の誤差信号がトレーニング期間の前半終了時の誤差信号より大きい場合、サンプリングタイミングが等化処理の最適タイミングに対してずれていると判定する構成を採る。

20

【0020】

請求項14記載の発明は、請求項13記載のサンプリング方法において、トレーニング期間終了時の誤差信号がトレーニング期間の前半終了時の誤差信号より大きい場合、サンプリングタイミングが等化処理の最適タイミングに対してずれていると判定する方法を採用する。

【0021】

これらの構成により、サンプリングタイミングと等化処理の最適タイミングとのずれを最大でも1/4サンプリング周期に低減することができ、誤り率特性の劣化を低減することができる。

30

【0022】

請求項3記載の発明は、請求項1記載の受信装置において、誤差信号を積算する積算手段を具備し、判定手段は、トレーニング期間後半における誤差信号の積算値がトレーニング期間前半における誤差信号の積算値より大きい場合、サンプリングタイミングが等化処理の最適タイミングに対してずれていると判定する構成を採る。

【0023】

請求項15記載の発明は、請求項13記載のサンプリング方法において、トレーニング期間後半における誤差信号の積算値がトレーニング期間前半における誤差信号の積算値より大きい場合、サンプリングタイミングが等化処理の最適タイミングに対してずれていると判定する方法を採用する。

40

【0024】

これらの構成により、サンプリングタイミングを誤差信号の積算値に基づいて制御できるので、さらに誤り率特性を向上することができる。

【0025】

請求項4記載の発明は、請求項1記載の受信装置において、判定手段は、メッセージ期間における誤差信号が第1閾値より大きい場合、サンプリングタイミングが等化処理の最適タイミングに対してずれていると判定する構成を採る。

【0026】

請求項16記載の発明は、請求項13記載のサンプリング方法において、メッセージ期間における誤差信号が第1閾値より大きい場合、サンプリングタイミングが等化処理の最適

50

タイミングに対してずれていると判定する方法を採る。

【0027】

これらの構成により、1つの制御信号でサンプリングタイミングを制御できるので、装置の簡略化を図ることができる。また、これらの構成によるサンプリングタイミングの制御は、トレーニング信号期間を十分に確保できない場合に有効である。

【0028】

請求項5記載の発明は、請求項1記載の受信装置において、誤差信号を積算する積算手段を具備し、判定手段はトレーニング期間における誤差信号の積算値が第1閾値より大きい場合、サンプリングタイミングが等化处理の最適タイミングに対してずれていると判定する構成を採る。

10

【0029】

請求項17記載の発明は、請求項13記載のサンプリング方法において、トレーニング期間における誤差信号の積算値が第1閾値より大きい場合、サンプリングタイミングが等化处理の最適タイミングに対してずれていると判定する方法を採る。

【0030】

これらの構成により、誤差信号の積算値に基づいてサンプリングタイミングを制御できるので、さらに誤り率特性を向上できる。

【0031】

請求項6記載の発明は、請求項1記載の受信装置において、メッセージ期間における誤差信号が第1閾値を越えた回数を加算するカウンタを具備し、判定手段は、前記カウンタが加算した回数が第2閾値より大きい場合、サンプリングタイミングが等化处理の最適タイミングに対してずれていると判定する構成を採る。

20

【0032】

請求項18記載の発明は、請求項13記載のサンプリング方法において、メッセージ期間における誤差信号が第1閾値を越えた回数を加算し、この加算値が第2閾値より大きい場合、サンプリングタイミングが等化处理の最適タイミングに対してずれていると判定する方法を採る。

【0033】

これらの構成により、誤差信号が閾値を越えた回数の加算値に基づいてサンプリングタイミングを制御できるので、さらに誤り率特性を向上できる。

30

【0034】

請求項7記載の発明は、請求項4乃至請求項6のいずれかに記載の受信装置において、判定手段は、メッセージ期間における誤差信号が第3閾値を越えるか否かにより複数の閾値から第1閾値を選択する構成を採る。

【0035】

請求項8記載の発明は、請求項4乃至請求項6のいずれかに記載の受信装置において、判定手段は、前回の誤差信号を第1閾値とする構成を採る。

【0036】

請求項19記載の発明は、請求項16乃至請求項18のいずれかに記載のサンプリング方法において、メッセージ期間における誤差信号が第3閾値を越えるか否かにより複数の閾値から第1閾値を選択する方法を採る。

40

【0037】

請求項20記載の発明は、請求項16乃至請求項18のいずれかに記載のサンプリング方法において、前回の誤差信号を第1閾値とする方法を採る。

【0038】

これらの構成により、サンプリングタイミングの制御基準となる閾値をきめ細かく切替えるので、さらに誤り率特性を向上することができる。

【0039】

請求項9記載の発明は、請求項2乃至請求項8のいずれかに記載の受信装置において、判定手段は、トレーニング期間終了時の誤差信号からトレーニング期間の前半終了時の誤差

50

信号を減算した絶対値が第4閾値より大きいと判定し、遅延量制御手段は、前記絶対値が前記第4閾値より大きいと判定された場合にサンプリングクロックを1/4サンプリング周期遅延させる構成を採る。

【0040】

請求項21記載の発明は、請求項14乃至請求項20のいずれかに記載のサンプリング方法において、トレーニング期間終了時の誤差信号からトレーニング期間の前半終了時の誤差信号を減算した絶対値が第4閾値より大きいと判定し、前記絶対値が前記第4閾値より大きいと判定された場合にサンプリングクロックを1/4サンプリング周期遅延させる方法を採用する。

【0041】

これらの構成により、サンプリングタイミングと等化処理の最適タイミングとのずれを最大でも1/8サンプリング周期に低減することができ、誤り率特性の劣化を低減することができる。

【0042】

請求項10記載の通信端末に関する発明は、請求項1乃至請求項9のいずれかに記載の受信装置を搭載し、無線通信を行う構成を採用する。

【0043】

請求項11記載の基地局装置に関する発明は、請求項1乃至請求項9のいずれかに記載の受信装置を搭載し、無線通信を行う構成を採用する。

【0044】

請求項12記載の無線通信システムに関する発明は、無線通信を行う通信端末装置又は基地局装置の少なくとも一方に請求項1乃至請求項9のいずれかに記載の受信装置を搭載する構成を採用する。

【0045】

【発明の実施の形態】

以下、本発明の実施の形態について、添付図面を参照して詳細に説明する。なお、以下の説明では、等化器として判定帰還型等化器を用いる。

【0046】

また、以下の説明では、係数更新アルゴリズムとしてLMSアルゴリズムを用いる。LMSアルゴリズムにおける更新タップ係数 $W(n)$ は、入力信号 $X(n)$ 、誤差信号 $e(n)$ 、修正係数 u ($0 < u < 1$)、自然数 n を用いて以下に示す式(1)にて求められる。

【0047】

$$W(n) = W(n-1) + uX(n)e(n) \quad (1)$$

また、以下の説明における各制御信号及び各閾値は、ユーザー等により予め設定され、各図に示されない制御部から等化器に出力される。

【0048】

(実施の形態1)

図1は、本発明の実施の形態1における受信装置の構成を示すブロック図である。

【0049】

図1に示す受信装置において、AD変換器101は、サンプリングクロックに基づいて、受信したアナログ信号をサンプリング処理し、ディジタル信号に変換する。等化器102は、AD変換器101から出力されたディジタル信号の波形を整形して信号間干渉の影響を低減する。

【0050】

以下、等化器102の内部構成について説明する。遅延器111、遅延器112及び遅延器113は、入力信号を1サンプル周期遅延させる。ディジタル乗算器114は、入力信号にタップ係数信号 k_1 を乗算する。ディジタル乗算器115は、1サンプル周期遅延の入力信号にタップ係数信号 k_2 を乗算する。ディジタル乗算器116は、2サンプル周期遅延の入力信号にタップ係数信号 k_3 を乗算する。ディジタル乗算器117は、3サンプル周期遅延の入力信号にタップ係数信号 k_4 を乗算する。

10

20

30

40

50

【0051】

ディジタル加算器118は、各タップ係数信号を乗算された複数の信号を加算した信号（以下、「加算信号」という）を出力する。判定器119は、加算信号の電力値等により、送信器から送信された信号を推定し、推定した信号（以下、「推定信号」という）を出力する。遅延器120は、推定信号を1サンプル周期遅延させ、ディジタル乗算器121は、1サンプル周期遅延した推定信号にタップ係数信号k5を乗算し、加算器118に出力する。

【0052】

切替スイッチ122は、制御信号c1により、トレーニング期間のときにトレーニング用参照信号を選択し、メッセージ期間のときに推定信号を選択し、選択した信号をディジタル減算器123に出力する。

10

【0053】

ディジタル減算器123は、加算信号からトレーニング用参照信号あるいは推定信号を減算し、判定誤差を表す信号（以下、「誤差信号」という）を算出し、係数更新部124及び切替スイッチ125に出力する。

【0054】

係数更新部124は、入力信号、誤差信号及び修正係数を入力し、LMSアルゴリズムにてタップ係数を算出し、タップ係数信号k1～k5を各乗算器に出力する。

【0055】

切替スイッチ125は、制御信号c2により、トレーニング期間の前半終了時の誤差信号をメモリ126に出力し、トレーニング期間の終了時の誤差信号をメモリ127に出力する。メモリ126は、トレーニング期間の前半終了時の誤差信号を記憶し、メモリ127は、トレーニング期間の終了時の誤差信号を記憶する。

20

【0056】

ディジタル減算器128は、トレーニング期間の前半終了時の誤差信号からトレーニング期間の終了時の誤差信号を減算した信号（以下、「誤差減算信号」という）を判定器129に出力する。

【0057】

判定器129は、誤差減算信号に基づいて、トレーニング期間の前半終了時とトレーニング期間の終了時とで、誤差が大きい方を判定する。そして、判定器129は、判定結果に基づく制御信号（以下、「判定制御信号」という）を切替スイッチ130に出力する。

30

【0058】

切替スイッチ130は、トレーニング期間において、制御信号c2により、トレーニング期間の前半にサンプリングクロックをAD変換器101に出力し、トレーニング期間の後半にサンプリングクロックを遅延器131に出力する。また、切替スイッチ130は、メッセージ期間において、判定制御信号により、トレーニング期間の前半終了時の誤差がトレーニング期間の終了時の誤差より小さい場合にサンプリングクロックをAD変換器101に出力し、それ以外の場合にサンプリングクロックを遅延器131に出力する。

【0059】

遅延器131は、入力したサンプリングクロックを1/2サンプリング周期だけ遅延させ、AD変換器101に出力する。

40

【0060】

次に、実施の形態1における受信装置のサンプリング処理及び等化処理について説明する。受信装置に受信されたアナログ信号は、AD変換器101にてサンプリングクロックに基づくサンプリング処理によりディジタル信号に変換され、等化器102に出力される。

【0061】

等化器102に入力されたディジタル信号は、遅延器111、遅延器112、遅延器113をそれぞれ通過することにより1サンプリング周期ずつ遅延させられる。

【0062】

また、ディジタル信号は、ディジタル乗算器114にて、タップ係数信号k1を乗算され

50

る。同様に、1 サンプリング周期遅延した入力信号は、デジタル乗算器 1 1 5 にて、タップ係数信号 k 2 を乗算され、2 サンプリング周期遅延した入力信号は、デジタル乗算器 1 1 6 にて、タップ係数信号 k 3 を乗算され、3 サンプリング周期遅延した入力信号は、デジタル乗算器 1 1 7 にて、タップ係数信号 k 4 を乗算される。

【0063】

タップ係数信号を乗算された各信号は、デジタル加算器 1 1 8 にて加算され、加算信号が判定器 1 1 9 及びデジタル減算器 1 2 3 に出力される。

【0064】

そして、判定器 1 1 9 にて、加算信号の電力値により、送信器から送信された信号が推定され、推定信号が他の機器に出力されるとともに、遅延器 1 2 0 を通過して1 サンプリ
ング周期遅延させられた後、デジタル乗算器 1 2 1 にてタップ係数信号 k 5 を乗算され、
デジタル加算器 1 1 8 に出力される。

10

【0065】

また、制御信号 c 1 にて切替スイッチ 1 2 2 を切替え制御することにより、トレーニング期間のときにトレーニング用参照信号がデジタル減算器 1 2 3 に出力され、メッセージ期間のときに推定信号がデジタル減算器 1 2 3 に出力される。そして、デジタル減算器 1 2 3 にて、加算信号からトレーニング用参照信号又は推定信号が減算されて誤差信号が算出され、係数更新部 1 2 4 及び切替スイッチ 1 2 5 に出力される。

【0066】

そして、係数更新部 1 2 4 にて、デジタル信号、誤差信号及び修正係数を用いて、L M
S アルゴリズムによってタップ係数が算出され、更新されたタップ係数信号 k 1 ~ k 5 が
各乗算器に出力される。

20

【0067】

また、制御信号 c 2 にて切替スイッチ 1 2 5 を制御することにより、誤差信号は、トレーニング期間の前半終了時にメモリ 1 2 6 に記憶され、トレーニング期間の終了時にメモリ 1 2 7 に記憶される。

【0068】

そして、デジタル減算器 1 2 8 にて、トレーニング期間の前半終了時の誤差信号からトレーニング期間の終了時の誤差信号を減算され、その信号が判定器 1 2 9 に出力され、判定器 1 2 9 にて、トレーニング期間の前半終了時の誤差とトレーニング期間の終了時の誤
差とのどちらが大きいかが判定される。そして、その判定結果に基づく判定制御信号が切
替スイッチ 1 3 0 に出力される。

30

【0069】

サンプリングクロックは、トレーニング期間において、制御信号 c 2 にて切替スイッチ 1 3 0 を制御することにより、トレーニング期間の前半に A D 変換器 1 0 1 に出力され、トレーニング期間の後半に遅延器 1 3 1 に出力される。また、サンプリングクロックは、メッセージ期間において、判定制御信号にて切替スイッチ 1 3 0 を制御することにより、トレーニング期間の前半終了時の誤差がトレーニング期間の終了時の誤差より小さい場合に A D 変換器 1 0 1 に出力され、それ以外の場合に遅延器 1 3 1 に出力される。

【0070】

遅延器 1 3 1 に入力されたサンプリングクロックは、1 / 2 サンプリング周期だけ遅延させられた後、A D 変換器 1 0 1 に出力される。

40

【0071】

このように、メッセージ期間における A D 変換器 1 0 1 のサンプリングタイミングを等化器の誤差信号に基づいて制御することにより、従来、1 / 2 サンプリング周期であったサンプリングタイミングのずれを、1 / 4 サンプリング周期まで低減することができるので、良好な誤り率特性を得ることができる。

【0072】

(実施の形態 2)

図 2 は、実施の形態 2 における受信装置の構成を示すブロック図である。図 2 に示す受信

50

装置は、図１の受信装置に積算器２０１を追加した構成を採る。なお、図２の受信装置において、図１に示す受信装置と共通する部分については、図１と同一符号を付して説明を省略する。

【００７３】

デジタル減算器１２３は、誤差信号を係数更新部１２４及び積算器２０１に出力する。積算器２０１は、入力した誤差信号を積算し、その積算値を切替スイッチ１２５に出力する。

【００７４】

切替スイッチ１２５は、制御信号ｃ２により、トレーニング期間前半の誤差信号の積算値をメモリ１２６に出力し、トレーニング期間後半の誤差信号の積算値をメモリ１２７に出力する。メモリ１２６は、トレーニング期間前半の誤差信号の積算値を記憶し、メモリ１２７は、トレーニング期間後半の積算値の誤差信号を記憶する。

10

【００７５】

デジタル減算器１２８は、トレーニング期間前半の誤差信号の積算値からトレーニング期間後半の誤差信号の積算値を減算した信号を判定器１２９に出力する。

【００７６】

判定器１２９は、トレーニング期間前半の誤差信号の積算値がトレーニング期間後半の誤差の積算値より大きいかな否かを判定し、判定制御信号を切替スイッチ１３０に出力する。

【００７７】

このように、ＡＤ変換器１０１のサンプリングタイミングを誤差信号の積算値に基づいて制御することにより、実施の形態１の受信装置よりもさらに誤り率特性を向上することができる。

20

【００７８】

（実施の形態３）

図３は、実施の形態３における受信装置の構成を示すブロック図である。図３に示す受信装置は、図１の受信装置に絶対値検出器３０１と、デジタル減算器３０２と、判定器３０３と、切替スイッチ３０４と、遅延器３０５とを追加した構成を採る。なお、図３の受信装置において、図１に示す受信装置と共通する部分については、図１と同一符号を付して説明を省略する。

【００７９】

30

デジタル減算器１２８は、誤差減算信号を判定器１２９及び絶対値検出器３０１に出力する。

【００８０】

切替スイッチ１３０は、トレーニング期間において、制御信号ｃ２により、トレーニング期間の前半にサンプリングクロックをＡＤ変換器１０１に出力し、トレーニング期間の後半にサンプリングクロックを切替スイッチ３０４に出力する。また、切替スイッチ１３０は、メッセージ期間において、判定制御信号により、トレーニング期間の前半終了時の誤差がトレーニング期間の終了時の誤差より小さい場合にサンプリングクロックをＡＤ変換器１０１に出力し、それ以外の場合にサンプリングクロックを切替スイッチ３０４に出力する。

40

【００８１】

絶対値検出器３０１は、誤差減算信号の絶対値をデジタル減算器３０２に出力する。デジタル減算器３０２は、誤差減算信号の絶対値から閾値ｔ１を減算した値を判定器３０３に出力する。

【００８２】

判定器３０３は、誤差減算信号の絶対値が閾値ｔ１より大きいかな否かを判定し、判定結果に基づく制御信号を切替スイッチ３０４に出力する。切替スイッチ３０４は、判定器３０３から入力した制御信号により、誤差減算信号の絶対値が閾値ｔ１より大きい場合にサンプリングクロックを遅延器１３１に出力し、それ以外の場合にサンプリングクロックを遅延器３０５に出力する。

50

【 0 0 8 3 】

遅延器 3 0 5 は、入力したサンプリングクロックを 1 / 4 サンプリング周期だけ遅延させ、A D 変換器 1 0 1 に出力する。

【 0 0 8 4 】

このように、サンプリングタイミングの遅延量を誤差信号の絶対値に基づいて制御することにより、実施の形態 1 の受信装置よりもさらに誤り率特性を向上することができる。

【 0 0 8 5 】

(実施の形態 4)

図 4 は、実施の形態 4 における受信装置の構成を示すブロック図である。図 4 に示す受信装置は、図 1 の受信装置に対して、切替スイッチ 1 2 5 と、メモリ 1 2 6 と、メモリ 1 2 7 の代りに、接続スイッチ 4 0 1 を追加した構成を採る。なお、図 4 の受信装置において、図 1 に示す受信装置と共通する部分については、図 1 と同一符号を付して説明を省略する。

10

【 0 0 8 6 】

デジタル減算器 1 2 3 は、誤差信号を係数更新部 1 2 4 及びデジタル減算器 1 2 8 に出力する。デジタル減算器 1 2 8 は、誤差信号から閾値 t_2 を減算した信号を判定器 1 2 9 に出力する。

【 0 0 8 7 】

判定器 1 2 9 は、誤差が閾値 t_2 より大きいかどうかを判定し、判定制御信号を接続スイッチ 4 0 1 に出力する。接続スイッチ 4 0 1 は、制御信号 c_1 により、メッセージ期間中に接続し、判定制御信号を切替スイッチ 1 3 0 に出力する。

20

【 0 0 8 8 】

切替スイッチ 1 3 0 は、トレーニング期間に切替スイッチ 1 3 0 の切替制御を行わない。また、切替スイッチ 1 3 0 は、メッセージ期間において、誤差信号が閾値 t_2 より小さい場合にサンプリングクロックを A D 変換器 1 0 1 に出力し、それ以外の場合にサンプリングクロックを遅延器 1 3 1 に出力する。

【 0 0 8 9 】

これにより、一つの制御信号でサンプリングタイミングの遅延量を制御することができるので、装置の簡略化を図ることができる。また、図 4 に示す受信装置は、トレーニング信号期間を十分に確保できない場合に有効である。

30

【 0 0 9 0 】

(実施の形態 5)

図 5 は、実施の形態 5 における受信装置の構成を示すブロック図である。図 5 に示す受信装置は、図 4 の受信装置に積算器 5 0 1 を追加した構成を採る。なお、図 5 の受信装置において、図 4 に示す受信装置と共通する部分については、図 4 と同一符号を付して説明を省略する。

【 0 0 9 1 】

デジタル減算器 1 2 3 は、誤差信号を係数更新部 1 2 4 及び積算器 5 0 1 に出力する。積算器 5 0 1 は、誤差信号を積算し、その積算値をデジタル減算器 1 2 8 に出力する。デジタル減算器 1 2 8 は、誤差信号の積算値から閾値 t_2 を減算した信号を判定器 1 2 9 に出力する。

40

【 0 0 9 2 】

このように、A D 変換器 1 0 1 のサンプリングタイミングを誤差信号の積算値に基づいて制御することにより、実施の形態 4 の受信装置よりもさらに誤り率特性を向上することができる。

【 0 0 9 3 】

(実施の形態 6)

図 6 は、実施の形態 6 における受信装置の構成を示すブロック図である。図 6 に示す受信装置は、図 4 の受信装置に絶対値検出器 6 0 1 と、デジタル減算器 6 0 2 と、判定器 6 0 3 と、切替スイッチ 6 0 4 と、遅延器 6 0 5 とを追加した構成を採る。なお、図 6 の受

50

信装置において、図 4 に示す受信装置と共通する部分については、図 4 と同一符号を付して説明を省略する。

【 0 0 9 4 】

デジタル減算器 1 2 8 は、誤差信号から閾値 t_2 を減算した信号を判定器 1 2 9 及び絶対値検出器 6 0 1 に出力する。

【 0 0 9 5 】

絶対値検出器 6 0 1 は、誤差信号から閾値 t_2 を減算した信号の絶対値をデジタル減算器 6 0 2 に出力する。デジタル減算器 6 0 2 は、誤差信号から閾値 t_2 を減算した信号の絶対値から閾値 t_3 を減算した値を判定器 6 0 3 に出力する。

【 0 0 9 6 】

判定器 6 0 3 は、誤差信号から閾値 t_2 を減算した信号の絶対値が閾値 t_3 より大きいかなかを判定し、判定結果に基づく制御信号を切替スイッチ 6 0 4 に出力する。

【 0 0 9 7 】

切替スイッチ 6 0 4 は、判定器 6 0 3 から入力した制御信号により、誤差信号から閾値 t_2 を減算した信号の絶対値が閾値 t_3 より大きい場合にサンプリングクロックを遅延器 1 3 1 に出力し、それ以外の場合にサンプリングクロックを遅延器 3 0 5 に出力する。

【 0 0 9 8 】

遅延器 6 0 5 は、入力したサンプリングクロックを $1/4$ サンプリング周期だけ遅延させ、A/D変換器 1 0 1 に出力する。

【 0 0 9 9 】

このように、サンプリングタイミングの遅延量を誤差信号の値に基づいて制御することにより、実施の形態 4 の受信装置よりもさらに誤り率特性を向上することができる。

【 0 1 0 0 】

(実施の形態 7)

図 7 は、実施の形態 7 における受信装置の構成を示すブロック図である。図 7 に示す受信装置は、図 4 の受信装置にカウンタ 7 0 1 と、デジタル減算器 7 0 2 と、判定器 7 0 3 とを追加した構成を採る。なお、図 7 の受信装置において、図 4 に示す受信装置と共通する部分については、図 4 と同一符号を付して説明を省略する。

【 0 1 0 1 】

接続スイッチ 4 0 1 は、制御信号 c_1 により、メッセージ期間中に接続し、判定制御信号をカウンタ 7 0 1 に出力する。カウンタ 7 0 1 は、判定制御信号により、判定器 1 2 9 にて誤差信号が閾値 t_2 より大きいと判定された回数（以下、「判定回数」という）をカウントし、判定回数をデジタル減算器 7 0 2 に出力する。デジタル減算器 7 0 2 は、判定回数から閾値 t_4 を減算した値を判定器 7 0 3 に出力する。

【 0 1 0 2 】

判定器 7 0 3 は、判定回数が閾値 t_4 より大きいかなかを判定し、判定結果に基づく制御信号を切替スイッチ 7 0 4 に出力する。切替スイッチ 1 3 0 は、判定器 7 0 3 から入力した制御信号により、判定回数が閾値 t_4 より小さい場合にサンプリングクロックを A/D変換器 1 0 1 に出力し、それ以外の場合にサンプリングクロックを遅延器 1 3 1 に出力する。

【 0 1 0 3 】

このように、A/D変換器 1 0 1 のサンプリングタイミングを誤差信号が閾値 t_2 より大きいと判定された回数に基づいて制御することにより、実施の形態 4 の受信装置よりもさらに誤り率特性を向上することができる。

【 0 1 0 4 】

(実施の形態 8)

図 8 は、実施の形態 8 における受信装置の構成を示すブロック図である。図 8 に示す受信装置は、図 4 の受信装置にデジタル減算器 8 0 1 と、判定器 8 0 2 と、切替スイッチ 8 0 3 とを追加した構成を採る。なお、図 8 の受信装置において、図 4 に示す受信装置と共通する部分については、図 4 と同一符号を付して説明を省略する。

10

20

30

40

50

【0105】

デジタル減算器123は、誤差信号を係数更新部124、デジタル減算器128及び、デジタル減算器801に出力する。デジタル減算器801は、誤差信号から閾値 t_5 を減算した信号を判定器802に出力する。判定器802は、誤差が閾値 t_5 より大きいかどうかを判定し、判定制御信号を切替えスイッチ803に出力する。

【0106】

切替えスイッチ803は、判定器802から入力した制御信号により、誤差信号が閾値 t_5 より大きい場合に閾値 $t_2 - 1$ をデジタル減算器128に出力し、それ以外の場合に閾値 $t_2 - 2$ をデジタル減算器128に出力する。

【0107】

デジタル減算器128は、誤差信号から閾値 $t_2 - 1$ 又は閾値 $t_2 - 2$ を減算した信号を判定器129に出力する。

【0108】

このように、AD変換器101のサンプリングタイミングの制御に用いられる閾値を可変に制御することにより、実施の形態4の受信装置よりもさらに誤り率特性を向上することができる。

【0109】

(実施の形態9)

図9は、実施の形態9における受信装置の構成を示すブロック図である。図9に示す受信装置は、図4の受信装置に接続スイッチ901と、メモリ902とを追加した構成を採る。なお、図9の受信装置において、図4に示す受信装置と共通する部分については、図4と同一符号を付して説明を省略する。

【0110】

デジタル減算器123は、誤差信号を係数更新部124、デジタル減算器128及び、接続スイッチ901に出力する。

【0111】

接続スイッチ901は、判定制御信号を入力すると接続し、接続中に誤差信号をメモリ902に出力し、接続して1バースト期間経過した後に切断する。メモリ902は、入力した誤差信号を一時的に記憶し、新たに誤差信号を入力したとき、記憶している前回の誤差信号をデジタル減算器128に出力する。

【0112】

デジタル減算器128は、誤差信号から前回の誤差信号を減算した信号を判定器129に出力する。

【0113】

このように、AD変換器101のサンプリングタイミングの制御に用いられる閾値として前回の誤差信号を用いることにより、実施の形態4の受信装置よりもさらに誤り率特性を向上することができる。

【0114】

なお、上記各実施の形態において、等化器として判定帰還型等化器を用いて説明したが、本発明はこれに限るものではなく、最尤系列推定型等化器を用いても同様の効果を得ることができる。

【0115】

また、本発明は、上記各実施の形態を適宜組み合わせることも可能であり、係数更新部に入力する修正係数の個数を増加させたり、遅延器及び乗算器の個数を変更して等化器を構成することも可能である。

【0116】

また、上記各実施の形態において、等化器の係数更新アルゴリズムとしてLMSアルゴリズムを用いて説明したが、本発明はこれに限るものではなく、RLSアルゴリズム等の他のアルゴリズムを用いても同様の効果を得ることができる。さらに、修正係数の乗算において、乗算器の代りにビットシフト回路を用いることも可能である。

10

20

30

40

50

【 0 1 1 7 】

【 発明の効果 】

以上説明したように、本発明の受信装置及びサンプリング方法によれば、サンプリングクロックのタイミングを制御でき、誤り率特性を向上できる。

【 図面の簡単な説明 】

【 図 1 】 本発明の実施の形態 1 における受信装置の構成を示すブロック図

【 図 2 】 実施の形態 2 における受信装置の構成を示すブロック図

【 図 3 】 実施の形態 3 における受信装置の構成を示すブロック図

【 図 4 】 実施の形態 4 における受信装置の構成を示すブロック図

【 図 5 】 実施の形態 5 における受信装置の構成を示すブロック図

10

【 図 6 】 実施の形態 6 における受信装置の構成を示すブロック図

【 図 7 】 実施の形態 7 における受信装置の構成を示すブロック図

【 図 8 】 実施の形態 8 における受信装置の構成を示すブロック図

【 図 9 】 実施の形態 9 における受信装置の構成を示すブロック図

【 図 10 】 従来の受信装置の構成を示すブロック図

【 符号の説明 】

1 0 1 A D 変換器

1 0 2 等化器

1 2 5 切替スイッチ

1 2 6、1 2 7 メモリ

20

1 2 8 デジタル減算器

1 2 9 判定器

1 3 0 切替スイッチ

1 3 1 遅延器

2 0 1 積算器

3 0 1 絶対値検出器

4 0 1 接続スイッチ

5 0 1 積算器

6 0 1 絶対値検出器

7 0 1 カウンタ

30

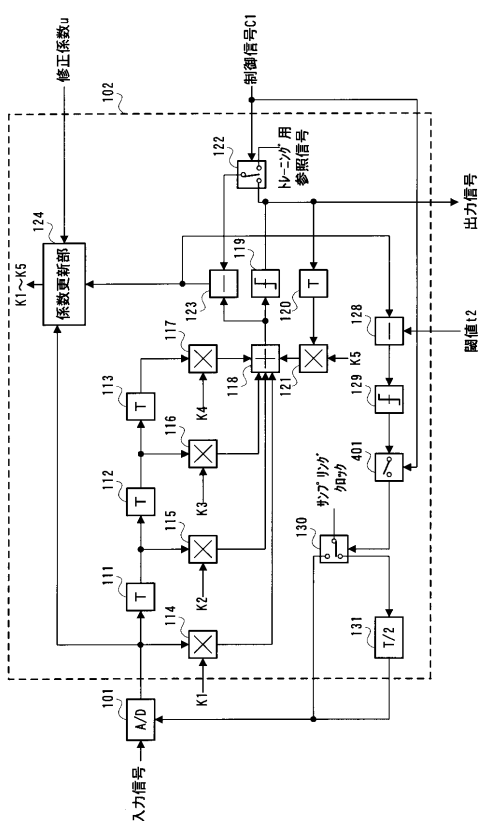
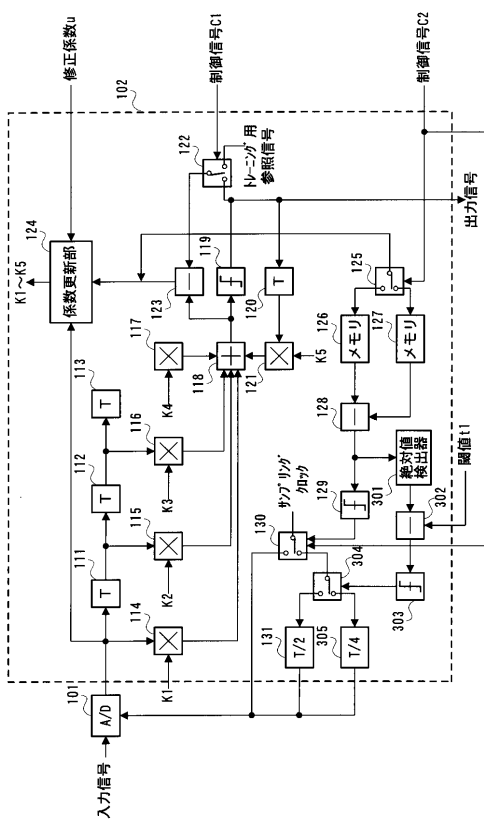
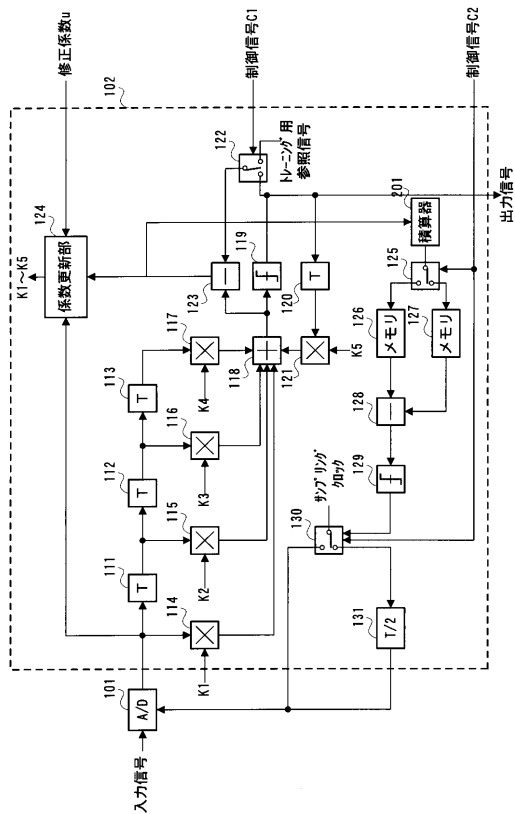
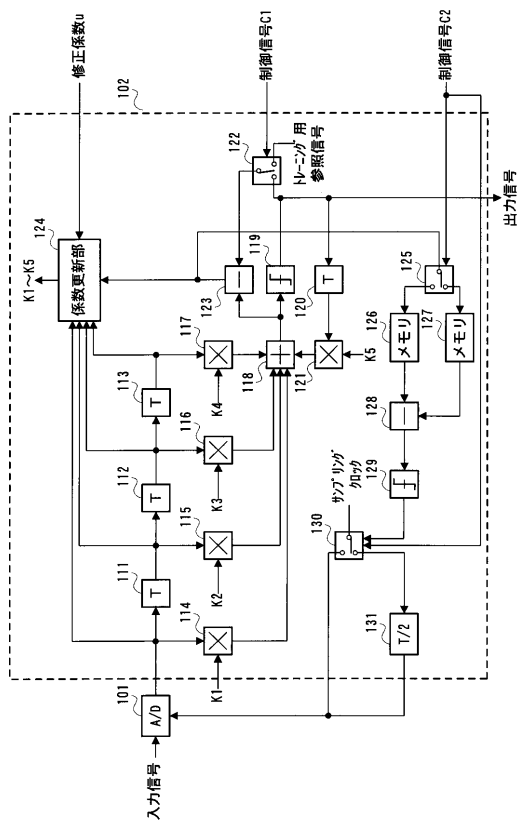
8 0 1 デジタル減算器

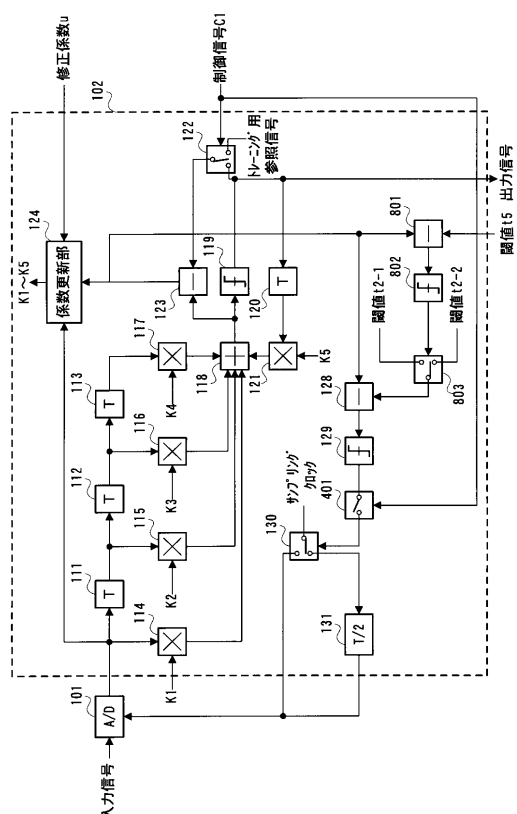
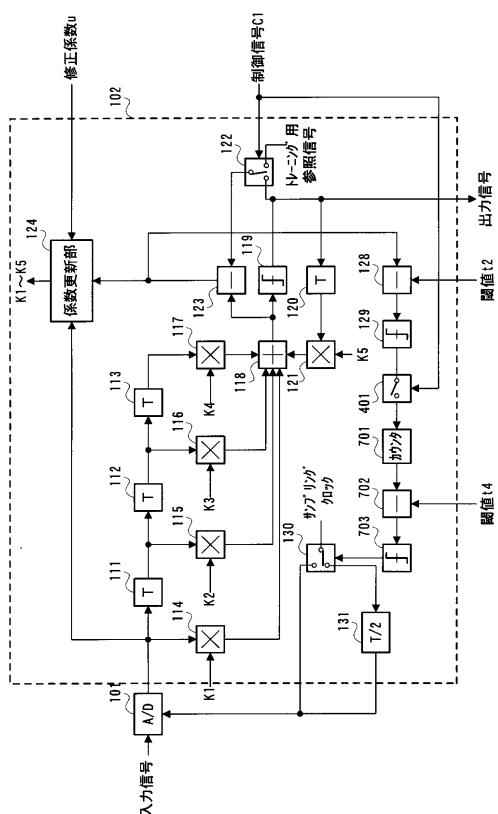
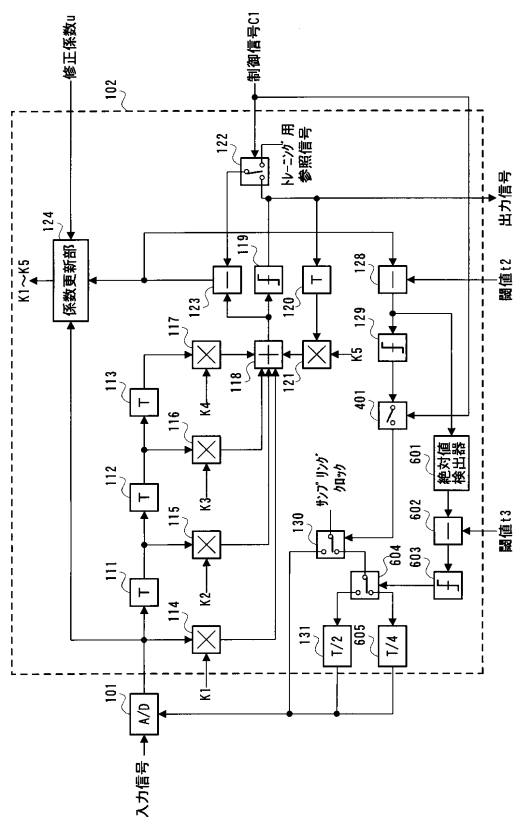
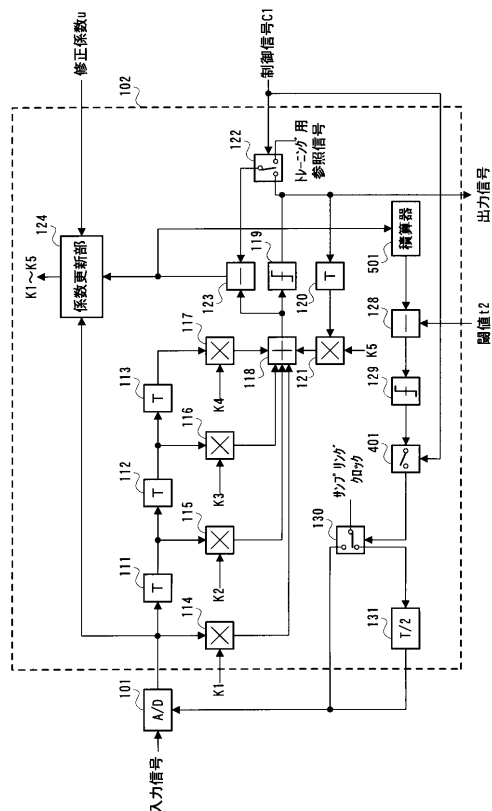
8 0 2 判定器

8 0 3 切替スイッチ

9 0 1 接続スイッチ

9 0 2 メモリ





フロントページの続き

- (56)参考文献 特開平06-006265(JP,A)
特開平05-083165(JP,A)
特開平10-163930(JP,A)
実開平03-034340(JP,U)
特開平01-194614(JP,A)
特開平10-134512(JP,A)
特開平08-256093(JP,A)
特開平09-320198(JP,A)
特開平02-073748(JP,A)
特開平07-066844(JP,A)
特開平05-030009(JP,A)
特開昭61-136727(JP,A)
特開昭61-239739(JP,A)