

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第6616947号
(P6616947)

(45) 発行日 令和1年12月4日(2019.12.4)

(24) 登録日 令和1年11月15日(2019.11.15)

(51) Int.Cl. F I
H O 3 K 17/687 (2006.01) H O 3 K 17/687 G
H O 4 B 1/48 (2006.01) H O 4 B 1/48

請求項の数 17 外国語出願 (全 13 頁)

(21) 出願番号 特願2015-41269 (P2015-41269)
(22) 出願日 平成27年3月3日(2015.3.3)
(65) 公開番号 特開2015-213296 (P2015-213296A)
(43) 公開日 平成27年11月26日(2015.11.26)
審査請求日 平成30年3月1日(2018.3.1)
(31) 優先権主張番号 14/196,987
(32) 優先日 平成26年3月4日(2014.3.4)
(33) 優先権主張国・地域又は機関
米国 (US)

(73) 特許権者 599034594
コーボ ユーエス、インコーポレイテッド
アメリカ合衆国オレゴン州97124・ヒ
ルスボロ・ノースイーストブルックウッド
パークウェイ 2300
2300 NE Brookwood P
arkway, Hillsboro, Or
egon 94124, U. S. A.
(74) 代理人 100105924
弁理士 森下 賢樹
(72) 発明者 キャンベル、チャールズ エフ.
アメリカ合衆国オレゴン州97124・ヒ
ルスボロ・ノースイーストブルックウッド
パークウェイ 2300

最終頁に続く

(54) 【発明の名称】 ハイパワー高周波数スイッチ素子用バイアス回路

(57) 【特許請求の範囲】

【請求項 1】

第 1 ゲート端子を有し、高周波 (R F) 信号のスイッチングを助けるように構成される
第 1 トランジスタと、

一定のバイアス電圧を受けるように構成される第 2 ゲート端子を有する第 2 トランジス
タと、

前記第 1 ゲート端子と制御端子の間に接続されるゲート抵抗と、

前記第 1 ゲート端子と前記制御端子の間で前記第 2 トランジスタと直列に接続される複
数のダイオードと、

前記第 2 ゲート端子に接続され、第 1 制御電圧および前記第 1 制御電圧と相補的な第 2
制御電圧の低い方に基づいて前記第 2 トランジスタを選択的にスイッチするための前記一
定のバイアス電圧を生成するよう構成されるゲート回路と、を備える回路。

【請求項 2】

当該回路は、前記第 1 制御電圧を受けて、第 1 状態と第 2 状態の間で前記第 1 トランジ
スタをスイッチするよう構成され、

前記第 2 トランジスタは、前記第 1 トランジスタが前記第 1 状態のときに前記複数のダ
イオードを前記ゲート抵抗と並列に選択的に接続させるよう構成される、請求項 1 に記載
の回路。

【請求項 3】

前記第 1 トランジスタは、窒化ガリウム (G a N) トランジスタである、請求項 1 に記

10

20

載の回路。

【請求項 4】

前記第 1 トランジスタは、R F 信号の伝送路に直列に接続される直列トランジスタであり、前記ゲート抵抗および前記複数のダイオードは、第 1 バイアス回路に含まれており、当該回路は、さらに、

前記伝送路に分岐して接続され、ゲート端子を有する分岐トランジスタと、

前記分岐トランジスタの前記ゲート端子に接続される第 2 バイアス回路と、を含む、請求項 1 に記載の回路。

【請求項 5】

ゲート端子を有するトランジスタと、

前記ゲート端子に接続され、高周波 (R F) 信号のスイッチングを助けるよう前記トランジスタをオンまたはオフにするための第 1 制御電圧を受ける制御端子と、

前記ゲート端子と前記制御端子の間に接続されるバイアス回路であって、前記ゲート端子と前記制御端子の間に接続されるゲート抵抗を含むバイアス回路と、を備え、

前記バイアス回路は、前記トランジスタがオフのときに、前記ゲート抵抗の近くで、一以上のダイオードを通る、前記ゲート端子と前記制御端子の間の導電経路を選択的に与え、

前記バイアス回路は、前記第 1 制御電圧および前記第 1 制御電圧と相補的な第 2 制御電圧の低い方に基づく一定のバイアス電圧を受けるように構成される、高周波 (R F) スwitchング装置。

【請求項 6】

前記トランジスタは第 1 トランジスタであり、前記ゲート端子は第 1 ゲート端子であり、前記バイアス回路は、第 2 トランジスタを含み、前記第 2 トランジスタは、前記一以上のダイオードに接続され、前記トランジスタがオフのときに前記一以上のダイオードを前記ゲート抵抗と並列に選択的に接続させる、請求項 5 に記載の装置。

【請求項 7】

前記第 2 トランジスタの第 2 ゲート端子は、前記第 1 トランジスタがオフのときの前記第 1 制御電圧の値に等しい値を有する前記一定のバイアス電圧を受けるように構成される、請求項 6 に記載の装置。

【請求項 8】

前記第 2 トランジスタの前記第 2 ゲート端子に接続されるゲート回路であって、前記一定のバイアス電圧を生成するゲート回路をさらに含む、請求項 7 に記載の装置。

【請求項 9】

前記第 1 制御電圧は、前記トランジスタがオンのときに約 0 V の値を有し、前記トランジスタがオフのときに負の電圧値を有する、請求項 5 に記載の装置。

【請求項 10】

前記トランジスタは、R F 信号の伝送路に直列に接続される直列トランジスタであり、前記ゲート抵抗および前記一以上のダイオードは、第 1 バイアス回路に含まれており、

当該装置は、さらに、

前記伝送路に分岐して接続され、ゲート端子を有する分岐トランジスタと、

前記分岐トランジスタの前記ゲート端子に接続される第 2 バイアス回路と、を含む、請求項 5 に記載の装置。

【請求項 11】

前記一以上のダイオードは、前記ゲート端子と前記制御端子の間に互いに直列に接続される複数のダイオードを含む、請求項 5 に記載の装置。

【請求項 12】

高周波 (R F) 信号を受けるための入力ポートと、

出力ポートと、

前記入力ポートと前記出力ポートの間に直列に接続される直列トランジスタであって、前記直列トランジスタがオンであるときに前記 R F 信号を前記出力ポートへ選択的に通過

10

20

30

40

50

させる直列トランジスタと、

前記直列トランジスタのゲート端子に接続され、前記直列トランジスタをオンまたはオフにするための直列制御電圧を受ける直列制御端子と、

前記直列トランジスタの前記ゲート端子に接続される直列バイアス回路であって、

- 前記直列トランジスタのゲート端子と前記直列制御端子の間に接続される直列ゲート抵抗と、

- 前記直列トランジスタのゲート端子と前記直列制御端子の間に前記直列ゲート抵抗と並列に接続される一以上のダイオードと、

- 前記直列トランジスタのゲート端子と前記直列制御端子の間に前記一以上のダイオードと直列に接続され、前記直列制御電圧に応答して前記一以上のダイオードを前記直列ゲート抵抗と並列に選択的に導電的に接続させる直列スイッチと、を含む直列バイアス回路と、

10

前記入力ポートと前記出力ポートの間の伝送路に分岐して接続される分岐トランジスタと、

前記分岐トランジスタのゲート端子に接続され、前記分岐トランジスタをオンまたはオフにするための分岐制御電圧を受ける分岐制御端子であって、前記分岐制御電圧が前記直列制御電圧と相補的である分岐制御端子と、

分岐スイッチを備える分岐バイアス回路と、

前記直列スイッチおよび前記分岐スイッチに接続される複数の個別ゲート回路であって、前記複数の個別ゲート回路のそれぞれが前記直列スイッチおよび前記分岐スイッチに一定のバイアス電圧を通過させるよう構成され、前記一定のバイアス電圧が前記直列制御電圧の値と前記分岐制御電圧の値の低い方に等しい値を有する複数の個別ゲート回路と、を備えるシステム。

20

【請求項 1 3】

前記分岐トランジスタの前記ゲート端子に接続される分岐バイアス回路をさらに備え、前記分岐バイアス回路は、

前記分岐トランジスタの前記ゲート端子と前記分岐制御端子の間に接続される分岐ゲート抵抗と、

前記分岐トランジスタの前記ゲート端子と前記分岐制御端子の間に前記分岐ゲート抵抗と並列に接続される一以上のダイオードと、

30

前記分岐トランジスタの前記ゲート端子と前記分岐制御端子の間に前記一以上のダイオードと直列に接続され、前記分岐制御電圧に応答して前記分岐バイアス回路の前記一以上のダイオードを前記分岐制御端子に選択的に導電的に接続させる前記分岐スイッチと、を含む、請求項 1 2 に記載のシステム。

【請求項 1 4】

前記直列バイアス回路および前記分岐バイアス回路のスイッチは、トランジスタを含み、

前記システムは、前記スイッチのそれぞれのトランジスタのゲート端子に接続される前記複数の個別ゲート回路を含み、

前記個別ゲート回路は、

40

前記直列制御電圧および前記分岐制御電圧を受け、

前記スイッチのそれぞれのトランジスタのゲート端子に前記一定のバイアス電圧を通過させる、請求項 1 3 に記載のシステム。

【請求項 1 5】

前記一以上のダイオードは、前記直列トランジスタの前記ゲート端子と前記直列制御端子の間に互いに直列に接続される複数のダイオードを含む、請求項 1 2 に記載のシステム。

【請求項 1 6】

前記直列トランジスタは、窒化ガリウム (Ga N) トランジスタである、請求項 1 2 に記載のシステム。

50

【請求項 17】

無線通信ネットワークを通じた伝送用の前記 R F 信号をスイッチする請求項 12 に記載のシステムを含む、無線通信デバイス。

【発明の詳細な説明】

【技術分野】

【0001】

本開示の実施の形態は、広く回路の分野に関し、特に、高周波スイッチング素子用のバイアス回路に関する。

【背景技術】

【0002】

高周波 (R F) スwitching 素子は、無線通信システムといった多くの用途に用いられ、 R F 信号を選択的に通過させる。多くのスイッチング素子は、 R F 信号をスイッチするための電界効果トランジスタ (F E T) を含む。しかしながら、 F E T のゲート端子におけるリーク電流は、挿入損失を生じさせるおそれがあり、および / または、望まないときに F E T をオンまたはオフにさせるおそれがある。

【図面の簡単な説明】

【0003】

実施の形態は、例示を目的とし、添付の図面の記載に限定されないことを目的として例示される。添付の図面において同種の要素には同種の符号が付される。

【0004】

【図 1】様々な実施の形態に係るスイッチング素子の構成を示す回路図である。

【0005】

【図 2】様々な実施の形態に係る別のスイッチング素子の構成を示す回路図である。

【0006】

【図 3】様々な実施の形態に係る単極単投スイッチの構成を示す回路図である。

【0007】

【図 4】様々な実施の形態に係る無線通信装置の例を示すブロック図である。

【発明を実施するための形態】

【0008】

例示される実施の形態に係る様々な態様は、当業者にとって一般的に採用される用語を用いて他の当業者に本発明の本質を伝えるために示される。しかしながら、以下に示されるいくつかの要素のみを用いて代替的な実施の形態を実施しうることが、当業者にとって明らかであろう。説明のために、特定の装置または構成は、例示される実施の形態の詳細な理解を与えるために示される。しかし、当業者にとって、代替的な実施の形態を具体的な細部を省いて実施しうることが明らかであろう。他の例では、例示される実施の形態を不明確としないために、周知な特徴は除外され、もしくは単純化される。

【0009】

さらに、様々な動作は、複数の個別の動作として本開示の理解を最も助ける形で順に示される。しかしながら、記載の順序は、これらの動作が必ずしも順序依存であることを示すものであるとして解釈されるべきではない。特に、これらの動作は、説明される順序で実行される必要はない。

【0010】

「一つの実施の形態において」の語は、繰り返し用いられる。この語は、ほとんどの場合において、同じ実施の形態を参照するものではないが、同じ実施の形態を参照するかもしれない。「備える」、「有する」および「含む」の語は、文脈において別に規定されない限り、同義語である。

【0011】

様々な実施の形態の結合に用いられる用語に対し、文脈上の明確性を与えるため、「 A / B 」および「 A および / または B 」の語は、 (A)、 (B) または (A および B) を意味することとする。また、「 A、 B および / または C 」の語は、 (A)、 (B)、 (C)、

10

20

30

40

50

(A および B)、(A および C)、(B および C) または (A、B および C) を意味する。

【 0 0 1 2 】

「 ~ と接続される 」の語は、ここでは、派生的に用いられうる。「接続される」は、以下に示す一以上の意味で用いられうる。「接続される」は、二以上の要素が物理的または電氣的に直接接触することを意味しうる。しかしながら、「接続される」は、二以上の要素が互いに間接的に接触しつつ互いに協働または相互作用することも意味し、また、一つ以上の他の要素が、上述の意味で互いに接続された要素間において結合または接続されることを意味しうる。

【 0 0 1 3 】

図 1 は、様々な実施の形態に係るスイッチ回路 1 0 0 を示す。スイッチ回路 1 0 0 (以下、回路 1 0 0 ともいう) は、バイアス回路 1 0 8 に接続されるトランジスタ 1 0 4 を含んでもよい。いくつかの実施の形態において、トランジスタ 1 0 4 は、電界効果トランジスタ (F E T) であってもよい。トランジスタ 1 0 4 は、ドレイン端子 1 1 2、ソース端子 1 1 6、ゲート端子 1 2 0 を含んでもよい。いくつかの実施の形態において、トランジスタ 1 0 4 は、n 型 F E T であってもよい。追加的または代替的に、トランジスタ 1 0 4 は、デプレッション型 F E T であってもよい。いくつかの実施の形態において、トランジスタ 1 0 4 は、窒化ガリウム (G a N) またはガリウム砒素 (G a A s) F E T であってもよい。

【 0 0 1 4 】

スイッチ回路 1 0 0 は、制御信号 (例えば制御電圧) を受け、伝送信号 (例えば、高周波 (R F) 信号) のスイッチングを助けるようトランジスタ 1 0 4 を第 1 状態と第 2 状態の間でスイッチさせる制御端子 1 2 4 をさらに含んでもよい。例えば、いくつかの実施の形態において、トランジスタ 1 0 4 は、第 1 状態においてオフであり、第 2 状態においてオンであってもよい。トランジスタ 1 0 4 は、ドレイン端子 1 1 2 にて伝送信号を受け、トランジスタ 1 0 4 がオンの場合に伝送信号をソース端子 1 1 6 へ通過させてもよい。トランジスタ 1 0 4 は、トランジスタ 1 0 4 がオフである場合にドレイン端子 1 1 2 とソース端子 1 1 6 の間の伝送信号の通過を妨げてよい。

【 0 0 1 5 】

いくつかの実施の形態において、トランジスタ 1 0 4 は、伝送経路に直列に接続されて入力ポートから出力ポートへ伝送信号を選択的に通過させてもよい (例えば、アンテナおよび / または他の構造による伝送のため)。他の実施の形態において、トランジスタ 1 0 4 は、伝送経路に分岐して接続されて入力ポートからグラウンド端子へ伝送信号を選択的に通過させてもよい (例えば、伝送信号を迂回させたり、出力ポートへの通過を妨げたりするため)。図 3 を示しながら後述されるように、いくつかの実施の形態は、伝送経路に直列に接続される直列トランジスタと、伝送経路に分岐して接続される分岐トランジスタとを含むスイッチング素子を含んでもよい。スイッチングモジュールの第 1 状態において、直列トランジスタがオンになり分岐トランジスタがオフになって伝送信号を出力ポートへ通過させてもよい。スイッチングモジュールの第 2 状態において、直列トランジスタがオフになり分岐トランジスタがオンになって出力ポートへの伝送信号の通過を妨げてよい。

【 0 0 1 6 】

様々な実施の形態において、制御信号は、第 1 の値と第 2 の値の間でスイッチ可能であってもよい。制御信号は、トランジスタ 1 0 4 をオフにする第 1 の値を有してもよく、トランジスタ 1 0 4 をオンにする第 2 の値を有してもよい。いくつかの実施の形態において、第 1 および第 2 の値は、直流 (D C) 電圧であってもよい。例えば、いくつかの実施の形態において、第 1 の値はトランジスタ 1 0 4 をオフにする負の D C 電圧であり、第 2 の値はトランジスタ 1 0 4 をオンにする 0 V (例えばグラウンド電圧) であってもよい。一つの非限定的な実施の形態において、制御信号の第 1 の値は、トランジスタ 1 0 4 をオフにする約 - 2 0 V から - 4 8 V であってもよい。例えば、トランジスタ 1 0 4 がデプレッシ

ョン型 GaN FET である場合にこのような制御信号が採用されうる。

【0017】

いくつかの実施の形態において、制御端子 124 に接続される電源 126 により制御信号が与えられてもよい。いくつかの実施の形態において、電源 126 は、制御信号の第 2 の値を与えるためにグラウンド電位に接続され、制御信号の第 1 の値を与えるために負の電圧に接続されてもよい。

【0018】

様々な実施の形態において、バイアス回路 108 は、トランジスタ 104 のゲート端子 120 と制御端子 124 の間に接続されてもよい。バイアス回路 108 は、ゲート端子 120 と制御端子 124 の間に接続されるゲート抵抗 128 を含んでもよい。バイアス回路 108 は、ゲート端子 120 と制御端子 124 の間にゲート抵抗 128 と並列に接続される一以上のダイオード 132 a - b をさらに含んでもよい。ダイオード 132 a - b は、ゲート端子 120 から制御端子 124 へダイオード 132 a - b を通じてリーク電流を通過させることを可能にしてもよい。ダイオード 132 a - b は、ダイオード 132 a - b の順方向が制御端子 124 に向かって接続され、ダイオード 132 a - b の逆方向がゲート端子 120 に向かって接続されるように方向付けられてもよい。

【0019】

いくつかの実施の形態において、バイアス回路 108 は、一以上のダイオード 132 a - b に接続されてトランジスタ 104 が第 1 状態（例えばオフ）のときに一以上のダイオード 132 a - b をゲート抵抗 128 と並列に選択的に接続させるスイッチ 136（例えば FET）をさらに含んでもよい。例えば、スイッチ 136 は、トランジスタ 104 がオフのときにオン（例えば、制御端子 124 とダイオード 132 a - b の間に電流を導通させること）となってもよいし、スイッチ 136 は、トランジスタ 104 がオンのときにオフ（例えば、制御端子 124 とダイオード 132 a - b の間での電流の通過を妨げること）となってもよい。いくつかの実施の形態において、スイッチ 136 は、一以上のダイオード 132 a - b と制御端子 124 の間に接続されてもよい。他の実施の形態において、スイッチ 136 は、一以上のダイオード 132 a - b とゲート端子 120 の間に接続されてもよい。

【0020】

スイッチ 136 がオンのとき、ダイオード 132 a - b は、ゲート端子 120 と制御端子 124 の間に導電的に接続されてもよい。ゲート端子 120 でのリーク電流が比較的小さいとき、ダイオード 132 a - b はゲート抵抗 128 より高いインピーダンスを示してもよく、リーク電流はゲート抵抗 128 を通じてゲート端子 120 と制御端子 124 の間を流れてもよい。しかしながら、ゲート端子 120 でのリーク電流が閾値電流を超えると、ダイオード 132 a - b はゲート抵抗 128 より低いインピーダンスを示してもよく、リーク電流はダイオード 132 a - b を通じてゲート端子 120 から制御端子 124 へ通過してもよい。ダイオード 132 a - b は、ゲート端子 120 と制御端子 124 の間で、ダイオード 132 a - b のオン電圧の合計にほぼ等しい電圧降下を提供しうる。例えば、いくつかの実施の形態において、個々のダイオード 132 a - b のオン電圧は、約 1 . 6 V でありうる。したがって、バイアス回路 108 が二つのダイオード 132 a - b を含む実施の形態において、ダイオード 132 a - b は、ゲート端子 120 と制御端子 124 の間に約 3 . 2 V の電圧降下を提供しうる。ダイオード 132 a - b により提供される電圧降下は、閾値電流を超えるリーク電流に対して実質的に一定でありうる。

【0021】

対照的に、スイッチングトランジスタのゲート抵抗に並列なダイオードを含まない従来のバイアス回路では、リーク電流の全てがゲート抵抗を通過する。したがって、スイッチングトランジスタがオフであり制御信号が負電圧であるとき、ゲート端子から制御端子までのゲート抵抗にわたる電圧降下は、リーク電流の増加に対して直線的に増大し、その結果、ゲート端子における電圧レベルが絶対値のより小さい負の値（less negative）となってしまう。リーク電流がリーク限界を超える場合、リーク電流によりゲート端子にて増

10

20

30

40

50

大した電圧レベルは、スイッチングトランジスタをオンにさせうる。したがって、バイアス回路 108 は、従来のスイッチング回路より大きなリーク電流とともにスイッチ回路 100 を動作させることを可能にしうる。

【0022】

さらに、ダイオード 132 a - b は、ドレイン端子 112 に存在する RF 信号を整流し、RF 信号をゲート端子 120 における追加的な負電圧に変換しうる。したがって、ダイオード 132 a - b は、ゲート端子 120 と制御端子 124 の間にダイオードが接続されていない場合よりも、ゲート端子 120 でのゲート電圧を絶対値のより大きい負の値 (more negative) にしうる。ダイオード 132 a - b により与えられる整流作用は、スイッチ回路 100 の圧縮点またはパワー処理 (例えば、0.2 dB 以上の挿入損失といった顕著な挿入損失なしに、FET 104 によってスイッチされうるドレイン端子 112 での RF 信号の RF パワー量) を増大させうる。さらに、ダイオード 132 a - b により与えられる増大したパワー処理は、リーク電流が増大するにつれて (例えば、1 mA/mm、1.5 mA/mm、2 mA/mm 以上のリーク電流にて) 実質的に維持されうる。対照的に、ゲート端子と制御端子の間にダイオードが接続されていないスイッチ回路のパワー処理は、一般に、リーク電流が増加するにつれて減少する。

【0023】

さまざまな実施の形態において、バイアス回路 108 により提供される増大したパワー処理は、ゲートトランジスタに並列なダイオードを含まないバイアス回路と比べて、所与の量の RF パワー処理を与える間の第 1 の量として (例えば、所与の圧縮点として)、制御信号が絶対値のより小さい負の電圧を有することを可能にしうる。代替的または追加的に、バイアス回路 108 は、制御信号の所与の第 1 の量に対して増大した RF パワー処理を提供してもよい。様々な実施の形態において、バイアス回路 108 のリーク電流の利益が必要でない場合 (例えば、回路 100 に用いられている FET プロセスが低いゲートリーク電流を有する場合) であっても、増大した RF パワー処理の利益のためにバイアス回路 108 が回路 100 に用いられてもよい。代わりに、増大したパワー処理が必要でない場合であっても、高いリーク電流を管理するためにバイアス回路 108 が回路 100 に用いられてもよい。

【0024】

しかしながら、いくつかの実施の形態において、制御信号が第 2 の値を有してトランジスタ 104 をオンにすると、ダイオード 132 a - b による整流作用で生じたゲート端子 120 での追加の負電圧が望ましくないかもしれない。例えば、制御信号の第 2 の値が 0 V になってトランジスタ 104 がオンになると、整流作用が提供するゲート端子 120 での追加の負電圧は、(例えば、高い RF パワーレベルにて) トランジスタ 104 をオフにしうる。したがって、ゲート端子 120 と制御端子 124 の間でダイオード 132 a - b をゲート抵抗 128 に並列に選択的に接続させるためのスイッチ 136 がスイッチ回路 100 に含まれてもよい。スイッチ 136 は、トランジスタ 104 がオンのときにオフとなってもよい。したがって、スイッチ 136 は、制御信号が第 2 の値を有してトランジスタ 104 がオンとなると、制御端子 124 および / またはゲート端子 120 からダイオード 132 a - b を遮断し、ゲート端子 120 と制御端子 124 の間でダイオード 132 a - b を通じて電流が流れるのを妨げてよい。トランジスタ 104 のドレイン端子 112、ソース端子 116 および 120 の全てがグランド電位となりうることから、ゲート端子 120 でのリーク電流は、トランジスタ 104 がオンのときに回路 100 の性能に顕著な影響を与えないかもしれない。

【0025】

いくつかの実施の形態において、スイッチ 136 は、FET といったトランジスタであってもよい。スイッチバイアス端子 140 は、スイッチ 136 のゲート端子に (例えば、抵抗 144 を介して) 接続されて一定のバイアス電圧を受け、一定のバイアス電圧をスイッチ 136 のゲート端子に通過させてもよい。いくつかの実施の形態において、一定のバイアス電圧は、スイッチバイアス端子 140 に接続される電源 148 により提供されても

10

20

30

40

50

よい。

【 0 0 2 6 】

いくつかの実施の形態において、スイッチバイアス端子 1 4 0 が受ける一定のバイアス電圧は、制御端子 1 2 4 にて受ける制御電圧の最小値と等しい値を有してもよい。例えば、いくつかの実施の形態において、一定のバイアス電圧の値は、トランジスタがオフのときの制御電圧（例えば、負電圧）の値と等しくてもよい。

【 0 0 2 7 】

いくつかの実施の形態において、スイッチ 1 3 6 のドレイン端子は制御端子 1 2 4 と接続されてもよく、スイッチ 1 3 6 のソース端子はダイオード 1 3 2 b に接続されてもよい。したがって、スイッチ 1 3 6 のゲート端子で受ける一定のバイアス電圧とともに、スイッチ 1 3 6 は、制御端子 1 2 4 で受ける制御信号に応答してオンまたはオフとなってもよい。つまり、スイッチ 1 3 6 は、トランジスタ 1 0 4 がオフのときにオンとなってもよく、トランジスタ 1 0 4 がオンのときにオフとなってもよい。

【 0 0 2 8 】

様々な実施の形態において、バイアス回路 1 0 8 は、1、2、3もしくはそれ以上のダイオードといった、任意の適した数の一以上のダイオード 1 3 2 a - b を含んでもよい。ダイオードの数は、バイアス回路 1 0 8 にて設計されるダイオード 1 3 2 a - b を通過するリーク電流の大きさや、用いられる F E T テクノロジーの閾値電圧、ゲート端子 1 2 0 にて要求される最小の R F インピーダンス、および/または、利用可能な負の制御信号の大きさに基づいて選択されうる。

【 0 0 2 9 】

図 2 は、様々な実施の形態に係る別のスイッチ回路 2 0 0（「回路 2 0 0」ともいう）を示す。スイッチ回路 2 0 0 は、図 1 のトランジスタ 1 0 4 およびバイアス回路 1 0 8 のそれぞれと同様に、トランジスタ 2 0 4 とバイアス回路 2 0 8 を含んでもよい。バイアス回路 2 0 8 は、バイアス回路 1 0 8 のゲート抵抗 1 2 8、一以上のダイオード 1 3 2 a - b、スイッチ 1 3 6 のそれぞれと同様に、ゲート抵抗 2 2 8、一以上のダイオード 2 3 2 a - b、スイッチ 2 3 6 を含んでもよい。制御端子 2 2 4 は、バイアス回路 2 0 8（例えば、ゲート抵抗 2 2 8 とスイッチ 2 3 6 の間）に接続されてもよい。制御端子 2 2 4 は、電源 2 2 6 から D C 制御電圧 V_c を受けてもよい。制御電圧 V_c は、F E T 2 0 4 をオフにしてスイッチ 2 3 6 をオンにする第 1 の値と、F E T 2 0 4 をオンにしてスイッチ 2 3 6 をオフにする第 2 の値とを有してもよい。例えば、いくつかの実施の形態において、第 1 の値は負の D C 電圧であってもよいし、第 2 の値はグラウンド電圧（0 V）であってもよい。

【 0 0 3 0 】

スイッチ回路 2 0 0 は、スイッチ 2 3 6 のゲート端子に（例えば抵抗 2 4 4 を介して）接続されるスイッチバイアス端子 2 4 0 をさらに含んでもよい。ゲート回路 2 5 2 は、スイッチバイアス端子 2 4 0 に接続され、スイッチバイアス端子 2 4 0 に一定のバイアス電圧を与えてもよい。一定のバイアス電圧は、制御電圧 V_c の第 1 および第 2 の値の小さい方（例えば、第 1 の値が負電圧である場合には第 1 の値）と等しい値を有してもよい。いくつかの実施の形態において、ゲート回路 2 5 2 は、制御電圧 V_c および制御電圧 V_c と相補的な補完電圧 V'_c （例えば、 V_c が第 2 の値を有する場合に V'_c は第 1 の値を有し、 V_c が第 1 の値を有する場合に V'_c は第 2 の値を有する）に基づいて一定のバイアス電圧を生成してもよい。補完電圧 V'_c は、電源 2 5 6 により提供されてもよい。

【 0 0 3 1 】

いくつかの実施の形態において、ゲート回路 2 5 2 は N O R ゲートを形成し、制御電圧 V_c または補完電圧 V'_c の低い方の電圧と等しい電圧を有する一定のバイアス電圧を出力してもよい。例えば、ゲート回路 2 5 2 は、スイッチバイアス端子 2 4 0 と電源 2 2 6 の間に互いに直列に接続される抵抗 2 6 0 およびダイオード 2 6 4 を含んでもよく、さらに、スイッチバイアス端子 2 4 0 および電源 2 5 6 の間に互いに直列に接続される抵抗 2 6 8 およびダイオード 2 7 2 を含んでもよい。

【 0 0 3 2 】

図 3 は、直列トランジスタ 3 0 4 と分岐トランジスタ 3 0 8 を含む様々な実施の形態に係るスイッチ回路 3 0 0 (以下、スイッチ素子または回路 3 0 0 ともいう)を示す。回路 3 0 0 は、第 1 状態と第 2 状態の間でスイッチ可能でありうる。回路 3 0 0 は、(例えば、送信器から) R F 信号を受ける入力端子 3 1 2 を含んでもよい。回路 3 0 0 は、回路 3 0 0 が第 1 状態であれば R F 信号を出力端子 3 1 6 に通過させてもよく、回路 3 0 0 が第 2 状態であれば R F 信号をグランド端子 3 2 0 に通過させてもよい。いくつかの実施の形態において、出力端子 3 1 6 は、R F 信号を送信するためのアンテナ(不図示)と接続されてもよい。

【 0 0 3 3 】

直列トランジスタ 3 0 4 は、入力端子 3 1 2 と出力端子 3 1 6 の間に直列に接続されうる。直列トランジスタ 3 0 4 は、入力端子 3 1 2 から出力端子 3 1 6 へ向かう伝送路 3 1 8 と直列に接続されるようにも記載されうる。直列トランジスタ 3 0 4 は、スイッチ回路 3 0 0 が第 1 状態であれば R F 信号を出力端子へ選択的に通過させてもよい。

【 0 0 3 4 】

分岐トランジスタ 3 0 8 は、入力端子 3 1 2 とグランド端子 3 2 0 の間に接続されうる。分岐トランジスタ 3 0 8 は、伝送路 3 1 8 および / または入力端子 3 1 2 に分岐するようにも記載されうる。分岐トランジスタ 3 0 8 は、スイッチ回路 3 0 0 が第 2 状態であれば R F 信号をグランド端子 3 2 0 に選択的に短絡させうる(したがって、出力端子 3 1 6 への R F 信号の通過が妨げられる)。

【 0 0 3 5 】

スイッチ回路 3 0 0 は、直列トランジスタ 3 0 4 のゲート端子に接続される直列バイアス回路 3 2 4 と、分岐トランジスタ 3 0 8 のゲート端子に接続される分岐バイアス回路 3 2 8 をさらに含んでもよい。直列バイアス回路 3 2 4 および / または分岐バイアス回路 3 2 8 は、本書に記載されるバイアス回路 1 0 8 またはバイアス回路 2 0 8 と同様であってもよい。直列バイアス回路 3 2 4 は、直列制御信号を受けるための制御端子 3 3 2 と、一定のバイアス電圧を受けるためのスイッチバイアス端子 3 3 6 を含んでもよい。分岐バイアス回路 3 2 8 は、分岐制御信号を受けるための制御端子 3 4 0 と、一定のバイアス電圧を受けるためのスイッチバイアス端子 3 4 4 を含んでもよい。直列制御信号は、分岐制御信号と相補的であってもよい。いくつかの実施の形態においてスイッチバイアス端子 3 3 6 により受ける一定のバイアス電圧は、スイッチバイアス端子 3 4 4 により受ける一定のバイアス電圧と同じであってもよい。

【 0 0 3 6 】

いくつかの実施の形態において、入力端子 3 1 2 と出力端子 3 1 6 の間に接続される複数のトランジスタのスタック(例えば、複数の直列 F E T)に直列トランジスタ 3 0 4 が含まれうるということが理解されるであろう。追加的または代替的に、入力端子 3 1 2 とグランド端子 3 2 0 の間に接続される複数のトランジスタのスタック(例えば、複数の分岐 F E T)に分岐トランジスタ 3 0 8 が含まれてもよい。

【 0 0 3 7 】

図 4 は、いくつかの実施の形態に係る無線通信デバイス 4 0 0 の例におけるブロック図を示す。無線通信デバイス 4 0 0 は、一以上の R F パワー増幅器 (P A) 4 0 8 を含む R F P A モジュール 4 0 4 を有してもよい。R F P A モジュール 4 0 4 は、一以上の R F P A 4 0 8 と接続される一以上の R F スイッチ 4 1 2 をさらに含んでもよい。R F スイッチ 4 1 2 は、スイッチ回路 1 0 0 , 2 0 0 および / または 3 0 0 と同様であってもよいし、これらを含んでもよい。

【 0 0 3 8 】

R F P A モジュール 4 0 4 に加えて、無線通信デバイス 4 0 0 は、少なくとも図示されるように接続されるアンテナ構造 4 1 4 、 T x / R x スイッチ 4 1 8 、トランシーバ 4 2 2 、メインプロセッサ 4 2 6 、メモリ 4 3 0 を有してもよい。無線通信デバイス 4 0 0 は、送信および受信機能を有するように示されるが、他の実施の形態では、送信または受信

10

20

30

40

50

機能のみを有する装置を含んでもよい。ＲＦスイッチ４１２がＲＦＰＡモジュール４０４に含まれるように図示されるが、他の実施の形態において、ＲＦスイッチ４１２は、ＲＦＰＡモジュール４０４に加えて又は代えて、Ｔｘ／Ｒｘスイッチ４１８および／またはトランシーバ４２２といった無線通信デバイス４００の他の構成要素に含まれてもよい。

【００３９】

様々な実施の形態において、無線通信デバイス４００は、携帯電話、ページングデバイス、パーソナルデジタルアシスタント、テキストメッセージデバイス、ポータブルコンピュータ、デスクトップコンピュータ、基地局、加入者局、アクセスポイント、レーダ、衛星通信デバイスであってもよいし、これらに限定されないＲＦ信号の無線送信／受信が可能な他のいかなるデバイスであってもよい。

10

【００４０】

メインプロセッサ４２６は、メモリ４３０に記憶され、無線通信デバイス４００の全般的な動作を制御するための基本的なオペレーティングシステムプログラムを実行してもよい。例えば、メインプロセッサ４２６は、トランシーバ４２２による信号の受信および信号の送信を制御してもよい。メインプロセッサ４２６は、メモリ４３０に常駐する他のプロセスを実行する能力を有してもよく、実行するプロセスの要求に応じてデータをメモリ４３０に移動させたりメモリ４３０から移動させたりしてもよい。

【００４１】

トランシーバ４２２は、メインプロセッサ４２６からの出力用データ（例えば、音声データ、ウェブデータ、Ｅメール、信号データなど）を受信し、出力用データを表すＲＦ入力（ＲＦｉｎ）信号を生成し、ＲＦｉｎ信号をＲＦＰＡモジュール４０４に提供してもよい。トランシーバ４２２はまた、ＲＦＰＡモジュール４０４を選択された帯域で動作させ、かつ、フルパワーもしくはバックパワーモードのいずれかで動作させるように制御してもよい。いくつかの実施の形態において、トランシーバ４２２は、直交周波数分割多重変調（ＯＦＤＭ）を用いるＲＦｉｎ信号を生成してもよい。

20

【００４２】

ＲＦＰＡモジュール４０４は、本書で記載されるように、ＲＦｉｎ信号を増幅してＲＦ出力（ＲＦｏｕｔ）信号を提供してもよい。ＲＦｏｕｔ信号は、Ｔｘ／Ｒｘスイッチ４１８に送られた後、無線（ＯＴＡ；over-the-air）伝送のためにアンテナ構造４１４に送られてもよい。いくつかの実施の形態において、Ｔｘ／Ｒｘスイッチ４１８は、デュプレクサを含んでもよい。同様の手法において、トランシーバ４２２は、Ｔｘ／Ｒｘスイッチ４１８を通じてアンテナ構造４１４からの入力用ＯＴＡ信号を受信してもよい。トランシーバ４２２は、入力用信号を処理してさらなる処理のためにメインプロセッサ４２６に送ってもよい。

30

【００４３】

一以上のＲＦスイッチ４１２は、無線通信デバイス４００の構成要素へのＲＦ信号、これら構成要素からのＲＦ信号、および／または、これら構成要素内のＲＦ信号（例えば、ＲＦｉｎ信号および／またはＲＦｏｕｔ信号）を選択的に通過させるために用いられてもよい。

【００４４】

40

様々な実施の形態において、アンテナ構造４１４は、例えば、ダイポールアンテナ、モノポールアンテナ、パッチアンテナ、ループアンテナ、マイクロストリップアンテナ、または、ＲＦ信号のＯＴＡ伝送／受信に適したいかなる他の種類のアンテナを含む、一以上の指向性および／または無指向性アンテナを含んでもよい。

【００４５】

当業者であれば、無線通信デバイス４００が例示として与えられ、単純化および明確化のために、実施の形態の理解に必要な限りにおいて、無線通信デバイス４００の限られた構成および動作のみが図示および記載されていることが理解されよう。様々な実施の形態は、特定の要求にしたがって、無線通信デバイス４００に関連した任意の適切なタスクを実行するいかなる適切な構成要素または構成要素の組み合わせを考慮する。さらに言えば

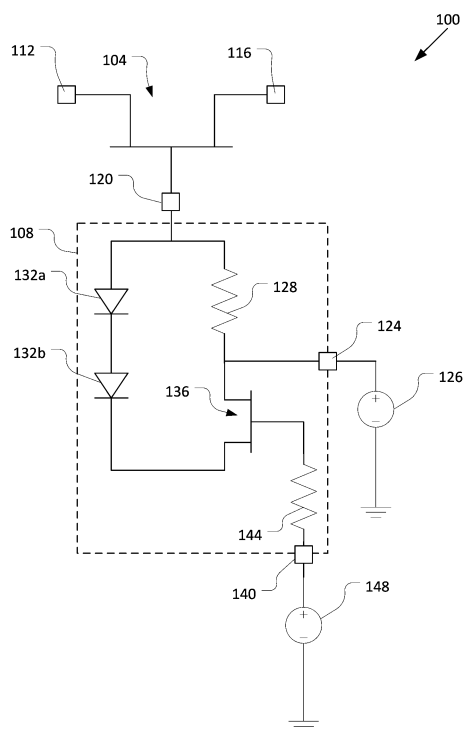
50

、無線通信デバイス４００は、実施の形態が実施されうるデバイスの種類を限定するものとして解釈されるべきではないことが理解されよう。

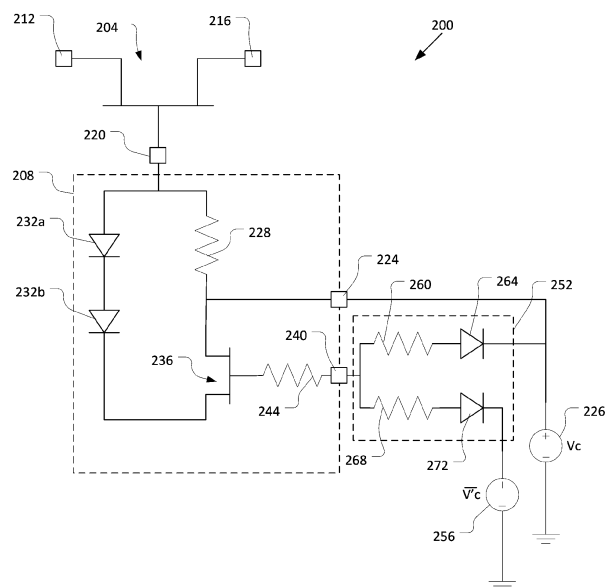
【００４６】

本開示は、上述の実施の形態の観点から示されたが、本開示の範囲を逸脱しない限りにおいて、同様の目的を実現すると考えられるさまざまな代替的および／または等価な実施の形態により、上述した特定の実施の形態が置換されてもよいことは、当業者によって理解されるであろう。当業者であれば、本開示によって示された内容が、様々な実施の形態として実施されてもよいことは、すぐに理解されるであろう。本記載は、制限的であるとみなされるのではなく、例示的であるとみなされることを意図する。

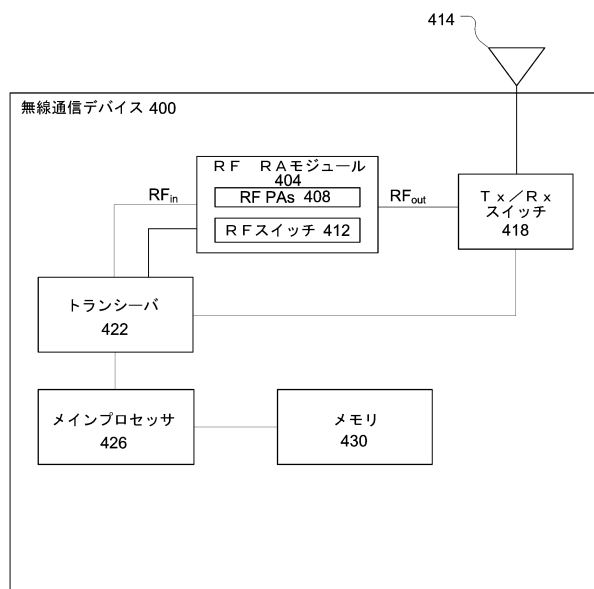
【図１】



【図２】



【 図 4 】



フロントページの続き

審査官 小林 正明

- (56)参考文献 国際公開第2007/018037(WO, A1)
特開2008-017416(JP, A)
特開平05-336732(JP, A)
特開2011-188102(JP, A)
実開昭55-088544(JP, U)
米国特許出願公開第2010/0013571(US, A1)

- (58)調査した分野(Int.Cl., DB名)
H03K 17/687
H04B 1/48