

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 3 区分

【発行日】令和 3 年 8 月 26 日 (2021.8.26)

【公開番号】特開 2019-68405 (P2019-68405A)

【公開日】平成 31 年 4 月 25 日 (2019.4.25)

【年通号数】公開・登録公報 2019-016

【出願番号】特願 2018-136001 (P2018-136001)

【国際特許分類】

H 0 4 N 5/335 (2011.01)

H 0 4 N 5/3745 (2011.01)

H 0 4 N 5/374 (2011.01)

H 0 4 N 5/341 (2011.01)

H 0 1 L 27/146 (2006.01)

【 F I 】

H 0 4 N 5/335

H 0 4 N 5/3745

H 0 4 N 5/374

H 0 4 N 5/341

H 0 1 L 27/146 F

【手続補正書】

【提出日】令和 3 年 7 月 14 日 (2021.7.14)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

複数の第 1 ブロックが行列状に配された第 1 チップと、

前記第 1 チップと積層され、複数の第 2 ブロックが行列状に配された第 2 チップとを有する撮像装置であって、

前記複数の第 1 ブロックのそれぞれは、複数の行および複数の列に渡って配され、各々が電荷を生成する複数の画素を有し、

前記複数の第 1 ブロックのうちの一のブロックにおいて複数の画素が、第 1 行および第 2 行を含む複数行に配され、

前記複数の第 2 ブロックのそれぞれは、前記複数の第 1 ブロックのそれぞれに属する前記複数の画素の駆動タイミングを選択する選択回路を有し、

前記複数の第 2 ブロックのそれぞれには、前記画素が出力した信号を処理する信号処理部が設けられ、

前記第 1 行の画素の光電変換部から前記電荷を転送する動作を第 1 タイミングと第 2 タイミングとのそれぞれで行い、

前記第 2 行の画素の光電変換部から前記電荷を転送する動作を第 3 タイミングと第 4 タイミングとのそれぞれで行い、

前記第 1 タイミング、前記第 3 タイミング、前記第 2 タイミング、前記第 4 タイミングの順で制御されることを特徴とする撮像装置。

【請求項 2】

前記複数行はさらに第 3 行および第 4 行を含み、

前記第 3 行の画素の光電変換部から前記電荷を転送する動作を第 5 タイミングと第 6 タ

イミングとのそれぞれで行い、

前記第 4 行の画素の光電変換部から前記電荷を転送する動作を第 7 タイミングと第 8 タイミングとのそれぞれで行い、

前記第 1 タイミング、前記第 3 タイミング、前記第 5 タイミング、前記第 7 タイミング、前記第 2 タイミング、前記第 4 タイミング、前記第 6 タイミング、前記第 8 タイミングの順で制御されることを特徴とする請求項 1 に記載の撮像装置。

【請求項 3】

前記第 3 行の画素には第 3 信号線が接続され、前記第 5 タイミング、前記第 6 タイミングのそれぞれにおいて前記第 3 信号線の電位が変化し、

前記第 4 行の画素には第 4 信号線が接続され、前記第 7 タイミング、前記第 8 タイミングのそれぞれにおいて前記第 4 信号線の電位が変化することを特徴とする請求項 2 に記載の撮像装置。

【請求項 4】

前記第 1 行の画素には第 1 信号線が接続され、前記第 1 タイミング、前記第 2 タイミングのそれぞれにおいて前記第 1 信号線の電位が変化し、

前記第 2 行の画素には第 2 信号線が接続され、前記第 3 タイミング、前記第 4 タイミングのそれぞれにおいて前記第 2 信号線の電位が変化することを特徴とする請求項 1 から 3 のいずれか 1 項に記載の撮像装置。

【請求項 5】

前記第 2 ブロックは、前記第 1 行の画素を選択する選択回路と、前記第 2 行の画素を選択する選択回路とを備えることを特徴とする請求項 1 ～ 4 のいずれか 1 項に記載の撮像装置。

【請求項 6】

前記第 2 ブロックは、前記第 3 行の画素を選択する選択回路を有し、

前記第 3 行の画素を選択する前記選択回路は、所定の信号線の電位が前記第 5 タイミングで変化した場合に前記第 3 信号線の電位を変化させ、

前記所定の信号線の電位が前記第 5 タイミングと前記第 6 タイミングとの間に変化した場合に、前記第 3 信号線の電位を変化させないことを特徴とする請求項 3 に記載の撮像装置。

【請求項 7】

前記第 2 ブロックは、前記第 4 行の画素を選択する選択回路を有し、

前記第 4 行の画素を選択する前記選択回路は、所定の信号線の電位が前記第 7 タイミングで変化した場合に前記第 4 信号線の電位を変化させ、

前記所定の信号線の電位が前記第 7 タイミングと前記第 8 タイミングとの間に変化した場合に、前記第 4 信号線の電位を変化させないことを特徴とする請求項 6 に記載の撮像装置。

【請求項 8】

複数の第 1 ブロックが行列状に配された第 1 チップと、

前記第 1 チップと積層され、複数の第 2 ブロックが行列状に配された第 2 チップとを有する撮像装置であって、

前記複数の第 1 ブロックのそれぞれは、行列状に配された複数の画素を有し、

前記複数の第 2 ブロックのそれぞれは、前記複数の第 1 ブロックのそれぞれに属する前記複数の画素の駆動タイミングを選択する選択回路を有し、

前記複数の第 2 ブロックのそれぞれには、タイミングジェネレータが設けられていることを特徴とする撮像装置。

【請求項 9】

行方向に配された前記複数の画素の駆動タイミングを制御する垂直ブロック制御信号を出力する第 1 ブロック走査回路と、

列方向に配された前記複数の画素の駆動タイミングを制御する水平ブロック制御信号を出力する第 2 ブロック走査回路と、を有し、

前記選択回路は、前記垂直ブロック制御信号と、前記水平ブロック制御信号の組み合わせに基づき、前記複数の画素の駆動タイミングを選択することを特徴とする請求項 1 から 8 のいずれか 1 項 に記載の撮像装置。

【請求項 1 0】

前記行方向に配された前記複数の画素の駆動タイミングを制御する行転送パルス信号を出力する第 1 走査回路を更に有し、

前記選択回路は、前記垂直ブロック制御信号と、前記水平ブロック制御信号の組み合わせに基づき、前記行転送パルス信号から、画素転送パルス信号を生成することにより、前記複数の画素の駆動タイミングを選択することを特徴とする請求項 9 に記載の撮像装置。

【請求項 1 1】

前記画素は、光電変換部から電荷を転送するための転送トランジスタを有し、

前記画素転送パルス信号は、前記転送トランジスタのゲートに入力されることを特徴とする請求項 1 0 に記載の撮像装置。

【請求項 1 2】

前記第 1 ブロック走査回路は、前記第 1 走査回路の機能を有することを特徴とする請求項 1 0 または 1 1 に記載の撮像装置。

【請求項 1 3】

前記選択回路により、前記第 1 ブロックの同一行に属する複数の画素には、共通の駆動タイミングが与えられることを特徴とする請求項 1 から 1 2 のいずれか 1 項 に記載の撮像装置。

【請求項 1 4】

前記信号処理部は、前記画素が出力したアナログ信号をデジタル信号に変換する A/D 変換部であることを特徴とする請求項 1 から 7 のいずれか 1 項 に記載の撮像装置。

【請求項 1 5】

前記信号処理部は、前記画素が出力したデジタル信号を処理する信号処理部であることを特徴とする請求項 1 から 7 のいずれか 1 項 に記載の撮像装置。

【請求項 1 6】

前記信号処理部は、一方の前記第 1 ブロックに配されている第 1 画素が出力した信号と、他方の前記第 1 ブロックに配されている第 2 画素が出力した信号を処理し、

前記選択回路は、前記信号処理部の結果に基づき、前記一方の前記第 1 ブロックの露光時間と、前記他方の第 1 ブロックの露光時間を異なるように、前記複数の画素に与えられる駆動タイミングを選択することを特徴とする請求項 1 に記載の撮像装置。

【請求項 1 7】

前記第 1 画素は、前記一方の第 1 ブロックに配されている前記複数の画素のうち、一部の画素であり、前記第 2 画素は、前記他方の第 1 ブロックに配されている前記複数の画素のうち、一部の画素であることを特徴とする請求項 1 6 に記載の撮像装置。

【請求項 1 8】

請求項 1 から 1 7 のいずれか 1 項 に記載の撮像装置と、

前記撮像装置が出力する信号を処理することによって画像を生成する画像信号生成部と、を有することを特徴とする撮像システム。

【請求項 1 9】

請求項 1 から 1 7 のいずれか 1 項 に記載の撮像装置と、

前記撮像装置からの信号に基づく視差画像から、対象物までの距離情報を取得する距離情報取得手段と、を有する移動体であって、

前記距離情報に基づいて前記移動体を制御する制御手段をさらに有することを特徴とする移動体。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0 0 0 5

【補正方法】変更

【補正の内容】

【 0 0 0 5 】

本発明に係る撮像装置は、複数の第 1 ブロックが行列状に配された第 1 チップと、前記第 1 チップと積層され、複数の第 2 ブロックが行列状に配された第 2 チップとを有する撮像装置であって、前記複数の第 1 ブロックのそれぞれは、複数行および複数列に渡って配され、各々が電荷を生成する複数の画素を有し、前記複数の第 1 ブロックのうちの一のブロックにおいて複数の画素が、第 1 行および第 2 行を含む複数行に配され、前記複数の第 2 ブロックのそれぞれは、前記複数の第 1 ブロックのそれぞれに属する前記複数の画素の駆動タイミングを選択する選択回路を有し、前記複数の第 2 ブロックのそれぞれには、前記画素が出力した信号を処理する信号処理部が設けられ、前記第 1 行の画素の光電変換部から前記電荷を転送する動作を第 1 タイミングと第 2 タイミングとのそれぞれで行い、前記第 2 行の画素の光電変換部から前記電荷を転送する動作を第 3 タイミングと第 4 タイミングとのそれぞれで行い、前記第 1 タイミング、前記第 3 タイミング、前記第 2 タイミング、前記第 4 タイミングの順で制御されることを特徴とする。