

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3699863号  
(P3699863)

(45) 発行日 平成17年9月28日(2005.9.28)

(24) 登録日 平成17年7月15日(2005.7.15)

(51) Int.Cl.<sup>7</sup>

H03M 13/37

H04L 1/00

F I

H03M 13/37

H04L 1/00

B

請求項の数 6 (全 19 頁)

(21) 出願番号 特願平11-197023

(22) 出願日 平成11年7月12日(1999.7.12)

(65) 公開番号 特開2001-24522(P2001-24522A)

(43) 公開日 平成13年1月26日(2001.1.26)

審査請求日 平成16年7月9日(2004.7.9)

(73) 特許権者 000153465

株式会社日立コミュニケーションテクノ  
ロジー

東京都品川区南大井六丁目26番3号

(74) 代理人 100075096

弁理士 作田 康夫

(72) 発明者 大平 昌輝

神奈川県横浜市戸塚区戸塚町216番地  
株式会社日立製作所 通信システム事業本  
部内

(72) 発明者 芝崎 雅俊

神奈川県横浜市戸塚区戸塚町216番地  
株式会社日立製作所 通信システム事業本  
部内

最終頁に続く

(54) 【発明の名称】 エラー訂正符号装置、エラー訂正符号復号装置および伝送装置

(57) 【特許請求の範囲】

【請求項1】

少なくとも一つの網管理システムと複数のノードが伝送路で接続された伝送網において、前記ノードに具備され、デジタル電気信号を光信号に変換して送信する光伝送装置であって

デジタル電気信号をエラー訂正符号化する符号化処理部と、

前記デジタル電気信号を出力するスルー出力部と、

前記デジタル電気信号を、あらかじめ定められた時間の後に出力する遅延部と、

前記網管理システムより受信した制御信号に基づいて、前記符号化処理部、前記スルー出力部、前記遅延部から出力されるそれぞれのデジタル電気信号のいずれか1つを選択して出力する信号選択手段と、

前記信号選択手段から出力されるデジタル電気信号を光信号に変換する電気/光変換部とを有することを特徴とする光伝送装置。

【請求項2】

請求項1に記載の光伝送装置において、前記信号選択手段は、

前記遅延部または前記スルー出力部から出力されるそれぞれのデジタル電気信号のいずれか一方を選択して出力する第1の信号選択部と、

前記符号化処理部と前記第1の信号選択部から出力されるそれぞれのデジタル電気信号のいずれか一方を選択して出力する第2の信号選択部とを有することを特徴とする光伝送装置。

10

20

**【請求項 3】**

請求項 1 に記載の光伝送装置において、

前記デジタル電気信号は S D H 又は S O N E T の伝送方式に従い伝送され、あらかじめ定められた周期で伝送されるフレーム内に時分割多重して送信されることを特徴とする光伝送装置。

**【請求項 4】**

請求項 1 に記載の光伝送装置において、

前記遅延部の加えるあらかじめ定められた時間は、少なくとも前記符号化処理部におけるエラー訂正符号化に要する時間であることを特徴とする光伝送装置。

**【請求項 5】**

少なくとも一つの網管理システムと複数のノードが伝送路で接続された伝送網において、前記ノードに具備され、

デジタル信号のエラー訂正を行うエラー訂正装置において、

エラー訂正のため符号化されたデジタル信号を復号化して、前記デジタル信号のエラーを訂正するエラー訂正部と、

前記デジタル信号を出力するスルー出力部と、

前記エラー訂正のため符号化されたデジタル信号を所定時間遅延させる遅延部と、

前記エラー訂正部、前記遅延部、前記スルー出力部からそれぞれ出力されるデジタル信号を入力とし、前記網管理システムより受信した制御信号に基づいていずれかのデジタル信号を選択して出力する選択手段とを有するエラー訂正装置。

**【請求項 6】**

請求項 5 に記載のエラー訂正装置において、

光信号を電気信号に変換する光 / 電気変換部と、

前記光 / 電気変換部から出力される電気信号のフレーム同期をとるフレーム同期処理部と、

前記電気信号からクロックを抽出するクロック抽出部をさらに有し、

前記エラー訂正部および前記エラー遅延部には、前記フレーム同期処理部から出力されたデジタル信号が入力され、

前記エラー訂正部は、前記クロック抽出部により抽出されたクロックを用いてエラー訂正のため符号化されたデジタル信号を復号化することを特徴とするエラー訂正装置。

**【発明の詳細な説明】****【0001】****【発明の属する技術分野】**

本発明は、光通信網に好適なエラー訂正符号の符号化装置、復号化装置および伝送装置に関する。

**【0002】****【従来の技術】**

今日、LSI 等のディジタル信号処理技術の発達に伴い、高い信号品質を確保する目的で、エラー訂正符号の符号化・復号化技術が広い分野で使用されている。特に数学的に整然とした体系を有するブロック符号の中で、情報の透過性から組織符号と呼ばれる符号が工学的に専ら用いられる。これは、連続した信号系列を一定のブロック毎に区切り、各ブロック毎に符号化を行うもので、信号内の予め定められた空領域に検査ビットを付加するのみで、元の信号情報は操作されないという特徴を有する。ブロック符号としては古くからハミング符号、B C H 符号、リードソロモン符号等が知られており、実際に使用されている。以降、エラー訂正符号の符号化・復号化を単に符号化、復号化と呼ぶ。

**【0003】**

さて、エラー訂正符号を導入するシステムでは、信号読み取りや保存、信号伝送、信号処理の各プロセスでのノイズ混入等による信号品質劣化を想定して、エラー訂正符号の導入を前提にシステムが構築されるのが一般的である。例えば、上記各プロセスにおいて信号は常に符号化され、また常に復号化処理が施されるという具合にである。

10

20

30

40

50

## 【 0 0 0 4 】

一方、大容量のデータ伝送が可能な光通信が近年盛んに普及しつつある。光通信は光ファイバという比較的高品質な伝送路を媒体としており、そのビットエラーレートは通常10のマイナス9乗以下であり、システムのエラー訂正符号の使用を前提とする必要はなかった。この光通信の代表例として、世界的な規格が存在するデジタル同期伝送システムが挙げられる。このシステムは国際電気通信連合（以下、ITU-Tと称する）が勧告G.707等で定めたSDH（Synchronous Digital Hierarchy）（1988年制定）、およびアメリカ標準化委員会（以下、ANSIと称する）が規格T1.105で定めたSONET（Synchronous Optical Network）（1991年制定）として、広く世界中の幹線系の伝送網で普及している。これらの規格では、極めて長距離を伝送させる必要のある海底伝送方式を除き、エラー訂正符号の使用には積極的ではなかった。

10

## 【 0 0 0 5 】

しかしながら、デジタル同期伝送方式では、時分割多重による大容量化が進むにつれ、信号のビット長が狭まり、光ファイバ固有の物理的性質である種々の分散の影響を受けやすくなる結果、信号品質が劣化し伝送距離が制限される。そこで、信号品質の劣化を補償する有効な手法として、エラー訂正符号の導入が検討されている。符号例として、特願平7-280058号の単一エラー訂正のリードソロモン符号等が挙げられる。

## 【 0 0 0 6 】

また、一方で波長分割多重伝送方式が普及しつつあり、1本の光ファイバ中を伝送する互いの光波長間隔が隣接するほど分離度が劣化する為、多重度が上がるにつれ伝送距離が制限される。この場合でもエラー訂正符号の導入は、これを補償する有効な方法である。

20

## 【 0 0 0 7 】

## 【 発明が解決しようとする課題 】

光通信網、例えばデジタル同期伝送網を構成するノード（多重化装置や中継装置）全てが同一のエラー訂正符号をサポートするとは限らない。つまり全ノードが同一のメーカーによって提供されるとは限らないし、また同一メーカーによって提供されたものでも購入時期の違いにより、エラー訂正符号をサポートしていないノードが存在しうる。

## 【 0 0 0 8 】

このように伝送網内に異種ノードが混在する状況では、任意のノードにおいて受信した信号が必ずしも符号化されている保証は無く、受信側で常に復号を実行することはできない。これは符号化されていない信号を強制的に復号すると誤訂正が生じる為である。

30

## 【 0 0 0 9 】

さらに、一般にエラー訂正は信号のエラーレートが高い場合は誤訂正が多くなる為、エラーレートが比較的低い場合にのみ復号を行い、エラーレートが劣化した場合は復号しないといった使用方法が考えられる。あるいは光ファイバ等の比較的高品質のよい伝送媒体では、エラーレートが誤訂正しない程度に劣化した場合にのみ復号を行い、それ以外では復号しないといった使用方法も考えられる。

## 【 0 0 1 0 】

以上から復号化装置には、復号オンだけでなく復号しない処理（復号オフ）も必要となり、網管理システムやオペレータが各ノードに対して復号化のオン・オフを設定する必要がある。

40

なお符号化については、組織符号である為、対向するノードの如何に関わらず常時符号化を実行しても悪影響は無い。

## 【 0 0 1 1 】

上記のエラーレートの監視例として、SDHやSONETの伝送網では、B1バイトやB2バイトのBIP（Bit Interleaved Parity）にもとづいて各多重セクション区間、中継セクション区間毎にエラービット数が検出されるので、網管理システムやオペレータが各ノード間でのエラービット数あるいはビットエラーレートを把握することが可能となる。

50

## 【 0 0 1 2 】

次に、伝送網の構成が複雑になったり変更されたりすると、伝送網を管理する網管理システムがどのノード区間でエラー訂正が実施可能であるかを把握したり、あるいはエラー訂正を実行するように指示することが困難となる。これは、場合によっては誤って非符号化信号を強制的に復号することになりかねない。

## 【 0 0 1 3 】

さらに復号処理には、必ず 1 符号ブロック分以上に相当する遅延時間が生じる。ここで、遅延発生を説明するタイミングチャートである図 7 を用いて、復号オン状態での復号処理による遅延発生を説明しよう。

## 【 0 0 1 4 】

復号化装置へ入力したデータは図中に示した “  $T_m$  ” だけ遅れて出力される。復号化装置に入力された符号ブロック 1 のデータに対してシンδροームを計算し、符号ブロック 1 の末尾のビットが入力された時点で、符号ブロック 1 のシンδροーム計算が完了する。次に、計算したシンδροームにもとづいてエラー位置とエラー値を計算するが、これには符号形式及び計算回路によって特定の演算時間 (  $T_j$  ) を必要とする。この結果、符号ブロック 1 のデータを訂正して出力を開始するのは、復号化装置へ入力した時点から数えて “ 1 符号ブロック分の時間 +  $T_j$  ”、すなわち “  $T_m$  ” 後となる。以降の符号ブロックでも同様に “  $T_m$  ” の遅延が生じる。

## 【 0 0 1 5 】

一方、復号オフ状態では遅延は発生しない。何故ならば復号化装置への入力データはそのまま同一位相で出力されるからであり、入力データと出力データの時間関係は等しいと考えてよい。

## 【 0 0 1 6 】

網管理システムやオペレータが復号をオフ状態からオン状態へと切り替えた際、上述した復号遅延に相当する位相飛びが発生する。具体的には、該当情報が時間軸上で後方に “  $T_m$  ” だけずれる為、信号の一部が重複して出力される。例えば符号ブロック 2 を入力中 ( すなわち同時に出力中 ) の時点で切り替えると、符号ブロック 2 のデータを途中まで出力した直後に、符号ブロック 1 のデータの途中から出力される。従って、既に出力された符号ブロック 1 の一部データと、既に出力された符号ブロック 2 の一部データ ( 両者の合計が時間的に  $T_m$  に等しい ) が再度出力される ( 図示していない ) 。

## 【 0 0 1 7 】

また、逆に復号をオン状態からオフ状態へと切り替えた際にも、位相飛びが発生し、該当情報が時間軸上で前方に “  $T_m$  ” だけずれる為、信号の一部が欠落して出力される。例えば、図 7 において、符号ブロック 3 を入力中で符号ブロック 1 を出力している時点で切り替えると、未だ出力されていない符号ブロック 1 の一部データと、符号ブロック 2 の全データと、既に入力された符号ブロック 3 の一部データ ( 3 者の合計が時間的に  $T_m$  に等しい ) が出力されない。従って符号ブロック 1 のデータを途中まで出力した直後に符号ブロック 3 の途中から出力され、データの欠落が生じる。

## 【 0 0 1 8 】

いずれにしても、復号オン / オフ間の切替動作によって上位のクライアント側 ( すなわち下流で信号を受信する側 ) では最低でも 1 符号ブロック分の位相飛びが観測され、フレーム同期はずれ等の瞬断状態が発生しうるので、網の信頼性上極めて問題となる。

## 【 0 0 1 9 】

本発明の課題は、上述したように伝送網の構成が複雑化したり変更されたりしても、伝送網を管理する網管理システムやオペレータが運用しやすく、特に伝送区間毎に復号化可能か否かを判断する必要の無い伝送システム、伝送システムを構築する伝送装置および符号装置、復号装置を提供することにある。

## 【 0 0 2 0 】

さらにサービス運用下にある回線信号に対して位相飛びによる悪影響を及ぼさずに、符号化及び復号化のオン・オフを自由に切替える制御を可能にする伝送装置および符号化装置

10

20

30

40

50

、復号化装置ならびに伝送網の管理方法を提供することにある。

【 0 0 2 1 】

【課題を解決するための手段】

上述した課題を解決するために、本発明による符号装置、復号装置では、符号化処理部や復号化処理部とは別に、符号化／復号化を実行せずに単に特定の遅延を施して出力する遅延回路部を設けることとした。そして伝送網を構成する各ノードに対して符号化／復号化を実行しない場合には、外部の網管理システムやオペレータがこの遅延回路部からの出力を選択できるようにした。

【 0 0 2 2 】

また、本発明による符号装置では、符号化する場合と符号化しない場合とで異なる識別子を元の信号の予め定めた位置に付与し、一方、復号化装置では付与された識別子を読み取り、符号化状況を検出して復号処理の実行を自動的に判断することとした。

【 0 0 2 3 】

【発明の実施の形態】

以下、図面を用いながら詳細に説明する。

本実施例に適用される信号は、組織符号化が可能な信号、すなわち信号系列を一定長の符号ブロックに区切ることができ、かつチェックビットを格納するに十分な空領域が各符号ブロック毎に存在する信号であればよい。例えばSDHの伝送信号は、125マイクロ秒を周期とするフレーム化された信号であり、任意に一定長の符号ブロックに区切ることができ、多重セクション・オーバヘッド及び中継セクション・オーバヘッド中の使用方法が定義されていない領域（未規定領域）にチェックビットを格納することができるので上記範疇に含まれる。

【 0 0 2 4 】

本発明の実施の形態である復号化装置の実施例を図1に示す。ここで、図1は復号化装置のブロック図である。

入力データ100は復号化の対象とする信号であり、ブロック位相110は符号ブロックの先頭位置を示すトリガ信号であり、入力クロック120は入力データ100のビットレートと同一のレートを有するクロック入力である。ここで、符号ブロックの先頭位置が1フレーム周期で同一となる場合には、ブロック位相110はフレーム位相を示すトリガであってもよい。この場合、フレーム位相をもとに、復号化装置1の内部で符号ブロックの先頭を数えればよい。また、入力クロック120は、その1ビットの周期が入力データ100のその整数倍であればよく、2倍以上であれば入力クロック120を復号化装置1の内部で分周して入力データ100のビットレートとすればよい。

【 0 0 2 5 】

入力データ100を互いに同期したデータ310、320、330の3系統に分岐し、各々エラー訂正処理部10、スルー出力部20、遅延出力部30へと入力する。エラー訂正処理部10、スルー出力部20、遅延出力部30からは各々データ319、329、339を出力し、セレクト40へと入力する。セレクト40では外部制御信号400に基づいてデータ319、329、339のうちの一つを選択して復号化装置の出力データ200とする。

【 0 0 2 6 】

ブロック位相110はエラー訂正処理部10及び遅延出力部30に、データ系列のどこが符号化ブロックの先頭であるかを指示する為に使用される。また、復号化装置1はクロック120の位相、すなわち速度によって動作する。

本実施例において特徴的なのは遅延出力部30の存在である。以下各部の動作を具体的に説明する。

【 0 0 2 7 】

エラー訂正処理部10では入力されたデータ310を2系統に分岐してメモリ11に順次格納する一方で、シンδροーム計算部12に入力する。シンδροーム計算部12では入力されたデータ310にもとづいてシンδροームを計算し、その結果をシンδροーム312

10

20

30

40

50

としてエラー計算部 13 へと出力する。エラー計算部 13 では入力されたシンδροーム 312 にもとづいて符号ブロックに存在するエラーの位置と値を計算し、その結果をエラー評価結果 313 としてエラー訂正制御部 14 へと出力する。エラー評価結果 313 は、符号が複数誤り訂正符号の場合、一組のエラー位置とエラー値が複数組存在する。

【0028】

一方、メモリ 11 に蓄えられたデータは書き込み時からある一定の時間 “ $T_m$ ” 後に、もとのデータ 310 と同一のデータ系列となるようにデータ 311 として読み出し、排他的論理和ゲート 15 に出力する。エラー訂正制御部 14 では入力されたエラー評価結果 313 にもとづいて、訂正データ 314 を排他的論理和ゲート 15 に出力する。訂正データ 314 は、メモリ 11 からエラーの存在する位置が出力されるタイミングでは該当するエラー値に論理的に等しく、エラーの存在しない位置が出力されるタイミングでは論理的に “ゼロ” である。排他的論理和ゲート 15 ではメモリ 11 からの出力データ 311 とエラー訂正制御部 14 からの訂正データ 314 との排他的論理和をデータ 319 として出力する。

10

【0029】

ここで、“ $T_m$ ” はデータ 310 の信号系列のうち、任意の符号化ブロック A がシンδροーム計算部 12 に入力された時点から、符号化ブロック A に対する訂正データ 314 をエラー訂正制御部 14 が必ず出力できる時間であり、少なくとも符号化ブロックの周期以上であることが必要条件である。

なお、シンδροーム計算の方法やエラー評価の方法については広く知られているので省略する。特に符号が単一誤り訂正巡回符号の場合、シンδροーム計算部 12、エラー計算部 13、エラー訂正制御部 14 は簡単なフィードバックシフトレジスタにより実現できることもよく知られている。

20

【0030】

次に、スルー出力部 20 では入力されたデータ 320 の内容等を操作せず、データ入力後、即時データ 329 として出力する。

遅延出力部 30 では、入力されたデータ 330 をメモリ 31 に書き込む。そしてメモリ 11 と同様に、書き込み時からある一定の時間 “ $T_m$ ” 後に、もとのデータ 330 と同一のデータ系列となるようにデータ 319 として読み出す。

【0031】

30

セレクト 40 では外部制御信号 400 が復号化指示の場合にはデータ 319 を選択し、復号非実行指示でかつ遅延なしの指示の場合にはデータ 329 を、復号非実行指示でかつ遅延ありの指示の場合にはデータ 339 を各々選択してデータ 200 として出力する。また、セレクト内部では一切遅延を施さない。外部制御信号 400 は装置管理システムや網管理システム及びオペレータからの制御信号である。

【0032】

本実施例より、外部のオペレータはオペレーティングシステム 3 を通してセレクト 40 の制御を、復号化を実行する場合はデータ 319 を選択し、復号化を実行しない場合にはデータ 339 を選択するようにすれば、入力データ 100 に対して復号動作を実行 - 非実行の間で切替えても出力データ 200 として位相飛びのない連続したデータを得ることができ、サービス運用下にある入力データ 100 への位相飛びによる悪影響を回避することが可能となる。

40

【0033】

なお、図 1 中の遅延出力部 30 のメモリ 31 とエラー訂正処理部 10 のメモリ 11 とを共用化してもよい。この場合、セレクト 40 への入力 339 はメモリ 11 からの出力 311 を分岐したものとす。

【0034】

本発明による復号化装置の別の実施例を図 2 に示す。ここで、図 2 は復号化装置のブロック図である。

本実施例は図 1 の実施例の構成及び動作と同様であり、セレクト 40 の前段にさらにセレ

50

クタ50を配置した点が異なる。以下、この違いについて記述する。セクタ50はスルー出力部20、遅延出力部30の各々からデータ329、339を受け、外部制御信号410にもとづいていずれか一つを選択してデータ59としてセクタ40へ出力する。ここで、セクタ50はセクタ40と同様、セクタ内部では一切遅延を施さない。

#### 【0035】

セクタ40ではエラー訂正処理部10、セクタ50の各々からデータ319、59を受け、外部制御信号400にもとづいていずれか一つを選択してデータ200として出力する。すなわち、セクタ50では復号化を実行しない場合の遅延を施すか否かを選択制御し、セクタ40では単に復号動作を実行するか否かを選択制御する。

#### 【0036】

これにより、外部のオペレータはオペレーティングシステム3を通してあらかじめセクタ50でデータ339を選択するように制御しておけば、セクタ40の制御が簡易に行え、かつ入力データ100に対して復号動作を実行・非実行の間で切替えても出力データ200として位相飛びのない連続したデータを得ることができ、サービス運用下にある入力データ100への位相飛びによる悪影響を回避することが可能となる。

#### 【0037】

本発明による復号化装置の別の実施例を図3に示す。ここで、図3は復号化装置のブロック図である。

本実施例は図2の実施例の構成及び動作と同様であり、セクタ40の制御を自動で行えるようにした点が異なる。以下、この違いについて記述する。

#### 【0038】

まず入力データ100をデータ310、320、330の3系統に加えデータ360の合計4系統に分離し、データ360を符号化識別部60に入力する。符号化識別部60では、入力されたデータ360が符号化されているか否かを判別し、その結果を符号化識別結果369として出力する。すなわち、符号化されていると判定した場合はセクタ40がデータ319を選択するように符号化識別結果369を出力し、符号化されていないと判定した場合はセクタ40がデータ59を選択するように符号化識別結果369を出力する。符号化識別部60での判別は、本復号化装置と対向する外部の符号化装置において符号化される際に付与された識別子にもとづいて判定する。すなわち図示しない符号化装置では、各符号化ブロック毎に、情報が乗っていない空領域の所定の位置を識別子とし、識別子に符号化に応じた識別パターンを挿入する。例えば識別子が1バイトの場合、符号化する場合は(AA)hexを挿入し、符号化しない場合は(00)hexを挿入する。ここで( ) hexは16進数表現である。復号化装置の符号化識別部60では、この識別子を読み取ることで符号化されているか否かを判別することが可能となる。

#### 【0039】

これにより、外部のオペレータはオペレーティングシステム3を通してあらかじめセクタ50でデータ339を選択するように制御しておくだけで、復号化を行えるか否かを気にすることなく、受信信号の符号化状態に応じて自動的に復号動作/非復号動作が選択され、かつ入力データ100が符号化状態であってもそうでなくても出力データ200として位相飛びのない連続したデータを得ることができ、サービス運用下にある入力データ100への位相飛びによる悪影響を回避することが可能となる。

#### 【0040】

なお、符号化識別部60での判別に保護条件を付しても良い。例えばn回以上連続して“符号化”に対応したパターン(上述の例では(AA)hex)を検出した場合、符号化されていると判定する。また、m回以上連続して“非符号化”に対応したパターン(上述の例では(00)hex)を検出した場合、符号化されていないと判定する。そして上記のいずれでもない場合は直前迄の判定状態を維持するという具合である。ここでn、mは共に任意の自然数であり等しくてもよい。

さらに上記保護条件においてmの値をnよりも小さく設定することにより、受信信号が符号化状態から非符号化状態へと変化した際、すみやかに非符号化状態と判定して復号動作

10

20

30

40

50

をオフにして誤訂正の発生しうる期間を低減することが可能である。

【0041】

本発明による復号化装置の別の実施例を図4に示す。ここで、図4は復号化装置のブロック図である。

本実施例は図2の実施例の構成及び動作と同様であるが、セクタ40の制御を受信データのエラーレートに基づいて自動で行えるようにした点異なる。以下、この違いについて記述する。まず入力データ100はエラー数を検出する為のエラー検出符号であるBIPバイトやCRCビットを具備するものとする。例えばSDHやSONET信号であれば、B1バイト又はB2バイトを用いたパリティ演算によりパリティ不一致数が検出され、これからエラー数やエラーレートを求めることができる。

10

【0042】

この入力データ100をデータ310、320、330の3系統に加えデータ390の合計4系統に分離し、データ390をエラーレート計算部90に入力する。エラーレート計算部90では、入力データのエラー検出符号にもとづき入力データのエラー数を計算し、エラーレートに変換して検出エラーレート391としてセクタ制御部95へ出力する。セクタ制御部95では、外部制御信号440により予めエラーレートのしきい値が設定され、エラーレートのしきい値と検出エラーレート391とを比較してセクタ40を制御する為のセクタ制御信号395を出力する。セクタ制御信号395は例えば、しきい値未満の場合にエラー訂正処理部10からのデータ319を選択するようにし、しきい値超過の場合はセクタ50からのデータ59を選択するような制御信号であるか、あるいはその逆である。

20

【0043】

また、エラー数の計算にエラー検出符号を用いる代わりにエラー訂正符号を用いてもよい。この場合、エラー数はエラー計算部13の結果であるエラー評価結果313から簡単に分かるので、エラーレート計算部90ではそれをエラーレートに変換すればよい。なお、上記のエラーレートの代わりにエラービット数やエラーブロック数を検出して、各々のしきい値と比較してセクタ40を制御してもよい。

【0044】

本実施例により、外部のオペレータはオペレーティングシステム3を通してあらかじめセクタ50でデータ339を選択するように制御しておくだけで、復号化を行えるか否かを気にすることなく、受信信号のエラーレートの状態に応じて自動的に復号動作/非復号動作が選択され、かつ出力データ200として位相飛びのない連続したデータを得ることができ、サービス運用下にある入力データ100への位相飛びによる悪影響を回避することが可能となる。

30

【0045】

なお、図2ないし図4の各実施例において、遅延出力部30のメモリ31とエラー訂正処理部10のメモリ11とを共用化してもよい。この場合、セクタ50への入力339はメモリ11からの出力311を分岐したものとする。

【0046】

本発明の実施形態である符号化装置の実施例を図5に示す。ここで、図5は符号化装置のブロック図である。

40

本実施例は、図3の実施例の中で説明した“外部”の符号化装置の構成を示している。本実施例の符号化装置2の構成は、図2の実施例で示した復号化装置1の構成において、エラー訂正処理部10を符号化処理部70に置き換えた点、及び識別子挿入部80を追加した点異なる。以下、異なる点について記述する。なお、本実施例の説明では、上述した復号化装置1との回路上の類似性で参照番号を採っている。このため、装置の入力100と、装置の出力200とを、同一の参照番号としている。しかし、符号化装置の入出力と、復号化装置の入出力とは、当然異なる信号である。

【0047】

符号化装置2の符号化処理部70では、入力データ100から分岐入力されたデータ37

50

0を2系統に分岐してメモリ71に順次格納する一方で、チェックビット計算部72に入力する。メモリ71に蓄えられたデータは書き込み時からある一定の時間“Tk”後に、もとのデータ370と同一のデータ系列となるようにデータ371として読み出し、セレクトア73へ出力する。チェックビット計算部72では入力されたデータ370にもとづいてチェックビットを計算し、その結果を保持しておき、メモリ71から出力されるデータ系列のうち該当する符号化ブロック内のチェックビット領域に同期してチェックビット結果372をセレクトア73へ順次出力する。

【0048】

なお、チェックビット計算部72はよく知られているように生成多項式による除算を実行しており、チェックビット結果372は除算による除余を高次側の係数から順に出力したものである。セレクトア72では、入力されたデータ371がチェックビット以外の領域のタイミングではデータ371をそのままデータ379として出力し、一方、チェックビット領域のタイミングではデータ372をデータ379として出力する。

10

【0049】

ここで符号化のチェックビットを該当符号化ブロック内に格納する場合、“Tk”は符号化ブロック内においてチェックビット領域が最初に現れる時点から符号化ブロック中の最後の符号化対象ビットが現れる時点までの時間差Tkmin以上であればよい。図6に最低でもTkminの遅延が生じる様子を示す。チェックビットの計算は符号ブロック内の全ビットの値が入力された時点で完了する為、符号ブロックの最後の符号化対象ビット(図6では符号ブロックの末尾)を入力し終えた段階でチェックビットを出力開始するようにすれば符号化の遅延を最小にすることができる。

20

【0050】

例えば、チェックビット領域を符号化ブロックの末尾に集中配置する場合には、符号ブロックの最後の符号化対象ビットがチェックビット領域の直前となる為、“Tkmin”はゼロである。よって、“Tk”はゼロでもよく、すなわちメモリ71、31は不要で、単なるスルー接続でよい。この“Tk”をゼロとする手法は一般的によく用いられる。

【0051】

また、符号化のチェックビットを該当符号化ブロックの次の符号化ブロック内に順次ずらして格納する場合、チェックビットだけは1符号ブロック分遅延するもののチェックビット以外のデータを遅延させる必要はなく、“Tk”はゼロでもよく、すなわちメモリ71、31は不要で、単なるスルー接続でよい。

30

【0052】

遅延出力部30では、入力されたデータ330をメモリ31に書き込む。そしてメモリ71と同様に、書き込み時からある一定の時間“Tk”後に、もとのデータ330と同一のデータ系列となるようにデータ339として読み出す。なお、“Tk”がゼロの場合は、メモリ31も不要で、単なるスルー接続でよい。

【0053】

スルー出力部20、セレクトア50の動作は、図2に示した復号化装置の実施例と同様である。また、セレクトア40も符号化処理部70からのデータ379を受けることを除き図2に示した復号化装置の実施例と同様である。すなわち、セレクトア50では符号化を実行しない場合の遅延を施すか否かを外部のオペレータの制御によって選択し、セレクトア40では単に符号化動作を実行するか否かを外部のオペレータの制御によって選択する。

40

【0054】

符号ステータス識別子挿入部80では、符号化ブロック毎に定義された識別子の領域に、符号ステータス識別子を挿入する。識別パターン発生部82は、外部制御信号420にもとづいて、符号化する場合としない場合とで異なるパターン信号382を発生させる。例えば識別子が1バイトの場合、符号化を行う場合は(AA)hexを発生し、符号化を行わない場合は(00)hexを発生する。セレクトア81は、セレクトア40からの入力データ340が識別子の領域以外のタイミングでは入力データ340を選択して出力し、入力データ340が識別子の領域のタイミングでは識別パターン発生部82からのパターン信号382

50

を選択して出力する。

【 0 0 5 5 】

本実施例より、外部のオペレータはオペレーティングシステム 3 を通してあらかじめセクタ 5 0 でデータ 3 3 9 を選択するように制御しておけば、入力データ 1 0 0 に対する符号化動作を実行・非実行の間で容易に切替えられ、かつ切り替えた瞬間でも出力データ 2 0 0 として位相飛びのない連続したデータを得ることができ、サービス運用下にある入力データ 1 0 0 への位相飛びによる悪影響を回避することが可能となる。さらに出力データ 2 0 0 を受信する外部の復号化装置に対して識別子をもとにした自動復号動作の判断手段を提供できる。

【 0 0 5 6 】

なお、本実施例において、遅延出力部 3 0 のメモリ 3 1 と符号化処理部 7 0 のメモリ 7 1 とを共用化してもよい。この場合、セクタ 5 0 への入力 3 3 9 はメモリ 7 1 からの出力 3 7 1 を分岐したものとする。

【 0 0 5 7 】

図 8 に、本発明の伝送網の管理方法を適用する網構成図を示す。各ノードは多重分離機能を有する端局ノードか、中継機能を有する中継ノードである。

各ノード間は伝送路であり、各ノード間の通信は、双方向の通信でも単方向の通信でもいずれでもよい。伝送網としてメッシュ型網を示しているが、リニヤ型網やリング型網やスター型網、及びこれら複数網の混在網でもよい。図 8 の伝送システムは、ハッチングで示す符号化・復号化装置を具備するノード（FEC ノードと記す）と、符号化・復号化装置を

【 0 0 5 8 】

本実施例において、各 FEC ノードの符号化・復号化装置には図 5 の符号化装置と図 1 ~ 4 のいずれかの復号化装置を適用できる。しかし、符号化装置、復号化装置は、これらの実施例に限られるわけではない。

【 0 0 5 9 】

網管理オペレータは、網管理システム（NW - OpS）を用いて各 FEC ノードに対して符号化、復号化の実行選択、及び遅延の挿入選択を設定する。

具体的には、まず、初期設定として全 FEC ノードに対して、符号化オフ用の遅延挿入と復号化オフ用の遅延挿入をオンに設定する。つまり、各 FEC ノードが具備する符号化装置及び復号化装置の各セクタ 5 0 を、遅延出力部 3 0 からのデータ信号 3 3 9 を選択出力するように制御する。但し、図 1 の復号化装置を適用した FEC ノードに対してはセクタ 5 0 が無い為、本設定は行えない。

【 0 0 6 0 】

これを図 9 を用いて説明しよう。ここで図 9 は、網管理システムの初期設定手順を説明するフローチャートである。

まず、パラメータの初期化を実施し、ネットワーク内のノード数を  $i_{max}$  に設定する（S 9 - 1）。 $i$  をインクリメントしながら  $i_{max}$  になるまで以下の手順を繰り返す。（S 9 - 2, 3）ノード番号  $i$  が FEC ノードかを判定し（S 9 - 4）、FEC ノードの場合符号化オフ用遅延および復号化オフ用遅延を挿入し（S 9 - 5）、符号化オフおよび復号化オフを設定する（S 9 - 6）ことで、初期設定する（S 9 - 7）。

【 0 0 6 1 】

以上のように設定した後、符号化のオン・オフ選択と復号化のオン・オフ選択を設定する。ここである伝送路区間すなわち隣接ノード間でエラー訂正を行いたい場合は、この伝送路区間の上流側のノードの符号化をオン選択した後に、下流側のノードの復号化をオン選択する。これは、もし先に下流側ノードで復号化をオンにすると、上流側ノードで符号化オン設定されるまで誤訂正が発生するからである。

【 0 0 6 2 】

符号化のオン・オフ選択は各FECノード毎に個別に設定する。具体的には各FECノードが具備する図5の符号化装置のセクタ40を制御し、符号化をオンにする場合は符号化処理部70からのデータ信号379を選択出力するように、逆に符号化をオフにする場合はセクタ50からのデータ信号59を選択出力するように制御する。

#### 【0063】

復号化のオン・オフ選択も各FECノード毎に個別に設定する。具体的には各FECノードが具備する図1または図2の復号化装置のセクタ40を制御し、復号化をオンにする場合はエラー訂正処理部10からのデータ信号319を選択出力するように制御する。逆に復号化をオフにする場合はセクタ50からのデータ信号59を選択出力するように制御する（図2の復号化装置適用の場合）か、または遅延出力部30からのデータ信号339を選択出力するように制御する（図1の復号化装置適用の場合）。なお、図3及び図4の復号装置を適用したFECノードに対しては本設定は行えない。

10

#### 【0064】

これを図10を用いて説明しよう。ここで図10は、網管理システムの符号化復号化の設定変更手順を説明するフローチャートである。

ノード*i*とノード*j*間のエラー訂正の設定を変更する手順は、以下に記載する。まず、エラー訂正を非実施から実施に切り替えるときは、まずノード*i*のノード*j*と対向する送信器の符号化をオンする（S10-1）。つぎにノード*j*のノード*i*と対向する送信器の符号化をオンし（S10-2）、ノード*i*と対向する受信器の復号化をオンする（S10-3）。この後、ノード*i*のノード*j*と対向する受信器の復号化をオンする（S10-3）

20

#### 【0065】

つぎに、エラー訂正を実施から非実施に切り替えるときは、まずノード*i*のノード*j*と対向する受信器の復号化をオフする（S10-5）。つぎにノード*j*のノード*i*と対向する受信器の復号化をオフし（S10-6）、ノード*i*と対向する送信器の符号化をオフする（S10-7）。この後、ノード*i*のノード*j*と対向する送信器の符号化をオフする（S10-8）。

#### 【0066】

以上のように予め符号化・復号化オフ用の遅延挿入をオンに設定しておけば、この後各伝送路の回線がサービス運用下となっても、信号データに位相飛びを誘発することなく、符号化及び復号化のオン・オフ切替を自由に制御することが可能となる。

30

#### 【0067】

なお、上記の設定手順等は網管理オペレータが逐次的に行ってもよいし、あるいは網管理システムのソフトウェアとして予め組み込んでおいてもよい。後者の場合は、例えばどのFECノード間でエラー訂正を実行するかをオペレータが選択すれば上記の一連の設定をプログラムが実行するという具合である。

#### 【0068】

さらに、初期設定として全FECノードに対する符号化・復号化オフ用の遅延挿入と共に全FECノードに対して符号化をオン状態に設定してもよい。このようにすれば、以降、各FECノードに対して復号化のオン・オフ切替のみを制御すればよく、符号化制御と復号化制御の順序考慮を必要とせず、網管理システムを簡易化することができる。

40

#### 【0069】

これを図11および図12を用いて説明しよう。ここで、図11は網管理システムの初期設定手順を説明するフローチャートであり、図12は網管理システムの符号化復号化の設定変更手順を説明するフローチャートである。

#### 【0070】

図11に基づいて、まず、パラメータの初期化を実施し、ネットワーク内のノード数を*i*maxに設定する（S11-1）。*i*をインクリメントしながらimaxになるまで以下の手順を繰り返す。（S11-2, 3）ノード番号*i*がFECノードかを判定し（S11-4）、FECノードの場合符号化オフ用遅延および復号化オフ用遅延を挿入し（S11

50

- 5)、符号化オンおよび自動復号化オンを設定する(S 1 1 - 6)ことで、初期設定する(S 1 1 - 7)。

【0071】

ノード*i*とノード*j*間のエラー訂正の設定を変更する手順を、図12に基づいて、以下に記載する。まず、エラー訂正を非実施から実施に切り替えるときは、まずノード*i*のノード*j*と対向する受信器の復号化をオンする(S 1 2 - 1)。この後、ノード*j*のノード*i*と対向する受信器の復号化をオンする(S 1 2 - 2)。この順序は逆でも良い。

【0072】

つぎに、エラー訂正を実施から非実施に切り替えるときは、まずノード*i*のノード*j*と対向する受信器の復号化をオフする(S 1 2 - 3)。つぎにノード*j*のノード*i*と対向する受信器の復号化をオフする(S 1 2 - 4)。この順序は逆でも良い。

10

【0073】

さらに、FECノードの復号化装置にそれぞれ図3または図4に示した実施例の復号化装置を用いれば、網管理システムやオペレータが各FECノード毎に復号化の選択を指定する必要もなくなり、初期設定のみの非常に簡易な網管理システムを実現できる。

【0074】

また、網管理システムが各伝送区間毎のエラーレートを監視している場合には、各FECノード毎に符号化のオン・オフ切替、復号化のオン・オフ切替を、該当する伝送区間のエラーレートやエラー数にもとづいて設定してもよい。例えば予めエラーレートのしきい値を網管理システムに設定して記憶させておき、このしきい値に対して伝送区間のエラーレートが超過した場合にのみ、該当するFECノードの復号をオン状態、あるいはオフ状態に設定するという具合にである。但し、図3または図4に示した実施例の復号化装置を適用したFECノードに対してはこの制御は行えない。

20

【0075】

本発明の他の実施の形態であるノードの実施例を図13、図14、図15を用いて説明する。ここで、図13はノードの構成を説明するブロック図、図14は送信器の構成を説明するブロック図、図15は受信器の構成を説明するブロック図である。

【0076】

本実施例は、アッドドロップマルチプレクサ(ADM: Add Drop Multiplexer)7と呼ばれるリングネットワークシステムに適用されるノードである。図で左側(We s t側)から伝送されてきた光信号は、受信器8-1で電気信号に変換されクロスコネクトスイッチ(Cross Connect Switch)500に送出される。同様に、右側(E a s t側)から伝送されてきた光信号は、受信器8-2で電気信号に変換されクロスコネクト500に送出される。また、分配側から挿入される信号は、分配側インターフェース510からクロスコネクト500に送出される。

30

【0077】

クロスコネクト500は、信号の送出先に応じて送信器9-1、9-2または分配側インターフェース510に送出する。送信器9-1に送出された信号は、光信号に変換され、左側(We s t側)伝送路に送出される。同様に、送信器9-1に送出された信号は、光信号に変換され、右側(E a s t側)伝送路に送出される。分配側インターフェース510に送出された信号は伝送速度を落としてドロップされる。

40

【0078】

アッドドロップマルチプレクサ7を構成する受信器8および送信器9は、オペレーティングシステム3からの制御により、符号化の実施/非実施、復号化の実施/非実施を切り替えることが出来る。これを図14および図15で説明する。

【0079】

図14に示した送信器は、符号化装置2と、フレームパターン挿入部9-6と、電気光変換部9-5とで構成されている。符号化装置2は、オペレーティングシステム3からの制御により、符号化の実施/非実施を切り替える。

【0080】

50

図 1 5 に示した受信器は、光電気変換部 8 - 5 と、電気信号からクロックを抽出するクロック抽出・分周部 8 - 6 と、フレーム同期をとるフレーム同期処理部 8 - 7 と、ブロック位相発生部 8 - 8 と、フレーム同期処理部 8 - 7 からのデータ 1 0 0 と位相情報とクロック抽出・分周部 8 - 6 からのクロックとを入力する復号化装置 1 とで構成されている。復号化装置 1 は、オペレーティングシステム 3 からの制御により、復号化の実施 / 非実施を切り替える。

#### 【 0 0 8 1 】

図 1 4 または図 1 5 に記載した伝送装置の実施例は、図 1 3 のアッドドロップマルチプレクサにのみ適用できるものではなく、例えば、1 : 1 伝送にも用いられる。また、リニヤ型網、リング型網、スター型網、これら複数網の混在網の伝送装置にも適用可能である。

10

#### 【 0 0 8 2 】

図 1 3 ないし図 1 5 で説明した伝送装置は、内部に遅延回路を有する符号化装置または復号化装置を含む。これによって、符号化の実施 / 非実施、復号化の実施 / 非実施を切り替えても、データの欠落または重複といった位相飛びを生じない。

#### 【 0 0 8 3 】

##### 【 発明の効果 】

本発明の符号化、復号化装置を用いれば、伝送網の構成が複雑化したり変更されたりしても、伝送網を管理するオペレータが運用しやすく、各伝送区間毎に復号化可能か否かを判断する必要の無い伝送システムを構築することができた。さらに、サービス運用下にある回線信号に対して位相飛びによる悪影響を及ぼさずに、符号化及び復号化を実行したり実行しないように自由に切替える伝送装置および符号化装置、復号化装置を提供することができた。

20

##### 【 図面の簡単な説明 】

【 図 1 】 本発明の実施例である復号化装置の構成図である。

【 図 2 】 本発明の実施例である復号化装置の別の構成図である。

【 図 3 】 本発明の実施例である復号化装置の別の構成図である。

【 図 4 】 本発明の実施例である復号化装置の別の構成図である。

【 図 5 】 本発明の実施例である符号化装置の構成図である。

【 図 6 】 符号化において生じる遅延を示すタイミング図である。

【 図 7 】 復号化において生じる遅延を示すタイミング図である。

30

【 図 8 】 本発明の実施例の伝送網の管理方法を適用する網構成図である。

【 図 9 】 本発明の実施例の網管理システムの初期設定手順を説明するフローチャートである。

【 図 1 0 】 本発明の実施例の網管理システムの符号化復号化の設定変更手順を説明するフローチャートである。

【 図 1 1 】 本発明の実施例の網管理システムの初期設定手順を説明するフローチャートである。

【 図 1 2 】 本発明の実施例の網管理システムの符号化復号化の設定変更手順を説明するフローチャートである。

【 図 1 3 】 本発明の実施例のノードの構成を説明するブロック図である。

40

【 図 1 4 】 本発明の実施例の送信器の構成を説明するブロック図である。

【 図 1 5 】 本発明の実施例の受信器の構成を説明するブロック図である。

##### 【 符号の説明 】

1 ... 復号化装置、 2 ... 符号化装置、 3 ... オペレーティングシステム、 4、 5 ... ネットワーク構成ノード、 6 ... ネットワーク・オペレーティングシステム、 7 ... ネットワーク構成ノード、 8、 8 - 1、 8 - 2 ... 受信器、 8 - 5 ... 光電気変換部、 8 - 6 ... クロック抽出・分周部、 8 - 7 ... フレーム同期処理部、 8 - 8 ... ブロック位相発生部、 9、 9 - 1、 9 - 2 ... 送信器、 9 - 5 ... 電気光変換部、 9 - 6 ... フレームパターン挿入部、 1 0 ... エラー訂正処理部、 1 1 ... メモリ、 1 2 ... シンドローム計算部、 1 3 ... エラー計算部、 1 4 ... エラー訂正制御部、 1 5 ... 排他的論理和ゲート、 2 0 ... スルー出力部、 3 0 ... 遅延出力部、 3 1

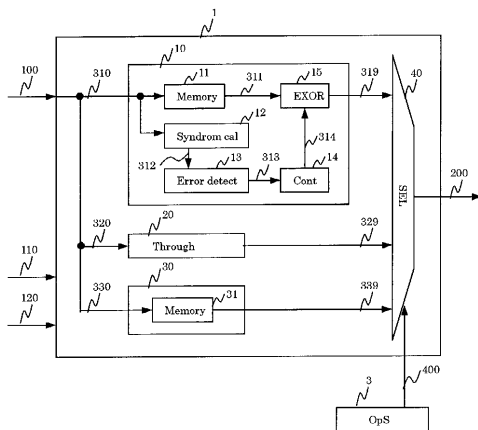
50

...メモリ、40...セクタ、45...多段出力セクタ、46...論理和ゲート、50...セクタ、59...データ信号、60...符号化識別部、70...符号化処理部、71...メモリ、72...チェックビット計算部、73...セクタ、80...符号ステータス識別子挿入部、81...セクタ、82...識別パターン発生部、90...エラーレート計算部、95...セクタ制御部、100...データ信号、110...ブロック位相、120...クロック、130, 130-1, 130-2...光信号、131, 132, 133...データ信号、139, 139-1, 139-2...データ信号&ブロック位相&クロック、140, 140-1, 140-2...光信号、149, 149-1, 149-2...データ信号&ブロック位相&クロック、150, 160...データ信号、200, 310, 311...データ信号、312...シンδροム、313...エラー評価結果、314...訂正データ、319...データ信号、320, 329, 330, 339, 340, 360...データ信号、369...符号化識別結果、370, 371...データ信号、372...チェックビット結果、379...データ信号、382...パターン信号、390...データ信号、391...検出エラーレート、395...セクタ制御信号、400, 410, 420, 430...外部制御信号、440...しきい値制御信号、500...多重分離スイッチ、510...被アッド・ドロップ信号インタフェース、 $T_m$ ...復号化遅延時間、 $T_{kmin}$ ...符号化遅延時間。

10

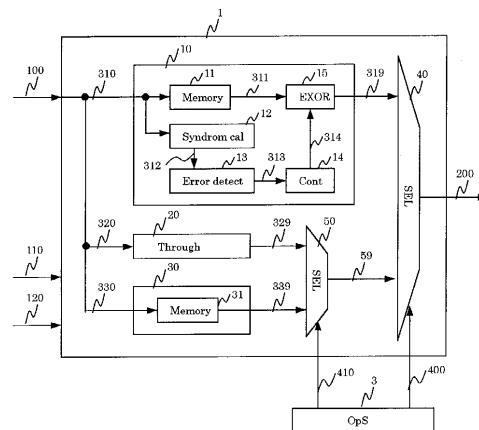
【図1】

図1



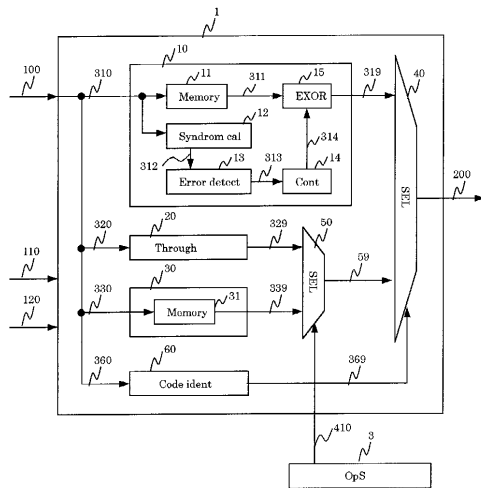
【図2】

図2



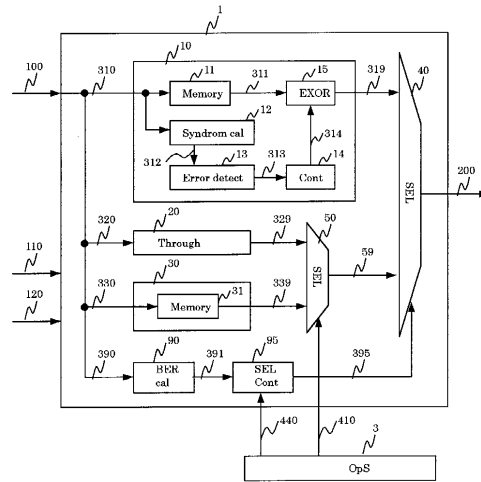
【図 3】

図 3



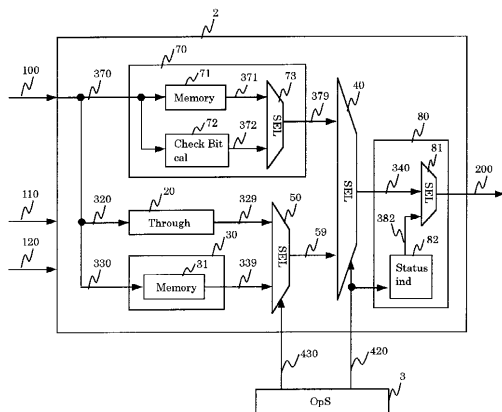
【図 4】

図 4



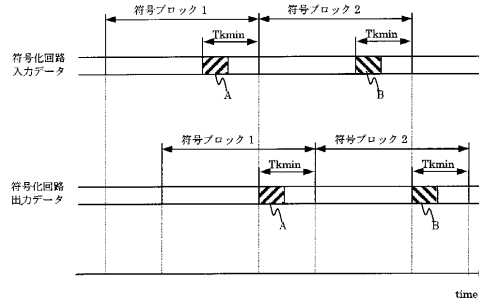
【図 5】

図 5



【図 6】

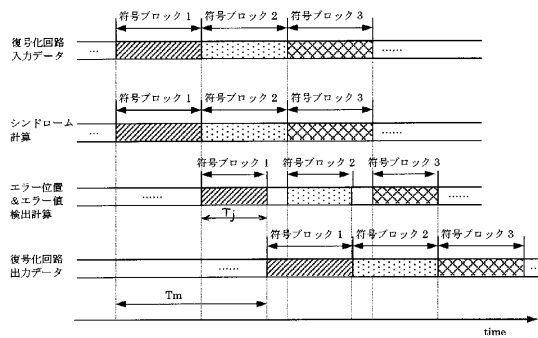
図 6



A: 符号ブロック 1 のチェックビットの格納領域  
B: 符号ブロック 2 のチェックビットの格納領域

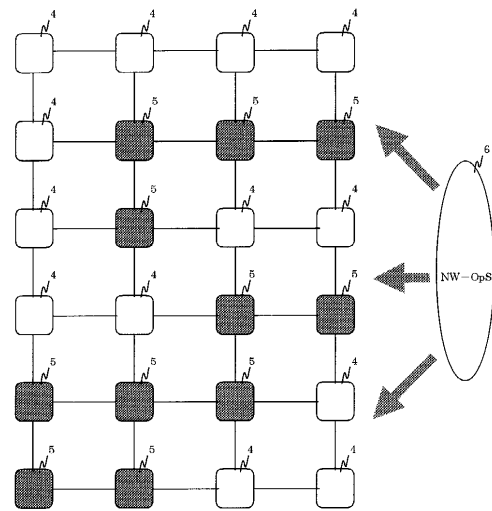
【図 7】

図 7



【図 8】

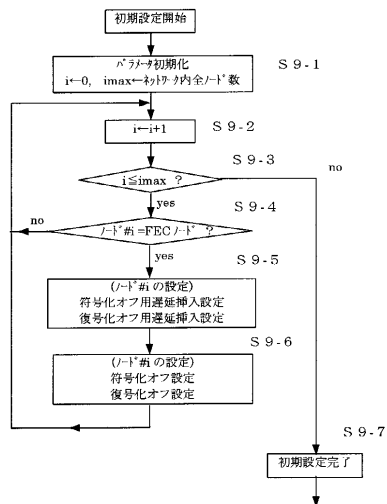
図 8



4: エラー訂正符号化・復号化機能を具備しないノード  
 5: エラー訂正符号化・復号化機能を具備するノード  
 6: 網管理システム

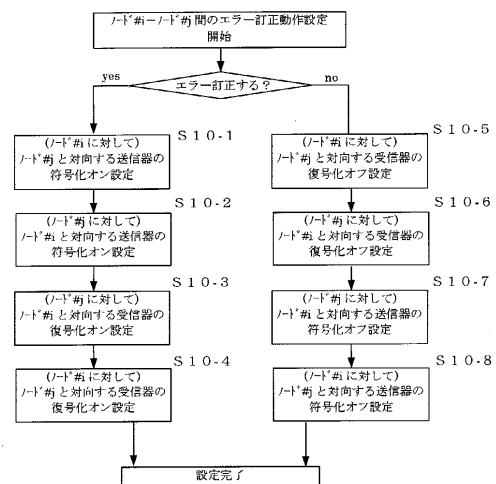
【図 9】

図 9



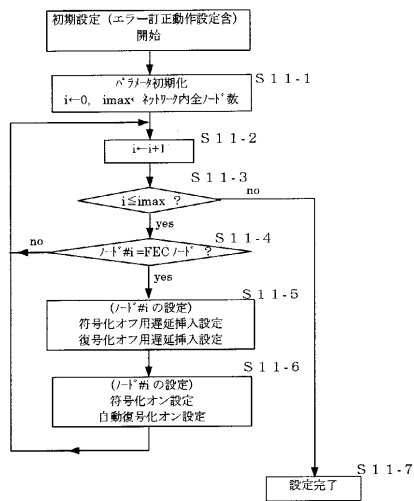
【図 10】

図 10



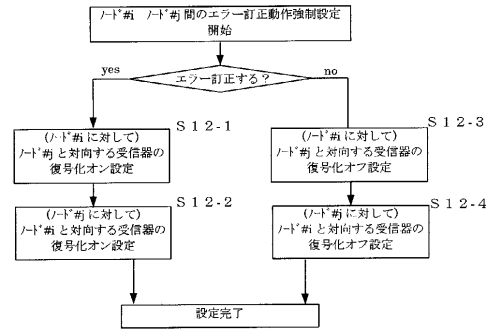
【図 11】

図 11



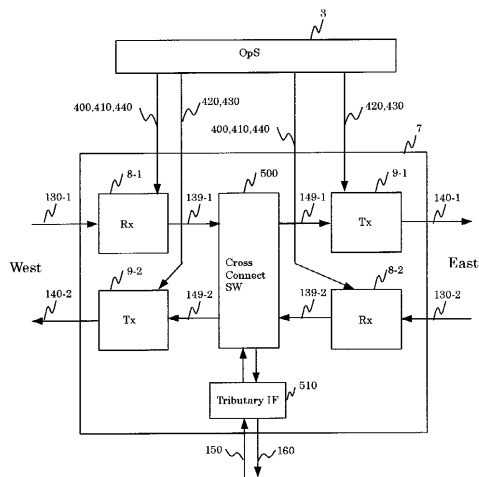
【図 12】

図 12



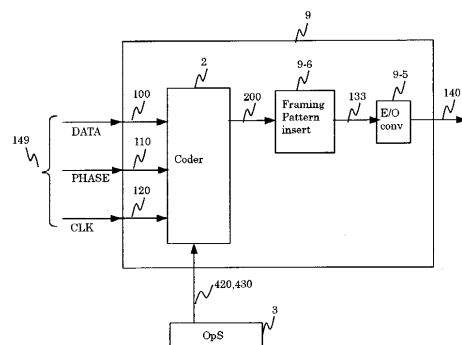
【図 13】

図 13



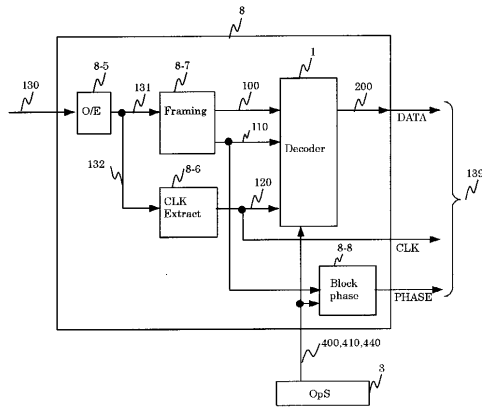
【図 14】

図 14



【 図 15 】

図 15



---

フロントページの続き

(72)発明者 矢島 祐輔

神奈川県横浜市戸塚区戸塚町2 1 6 番地 株式会社日立製作所 通信システム事業本部内

(72)発明者 森 隆

神奈川県横浜市戸塚区戸塚町2 1 6 番地 株式会社日立製作所 通信システム事業本部内

審査官 藤井 浩

(56)参考文献 特開平07 - 162395 (JP, A)

特開平09 - 046766 (JP, A)

特開平04 - 129448 (JP, A)

(58)調査した分野(Int.Cl.<sup>7</sup>, DB名)

H03M 13/00 - 13/53

H04L 1/00 - 1/24