



(12) 发明专利申请

(10) 申请公布号 CN 105259493 A

(43) 申请公布日 2016. 01. 20

(21) 申请号 201510410434. 3

(22) 申请日 2015. 07. 14

(30) 优先权数据

14/330, 146 2014. 07. 14 US

(71) 申请人 联发科技股份有限公司

地址 中国台湾新竹科学工业园区新竹市笃行一路一号

(72) 发明人 廖仁亿 杨任航

(74) 专利代理机构 北京万慧达知识产权代理有限公司 11111

代理人 白华胜 段晓玲

(51) Int. Cl.

G01R 31/28(2006. 01)

权利要求书3页 说明书5页 附图7页

(54) 发明名称

集成电路扫描单元的替换方法、可偏移扫描单元及集成电路

(57) 摘要

本发明提供一种集成电路扫描单元的替换方法、可偏移扫描单元及集成电路。其中,该集成电路扫描单元的替换方法包括:获取该集成电路的门级网络列表;在该门级网络列表上执行位置-路线过程以获取第一网络列表;在该第一网络列表上执行时钟树合成过程以获取第二网络列表;执行静态时序分析以分析在普通模式和扫描模式中该第二网络列表的第一扫描单元,其中,在该第一扫描单元中对称地调整该普通模式的第一偏移和该扫描模式的第二偏移,在该第二扫描单元中不对称地调整该普通模式的第一偏移和该扫描模式的第二偏移。本发明提供的集成电路扫描单元的替换方法可有效减少用于 IC 芯片的测试时间和成本。



1. 一种集成电路扫描单元的替换方法,该方法包括:
获取该集成电路的门级网络列表;
在该门级网络列表上执行位置-路线过程以获取第一网络列表;
在该第一网络列表上执行时钟树合成过程以获取第二网络列表;
执行静态时序分析以分析在普通模式和扫描模式中该第二网络列表的第一扫描单元,其中,该第一扫描单元形成扫描链;以及
根据该静态时序分析以第二扫描单元替换该第一扫描单元,其中,该静态时序分析指示该被替换的该第一扫描单元在该扫描模式中具有特定的时间空余;
其中,在该第一扫描单元中对称地调整该普通模式的第一偏移和该扫描模式的第二偏移,在该第二扫描单元中不对称地调整该普通模式的第一偏移和该扫描模式的第二偏移。
2. 如权利要求 1 所述的替换方法,其特征在于,该方法包括:
对具有该第二扫描单元的该扫描链进行排序以获取第三网络列表;以及
对该第三网络列表执行时序优化过程和保持时间固定过程。
3. 如权利要求 1 所述的替换方法,其特征在于,该方法包括:
将该第二扫描单元划分为第一组和第二组;
将第一扫描时钟分配给该第二扫描单元的该第一组;及
将第二扫描时钟分配给该第二扫描单元的该第二组;其中,该第一扫描时钟相对于该第二扫描时钟为反向的。
4. 如权利要求 3 所述的替换方法,其特征在于,根据该普通模式中的普通时钟和该扫描模式中的该第一扫描时钟,该第二扫描单元的该第一组提供一输出信号,且根据该普通模式中的该普通时钟和该扫描模式中的该第二扫描时钟,该第二扫描单元的该第二组提供该该输出信号。
5. 如权利要求 1 所述的替换方法,其特征在于,该第二扫描单元包括:
输出单元,用于从普通路径接收第一信号且从扫描路径接收第二信号以输出该输出信号;
至少一第一单元,设置于该普通路径中,用于提供该第一信号,其中,该第一信号对应于该普通模式中的普通时钟,且该第一信号在该扫描模式中具有第一固定逻辑电平;
第一时序补偿单元,设置于该普通路径中,其中,该第一时序补偿单元包括多个时钟缓存以用于在该普通模式中调整该普通时钟的偏移;以及
第二时序补偿单元,设置于该扫描路径中,其中,该第二时序补偿单元包括多个时钟缓存以用于在该扫描模式中调整该扫描时钟的偏移。
6. 如权利要求 5 所述的替换方法,其特征在于,根据该普通模式中该输出单元的负载确定该第一时序补偿单元的该多个时钟缓存的数目,且根据该扫描模式中该输出单元的该负载确定该第二时序补偿单元的该多个时钟缓存的数目。
7. 如权利要求 1 所述的替换方法,其特征在于,该第二扫描单元包括:
输出单元,用于从普通路径接收第一信号且从扫描路径接收第二信号以输出该输出信号;
至少一第一单元,设置于该普通路径中,用于在该普通模式中根据普通时钟提供该第一信号;

至少一第二单元,设置于该扫描路径中,用于在该扫描模式中根据扫描时钟提供该第二信号;

第一时序补偿单元,包括多个时钟缓存以用于在该普通路径中调整该普通时钟的该第一偏移;以及

第二时序补偿单元,包括多个时钟缓存以用于在该扫描路径中调整该扫描时钟的该第二偏移。

8. 如权利要求 7 所述的替换方法,其特征在于,根据该普通模式中该输出单元的负载确定该第一时序补偿单元的该多个时钟缓存的数目,且根据该扫描模式中该输出单元的该负载确定该第二时序补偿单元的该多个时钟缓存的数目。

9. 一种可偏移扫描单元,包括:

输出单元,用于从普通路径接收第一信号且从扫描路径接收第二信号以输出输出信号;

至少一第一单元,设置于该普通路径中,用于在普通模式中提供对应于输入信号的该第一信号及在扫描模式中提供具有第一固定逻辑电平的该第一信号;

至少一第二单元,设置于该扫描路径中,用于在该扫描模式中提供对应于扫描信号的该第二信号及在该普通模式中提供具有第二固定逻辑电平的该第二信号;

第一时序补偿单元,设置于该普通路径中,包括多个时钟缓存以用于在该普通模式中调整该输入信号的第一偏移;以及

第二时序补偿单元,设置于该扫描路径中,包括多个时钟缓存以用于在该扫描模式中调整该扫描信号的第二偏移。

10. 如权利要求 9 所述的可偏移扫描单元,其特征在于,该输出信号的该第一偏移和该输出信号的该第二偏移为不对称的。

11. 如权利要求 9 所述的可偏移扫描单元,其特征在于,该第一时序补偿单元的该多个时钟缓存的数目是根据该普通模式中该输出单元的负载确定的,且该第二时序补偿单元的该多个时钟缓存的数目是根据该扫描模式中该输出单元的该负载确定的。

12. 一种可偏移扫描单元,包括:

输出单元,用于从普通路径接收第一时钟且从扫描路径接收第二时钟以输出输出时钟;

至少一第一单元,设置于该普通路径中,用于根据输入时钟信号和扫描致能信号提供该第一时钟;

至少一第二单元,设置于该扫描路径中,用于根据扫描时钟和该扫描致能信号提供该第二时钟;

第一时序补偿单元,包括多个时钟缓存以用于在该普通路径中调整该输入时钟的第一偏移;以及

第二时序补偿单元,包括多个时钟缓存以用于在该扫描路径中调整该扫描时钟的第二偏移。

13. 如权利要求 12 所述的可偏移扫描单元,其特征在于,该普通路径中的该输入时钟的该第一偏移和该扫描路径中的该扫描时钟的该第二偏移为不对称的。

14. 如权利要求 12 所述的可偏移扫描单元,其特征在于,该输出单元根据普通模式中

的该第一时钟输出该输出时钟,且该输出单元根据扫描模式中的该第二时钟输出该输出时钟。

15. 如权利要求 14 所述的可偏移扫描单元,其特征在于,该第一时序补偿单元的该多个时钟缓存的数目是根据该普通模式中该输出单元的负载确定的,且该第二时序补偿单元的该多个时钟缓存的数目是根据该扫描模式中该输出单元的该负载确定的。

16. 一种集成电路,包括:

扫描电路,包括多个可偏移扫描单元,其中,该多个可偏移扫描单元被划为为第一组和第二组;

其中,该第一组中的该可偏移扫描单元根据该普通模式中的普通时钟和该扫描模式中的第一扫描时钟提供输出信号,且该第二组中的该可偏移扫描单元根据该普通模式中的该普通时钟和该扫描模式中的第二扫描时钟提供该输出信号。

17. 如权利要求 16 所述的集成电路,其特征在于,该多个可偏移单元中的每个都包括:输出单元,用于从普通路径接收第一信号且从扫描路径接收第二信号以输出该输出信号;

至少一第一单元,设置于该普通路径中,用于在该普通模式中根据该普通时钟提供该第一信号及在该扫描模式中提供具有第一固定逻辑电平的该第一信号;

至少一第二单元,设置于该扫描路径中,用于在该扫描模式中提供对应于该第一或第二扫描信号的该第二信号及在该普通模式中提供具有第二固定逻辑电平的该第二信号;

第一时序补偿单元,设置于该普通路径中,包括多个时钟缓存以用于在该普通模式中调整该普通时钟的偏移;以及

第二时序补偿单元,设置于该扫描路径中,包括多个时钟缓存以用于在该扫描模式中调整该第一或第二扫描时钟的偏移。

18. 如权利要求 17 所述的集成电路,其特征在于,该第一时序补偿单元的该多个时钟缓存的数目是根据该普通模式中该输出单元的负载确定的,且该第二时序补偿单元的该多个时钟缓存的数目是根据该扫描模式中该输出单元的该负载确定的。

19. 如权利要求 16 所述的集成电路,其特征在于,该多个可偏移单元中的每个都包括:输出单元,用于从普通路径接收第一信号且从扫描路径接收第二信号以输出一输出时钟;

至少一第一单元,设置于该普通路径中,用于根据该普通模式中的该普通时钟提供该第一信号;

至少一第二单元,设置于该扫描路径中,用于根据该扫描模式中的该扫描时钟提供该第二信号;

第一时序补偿单元,包括多个时钟缓存以用于在该普通路径中调整该普通时钟的第一偏移;以及

第二时序补偿单元,包括多个时钟缓存以用于在该扫描路径中调整该第一或第二扫描时钟的第二偏移。

20. 如权利要求 19 所述的集成电路,其特征在于,该第一时序补偿单元的该多个时钟缓存的数目是根据该普通模式中该输出单元的负载确定的,且该第二时序补偿单元的该多个时钟缓存的数目是根据该扫描模式中该输出单元的该负载确定的。

集成电路扫描单元的替换方法、可偏移扫描单元及集成电路

技术领域

[0001] 本发明有关于集成电路的扫描单元 (scan cell), 更具体地, 本发明有关于在普通模式 (normal mode)/ 扫描模式 (scan mode) 中具有不对称偏移 (skew) 的扫描单元。

背景技术

[0002] 在集成电路 (intergrated circuit, IC) 芯片被制成以后, 需要对芯片执行测试以确认芯片是否正常。现在, 用于 IC 芯片的可测试性设计包括使用多个扫描单元以执行 IC 芯片上的制造测试。

[0003] 在 IC 芯片的设计过程中, 在 IC 芯片的电路设计中插入各种时钟树 (clock tree), 并适应性地调整物理摆放位置。然后在电路上执行时钟调整。在设计和插入时钟树的过程中, 时钟偏移是一个要重要考虑的问题。电路的所有序列中的逻辑单元 (例如存储器和锁存 (latch)) 都需要时钟信号。然而, 由于从时钟源到每个逻辑单元的路径不同, 时钟信号到达不同逻辑单元的时间也是不同的。这种时间差异也成为时钟偏移。有多种因素导致时钟偏移, 包括不同单元之间的路径长度差异、负载数目和大小差异、由芯片上的变化 (on-chip variation) 而导致的差异等等。OCV 包括制造技术变化、操作电源变化、环境温度变化等等。

发明内容

[0004] 有鉴于此, 本发明提供一种集成电路扫描单元的替换方法、可偏移扫描单元及集成电路。本发明提供一种集成电路扫描单元的替换方法, 该方法包括: 获取该集成电路的门级网络列表; 在该门级网络列表上执行位置-路线过程以获取第一网络列表; 在该第一网络列表上执行时钟树合成过程以获取第二网络列表; 执行静态时序分析以分析在普通模式和扫描模式中该第二网络列表的第一扫描单元, 其中, 该第一扫描单元形成扫描链; 以及根据该静态时序分析以第二扫描单元替换该第一扫描单元, 其中, 该静态时序分析指示该被替换的该第一扫描单元在该扫描模式中具有特定的时间空余; 其中, 在该第一扫描单元中对称地调整该普通模式的第一偏移和该扫描模式的第二偏移, 在该第二扫描单元中不对称地调整该普通模式的第一偏移和该扫描模式的第二偏移。

[0005] 本发明再提供一种可偏移扫描单元, 包括: 输出单元, 用于从普通路径接收第一信号且从扫描路径接收第二信号以输出输出信号; 至少一第一单元, 设置于该普通路径中, 用于在普通模式中提供对应于输入信号的该第一信号及在扫描模式中提供具有第一固定逻辑电平的该第一信号; 至少一第二单元, 设置于该扫描路径中, 用于在该扫描模式中提供对应于扫描信号的该第二信号及在该普通模式中提供具有第二固定逻辑电平的该第二信号; 第一时序补偿单元, 设置于该普通路径中, 包括多个时钟缓存以用于在该普通模式中调整该输入信号的第一偏移; 以及第二时序补偿单元, 设置于该扫描路径中, 包括多个时钟缓存以用于在该扫描模式中调整该扫描信号的第二偏移。

[0006] 本发明又提供一种可偏移扫描单元,包括:输出单元,用于从普通路径接收第一时钟且从扫描路径接收第二时钟以输出输出时钟;至少一第一单元,设置于该普通路径中,用于根据输入时钟信号和扫描致能信号提供该第一时钟;至少一第二单元,设置于该扫描路径中,用于根据扫描时钟和该扫描致能信号提供该第二时钟;第一时序补偿单元,包括多个时钟缓存以用于在该普通路径中调整该输入时钟的第一偏移;以及第二时序补偿单元,包括多个时钟缓存以用于在该扫描路径中调整该扫描时钟的第二偏移。

[0007] 本发明还提供一种集成电路,包括:扫描电路,包括多个可偏移扫描单元,其中,该多个可偏移扫描单元被划为为第一组和第二组;其中,该第一组中的该可偏移扫描单元根据该普通模式中的普通时钟和该扫描模式中的第一扫描时钟提供输出信号,且该第二组中的该可偏移扫描单元根据该普通模式中的该普通时钟和该扫描模式中的第二扫描时钟提供该输出信号。

[0008] 本发明提供的集成电路扫描单元的替换方法可有效减少用于 IC 芯片的测试时间和成本。

附图说明

[0009] 图 1 为根据本发明一个实施例 IC 的扫描单元的替换方法的流程图。

[0010] 图 2 为根据本发明一个实施例的可偏移扫描单元的示意图。

[0011] 图 3 为以可偏移时钟门控扫描单元替换传统时钟门控扫描单元的替换示意图。

[0012] 图 4A 为用于时钟树的传统时钟门控扫描单元的示意图。

[0013] 图 4B 为在时钟树中以可偏移时钟门控扫描单元替换了图 4A 的传统时钟门控扫描单元的示意图。

[0014] 图 5 为以可偏移多工器扫描单元替换传统多工器扫描单元的替换示意图。

[0015] 图 6 为根据本发明一个实施例图 1 的步骤的扫描单元交换的流程图。

[0016] 图 7 为第一扫描时钟及第二扫描时钟的相位示意图。

[0017] 图 8 为由可偏差扫描单元替换产生的电力减轻的示意图。

具体实施方式

[0018] 图 1 为根据本发明一个实施例 IC 的扫描单元的替换方法的流程图,其中,由可执行电子设计自动化 (electronic design automation,EDA) 工具的处理器来执行该替换方法。首先,在步骤 S110 中,获取 IC 的门级 (gate-level) 网络列表。一般而言,通过合成 IC 的硬件描述语言 (HDL) 来获取门级网络列表且执行 DFT 的设计来以用于 IC 的扫描单元替换逻辑单元,其中,扫描单元形成多个扫描链 (scan chain)。然后,在步骤 S120 中,在门级网络列表中执行位置 - 及 - 路线 (place-and-route) 过程以获取替换列表。接着,在步骤 S130 中,对替换列表执行时钟树合成过程以获取合成网络列表。然后,在步骤 S 140 中,执行静态时序分析 (static timing analysis, STA) 以在普通模式 (normal mode) 和扫描模式 (scan mode) 中对每个扫描单元执行分析合成网络列表的时序,其中,该扫描单元为传统的扫描单元,且在该传统的扫描单元中可对普通模式的偏移和扫描模式的偏移做不对称的调整。然后,在步骤 A150 中,根据在步骤 S140 中获取的 STA 结果,执行扫描单元交换 (swap) 过程以用特定扫描单元来替换在扫描模式中具有更长设置时间空余 (margin) 或较

长保持时间空余的扫描单元,以获取交互的网络列表,在此实施例中,该特定扫描单元为可偏移(skewable)扫描单元,且在可偏移扫描单元中对普通模式的便宜和扫描模式的便宜做不对称调整。接下来,在交换网络列表中,扫描链包括对特定的扫描单元做重排序(步骤S160)。例如,将对扫描链中相关单元的位置进行精调(fine-tune)。然后,在步骤S170中,对交换网络列表执行时序优化(timing optimization)过程和保持时间固定(hold-time fixing)过程以获取后网络列表(post-netlist)。由此,完成了用于可偏移扫描单元交换的自动位置-及-路线(automated place-and-route, APR)过程。

[0019] 图2为根据本发明一个实施例的可偏移扫描单元200的示意图。可偏移扫描单元200包括输出单元210,其中,该输出单元210根据从普通路径220接收的普通信号Dn及从扫描路径230接收的扫描信号Ds提供输出信号OUT。在可偏移扫描单元200中,普通路径220包括逻辑电路模块240,且扫描路径230包括逻辑电路模块250。在实施例中,逻辑电路模块240包括多个逻辑电路单元245a-245n以用于根据相关输入信号(例如Din、TDin、CK、TCK及TE)提供信号Sn。此外,逻辑电路模块250包括多个逻辑电路单元255a-255n以用于根据相关输入信号提供信号Ss。例如,信号Din是用于可偏移扫描单元200的正常模式中的输入信号,且信号TDin是用于可偏移扫描单元200的正常模式中的测试信号。此外,信号CK是用于可偏移扫描单元200的正常模式中的普通时钟,且信号TCK是用于可偏移扫描单元200的正常模式中的测试时钟。另外,信号TE是用于控制可偏移扫描单元200进入普通模式或扫描模式的控制信号。与传统的扫描单元相比,可偏移扫描单元200更包括设置于普通路径中220中的时序补偿单元260及设置于扫描路径230中时序补偿单元270,其中,时序补偿单元260和时序补偿单元270包括多个时钟缓存(clock buffer),且该多个时钟缓存的数目分别是根据在该普通模式和该扫描模式中可偏移扫描单元200的负载(load)而确定的。在图2中,输出单元210可提供对应于普通模式中的普通信号Dn的输出信号OUT,且可提供对应于扫描模式中的扫描信号Ds的输出信号OUT。由时序补偿单元260产生的普通路径220和由时序补偿单元270产生的扫描路径230为不对称的。因此,通过使用不同的时序补偿单元260和270,可偏移扫描单元200可为扫描模式中和普通模式中的输出信号OUT提供不平衡的树延迟(unbalanced tree latency)。在此实施例中,时序补偿单元260耦接于输出单元210和逻辑电路模块240之间,且时序补偿单元270耦接于输出单元210和逻辑电路模块250之间。在另一个实施例中,时序补偿单元260实现在逻辑电路模块240中,且时序补偿单元270实现在逻辑电路模块250中。

[0020] 图3为以可偏移时钟门控(skewable clock gating)扫描单元360替换传统时钟门控扫描单元310的替换示意图。对于传统时钟门控扫描单元310或可偏移时钟门控扫描单元360,使用控制信号TE以控制时钟门控扫描单元310/360运作在正常模式中,将普通时钟作为时钟信号CK输入,且使用致能信号EN来确定是否为输出信号OUT门控时钟信号CK。如果时钟门控扫描单元310/360运作在扫描模式中,将扫描时钟作为时钟信号CK输入,且时钟门控扫描单元310/360根据时钟信号CK提供输出信号OUT。一般而言,扫描时钟的频率小于普通时钟的频率。在图3中,传统时钟门控扫描单元310包括锁存单元LAT1,或逻辑门限(OR logic gate)OR1和与逻辑门限(AND logic gate)AND1,其中,在传统时钟门控扫描单元310中不使用缓存用于时序调整。可偏移时钟门控扫描单元360包括输出单元370、设置在普通路径中的逻辑电路模块380及设置在扫描路径中的逻辑电路模块390。输

出单元 370 包括或逻辑门限 OR2 以用于根据来自逻辑电路模块 380 的输出 S1 和来自逻辑电路 390 的输出 S2 提供输出信号 OUT。逻辑电路模块 380 包括锁存单元 LAT2, 与逻辑门限 AND2、与逻辑门限 AND4 及时序补偿单元 385。逻辑电路模块 390 包括与逻辑门限 AND3 及时序补偿单元 395。在普通模式中, 逻辑电路模块 380 根据时钟信号 CK 和致能信号 EN 提供输出 S1, 且逻辑电路模块 390 提供具有低逻辑电平的输出 S2, 因此根据输出 S1 提供输出信号 OUT, 其中, 由时序补偿单元 385 控制输出信号 OUT 的偏移。相反地, 在扫描模式中, 逻辑电路模块 380 提供具有低逻辑电平的输出 S1, 而逻辑电路模块 390 提供对应于扫描时钟信号 TCK 的输出 S2, 因此根据输出 S2 提供输出信号 OUT, 其中, 由时序补偿单元 395 控制输出信号 OUT 的偏移。因此, 通过使用时序补偿单元 385 和 395, 用于可偏移时钟门控扫描单元 360 的输出信号 OUT 的偏移在普通模式和扫描模式中是不对称的。

[0021] 图 4A 为用于时钟树的传统时钟门控扫描单元 460 (例如如图 3 的 310) 的示意图, 而图 4B 为在时钟树中以可偏移时钟门控扫描单元 480 替换了图 4A 的传统时钟门控扫描单元 460 的示意图。在图 4A 中, 为了通过组合逻辑电路 430 满足从传统时钟门控扫描单元 460 到扫描单元 410 的时序需求 (如路径 STA1 中所示), 在扫描单元 460 和 420 之间插入了多个缓存 BUF1-BUFn (如路径 STA2 中所示)。如图 4B 中所示, 如果 STA 指示在时钟树中存在扫描模式时序空余, 将以可偏移时钟门控扫描单元 480 替换传统时钟门控扫描单元 440。在图 4B 中, 由于分别设置在普通路径和扫描路径的不同时序补偿单元 (例如, 时序补偿单元 385 和 395), 普通模式和扫描模式中的可偏移时钟门控扫描单元 480 的输出偏移为不对称的。因此, 可从时钟树中移除缓存器 BUF1-BUFn。需注意, 尽管可偏移时钟门控扫描单元的逻辑门限数量多于传统时钟门控扫描单元的逻辑门限数目 (例如, 可偏移时钟门控扫描单元 360 包括 7 个单元, 而传统时钟门控扫描单元 310 包括 3 个单元), 待移除的缓存将比可偏移时钟门控扫描单元占用更大的面积。因此, 通过使用可偏移扫描单元替换传统扫描单元可减小芯片面积。

[0022] 图 5 为以可偏移多工器扫描单元 560 替换传统多工器扫描单元 510 的替换示意图。对于传统多工器扫描单元 510 或可偏移多工器扫描单元 560, 使用控制信号 TE 以控制多工器扫描单元 510/560 进入普通模式 / 扫描模式。如果多工器扫描单元 510/560 运作在扫描模式中, 提供对应于普通时钟 CK 的输出信号 OUT。如果多工器扫描单元 510/560 运作在扫描模式中, 提供对应于扫描时钟 TCK 的输出信号 OUT。一般而言, 扫描时钟 TCK 的频率小于普通时钟 CK 的频率。在图 5 中, 传统多工器扫描单元 510 包括或逻辑门限 OR3 及两个和与逻辑门限 AND5 和 AND6, 其中, 在多工器扫描单元 510 中不使用缓存用于时序调整。相较于多工器扫描单元 510, 可偏移多工器扫描单元 360 更包括设置在普通路径中的时序补偿单元 570 和设置在扫描路径中的时序补偿单元 580。时序补偿单元 570 耦接于与逻辑门限 AND5 (例如普通路径的逻辑电路模块) 及或逻辑门限 OR3 (例如输出电路) 之间, 且时序补偿单元 580 耦接于与逻辑门限 AND6 (例如扫描路径的逻辑电路模块) 及或逻辑门限 OR3 (例如输出电路) 之间。在普通模式中, 与逻辑门限 AND5 根据普通信号 CK 提供输出 S3, 且与逻辑门限 AND6 提供具有低逻辑电平的输出 S4, 因此根据输出 S3 提供输出信号 OUT, 其中, 由时序补偿单元 570 控制输出信号 OUT 的偏移。相反地, 在扫描模式中, 逻辑门限 AND5 提供具有低逻辑电平的输出 S3, 而逻辑门限 AND6 提供对应于扫描时钟 TCK 的输出 S4, 因此根据输出 S4 提供输出信号 OUT, 其中, 由时序补偿单元 580 控制输出信号 OUT 的偏移。因此, 通

过使用时序补偿单元 570 和 580,用于可偏移多工器扫描单元 560 的输出信号 OUT 的偏移在普通模式和扫描模式中是不对称的。

[0023] 图 6 为根据本发明一个实施例图 1 的步骤 S510 的扫描单元交换的流程图。首先,在步骤 S610 中,将扫描电路的可偏移扫描单元划分为两个组。接着,在步骤 S620 中,将第一扫描时钟分配给可偏移扫描单元的第一组,且将第二扫描时钟分配给可偏移扫描单元的第二组,其中,该第一扫描时钟相对于该第二扫描时钟为反向的,如图 7 所示。图 7 为第一扫描时钟及第二扫描时钟的相位示意图。因此,在扫描模式的每个扫描周期中,可偏差扫描单元的第一组中的每个都可提供其输出信号 OUT 以响应第一扫描时钟的上升沿 (rising edge),且可偏差扫描单元的第二组中的每个都可提供其输出信号 OUT 以响应第二扫描时钟的上升沿。因此,在扫描模式中,IC 的电力电压降 (也称为 IR 降) 得到减轻。参考图 8,图 8 为由可偏差扫描单元替换产生的电力减轻的示意图。在图 8 中,曲线 810 代表由传统扫描单元产生的原始 IR 降,而曲线 820 代表由使用具有不同相位 (phase) 的多个扫描时钟的可偏差扫描单元产生的减轻的 IR 降。

[0024] 在 IC 芯片中,一些告诉电路 (例如处理器 /DSP) 在普通模式的时钟树中是至关重要的,因此,普通模式中的时序空余小于扫描模式中的时序空余。根据上述实施例,通过使用在扫描和普通模式中具有不对称偏移的可偏移扫描单元来替换具有更大时序空余的传统扫描单元,可减少用于保持时间固定的时序缓存的数目。因此,在图 1 的步骤 130 的 CTS 过程之后,当保持普通模式时间树延迟时,将减少用于 IC 芯片的面积和电力消耗。此外,通过使用可偏移扫描单元来精调 / 重新分配 (re-distribute) 用于 IC 芯片的扫描模式的时钟偏移,也可减轻扫描切换 (scan-shift) IR 降。因此,可增加扫描切换频率 (即扫描时钟的频率),从而减少用于 IC 芯片的测试时间和成本。

[0025] 本发明虽以较佳实施例揭露如上,然其并非用于限定本发明的范围,任何所述领域的技术人员,在不脱离本发明的精神和范围内,当可做些许的改动与修饰。因此,本发明的保护范围以权利要求为准。

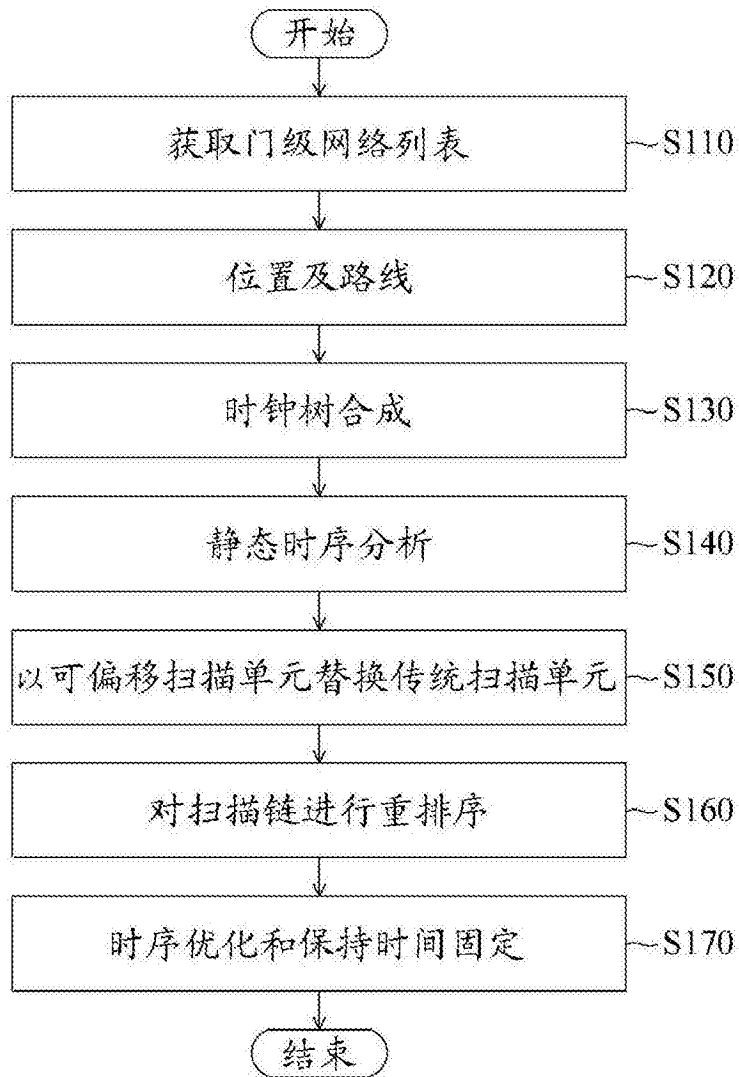


图 1

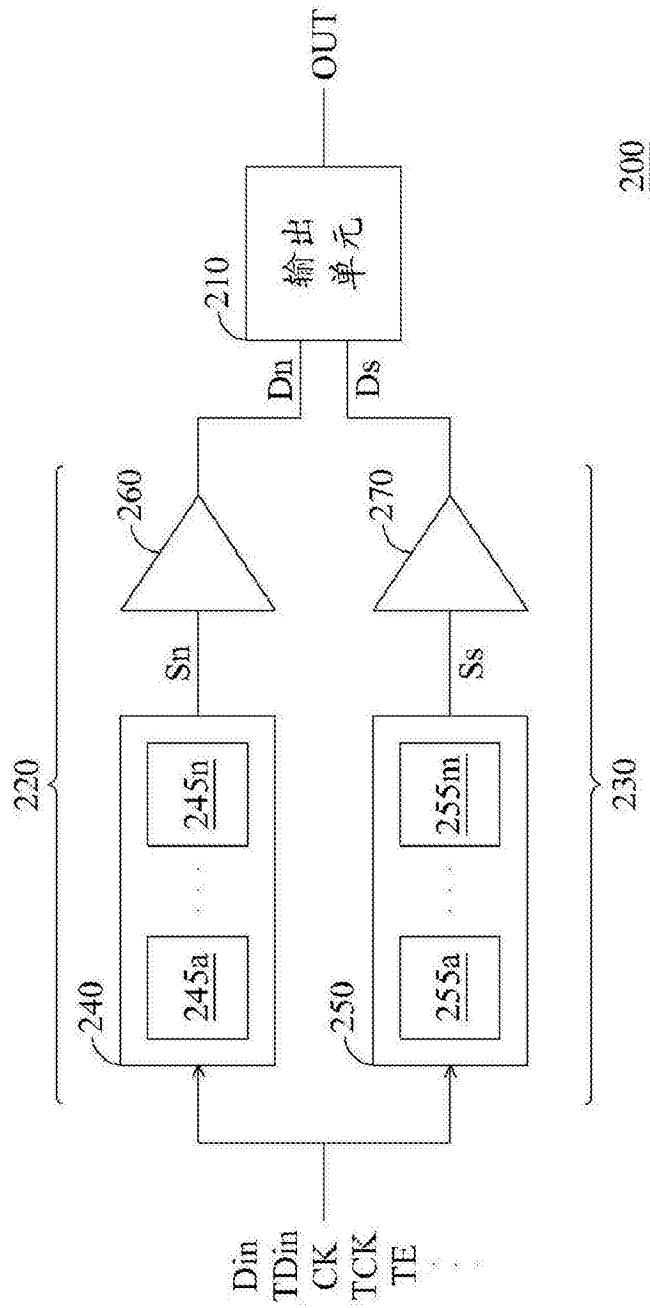


图 2

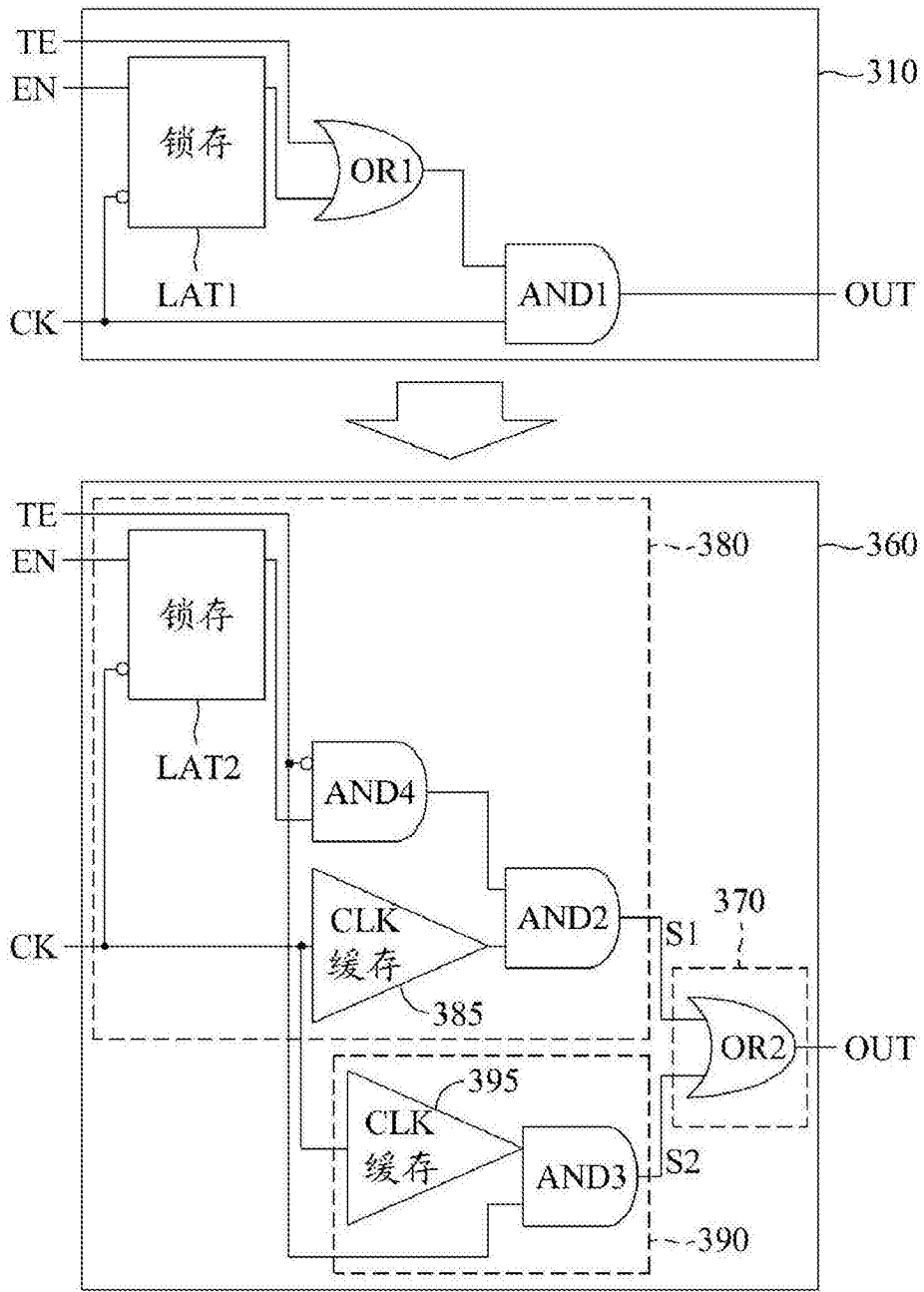


图 3

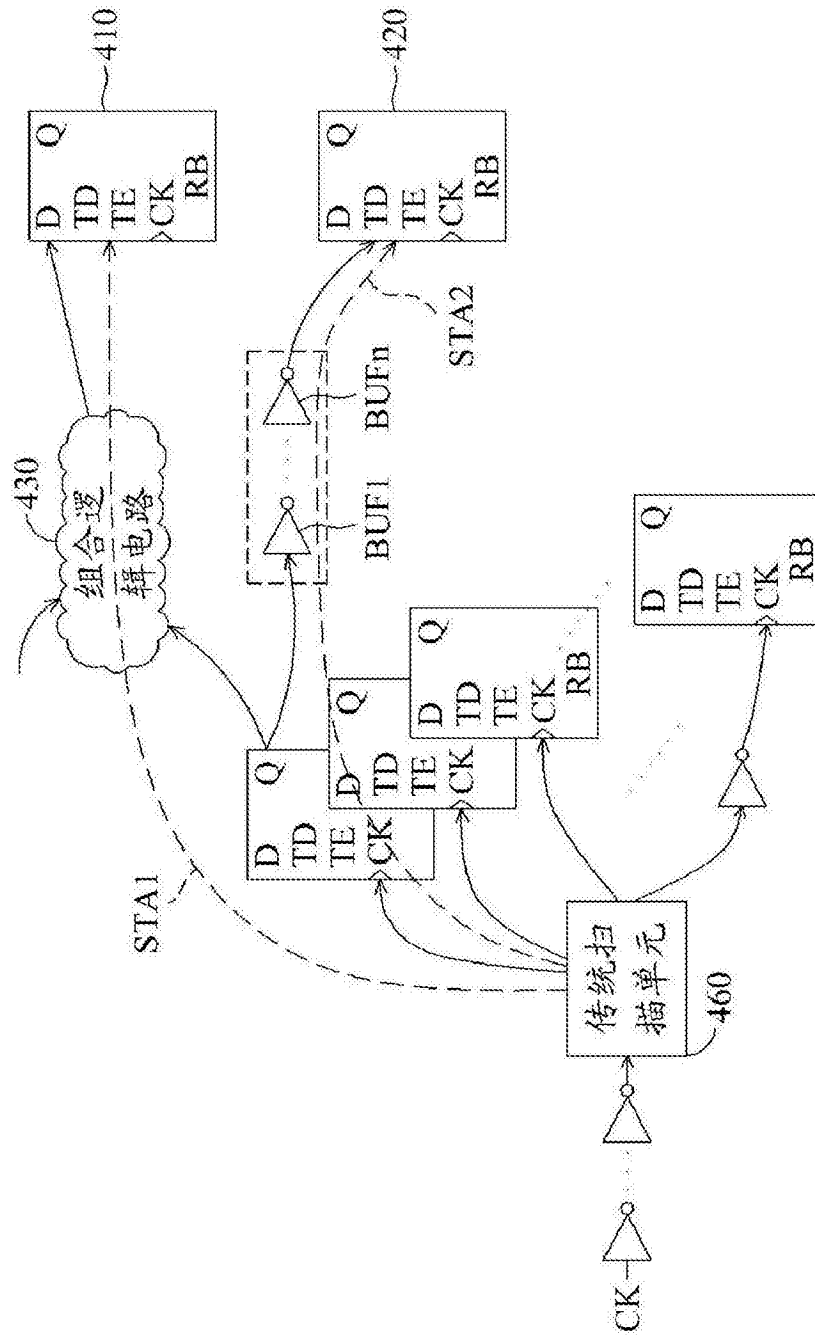


图 4A

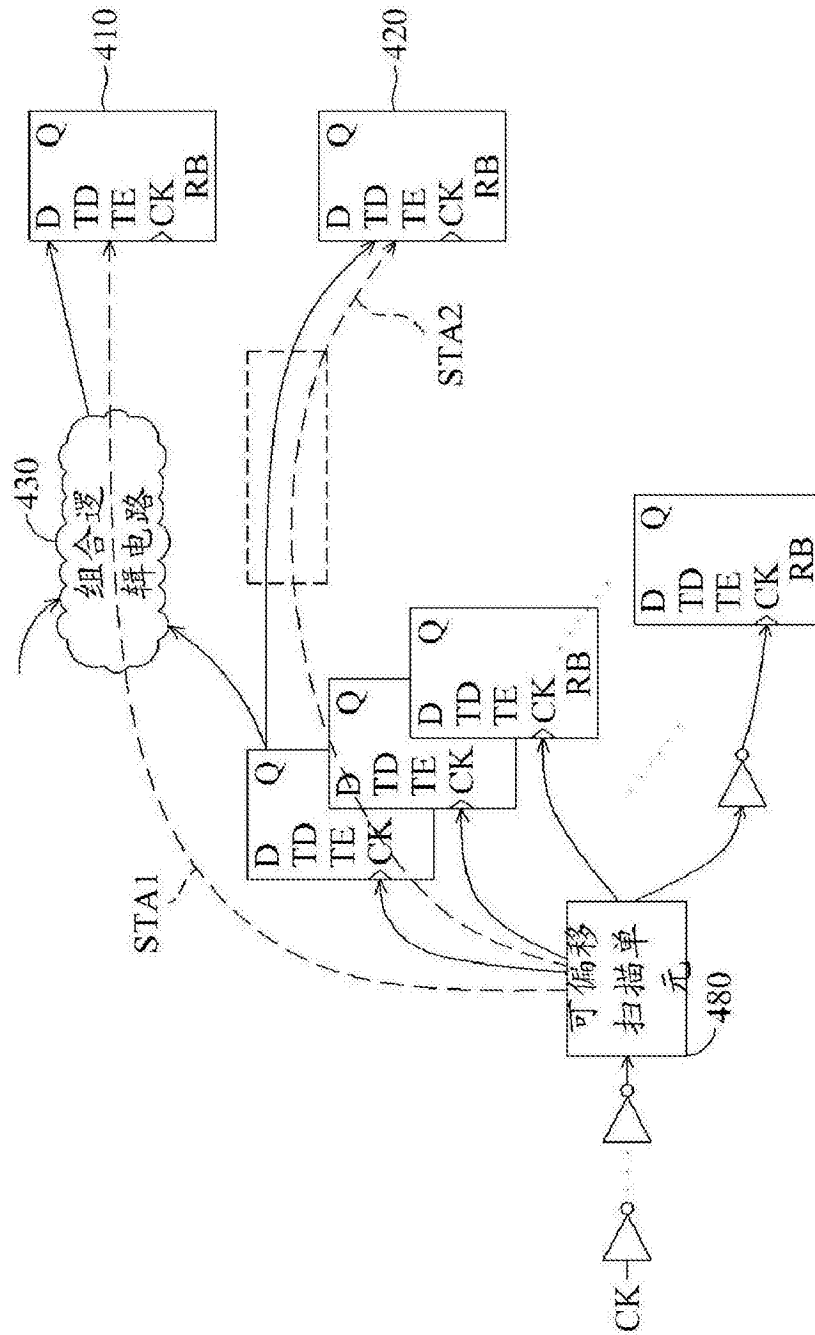


图 4B

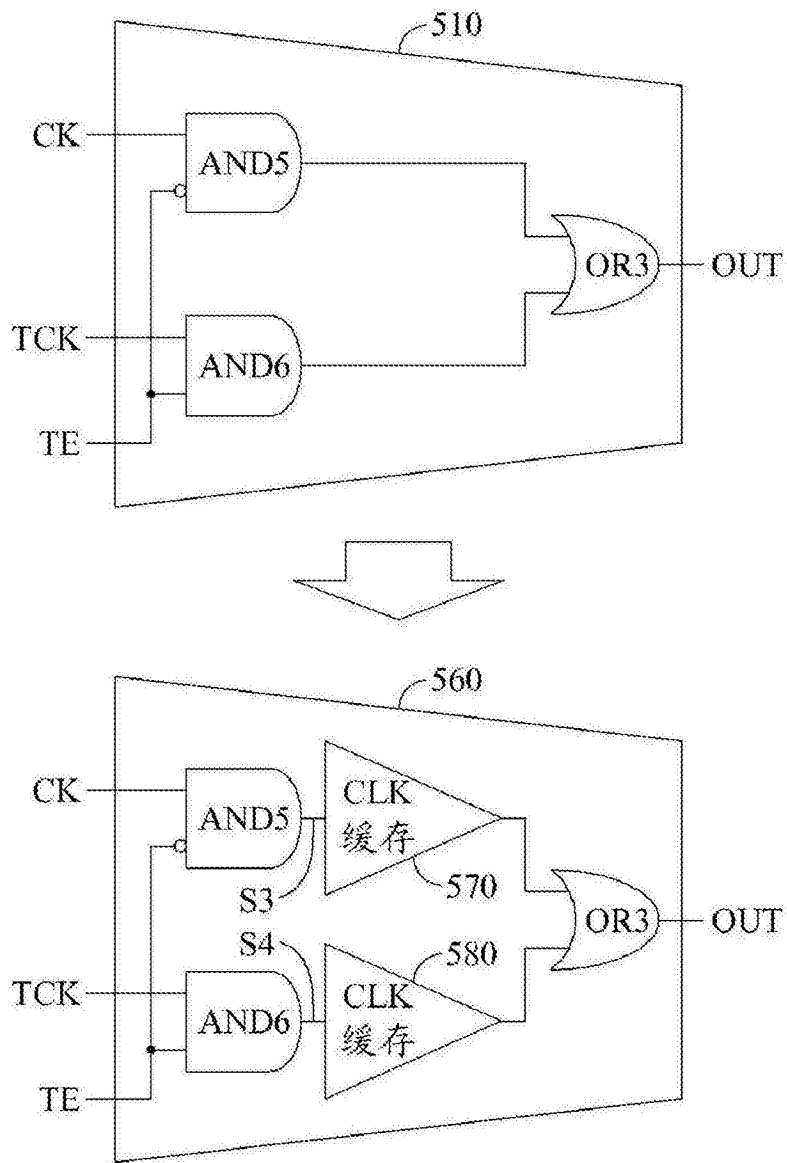


图 5

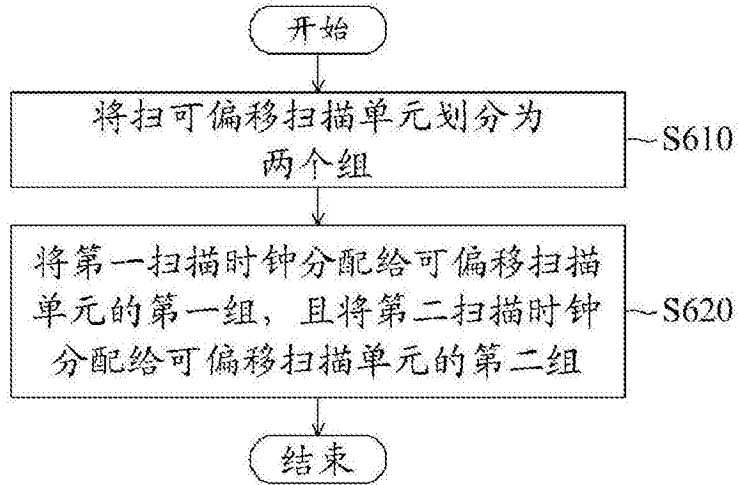


图 6

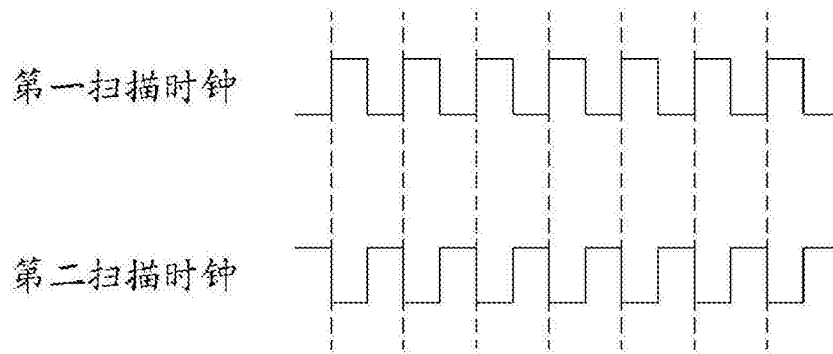


图 7

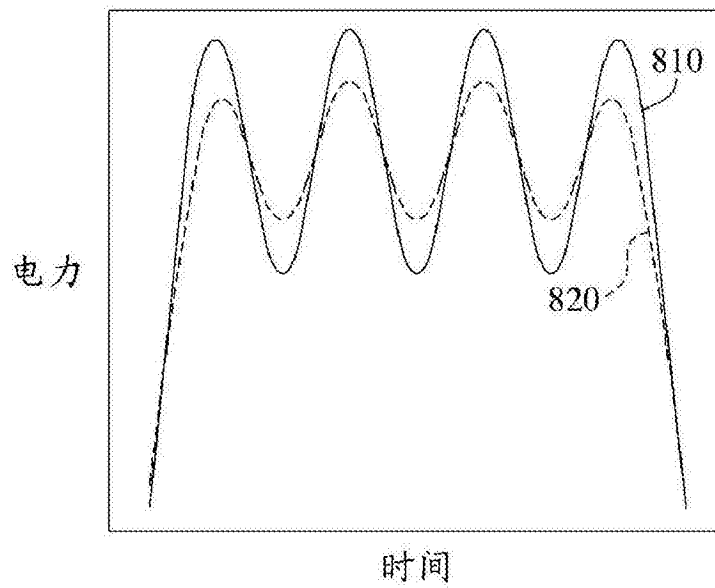


图 8