(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。Int. Cl.[8]
H04B 1/69 (2006.01)
H04B 7/155 (2006.01)

(45) 공고일자 2006년02월28일
(11) 등록번호 10-0527098
(24) 등록일자 2005년11월01일

(21) 출원번호 10-1997-0039982
(22) 출원일자 1997년08월21일

(65) 공개번호 10-1998-0018868
(43) 공개일자 1998년06월05일

(30) 우선권주장 96-222929 1996년08월23일 일본(JP)

(73) 특허권자 소니 가부시끼 가이샤
일본국 도쿄도 시나가와쿠 키타시나가와 6쵸메 7반 35고

(72) 발명자 스즈끼 미쯔히로
일본국 도꾜도 시나가와구 기다시나가와 6쪼메 7방 35고 소니가부시끼가이샤내

(74) 대리인 신관호

심사관 : 퇴-안철홍

(54) 통신방법,기지국및단말장치

요약

본 발명에 따른 통신장치는, 수신된 RF신호를 처리하기 위한 RF신호 처리수단과, RF신호 처리수단의 출력신호를 복조하기 위한 RF복조수단과, RF복조수단으로부터의 출력신호를 복호화하기 위한 복호화수단과, 소정 정보신호를 부호화하기 위한 부호화 수단과, 부호화 수단으로부터의 출력신호를 변조하기 위한 RF변조수단과, RF변조수단으로부터의 출력신호를 처리하기 위한 송신신호 처리수단을 포함하여 구성된다. 부호화 수단은, 소정 제어데이터를 저장하기 위한 메모리수단과, 복호화수단으로부터 얻어진 회로품질의 정보에 의거해서 소정 제어데이터를 선택하기 위한 선택수단과, 상기 선택수단의 출력과 송신데이터를 가산하기 위한 가산수단을 포함하여 구성된다. 송신신호 처리수단의 출력전력은 회로품질의 정보에 의해서 제어된다.

대표도

도 14

명세서

도면의 간단한 설명

도 1은 본 발명의 일 실시예에 따른 통신장치에 이용되는 송신신호의 슬롯구성을 설명하기 위한 도면이다.

도 2a 내지 도 2g는 상기 실시예에 따라서 1 프레임 내의 송신상태를 설명하기 위해 각각 이용되는 도면이다.

도 3a 및 도 3b는 상기 실시예에 따른 대역슬롯배열의 일예를 설명하는데 각각 이용되는 도면이다.

도 4는 본 발명의 일 실시예에 따른 단말장치의 구성을 나타내는 블록도이다.

도 5는 상기 실시예에 따른 단말장치의 부호기(encoder)의 구성을 나타내는 블록도이다.

도 6은 상기 실시예에 따른 단말장치의 콘벌루션 부호기의 구성을 나타내는 블록도이다.

도 7a 및 도 7b는 상기 실시예에 따른 윈도 데이터의 파형의 예를 설명하는 도면이다.

도 8은 상기 실시예에 따른 송신데이터의 일예를 나타내는 위상특성그래프이다.

도 9는 상기 실시예에 따른 단말장치의 복호기(decoder)의 구성을 나타내는 블록도이다.

도 10은 상기 실시예에 따른 처리타이밍을 나타내는 타이밍도이다.

도 11은 상기 실시예에 따른 기지국의 구성을 나타내는 블록도이다.

도 12는 상기 실시예에 따른 기지국의 변조처리를 나타내는 블록도이다.

도 13은 상기 실시예에 따른 기지국의 복조처리를 나타내는 블록도이다.

도 14는 상기 실시예에 따른 통신상태를 설명하는데 이용하는 도면이다.

* 도면의 주요부분에 대한 부호설명

32. 온도보상형 기준발진기(TCXO) 33. 1/128주파수분할기

36. 1/96주파수분할기 37. 1/40주파수분할기

40. 1/2400주파수분할기 101. 콘벌루션 부호기

102. 4프레임 인터리브 버퍼

104. 랜덤 위상 이동 데이터 발생회로

105. IFFT회로(고속 푸리에 역변환회로) 106. 윈도데이터 발생회로

110. DQPSK부호기 121. 선택기

123,124,125. 제어데이터메모리 133. 역윈도 데이터 발생회로

134. FFT회로(고속 푸리에 변환회로)

136. 역 랜덤 위상 이동 데이터 발생회로 137. 차동 복조회로

138. 4프레임 디인터리브 버퍼 139. 비터비 복호기

311a,311b,311c. 콘벌루션 부호기

312a,312b,312c. 4프레임 인터리브 버퍼

314a,314b,314c. 랜덤 위상 이동 데이터 발생회로

320. DQPSK부호기 242. 멀티플렉서

332. IFFT회로 334. 윈도데이터 발생회로

343. 역윈도데이터 발생회로 344. FFT회로

322. 디멀티플렉서

352a,352b,352c. 역 랜덤 위상 이동 데이터 발생회로

353a,353b,353c. 지연검출회로

354a,354b,354c. 4프레임 디인터리브 버퍼

355a,355b,355c. 비터비 복호기

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 예를들어 무선전화 시스템의 기지국 및 단말장치에 적용하기에 적합한 통신방법과, 상기 통신방법이 적용되는 기지국 및 단말장치에 관한 것이다.

무선전화 시스템 등과 같은 이동통신에서, 다수의 이동국(단말장치 또는 가입자)이 하나의 기지국에 접속될 수 있는 다원접속이 이용된다. 그러한 무선전화의 경우, 일반적으로 다수의 이동국이 하나의 기지국을 이용한다. 그러므로, 각 이동국간의 간섭을 피하기 위해서 다양한 통신방식이 고안되었다. 예를들어, 종래에는 주파수분할 다원접속(FDMA)방식, 시분할 다원접속(TDMA)방식, 코드분할 다원접속(CDMA)방식 등이 그러한 통신방식으로써 고안되었다.

이들 시스템 중, CDMA방식은, 각 이동국에 특정코드를 할당하고, 동일 반송파(캐리어)의 변조파를 코드로 스펙트럼 확산하여, 동일 기지국에 송신하고, 기지국은 그것을 수신하여 각 코드에 기초하여 코드동기를 행함으로써 원하는 이동국을 식별하게 되는 다원접속방식이다.

특히, 기지국은 스펙트럼확산에 의해서 전체 주파수대역을 점유하며, 동시에 동일 주파수대역을 이용하여 다수의 이동국에 신호를 송신한다. 각 이동국은 기지국으로부터 송신된 고정 확산대역폭의 신호를 역확산하여 해당 신호를 추출한다. 더욱이, 기지국은 서로 다른 확산코드에 의해서 각 이동국을 식별한다.

CDMA방식에서, 하나의 코드가 공유되기만 한다면 모든 직접호출 마다 통신이 행해질 수 있다. 더욱이, 그러한 시스템은 전화통화의 비밀을 유지하는데 우수하다. 그러므로, 이 시스템은 휴대용 전화장치 등과 같은 이동국을 이용하는 무선송신에 적합하다.

본 출원의 출원인은 또 다른 통신방식으로써 대역 분할 다원접속(BDMA)방식(일본 특허출원 제 132434/1996 등에 공개됨)을 제안했었다. BDMA방식의 상세한 설명은 이하의 바람직한 실시예의 상세한 설명 부분에서 설명할 것이지만, BDMA방식에 대해 이하에 간단히 설명한다. 소정 수의 부반송파 신호가 소정 주파수간격으로 각각 배치되는 다수의 송신대역을 준비한다. 각 송신대역의 신호는 매 소정 시간으로 분할되어서, 시간슬롯을 형성한다. 버스트 신호는, 신호를 각 소정 수의 시간슬롯의 기간로 간헐적으로 상기 소정 수의 부반송파 신호로 분산함으로써 복조된 다중 반송파 신호의 형태로 송신된다. 이러한 BDMA방식은 상당히 우수한 송신특성을 갖는다.

상기 통신방식이 이용되는 무선전화 시스템으로써, 1-셀 수신방식이라 불리는 주파수할당을 갖춘 시스템이 제안되었다. 이러한 1-셀 수신방식에서, 각 기지국으로 이루어지는 셀에 이용되는 주파수대역은, 모든 셀에서 공통으로 주어진다. 이러한 경우에, 각 셀에 이용되는 주파수가 동일하므로, 기지국을 위치시켜 셀을 형성하도록 할 때 이용되는 시스템 구성은 상당히 간략화되는 효과를 얻을 수 있다.

발명이 이루고자 하는 기술적 과제

그러나, 만일 1-셀 수신방식을 이용할 경우, 근접 셀에도 동일한 주파수가 이용된다. 그러므로, 자국에서의 통신이 자국에 인접한 셀을 간섭할 가능성이 높기 때문에, 1-셀 수신방식은, 상기 CDMA방식 또는 상기 BDMA방식 등과 같이 우수한 특정경로 선택성을 갖춘 통신방식에만 적용될 수 있다.

더욱이, 특정경로 선택성이 우수한 상기 CDMA 시스템이나 상기 BDMA방식이 이용될 경우에도, 통신상태에 의존해서 자국에서의 통신이 그에 인접한 셀을 간섭하는 경우가 빈번히 나타나게 되었다.

발명의 구성 및 작용

상기의 관점에서, 본 발명의 목적은, 1-셀 수신방식을 이용할 경우, 인접하는 셀의 통신에 대한 간섭을 최소로 억제할 수 있는 통신방법 및 통신장치를 제공하는 것이다.

본 발명의 제 1관점에 의하면, 각 셀에 의한 다원접속을 위해서 소정 대역폭에서 소정 포맷을 이용하는 통신방법은, 제 3장치의 통신에 의한 제 1장치와 제 2장치 사이의 통신에 대한 간섭을 검출하는 검출단계와, 상기 제 1 및 제 2장치 사이의 상기 통신의 정보송신레이트를 감소시키는 감소단계를 포함한다.

본 발명의 제 2관점에 의하면, 각 셀에 의한 다원접속을 위해서 소정 대역폭에서 소정 포맷을 이용하는 통신장치는, 소정국에 대한 통신상태를 검출하기 위한 상태검출수단과, 상기 상태검출수단으로부터의 출력신호가, 통신상태의 레벨이 소정값보다 낮음을 나타내는 경우에 상기 통신의 정보송신레이트를 감소시키기 위한 레이트 조정수단을 포함하여 구성된다.

본 발명의 일 실시예에 따른 통신방법 및 통신장치에 대해서는 도 1 내지 도 14를 참고하여 이하에 설명할 것이다.

우선, 본 실시예가 적용되는 통신방식에 대해서 설명한다. 본 실시예의 통신시스템은, 미리 할당된 대역 내에 다수의 부반송파가 연속적으로 배치되는 다중반송파 방식으로 구성되며, 단일 대역 내의 다수의 부반송파는 하나의 송신경로에서 동시에 이용된다. 더욱이, 단일 대역 내의 다수의 부반송파는 일괄적으로 대역으로 분할됨으로써 변조된다. 여기서, 이러한 방식을 대역분할 다원접속(BDMA: Band Division Multiple Access)라 부른다.

이하에는 그 구성에 대해서 설명한다. 도 1은 본 실시예의 송신신호의 슬롯구성을 나타내는 도면이며, 세로좌표에는 주파수가 설정되며, 가로좌표에는 시간이 표시된다. 본 예에서, 주파수축과 시간축은 격자형식으로 분할되어, 직교기저 시스템을 제공한다. 특히, 1 송신대역의 송신대역폭(1 대역슬롯)은 150KHz로 설정되며, 150KHz의 1송신대역은 그 안에 24개의 부반송파를 포함한다. 24개의 부반송파는 6.25KHz의 동일간격으로 연속적으로 배열되며, 각 반송파에는 0 내지 23의 부반송파 번호가 할당된다. 그러나, 실제 존재하는 부반송파는 1 내지 22의 부반송파 번호의 대역에 할당된다. 1대역슬롯의 양단부의 대역, 즉 0과 23의 부반송파 번호를 갖는 대역에는 부반송파가 할당되지 않는다. 즉, 그들은 안내대역(guard band)으로써 기능하며 그들의 전력은 0으로 설정된다.

시간축에서는 1시간슬롯이 200μsec의 간격으로 규정된다. 버스트신호는 매 시간슬롯에서 22개의 부반송파와 함께 변조되고 송신된다. 1프레임은 25 시간슬롯(5msec)의 배열로써 정의된다. 1프레임 내의 각 시간슬롯에는 0 내지 24의 시간슬롯번호가 할당된다. 도 1의 빗금친 영역은 1 대역슬롯 내의 1 시간슬롯부를 나타낸다. 이 경우, 슬롯번호 24가 할당된 시간슬롯은 데이터가 송신되지 않는 기간이다.

주파수축과 시간축을 격자형식으로 분할함으로써 이루어지는 직교기저 시스템을 이용하여, 다수의 이동국(단말장치)이 하나의 기지국과 동시에 통신을 행하는 다원 접속이 행해진다. 각 이동국과의 접속상태는 도 2a 내지 도 2g에 도시된 바와 같이 구성된다. 도 2a 내지 도 2g는, 1대역슬롯(실제 이용되는 대역슬롯은 이하에 설명될 주파수호핑에 의해 변경됨)을 이용하여 시간슬롯(U0, U1, U2, …, U5)을 이용함으로써 6개의 이동국이 어떻게 하나의 기지국에 접속되는지를 나타내는 사용상태를 각각 나타내는 도면이다. R로 표시되는 시간슬롯은 수신슬롯이며 반면, T로 표시되는 시간슬롯은 송신슬롯이다. 도 2a에 도시된 바와같이, 기지국에 규정된 프레임 타이밍은 24개의 시간슬롯을 포함하는 기간로 설정된다(25개의 시간슬롯 중, 마지막 슬롯, 즉 슬롯번호 24의 슬롯은 이용되지 않음). 이 경우, 송신슬롯은 수신슬롯과 다른 대역을 이용하여 송신된다.

도 2b에 도시된 이동국(U0)은 수신슬롯으로써, 1프레임 내에서 시간슬롯번호 0, 6, 12 및 18인 시간슬롯을 이용하며, 송신슬롯으로써는 시간슬롯번호 3, 9, 15 및 21인 시간슬롯을 이용한다. 각 시간슬롯에서 버스트 신호가 수신되거나 송신된

다. 도 2c에 도시된 이동국(U1)은 수신슬롯으로써, 1프레임 내에서 시간슬롯번호 1, 7, 13 및 19인 시간슬롯을 이용하며, 한편 송신슬롯으로써는 시간슬롯번호 4, 10, 16 및 22인 시간슬롯을 이용한다. 도 2d에 도시된 이동국(U2)은 수신슬롯으로써, 1프레임 내에서 시간슬롯번호 2, 8, 14 및 20인 시간슬롯을 이용하는 한편, 송신슬롯으로써 시간슬롯번호 5, 11, 17 및 23인 시간슬롯을 이용한다. 도 2e에 도시된 이동국(U3)은 수신슬롯으로써, 1프레임 내에서 시간슬롯번호 3, 9, 15 및 21인 시간슬롯을 이용하는 한편, 송신슬롯으로써 시간슬롯번호 0, 6, 12 및 18인 시간슬롯을 이용한다. 도 2f에 도시된 이동국(U4)은 수신슬롯으로써, 1프레임 내에서 시간슬롯번호 4, 10, 16 및 22인 시간슬롯을 이용하는 한편, 송신슬롯으로써는 시간슬롯번호 1, 7, 13 및 19인 시간슬롯을 이용한다. 더욱이, 도 2g에 도시된 이동국(U5)은 수신슬롯으로써, 1프레임 내에서 시간슬롯번호 5, 11, 17 및 23인 시간슬롯을 이용하는 한편, 송신슬롯으로써 시간슬롯번호 2, 8, 14 및 20인 시간슬롯을 이용한다.

본 실시예에서, 이하에 설명되는 바와같이, 하나의 기지국과 하나의 이동국(단말장치) 간의 통신의 송신레이트는 변경될 수 있다. 송신레이트를 변경하기 위한 처리는, 예를들어 한 경로에 이용되는 시간슬롯의 수를 변경하는 처리이다. 그러므로, 도 2a 내지 도 2g에 도시된 시간슬롯의 할당은 송신레이트가 높게 설정되는 경우에 이용되는 통상의 할당이다. 만일 송신레이트가 낮게 설정된다면, 도 2b에 도시된 이동국(U0)에 할당된 시간슬롯과 도 2c에 도시된 이동국(U1)에 할당된 시간슬롯은 하나의 이동국에 의해 이용되며, 따라서 송신슬롯(T)으로써의 2개의 연속 시간슬롯과 수신슬롯(R)으로써의 2개의 연속 시간슬롯을 확보하게 된다. 따라서, 동일한 양의 정보를 송신하고자 할 경우 이용될 시간슬롯 수를 2배로 하기 위한 처리가 행해진다. 이러한 처리에 의해서, 송신레이트는 1/2로 낮아진다. 따라서, 만일 송신레이트가 낮게 설정된 경로가 이용된다면, 하나의 기지국에 동시에 접속될 수 있는 이동국의 수는 감소된다.

도 2a 내지 도 2g에 도시된 구성을 이용하기 때문에, 6개의 이동국이 하나의 대역슬롯에 접속하게 되는 6 시분할 다원접속(TDMA)이 행해진다. 각 이동국을 고려하여, 하나의 시간슬롯의 수신 또는 송신의 완료 시부터 다음 수신 또는 송신의 시작시까지는, 2개의 시간슬롯(예로, 400μsec)의 여분 기간이 존재한다. 각 이동국은 상기 여분 기간을 이용하여, 타이밍처리와 주파수호핑처리 행한다. 특히, 각 이동국은, 각 송신슬롯(T) 이전의 200μsec 동안에 기지국으로부터 송신된 신호의 타이밍과 송신 타이밍을 일치시키는 타이밍처리(TA)를 행하며, 각 송신슬롯(T)의 완료 후 약 200μsec후에는 송수신에 이용되는 대역슬롯을 다른 대역슬롯으로 전환시키기 위한 주파수호핑처리를 행한다. 상기 타이밍은 송신레이트가 높게 설정될 경우에 이용되는 것이므로, 만일 송신레이트가 낮게 설정되고 이용될 대역슬롯의 수가 변경된다면, 주파수호핑을 위한 타이밍을 다시금 설정할 필요가 있다. 주파수호핑은, 하나의 기지국에 준비된 다수의 대역슬롯이 각 이동국에 의해 동일하게 이용되는 것을 허용한다.

특히, 다수의 대역슬롯이 하나의 기지국에 할당된다. 하나의 기지국이 하나의 셀을 형성하는 셀룰러 시스템의 경우, 1.2MHz의 대역이 하나의 셀에 할당된다면, 8개의 대역슬롯이 하나의 셀에 할당될 수 있다. 유사하게, 2.4MHz의 대역이 하나의 셀에 할당된다면, 16개의 대역슬롯이 하나의 셀에 할당될 수 있으며, 만일 4.8MHz의 대역이 하나의 셀에 할당된다면, 32개의 대역슬롯이 하나의 셀에 할당되며, 9.6MHz의 대역이 하나의 셀에 할당된다면, 64개의 대역슬롯이 하나의 셀에 할당된다. 그후, 주파수호핑이라 불리는 주파수전환처리가 행해지면, 하나의 셀에 할당된 다수의 대역슬롯이 균등하게 이용된다. 본 예에서는, 주파수가 연속되는 다수의 대역슬롯이 하나의 셀에 할당된다.

도 3a 및 도 3b는 8개의 대역슬롯이 하나의 셀에 할당된 대역슬롯 할당의 예를 나타낸다. 도 3a에 도시된 바와같이 준비된 8개의 대역슬롯 각각에는, 22개의 반송파가 데이터 송신을 위해 설정된다.

통신상태는 상기와 같이 설정되어 각 이동국과 기지국 사이에 송신된 신호는 다른 신호에 대해 직교특성을 갖도록 유지된다. 따라서, 상기 신호는 다른 신호로부터의 간섭으로부터 방해받지 않을 것이고 대응하는 신호만이 만족스럽게 추출될 수 있다. 송신에 사용되는 대역슬롯이 주파수호핑에 의해 언제라도 변화되므로, 각 기지국에 준비된 송신대역이 효과적으로 사용되고 이로 인해 효과적인 송신이 이루어진다. 이 경우에, 상기한 바와같이 1기지국(셀)에 할당될 주파수대역이 자유롭게 정해질 수 있다. 따라서, 사용된 환경에 따라 방식이 자유롭게 설정될 수 있다.

본 실시예에서, 준비된 모든 셀에서 동일한 주파수대역을 이용하는 1셀 수신방식을 이용한다고 가정한다. 특히, 8개의 대역슬롯이, 도 3a 및 도 3b에 도시된 바와같이 이러한 무선전화 시스템에 이용될 수 있는 대역으로써 준비되면, 모든 셀(예를들어 모든 기지국)이 8개의 대역슬롯을 이용하여 통신을 행한다고 가정한다.

다음으로, 상기 방식으로 기지국과의 통신을 수행하는 단말장치(이동국)의 구성이 설명될 것이다. 이 경우에, 2.0GHz의 대역이 기지국에서 단말장치로의 다운링크(down-link)로서 사용되는 반면, 2.2GHz의 대역이 단말장치에서 기지국으로의 업링크(up-link)로서 사용된다.

도 4는 단말장치의 구성을 나타내는 도면이다. 이의 수신방식이 먼저 설명될 것이다. 신호를 송신 및 수신하는데 사용되는 안테나(11)는 안테나공용기(12)에 접속된다. 안테나공용기(12)는 그 수신신호출력측에 대역통과필터(13), 수신증폭기(14), 믹서(15)가 직렬로 접속된다. 대역통과필터(13)는 2.0GHz대역의 신호를 추출한다. 믹서(15)는 대역통과필터로부터의 출력을 주파수합성기(31)로부터의 1.9GHz의 주파수신호와 혼합하므로, 그 수신신호는 100MHz의 중간주파수신호로 변환된다. 주파수합성기(31)는 PLL(phase locked loop circuit)로 형성되고, 이것은 온도보상형 기준발진기(TCXO)(32)에서 출력된 19.2MHz의 신호를 1/128주파수분할기(33)로 주파수분할하므로써 발생된 150kHz의 신호에 따라 1.9GHz의 대역에서 150kHz의 간격(즉, 1대역슬롯간격)으로 신호를 발생시키기 위한 합성기이다. 단말장치에 사용되며, 후술될 다른 주파수합성기도 또한 PLL회로로 형성된다.

믹서(15)에서 출력된 중간주파수 신호는 대역통과필터(16) 및 가변이득 증폭기(17)를 거쳐서 복조에 사용되는 두 믹서(18I, 18Q)에 공급된다. 주파수합성기(34)에서 출력된 100MHz의 주파수신호는 이상기(35)에 공급되어 상기 신호는 위상이 서로 90도만큼 이동된 두 시스템신호로 만들어진다. 두 시스템주파수신호 중 하나는 믹서(18I)에 공급되는 반면, 다른 하나는 믹서(18Q)에 공급되어 각각 중간주파수신호와 혼합되고, 이에의해 수신데이터에 포함된 I성분 및 Q성분이 추출된다. 주파수합성기(34)는 1/128주파수분할기(33)의 주파수분할에 의해 발생된 150kHz의 신호에 따라 100MHz대역의 신호를 발생시키는 합성기이다.

그리고 나서, 상기 추출된 I성분은 저역통과필터(19I)를 통해 아날로그-디지털 변환기(20I)에 공급되어, 상기 성분은 디지털 I데이터로 변환된다. 상기 추출된 Q성분은 저역통과필터(19Q)를 통해 아날로그-디지털 변환기(20Q)에 공급되어 상기 성분은 디지털 Q데이터로 변환된다. 이 경우에, 각 아날로그-디지털 변환기(20I, 20Q)는 변환용 클럭으로서, TCXO(32)에서 출력된 19.2MHz의 클럭은 1/96주파수분할기(36)로 분할하므로써 발생된 200kHz의 클럭을 사용한다.

그러면, 아날로그-디지털 변환기(20I, 20Q)에서 출력된 디지털 I데이터 및 디지털 Q데이터는, 복조된 수신데이터가 단자(22)에서 얻어지는 복조복호기(21)에 공급된다. 복조복호기(21)에는 클럭으로서 TCXO(32)에서 출력된 19.2 MHz의 클럭이 그대로 공급되고, 또한 1/96주파수분할기(36)에서 출력된 200kHz의 클럭을 1/40주파수분할기(37)로 주파수분할하므로써 발생된 5kHz의 클럭이 공급된다. 5kHz의 클럭은 슬롯타이밍데이터를 발생시키는데 사용된다. 특히, 본 예에서, 1시간슬롯은 상기한 바와같이 200μsec로 설정된다. 그런데, 주파수가 5kHz인 신호는 200μsec 의 1기간를 가진다. 따라서, 슬롯타이밍데이터는 5kHz의 신호와 동기로 발생된다.

다음으로, 단말장치의 송신방식이 설명될 것이다. 단자(41)에서 얻어진 송신데이터는 변조부호기(42)에 공급되어, 송신을 위해 부호화 및 변조처리가 수행되어서 송신을 위한 디지털 I데이터 및 디지털 Q데이터를 발생시킨다. 이 경우에, 변조부호기(42)에는 클럭으로서 TCXO(32)에서 출력된 19.2MHz의 클럭이 그대로 공급되고, 또한 슬롯타이밍을 발생시키기 위한 데이터로서 1/40주파수분할기(37)로 분할에 의해 발생된 5kHz의 신호가 공급된다. 변조부호기(42)에서 출력된 디지털 I데이터 및 디지털 Q데이터는 디지털-아날로그 변환기(43I 및 43Q)에 공급되어 상기 데이터가 아날로그I신호 및 아날로그Q신호로 변환된다. 상기 변환된 I신호 및 Q신호는 저역통과필터(44I 및 44Q)를 통해 믹서(45I 및 45Q)에 공급된다. 또한 주파수합성기(38)에서 출력된 300MHz의 주파수신호는 이상기(39)에 의해 위상이 서로 90도 만큼 이동된 두 시스템신호로 변환된다. 두 시스템 주파수 신호 중 하나는 믹서(45I)에 공급되는 반면, 다른 하나는 믹서(45Q)에 공급되고, 이에의해 주파수신호는 I신호 및 Q신호와 각각 혼합되어서 300MHz대역에서 발생되도록 신호를 형성한다. 상기 신호 둘다는 가산기(46)에 공급되어 직교변조를 수행하여서 이들을 단일 시스템신호로 통합한다. 주파수합성기(38)는 1/128주파수분할기(33)의 주파수분할에 의해 발생된 150kHz의 신호에 따라 300MHz대역의 신호를 발생시키는 합성기이다.

그후, 가산기(46)에서 출력된 300MHz대역의 신호로 변조된 신호는 송신증폭기(47) 및 대역통과필터(48)를 통해 믹서(49)에 공급되고, 이 신호는 주파수합성기(31)에서 출력된 1.9GHz의 주파수신호와 가산된 후, 이 신호는 2.2GHz대역의 송신주파수의 신호로 변환한다. 송신주파수로 주파수변환된 송신신호는 송신증폭기(가변이득증폭기)(50) 및 대역통과필터(51)를 통해 안테나공용기(12)에 공급되어서, 상기 신호는 안테나공용기(12)에 접속된 안테나(11)로부터 무선방식으로 송신된다. 송신증폭기(50)의 이득은 제어되고 이에의해 송신출력을 조절한다. 송신출력의 제어는 예를들어 기지국 측으로부터 수신된 출력제어데이터에 의존해서 수행된다.

또한, TCXO(32)에서 출력된 19.2MHz의 신호는 1/2400주파수분할기(40)에 공급되어 8kHz의 신호로 변환되고 이 8kHz의 신호는 음성처리방식의 회로(도시되지 않음)에 공급된다. 즉, 본 예의 단말장치에서, 그 단말장치와 기지국 사이에서 송신된 음성신호는 8kHz의 비율로 표본화(또는 이 주파수의 정수배수의 비율로 오버샘플링)된다. 따라서, 1/2400주파수분할기(40)는 음성신호의 아날로그-디지털 변환기 및 디지털-아날로그 변환기 또는 음성데이터 등을 압축 및 확장처리하는 디지털신호처리기(DSP)와 같은 음성데이터처리회로에 필요한 클럭을 생성한다.

다음으로, 본 구성의 단말장치의 송신시스템 내의 부호기 및 그 주변구성이 도 5를 참고로 상세하게 설명될 것이다. 콘벌루션 부호기(101)는 송신데이터에 대해 콘벌루션 부호화를 행한다. 콘벌루션부호화는 예를들어 k = 7의 구속길이와 R = 1/3의 부호비율로 수행된다. 도 6은 k = 7의 구속길이 및 R = 1/3의 부호화비율을 가지는 콘벌루션부호기의 구성을 나타내는 도면이다. 입력데이터는 직렬 접속된 6개의 지연회로(101a, 101b, …, 101f)에 공급되어, 연속7비트 데이터는 타이밍이 일치한다. Ex-OR게이트(101g, 101h, 101i)는 7비트의 미리정해진 데이터의 배타적-OR을 취하여, 각 Ex-OR게이트(101g, 101h, 101i)의 출력은 직렬-병렬 변환회로(101j)에 의해 병렬데이터로 변환되고 이에의해 콘벌루션부호화데이터가 얻어진다.

도 5이 다시 설명된다. 콘벌루션부호기(101)의 출력은 4프레임 인터리브 버퍼(102)에 공급되어 데이터인터리브가 4프레임(20 msec)에 대해 수행된다. 인터리브 버퍼(102)의 출력은 DQPSK부호기(110)에 공급되어 DQPSK변조가 수행된다. 즉, DQPSK기호발생회로(111)는 공급된 데이터에 따라 해당기호를 발생시키고 그리고나서 상기 기호는 곱셈기(112)의 한 입력단자에 공급된다. 지연회로(113)는 곱셈기(112)의 곱해진 출력을 1기호 양만큼 지연시켜서, 이것을 다른 입력단자로 복귀시키고 이에의해 DQPSK변조가 수행된다. DQPSK 변조데이터는 곱셈기(103)에 공급되어, 랜덤 위상 이동 데이터 발생회로(104)에서 출력된 랜덤위상이동데이터는 변조데이터에 곱해지고 이에의해 데이터의 위상은 분명하게 임의로 변화된다.

곱셈기(103)의 출력은 IFFT회로(고속 푸리에 역변환회로)(105)에 공급되어, 고속 푸리에 역변환의 계산에 의해 주파수축의 데이터에 대해 시간축으로의 변환처리가 수행되고, 이에의해 22부반송파의 다중반송파신호의 실제 시간축 상의 데이터가 6.25kHz의 간격으로 발생된다. 고속푸리에역변환을 수행하기 위한 IFFT회로(105)는 제곱수의 부반송파를 발생시키기 위해 비교적 간단한 구성을 가능하게 한다. 본 예에서 사용된 IFFT회로(105)는 2^5부반송파, 즉 32부반송파를 발생시킬 수 있고 상기 발생된 부반송파 중 연속22부반송파로 변조된 데이터를 출력한다. 본 예의 FFT회로(105)에 의해 처리된 송신데이터의 변조율은 200kHz로 설정된다. 200kHz의 변조율의 신호는 연산 200kHz ÷ 32 = 6.25kHz의 연산으로부터 도출된 수인 6.25kHz의 간격을 가지는 다중반송파신호를 발생하기 위해 32다중반송파로 변환된다.

고속푸리에 역변환에 의해 실시간의 데이터로 변환된 다중반송파데이터는 곱셈기(107)로 보내져서, 그 데이터는 윈도(window) 데이터 발생회로(106)에서 출력된 시간파형과 곱해진다. 시간파형은 예를들어, 도 7a에 나타난 것처럼 송신측에 1파형길이(Tu), 즉 약 200μsec(다시말해, 1시간슬롯기간)를 가지는 파형이다. 그런데, 파형은 그 파형레벨에서 완만하게 변화하는 양단부(T_{TR})(약 15μsec)를 갖도록 구성된다. 이에의해, 인접하는 시간파형은, 상기 시간파형이 곱셈에 사용될 때 도 7b에 나타난 것처럼 서로 부분적으로 겹치도록 구성된다.

도 5가 다시 설명된다. 곱셈기(107)에 의해 시간파형과 곱해진 신호는 버스트버퍼(108)를 통해 가산기(109)에 공급된다. 가산기(109)는 제어데이터선택기(121)에서 출력된 제어데이터를 미리정해진 위치에서 상기 신호에 가산한다. 가산에 사용된 제어데이터는 송신출력의 제어를 나타내는 제어데이터이다. 단자(122)에서 상기 수신된 신호의 상태에 대한 판정의 결과에 따라, 선택기(121)는 제어데이터를 설정한다.

이 경우에, 선택기(121)는 세 제어데이터메모리(123, 124, 125)(실제로 이 세 메모리는 하나의 메모리영역을 세부분으로 분할하므로써 제공되어도 된다)와 접속된다. 송신출력을 감소시키기 위한 제어데이터(-1데이터)는 메모리(123)에 저장되고, 상기 송신출력을 불변상태로 유지하기 위한 제어데이터(±0데이터)는 메모리(124)에 저장되고, 송신출력을 증가시키는 제어데이터(+1데이터)는 메모리(125)에 각각 저장된다. 이 경우에 저장된 제어데이터는 해당제어데이터가 곱셈기(107)까지 부호기에서 송신용 변조처리될 때의 데이터와 같은 데이터이다.

더 구체적으로, 송신데이터는 서로직교인 I축 및 Q축으로 형성된 평면상에서 변화하는 위상변조데이터, 즉 도 8에 도시된 평면상에서 원을 따라 변화하는 데이터이다. (0, 0)의 위치에서 데이터(I, Q)는 ±0데이터로 정해지고, 상기 위치에서 90도만큼 뒤에 있는 (1, 0)의 위치의 데이터는 -1데이터로 정해지고 상기 ±0의 위치의 90만큼 앞인 (0, 1)의 위치에 있는 데이터는 +1데이터로 정해진다. (1, 1)의 위치에 해당하는 송신출력에 대한 제어데이터는 정해지지 않아서, 수신측이 상기 위치의 데이터를 판정하면 상기 데이터는 송신출력을 변하지않도록 하기 위해 ±0데이터로 간주한다. 도 8에 나타난 신호위상은 다중반송파신호로 변조되기 전의 위상이다. 실제로, 신호위상의 데이터는 다중반송파신호로 변조되고 시간파형과 곱해지므로써 발생된 데이터는 각 메모리(123, 124, 125)에 저장된다.

가산기(109)에 의해 제어데이터와 가산된 송신데이터는 디지털-아날로그 변환기(43)(도 4에 도시된 디지털-아날로그 변환기(43I, 43Q)에 해당한다)에 공급되어, 그 송신데이터는 변환용 200kHz의 클럭을 사용하여 아날로그신호로 변환된다.

다음으로, 본 예의 단말장치의 수신시스템의 복호기 및 그 주변구성이 도 9를 참고로 상세하게 설명될 것이다. 200kHz의 클럭을 사용하여 (도 4에서 아날로그-디지털 변환기(20I, 20Q)에 해당하는)아날로그-디지털 변환기(20)에 의한 변환의 결과인 디지털데이터는 버스트버퍼(131)를 통해 곱셈기(132)에 공급되고 상기 디지털데이터는 역윈도 데이터 발생회로(133)에서 출력된 시간파형과 곱해진다. 수신시에 곱셈에 사용된 시간파형은 도 7a에 도시된 형태를 갖는 시간파형이다. 이 시간파형은 길이(T_M), 즉 160μsec을 갖도록 구성되고 이것은 송신시의 길이보다 짧다.

시간파형과 곱해진 수신데이터는 주파수축과 시간축사이의 변환이 고속푸리에 변환처리에 의해 수행되는 FFT회로(134)에 공급되고, 이에의해 간격 6.25kHz를 갖는 22부반송파로 변조되고 시간축에 배열된 송신데이터는 각각 반송파를 가지는 정보성분으로 분리된다. 이 경우에 변환처리는, 송신시스템에서 IFFT회로에 의해 변환처리가 수행되는 경우와 마찬가지로, 2^5부반송파, 즉 32부반송파를 처리할 수 있는 회로에 의해 수행된다. 이들 중 연속22부반송파로 변조된 데이터는 변환되어 출력된다. 본 예의 FFT회로(134)에 의해 처리된 송신데이터의 변조율은 200kHz로 정해진다. 상기 회로는 32다중 반송파를 처리할 수 있으므로 변환처리는 연산200kHz ÷ 32 = 6.25 kHz로부터 유출된 수인 6.25kHz의 간격으로 다중반송파에 수행될 수 있다.

FFT회로(134)에서 고속푸리에변환 되었던 수신데이터는 곱셈기(135)에 공급되고, 여기에서 수신데이터는 역랜덤위상이동데이터발생회로(136)에서 출력된 역랜덤 위상 이동 데이터(이 데이터는 송신측에서 랜덤위상이동데이터와 동기로 변화하는 데이터임)와 곱해지고, 이에의해 상기 데이터는 원래위상을 갖도록 복귀된다.

원래위상을 갖도록 회복된 데이터는 차동복조회로(137)에 공급되고 이 데이터는 차동복조된다. 상기 차동복조된 데이터는 4프레임 디인터리브(deinterleave)버퍼(138)에 공급되고 여기에서 송신시에 4프레임에 대해 인터리브된 데이터는 원래데이터배열을 갖도록 복귀된다. 상기 디인터리브된 데이터는 비터비복호기(139)에 공급되어 상기 데이터는 비터비복호된다. 상기 비터비복호된 데이터는 복호된 수신데이터로서 다음단계에 놓인 (도시되지 않은)수신데이터회로로 공급된다.

도 10은 지금까지 설명된 처리의 타이밍을 나타낸다. 먼저, 1시간슬롯의 데이터는 수신시스템에서 타이밍(R11)에서 수신되고, 수신과 동시에 상기 수신된 데이터는 아날로그-디지털 변환기(20)에 의해 디지털데이터로 변환되고, 그리고나서 버스트버퍼(131)에 저장된다. 상기 저장된 수신데이터는, 다음 타이밍(R12)에서 시간파형과의 곱셈, 고속푸리에변환, 역랜덤위상이동데이터와의 곱셈, 차동복조, 비터비복조 등와 같은 복조처리가 된다. 이후에, 다음타이밍(R13)에서 데이터처리에 의해 복조가 수행된다.

그러면, 타이밍(R11)후의 6시간슬롯인 타이밍(R21)에서 타이밍(R23)까지, 타이밍(R11)에서 타이밍(R13)으로의 처리와 같은 처리가 수행된다. 이후에, 상기와 같은 처리가 반복된다.

송신시스템에서, 송신은 수신의 타이밍에 대해 3시간슬롯만큼 이동된 타이밍에서 수행된다. 즉, 송신데이터는 미리정해진 타이밍(T11)에서 부호화되고 이 부호화된 데이터는 변조처리되고 이에의해 상기 데이터는 다음 타이밍(T12)에서 1버스트양의 송신데이터로 변환되고, 상기 데이터는 송신시스템의 버스트버퍼(108)에 일단 저장된다. 그리고나서, 수신타이밍(R11)으로부터 3시간슬롯뒤인 타이밍(T13)에서, 버스트버퍼(108)에 저장된 송신데이터는 디지털-아날로그 변환기(43)에 의해 변환되어서 송신처리되고 안테나(11)로부터 전송된다. 그리고나서, 타이밍(Y11)의 6시간슬롯 후인 타이밍(T21)으로부터 타이밍(T23)까지, 타이밍(T11)에서 타이밍(T13)으로의 처리와 같은 처리가 수행된다. 이후에, 상기와 동일한 처리가 반복된다.

이런식으로, 수신 및 송신처리가 시분할식으로 간헐적으로 수행된다. 본 예에서, 송신데이터에 가산될 송신출력의 제어데이터(제어비트), 즉 도 5를 참고로 설명된 바와같이 송신시의 송신출력의 제어데이터는, 송신을 위해 부호화처리가 완료되는 마지막타이밍에 가산기(109)에 의해 가산된다. 따라서, 수신데이터의 상태는 송신될 제어데이터에 신속하게 반영될 수 있다. 다시말해, 예를들어 타이밍(R11)에서 수신된 버스트신호의 수신상태는 타이밍(R12)에서 복조 중에 검출되고, 통화의 상대방(기지국)에 통지될 송신출력의 제어상태가 판단된다(즉, 도 10은 제어비트연산을 나타내는 타이밍의 처리를 나타낸다). 제어비트가 계산될 때, 이 연산의 결과는 단자(122)에서 선택기(121)로 보내지고, 여기에서 상기 계산결과는 버스트버퍼(108)에 저장된 송신데이터에 대응하는 제어데이터와 가산되고, 타이밍(T13)에서 송신될 버스트신호는 상태를 나타내는 마지막 수신데이터에 따라 송신출력의 제어데이터와 가산된다.

통화를 수행하는 상대방(기지국)은 타이밍(T13)에서 송신된 제어데이터를 판단하여서 상기 상대자는 버스트신호가 다음 타이밍(R21)에서 기지국으로부터 송신될 때 송신출력을 대응하는 상태로 제어한다. 이 결과, 다음에 송신될 버스트신호는

앞의 순환에서 송신된 버스트신호의 수신상태에 따라 그것의 송신출력에서 제어된다. 따라서, 송신출력은 버스트신호가 송신되는 매 1 사이클마다 확실하게 제어된다. 이에의해 실질적으로 단말장치와 하나의 기지국 사이의 복수의 경로를 통해 동시에 송신된 송신신호의 송신출력을 일정하게 하는 것이 가능하다.

만약 본 예에서처럼, 가산처리를 수행하기 위해 송신출력의 제어데이터가 메모리에서 미리 준비되는 처리가 수행되지 않는다면, 예를들어 도 10의 예에서 다음의 결과가 발생할 것이다. 즉, 타이밍(R11)에서 수신된 결과는 타이밍(R12)의 복조처리에서 판단되고, 이후에 제어데이터는 타이밍(T21)에서 부호화되고, 타이밍(T22)에서 복조되고, 타이밍(R11)의 수신결과에 따른 제어데이터는 타이밍(T23)에서 송신된 버스트신호에 응답하여 송신된다. 따라서, 모든 사이클에서 송신출력을 제어하기는 불가능하다. 단말장치측이 기지국에서 출력된 송신을 제어하는데 유용한 데이터를 발생시키는 경우에 대해 설명하였지만, 기지국측도 또한 단말장치에서 출력된 송신을 제어하는데 유용한 데이터를 발생시키는 것은 물론이다.

본 실시예에 따른 단말장치에서, 상기 각 주파수의 클럭으로 작동할 때 얻어지는 송신레이트와 다른 저속의 송신레리트가 설정될 수 있다. 만일 송신레이트가 저속의 송신레이트로 설정된다면, 변조클럭주파수, 복조클럭주파수 등은 그러한 설정에 의거해서 변경된다. 송신레이트는 도시생략된 단말장치의 제어부로부터의 명령에 기초해서 설정된다. 이 제어부는 기지국으로부터 송신된 송신레이트의 설정데이터에 기초해서 통상의(고속의) 송신레이트나 또는 저속의 송신레이트를 설정한다.

기지국의 구성이 도 11을 참고로 아래에 설명될 것이다. 송신 및 수신을 수행하는 기지국의 구성은 기본적으로 단말장치측의 구성과 동일하다. 그러나 기지국은, 복수의 단말장치에 동시에 접근가능하게 하는 다원접속방식에 있어서 단말장치와 다르다.

먼저, 도 11에 나타난 수신시스템의 구성이 설명될 것이다. 송수신을 하는 안테나(211) 는 안테나공용기(212)에 접속된다. 안테나공용기(212)는 그 수신신호출력측에서 대역통과필터(213), 수신증폭기(214), 믹서(215)에 직렬로 접속된다. 대역통과필터(213)는 2.2 GHz대역을 추출한다. 믹서(215)는 추출된 신호를 주파수합성기(231)에서 출력된 1.9 GHz의 주파수신호와 혼합함으로써, 수신신호는 300MHz의 중간신호로 변환된다. 주파수합성기(231)는 PLL(Phase Locked Loop회로)회로로 형성된다. 주파수합성기는 온도보상형 기준발진기(TCXO)(232)에서 출력된 19.2MHz의 신호를 1/128 주파수분할기(233)에 의해 주파수분할하므로써 발생된 150kHz의 신호에 따라 150kHz의 간격(즉, 1대역슬롯간격)으로 1.9GHz의 신호를 발생시키는 합성기이다. 후술될, 기지국에서 사용된 다른 합성기들은 PLL회로로 형성된다.

믹서(215)에서 출력된 중간주파수신호는 대역통과필터(216) 및 수신증폭기(217)를 통해 복조에 사용되는 두 믹서(218I, 218Q)에 공급된다. 주파수합성기(234)에서 출력된 300MHz의 주파수신호는 이상기(235)에 의해 위상이 서로 90도만큼 이동된 두시스템의 신호로 변환된다. 두 시스템주파수신호 중 하나는 믹서(218I)에 공급되고 다른 하나는 믹서(218Q)에 공급되고, 이들은 각각 중간주파수신호와 혼합된다. 따라서, 수신데이터에 포함된 I성분 및 Q성분이 추출된다. 주파수합성기(234)는 1/128주파수분할기(233)로 주파수분할에 의해 발생된 150kHz의 신호에 따라 300MHz의 신호를 발생시키는 합성기이다.

상기 추출된 I성분은 저역통과필터(219I)를 거쳐 아날로그-디지털 변환기(220I)에 공급되어서, 상기 성분은 디지털 I데이터로 변환된다. 상기 추출된 Q성분은 저역통과필터(219Q)를 거쳐 아날로그-디지털 변환기(220Q)에 공급되어서, 상기 성분은 디지털 Q데이터로 변환된다. 상기 각 아날로그-디지털 변환기(220I, 220Q)는, TCXO(232)에서 출력된 19.2MHz의 신호를 1/3주파수분할기(236)에 의해 주파수분할하므로써 발생된 6.4MHz의 신호를, 변환용 클럭으로서 사용한다.

그러면, 아날로그-디지털 변환기(220I, 220Q)에서 출력된 디지털 I데이터 및 디지털 Q데이터는 복조부(221)에 공급되고, 그 복조 데이터는 디멀티플렉서(Demultiplexer)(222)에 공급되어, 상기 공급된 데이터는 각 단말장치로부터의 데이터로 분류되고, 상기 분류된 데이터는 분리되어 복호기(223a, 223b, …, 223n)에 공급되는데, 그 복호기의 수는 동시에 접속가능한 단말장치의 수(1 대역슬롯 당 6 단말기)에 대응한다. 복조부(221), 디멀티플렉서(222), 복호기(223a, 223b, …, 223n)에는 TCXO(32)에서 출력된 19.2MHz의 신호가 클럭으로써 그 자체로 공급되고, 또한 1/3주파수분할기(236)에서 출력된 6.4MHz의 신호를 주파수분할기(237)에 의해 주파수분할하므로써 발생된 5kHz의 신호가 슬롯타이밍데이터로서 공급된다.

다음으로, 기지국의 송신시스템의 구성이 설명될 것이다. 멀티플렉서(242)는 동시에 통화할 수 있는 각 상대자(단말장치)에 준비된 부호기(241a, 241b, …, 241n)에 의해 분리되어 부호화된 송신데이터를 합성한다. 멀티플렉서(242)의 출력은 변조부(243)에 공급되어, 송신을 위한 변조처리가 수행되고, 이에의해 송신용 디지털 I데이터 및 디지털 Q데이터가 발생된다. 각 부호기(241a 내지 241n), 멀티플렉서(242), 변조부(243)에는, TCXO(32)에서 출력된 19.2MHz의 신호가 그대로 클럭으로써 공급되고, 또한 1/1280주파수분할기(237)에서 출력된 5kHz신호가 클럭으로써 공급된다.

변조부(243)에서 출력된 디지털 I데이터 및 디지털 Q데이터는 디지털-아날로그 변환기(244I 및 244Q)에 공급되고, 여기서 디지털데이터는 아날로그I신호 및 아날로그Q신호로 변환된다. 상기 변환된 I신호 및 Q신호는 저역통과필터(245I 및 245Q)를 거쳐 믹서(246I 및 246Q)에 공급된다. 또한 주파수합성기(238)에서 출력된 100MHz의 주파수신호는 이상기(239)에 의해 위상이 서로 90도 만큼 이동된 두 시스템신호로 변환된다. 두 시스템 주파수 신호 중 하나는 믹서(246I)에 공급되는 반면, 다른 하나는 믹서(246Q)에 공급되고, 이에의해 주파수신호는 I신호 및 Q신호와 각각 혼합되어서, 300MHz 대역내의 신호를 형성한다. 상기 두 신호 모두 가산기(247)에 공급되어, 이들 신호를 단일 시스템신호로 통합하기 위한 직교변조를 수행한다. 주파수합성기(238)는 1/ 128주파수분할기(233)의 주파수분할에 의해 발생된 150kHz의 신호에 따라 100MHz의 신호를 발생시키는 합성기이다.

그리고 나서, 가산기(247)에서 출력된 100MHz대역의 신호로 변조된 신호는 송신증폭기(248) 및 대역통과필터(249)를 거쳐 믹서(250)에 공급되어, 그 신호는 주파수합성기(231)에서 출력된 1.9GHz의 주파수신호와 합성되고, 이 신호는 2.0GHz대역의 송신주파수의 신호로 변환된다. 송신주파수로 주파수변환된 송신신호는 송신증폭기(251) 및 대역통과필터(252)를 거쳐 안테나공용기(212)에 공급되어서, 그 신호는 안테나공용기(212)에 접속된 안테나(211)로부터 무선방식으로 송신된다.

또한, TCXO(232)에서 출력된 19.2MHz의 신호는 1/2400주파수분할기(240)에 공급되어서, 이 신호는 8kHz의 신호로 변환되고, 이 8kHz의 신호는 음성처리시스템(도시되지 않음)의 회로에 공급된다. 즉, 본 예의 기지국은 단말장치와 기지국 사이에 송신되는 음성신호를 8kHz의 비율로 표본화(또는 이 주파수의 정수배수의 비율로 오버샘플링)하도록 구성되어서, 1/2400주파수분할기(240)는 음성신호의 아날로그-디지털 변환기 및 디지털-아날로그 변환기나 음성데이터 등에 압축 및 확장처리를 하는 디지털신호 처리기(DSP)와 같은 음성데이터 처리회로에 필요한 클럭을 발생한다.

다음으로, 송신데이터를 부호화 및 변조하기 위한 기지국의 구성에 대해서 도 12를 참고하여 상세하게 설명할 것이다. 이 경우, N(N은 임의의 수)개의 단말장치(사용자)가 동시에 다원접속을 수행한다고 가정한다. 따라서, 콘벌루션 부호기(311a, 311b, …, 311n)는 단말장치의 각 사용자에의 송신신호(U0, U1, …, UN)에 대해서 각각 콘벌루션 부호화를 행한다. 콘벌루션 부호화는 예를들어, 구속길이 k = 7 과 부호화율 R = 1/3로 수행된다.

그리고 나서, 각 시스템에 의해 콘벌루션 부호화된 데이터는 4프레임 인터리브 버퍼(312a, 312b, …, 312n)에 각각 공급되고, 이 각각에서 4프레임(20msec)의 데이터에 인터리브가 행해진다. 각 인터리브 버퍼(312a, 312b, … 312n)의 출력은 각각 DQPSK부호기(320a, 320b, …, 320n)에 공급되고, 이 각각에서 DQPSK변조가 수행된다. 특히, DQPSK기호발생회로(321a, 321b, …,321n)는 공급된 데이터에 따라 해당기호를 발생시킨다. 상기 기호는 곱셈기(322a, 322b, …, 322n)의 한 입력에 공급되고, 곱셈기(322a, 322b, …, 322n)의 곱해진 출력은 각 지연회로(323a, 323b, …, 323n)에 공급되고, 이 각각에서 기호는 한 기호양만큼 지연되고 다른입력으로 복귀된다. 따라서, DQPSK변조가 수행된다. 그리고나서, DQPSK 변조된 데이터는 각각 곱셈기(313a, 313b, …, 313n)에 공급되고, 여기에서 랜덤 위상 이동 데이터 발생회로(314a, 314b, …, 314n)에서 분리 출력된 랜덤위상이동데이터는 변조데이터와 곱해진다. 따라서, 각 데이터는 위상에 있어서 분명하게 임의로 변화된다.

각 곱셈기(313a, 313b, …, 313n)의 출력은 다른 곱셈기(315a, 315b, …, 315n)에 공급되고, 이 각각에서 출력은 모든 시스템에 제공된 송신전력제어회로(316a, 316b, …, 316n)에서 출력된 제어데이터와 곱해진다. 따라서, 송신출력이 조절된다. 이 송신출력의 조절은 각 시스템에 접속된 단말장치에서 송신된 버스트신호에 포함된 출력제어데이터에 따라 수행된다. 제어데이터는 도 10을 참고로 상세하게 설명되었다. 즉, 만약 (I, Q)데이터의 (0, 0) 및 (1, 1)의 제어데이터가 수신데이터에서 판정되면, 송신출력은 그대로 유지되고, 만약 (0, 1)의 제어데이터가 수신데이터에서 판정되면, 송신출력은 증가되고, 만약 (1, 0)의 제어데이터가 수신데이터에서 판정되면 송신출력은 저하된다.

(1, 1)의 제어데이터는 실제로 송신측에 없는 데이터이다. 그런데, 데이터 (1, 1)이 수신측에서 판정되면, 출력은 변화되지 않는다. 상기 설정 때문에, 만약 제어데이터 (1, 0)(즉, 출력을 감소시키는 데이터)이 어떤 이유로 인해 90도만큼 위상이 편향되어서, 수신측에 데이터 (1, 1) 또는 (0, 0)으로 잘못판단되면, 출력을 증가시키는 역방향으로의 상기 잘못된 처리는 적어도 피할 수 있다. 마찬가지로, 만약 (0, 1)(즉, 출력을 증가시키는 데이터)의 제어데이터가 어떤 이유로 인해 위상이 90도만큼 편향되어서 수신측에 데이터 (1, 1) 또는 (0, 0)으로 잘못판단되면 적어도 출력의 오처리는 피할 수 있다.

도 12에 나타난 구성이 다시 설명될 것이다. 각 곱셈기(315a, 315b, …, 315n)에서 출력된 송신데이터는 멀티플렉서(242)에 공급되고 이에의해 합성된다. 송신데이터가 본 실시예에 따라 멀티플렉서(242)에 의해 합성되면, 송신데이터가 합성된

주파수는 150kHz의 단위로 전환될 수 있다. 이 전환제어에 의해, 각 단말장치에 공급된 버스트신호의 주파수는 전환된다. 특히, 본 실시예에서, 도 2a 내지 2g 등을 참고로 설명되었 듯이, 주파수호핑이라고 하는 1대역슬롯단위 만큼의 주파수전환작동이 수행되고, 이 주파수전환작동은 합성작동시에 멀티플렉서(242)의 전환처리에 의해 실현된다.

멀티플렉서(242)에 의해 합성된 데이터는 IFFT회로(332)에 공급되어 상기 데이터에 대해 고속 역푸리에 변환을 수행하고, 그리고 나서 1대역슬롯 당 매 6.25kHz마다 주파수를 가지는 22부반송파를 갖도록 변조되고, 실시간(Real time)으로 변환된다. 그리고나서, 상기 고속푸리에역변환에 의해 실시간신호로 변환된 데이터는 곱셈기(333)에 공급되고, 이것은 윈도데이터 발생회로(334)에서 출력된 시간파형과 곱해진다. 도 7a에 나타난 것처럼, 예를들어, 시간파형이 한 파형의 길이(T_U)가 약 200μsecond(즉, 1시간슬롯간격)인 파형이다. 그런데, 이의 양 끝부분의 각각에서(약 15μsecond), 파형의 레벨은 매끄럽게 변화된다. 상기 파형이 도 7b에 나타난 것처럼 시간파형과 곱해질 때, 인접한 시간파형은 서로 부분적으로 겹쳐진다.

그러면, 곱셈기(333)에 의해 시간파형과 곱해진 신호는 버스트버퍼(335)를 통해 디지털/아날로그 변환기(244)(도 11에 도시된 변환기(244I, 244Q)에 해당)에 공급되어 아날로그I신호 및 아날로그Q신호로 변환된다. 그리고 나서, 이 아날로그 신호는 도 11에 나타난 구성으로 송신을 위해 처리된다.

본 실시예에 의한 기지국에서, 주파수호핑이라고 하는 대역슬롯전환처리가 상기한 바와같이 변조처리 중에 멀티플렉서(242)에 의해 수행되므로, 송신시스템의 구성을 간략화할 수 있다. 특히, 기지국이 본 실시예에서 설명되었듯이 복수의 신호의 경로를 동시에 처리할 때, 각 경로의 신호의 주파수를 대응하는 1대역슬롯(채널)의 주파수로 변환하여 이 신호들을 합성하는 것이 필요하므로, 이에의해 송신시스템에서, 도 11에 나타난 믹서(250)까지의 회로의 세트는 경로만큼 많이 필요하게 된다. 반면, 본 실시예의 기지국에서는, 멀티플렉서(242)를 잇는 회로에서는 회로의 한 시스템만으로 충분하고, 이에 따라 기지국의 구성도 그만큼 간단하게 될 수 있다.

데이터를 복호화하기 위해 기지국에서 수신된 데이터를 복조하기 위한 구성이 도 13을 참고로 상세하게 설명될 것이다. 상기 아날로그/디지털 변환기(220)(도 13에서 아날로그/디지털 변환기(220I 및 220Q)에 해당)에 의해 변환된 디지털 I데이터 및 디지털 Q데이터는 버스트 버퍼(341)를 통해 곱셈기(342)에 공급된다. 상기 곱셈기는 상기 데이터들을 역윈도데이터 발생회로(343)에서 출력된 시간파형과 곱한다. 시간파형은 도 7a 및 7b에 나타난 형태를 갖는 시간파형이고 또한 송신시에 사용된 것보다 짧은 160μsec의 길이(T_M)를 갖는 시간파형이다.

상기 시간파형과 곱해진 수신된 데이터는 FFT회로(344)에 공급되고 이에의해 고속푸리에변환되어 주파수축을 시간축으로 변환하는 처리를 수행한다. 따라서, 1대역슬롯당 6.25kHz간격의 22부반송파형태로 변환 후에 송신된 데이터는 각각 실시간 신호로부터 얻어진다. 그리고 나서, 상기 고속푸리에 변환된 데이터는 디멀티플렉서(222)에 공급되고, 기지국과 동시에 다중접근이 허락된 단말장치 만큼 많은 데이터로 분할된다. 상기 데이터가 본 실시예에 의한 디멀티플렉서(222)에 의해 분할될 때, 상기 분할에 사용된 주파수는 150kHz단위로 전환되고, 이 전환작동은 제어되고, 이에의해 각 단말장치로부터 송신된 버스트신호의 주파수는 전환된다. 특히, 본 실시예에서, 도 1을 참고로 설명되었듯이, 주파수호핑이라고 불리는 1대역슬롯 단위의 주파수의 전환작동은 기간적으로 수행되고, 수신측에 수행된 주파수전환작동은 수신데이터의 수신시에 디멀티플렉서(222)의 분할처리에 의해 실현된다.

디멀티플렉서(222)에 의해 분할된 각 수신데이터는 기지국으로 동시 다중접속이 허락된 수(N)의 단말장치만큼 설치된 곱셈기(351a, 351b, …, 351n)로 독립적으로 공급된다. 곱셈기(351a, 351b, …, 351n)는 각각 분할된 데이터를 역랜덤위상이동데이터 발생회로(352a, 352b, …, 352n)에서 출력된 역랜덤위상이동데이터와 곱하고, 상기 수신분할데이터를 각 시스템에서 원래위상을 갖는 데이터로 복귀한다.

역 랜덤 위상 이동 데이터 발생회로로부터의 각 데이터는 지연검출회로(353a, 353b, …, 353n)에 공급되고 이에의해 지연검출(차동복조)된다. 상기 지연검출회로는 상기 지연검출 데이터를 4프레임 디인터리브 버퍼(354a, 354b,…, 354n)에 공급하여, 송신시에 4프레임 인터리브된 데이터를 상기 원래 데이터 구성의 데이터로 복귀한다. 4프레임 인터리브 버퍼는 디인터리브된 데이터를 비터비복호화하기 위해 비터비복호기(355a, 355b, …, 355n)에 공급한다. 복호기는 수신데이터로서 비터비복호된 데이터를 다음단계에서 수신데이터처리회로(도시되지 않음)에 공급한다.

본 실시예의 기지국에 의하면, 주파수호핑이라고 하는 대역슬롯전환처리를 포함하는 데이터분할처리가 복조처리 중에 설치된 디멀티플렉서(222)에 의해 수행되므로, 송신시스템과 마찬가지로, 수신시스템의 구성을 간소화할 수 있다. 특히, 기지국이 동시에 본 실시예에 설명된 것처럼 복수의 경로의 신호를 처리할 때, 선행기술에서는, 경로의 각 신호에 대응하는 대역슬롯(채널)의 신호의 주파수를 중간주파수신호로 변환하고, 그리고 나서 상기 신호들을 각 곱셈기(351a 내지 351n)

에 공급하기 위해 고속푸리에변환까지의 처리를 수행하는 것이 필요하고, 이에의해 수신시스템에서, 도 11에 나타난 믹서(215)에서 복조부(221)까지의 경로의 수만큼의 회로의 세트가 필요하게 된다. 반면, 본 실시예에 의한 기지국이 디멀티플렉서(222) 앞의 송신시스템에서 오직 하나의 회로시스템만이 필요하므로, 기지국의 구성을 그만큼 간소화할 수 있다.

이러한 기지국에서는, 단말장치와 유사하게, 상기 각 주파수의 클럭으로 작동할 때 얻어지는 송신레이트와 다르게 저속의 송신레이트가 설정될 수 있다. 만일 송신레이트가 저속의 송신레이트로 설정된다면, 변조클럭주파수 및 복조클럭주파수 등은 그러한 설정에 의거해서 변경된다. 송신레이트는 도시생략된 단말장치의 제어부로부터의 명령에 기초해서 설정된다. 이 제어부는, 기지국으로부터 송신된 송신레이트의 설정데이터에 기초해서, 통상의(고속의) 송신레이트나 저속의 송신레이트를 설정한다.

본 실시예에 따라서 송신레이트를 설정하는 처리에 대해서는 도 14를 참고해서 예를들어 설명한다. 예를들어, 특정 단말장치(이동국)(MS)가, 영역(셀)(A_0)을 형성하는 기지국(A)과 통신할 수 있는 상태로 유지하고 있다고 가정한다. 기지국(A)과 단말장치(MS) 간의 통신은, 단말장치(MS)로부터의 발신에 의해 시작하거나 또는 단말장치(MS)로의 착신에 의해 시작된다고 가정한다. 이때, 우선 송신레이트는 기지국(A)의 제어에 의해 낮게 설정된다. 초기 접속시에 송신레이트를 저속으로 설정하는 이유는, 통신 시작시에 다른 국에 주어지는 간섭이 알려져있지 않기 때문이다.

저속의 송신레이트가 설정된 상태에서, 인접 영역(B_0)내의 기지국(B)은, 기지국(A)과 단말장치(MS) 간의 통신에 의해 인접 기지국(B)에 주어지게 되는 간섭 전력을 측정한다. 측정결과 간섭이 소정 레벨이나 그 이상을 갖는 큰 간섭이라고 판단될 경우, 기지국(B)은 기지국(B)과 기지국(A) 사이의 지상 통신 경로(C)를 이용하여 이러한 판별결과를 기지국(A)에 통지한다. 만일 통신이 영역(A_0)에 인접하는 다른 기지국에 크게 간섭한다는 것을 나타내는 데이터가, 영역(A_0)에 인접하는 모든 기지국으로부터 송신되지 않는다면, 통신상태는 만족스럽다고 판단된다. 기지국(A)과 단말장치(MS) 간의 통신의 송신레이트는 고속 송신레이트(예를들어 통상의 송신레이트)로 변경된다.

각 셀의 기지국은, 통신이 시작할때는 물론 모든 시간에 걸쳐서 통신에 의해 다른 셀 내에 주어지는 간섭전력을 측정한다. 소정레벨이거나 그 이상의 간섭 전력을 검출할 경우, 그 기지국은 지상 통신 경로(C)를 이용하여, 간섭원으로써 기능하는 통신을 행하고 있는 기지국에 큰 간섭전력의 검출을 알린다. 그러한 정보를 수신한 기지국은, 간섭원으로써 기능하는 통신의 송신레이트를 낮추도록 제어한다.

특히, 본 실시예에 따르면, 각 영역(셀)에 동일한 주파수대역이 이용되므로, 도 14에 도시된 바와같이, 단말장치(MS)가 인접하는 영역들 사이의 경계부 근처에 위치하게 되면, 다른 기지국에 주어지는 간섭전력이 크게 된다. 만일 간섭전력의 세기를 고려해서, 인접한 영역들 사이의 경계부 근방에서 통신이 행해진다고 판별될 경우, 송신레이트를 감소시키는 처리가 실행된다. 상기 설명된 바와같이 인접한 영역들 사이의 경계부 근방에서 통신이 행해질 경우, 만일 단말장치(MS)가 다른 위치로 이동되어서 그 결과 단말장치(MS)와 통신하는 기지국이 기지국(A)에서 기지국(B)으로 전환시키는 핸드 오프 처리가 행해질 경우, 낮은 송신레이트의 통신이 행해지는 상태로 핸드 오프 처리가 행해지므로, 핸드 오프 처리의 실패가능성을 감소시킬 수 있게 된다.

통신이 인접하는 셀을 크게 간섭할 경우에는 송신레이트가 낮아져서 통신을 행하기 때문에, 송신레이트가 낮아짐에 따라, 송신될 데이터양이 적어지고 따라서 인접한 셀에 주어지는 간섭이 적어진다. 따라서, 셀구성에 1-셀 수신방식이 이용될 경우 인접하는 셀에 주어지는 간섭을 효과적으로 감소시킬 수 있게 된다.

본 실시예에서는, 인접하는 기지국이 간섭전력을 측정하여 간섭 양을 측정하고, 송신레이트가 변경되어야 하는지 여부를 판별하지만, 본 발명은 그에 한정되지 않는다. 단말장치(MS)가, 인접하는 기지국(B)으로부터 송신되는 신호의 전력을 측정하여 그 간섭전력을 판별하고, 그 측정결과를, 기지국(A)의 제어에 의해 송신레이트를 감소시키기 위한 제어데이터로써, 상기 단말장치와 통신하고 있는 기지국(A)에로 송신할 수도 있다. 이러한 구성에서는, 인접하는 셀 내의 기지국으로부터 송신된 간섭전력의 데이터 없이도 송신레이트를 변경시킬 수 있다.

본 실시예에서는 송신레이트가 2단계로 변경되지만, 본 발명은 그에 한정되지 않으며, 송신레이트는 더 많은 단계로 변경될 수도 있다. 더욱이, 본 실시예에서, 송신레이트는 이용될 시간슬롯의 수를 변경함으로써 변경되지만, 본 발명은 그에 한정되지 않고, 송신레이트를 변경하기 위해서 다른 처리를 행할 수도 있다.

본 실시예에서는 통신방식으로써 BDMA방식이 이용되었지만, 본 발명은 그에 한정되지 않으며, 통신방식에 1-셀 수신방식을 이용할 수 있기만 하다면 어떠한 통신방법도 이용할 수 있다. 예를들어, 1-셀 수신방식이 코드분할 다원접속(CDMA)방식의 셀룰러방식에 이용될 경우, 만일 간섭 전력이 소정 레벨이나 그 이상이라면, 접속시작 시에 송신레이트가 저하될 수도 있다.

더욱이, 본 실시예에서는 주파수, 시간, 부호화율 등의 값을 예를들어 기재했으므로, 본 발명은 상기 실시예에 한정되지 않는다. 본 발명은, 변조방식에 있어서, DQPSK변조가 아닌 다른 변조처리에 적용될 수도 있다.

발명의 효과

본 발명에 의하면, 다른 셀에 주어지는 간섭이 클 가능성이 있을 경우, 최소로 억제된 간섭으로 통신을 행할 수 있다. 그러므로, 1-셀 수신방식을 이용함으로써 통신을 항상 만족스럽게 행할 수 있게 된다.

이 경우, 다음과 같은 통신방법이 이용된다. 소정 수의 부반송파신호가 소정 주파수간격으로 각각 배치되는 다수의 송신대역을 준비하고, 각 송신대역 내의 신호를 매 소정 시간으로 분할하여 시간슬롯을 형성하고, 소정 수의 시간슬롯 기간에 간헐적으로 신호를 상기 소정수의 부반송파신호로 분산함으로써 변조된 다중반송파 신호의 형태로 버스트 신호를 송신한다. 그러므로, 상기 통신방법이 적용되는 1-셀 수신방식을 이용함으로써 다른 셀과의 통신을 간섭하지 않으면서 만족스럽게 통신을 행할 수 있게 된다.

코드분할 다원접속방식이, 기지국과 단말장치 사이에서 이용되는 통신방식으로 이용되므로, 상기 통신방식이 적용되는 1-셀 수신방식을 이용함으로써 다른 셀과의 통신을 간섭하지 않으면서 만족스럽게 통신을 행할 수 있게 된다.

상기에서는 본 발명의 바람직한 실시예에 대해서 첨부 도면을 참고하여 설명하였지만, 본 발명은 첨부된 청구범위에서 한정되는 본 발명의 사상 및 범위를 벗어나지 않는 한 이 분야에 기술을 가진 자에 의해 다양한 변경 및 수정이 가능함은 물론이다.

(57) 청구의 범위

청구항 1.

각 셀에 의한 다원접속을 위해서 소정 대역폭에서 소정 포맷을 이용하는 통신방법에 있어서,

다른 셀의 기지국(B)의 주어진 셀에서 제 1장치(A)와 제 2장치(MS)와의 통신에 의해 생긴 간섭을 검출하기 위한 검출단계와,

상기 간섭이 상기 검출단계에서 검출된다는 정보나 또는 상기 간섭의 존재가 알려지지 않았다는 정보를, 상기 주어진 셀의 기지국과 상기 다른 셀의 기지국사이의 통신을 통하여 상기 제 1 또는 제 2장치에 보내기 위한 통지단계와,

상기 통지단계에서 보낸 상기 정보에 따라서 상기 제 1 및 제 2장치 사이의 상기 통신의 정보송신레이트를 감소시키기 위한 감소단계를 포함하는 것을 특징으로 하는 통신방법.

청구항 2.

제 1항에 있어서,

통신용 공통 주파수 대역이, 상기 주어진 셀과 상기 다른 셀에서 이용되는 것을 특징으로 하는 통신방법.

청구항 3.

제 1항에 있어서,

상기 소정 포맷은, 소정 수의 부반송파와 소정 수의 시간슬롯을 포함하는 단위로 형성되는 다중반송파 신호를 이용하는 것을 특징으로 하는 통신방법.

청구항 4.

제 1항에 있어서,

상기 소정 포맷은 코드분할 다원접속인 것을 특징으로 하는 통신방법.

청구항 5.

제 1항에 있어서,

상기 감소단계에서의 처리는, 통신 경로의 용량을 변경하지 않고도 상기 제 1 및 제 2장치(A, MS) 사이의 통신 경로에서의 정보송신레이트를 감소시킴으로써 행해지는 것을 특징으로 하는 통신방법.

청구항 6.

제 1항에 있어서,

상기 감소단계에서의 처리는, 통신 경로의 용량을 증가시키면서 상기 제 1 및 제 2장치(A, MS) 사이의 상기 통신 경로의 단위 마다 정보송신레이트를 감소시킴으로써 행해지는 것을 특징으로 하는 통신방법.

청구항 7.

각 셀에 의한 다원접속을 위해서 소정 대역폭에서 소정 포맷을 이용하는 통신장치(A)에 있어서,

소정 국(局)(MS)과 통신하기 위한 통신수단과,

제 3국(B)으로부터 소정 통신상태정보를 수신하기 위한 정보수신수단과,

상기 정보수신수단으로부터의 출력신호가, 상기 제 3국의 통신상태가 소정 값 보다 낮은 레벨을 갖는 상태이거나 또는 미지의 상태임을 나타내는 경우에, 상기 통신의 정보송신레이트를 감소시키기 위한 레이트조정수단을 포함하여 구성된 것을 특징으로 하는 통신장치.

청구항 8.

제 7항에 있어서,

상기 제 3국은 다른 셀의 기지국이며, 상기 통신상태정보는 유선통신에 의해 송신되는 것을 특징으로 하는 통신장치.

청구항 9.

제 7항에 있어서,

통신용 공통 주파수대역이, 상기 소정 국이 속한 셀과 상기 제 3국이 속한 셀에서 이용되는 것을 특징으로 하는 통신장치.

청구항 10.

제 7항에 있어서,

상기 소정 포맷은 소정수의 부반송파와 소정 수의 시간슬롯을 포함하는 단위로 형성된 다중반송파 신호를 사용하는 것을 특징으로 하는 통신장치.

청구항 11.

제 7항에 있어서,

상기 소정 포맷은 코드분할 다원접속인 것을 특징으로 하는 통신장치.

청구항 12.

제 7항에 있어서,

상기 레이트조정수단은, 통신 경로의 용량을 변화시지 않으면서 상기 제 1 및 제 2장치 사이의 상기 통신 경로에서의 정보 송신레이트를 감소시킴으로써 행해지는 것을 특징으로 하는 통신장치.

청구항 13.

제 7항에 있어서,

상기 레이트조정수단은, 통신 경로의 용량을 증가시키면서 상기 제 1 및 제 2장치 사이의 상기 통신 경로의 단위 마다 정보 송신레이트를 감소시킴으로써 행해지는 것을 특징으로 하는 통신장치.

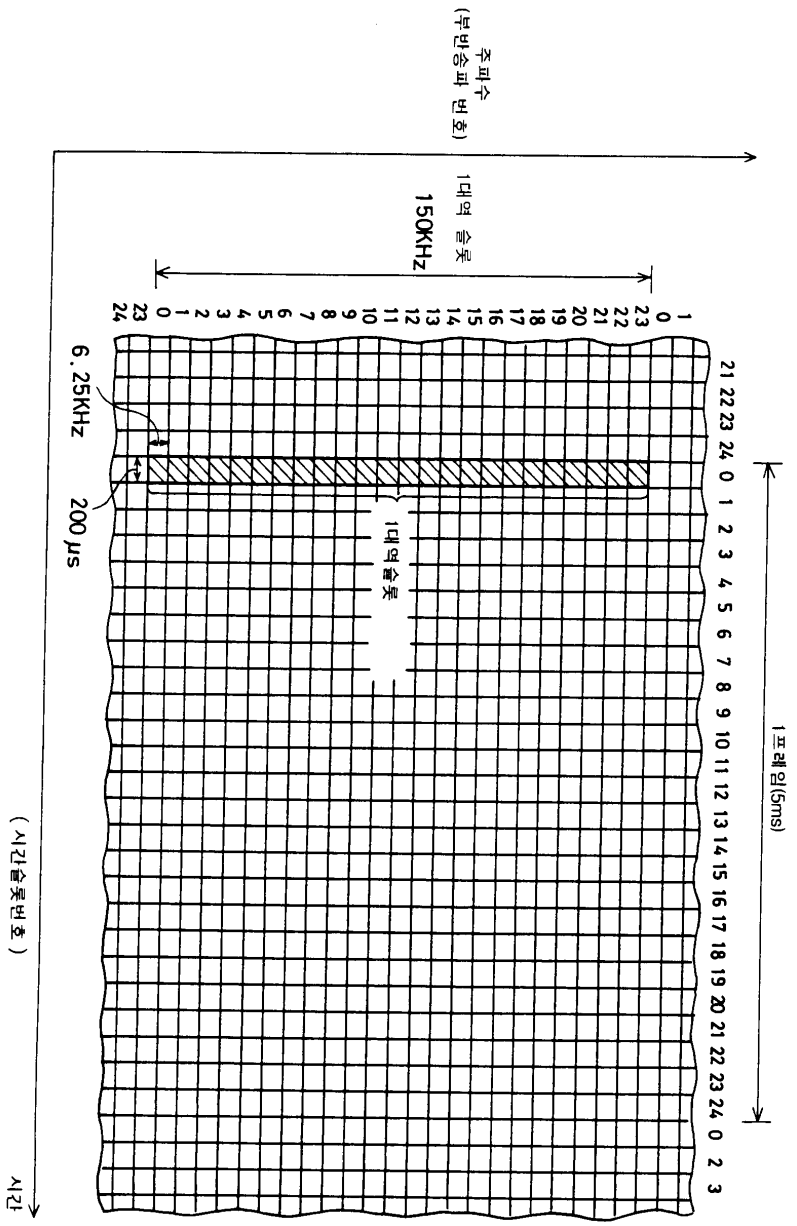
청구항 14.

제 1항에 있어서,

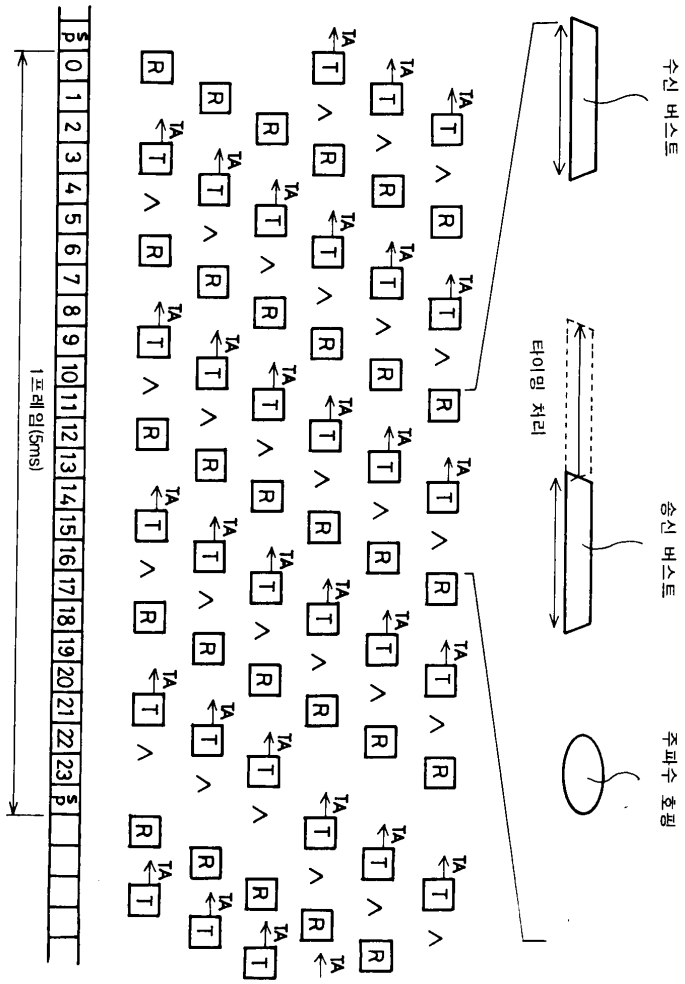
상기 주어진 셀의 기지국과 상기 다른 셀의 기지국사이의 통신은 유선통신인 것을 특징으로 하는 통신방법.

도면

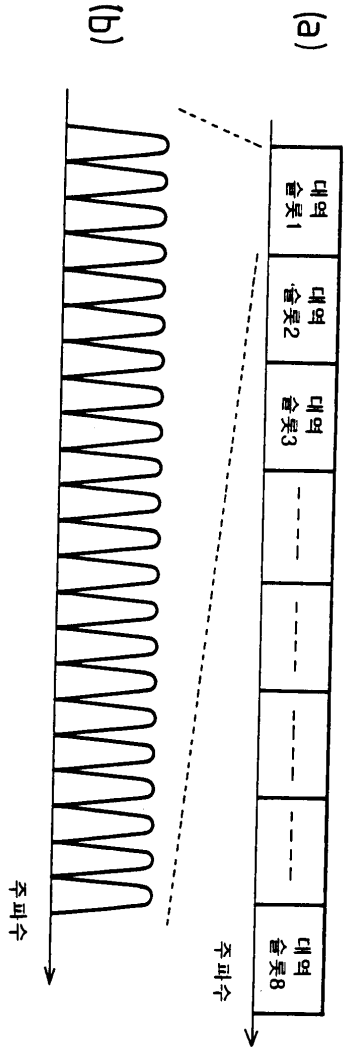
도면1


주파수
(부반송파 번호)
1대역 슬롯
150KHz
0 1 2 3 4 5 6 7 8 9 10 11 12 13 14 15 16 17 18 19 20 21 22 23
6.25KHz
200 μs
1대역 슬롯
21 22 23 24 0 1 2 3 4 5 6 7 8 9 10 11 12 13 14 15 16 17 18 19 20 21 22 23 24 0 2 3
1 프레임(5ms)
시간
(시간슬롯번호)

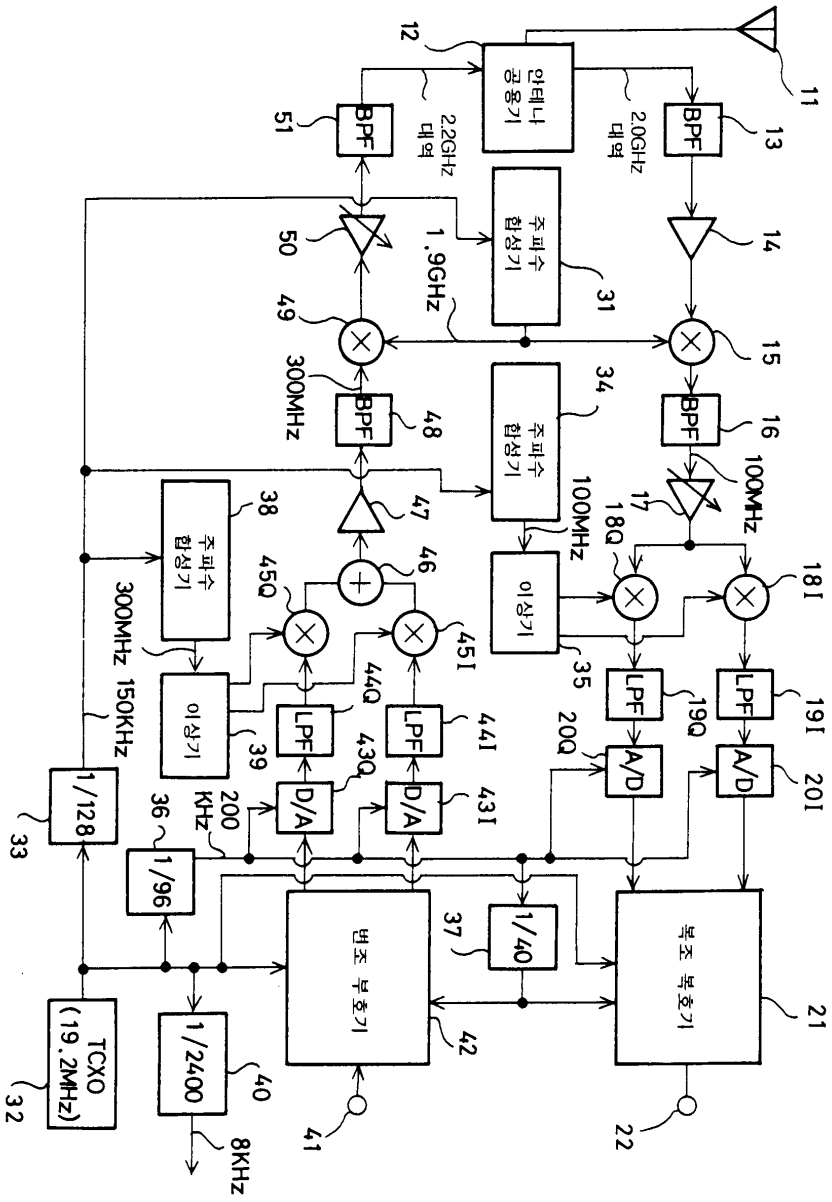
도면2


(a)
기지국 프레임 타이밍
(b)
U0 타이밍
(c)
U1 타이밍
(d)
U2 타이밍
(e)
U3 타이밍
(f)
U4 타이밍
(g)
U5 타이밍
수신 버스트
타이밍 처리
송신 버스트
주파수 호핑
1 프레임(5ms)

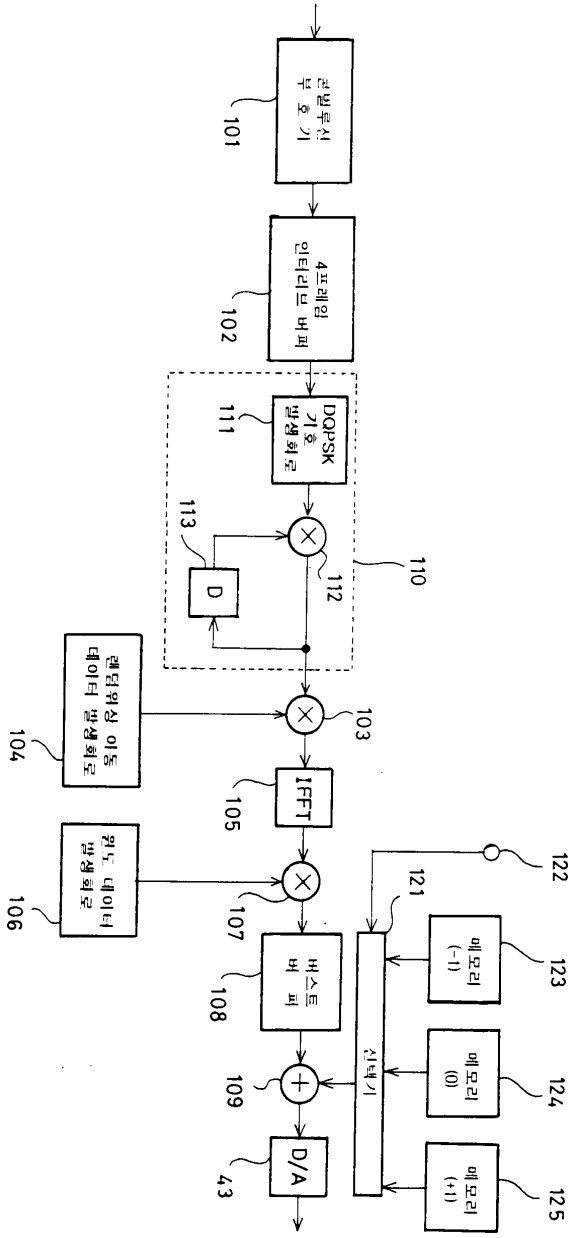
도면3



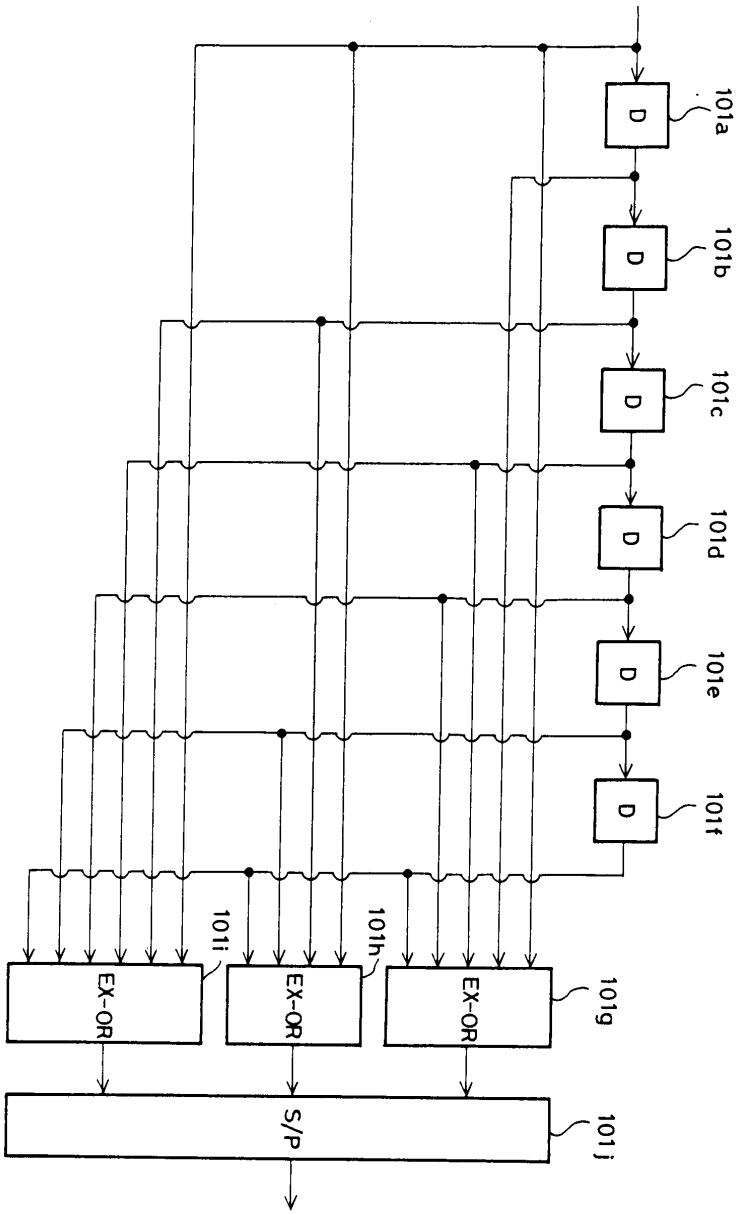
도면4


안테나 공용기
2.2GHz 대역
2.0GHz 대역
BPF
주파수 합성기
1.9GHz
300MHz
100MHz
이상기
LPF
A/D
D/A
1/128
1/96
1/40
1/2400
TCXO (19.2MHz)
200 KHz
8KHz
변조 부호기
복조 복호기

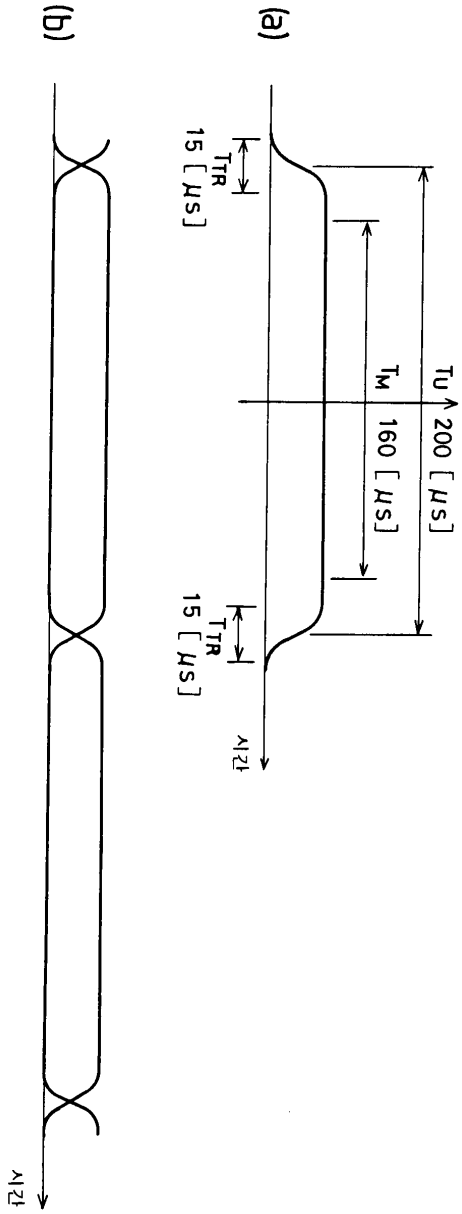
도면5


근접통신 부호기
101
4프레임 인터리브 버퍼
102
DQPSK 기능 발생회로
111
113
D
112
110
레더위상 이동 데이터 발생회로
104
103
IFFT
105
읽노 데이터 발생회로
106
107
버스트 버퍼
108
109
D/A
43
121
122
셀렉터
메모리 (-1)
123
메모리 (0)
124
메모리 (+1)
125

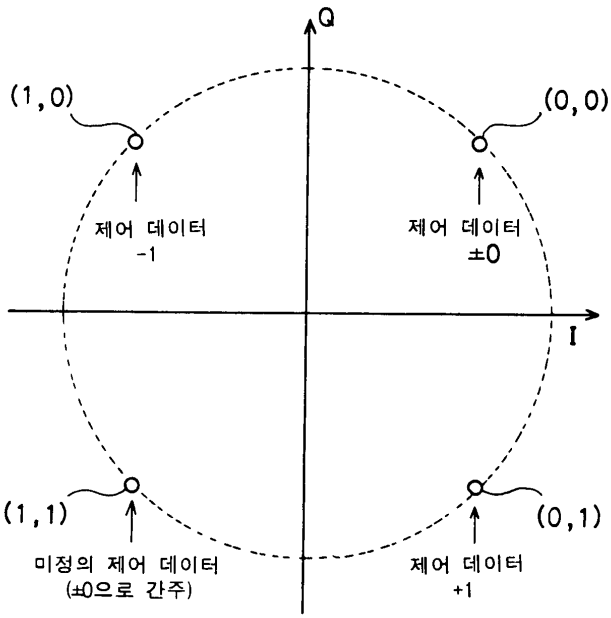
도면6


D
101a
D
101b
D
101c
D
101d
D
101e
D
101f
101i
101h
EX-OR
EX-OR
EX-OR
101g
S/P
101j

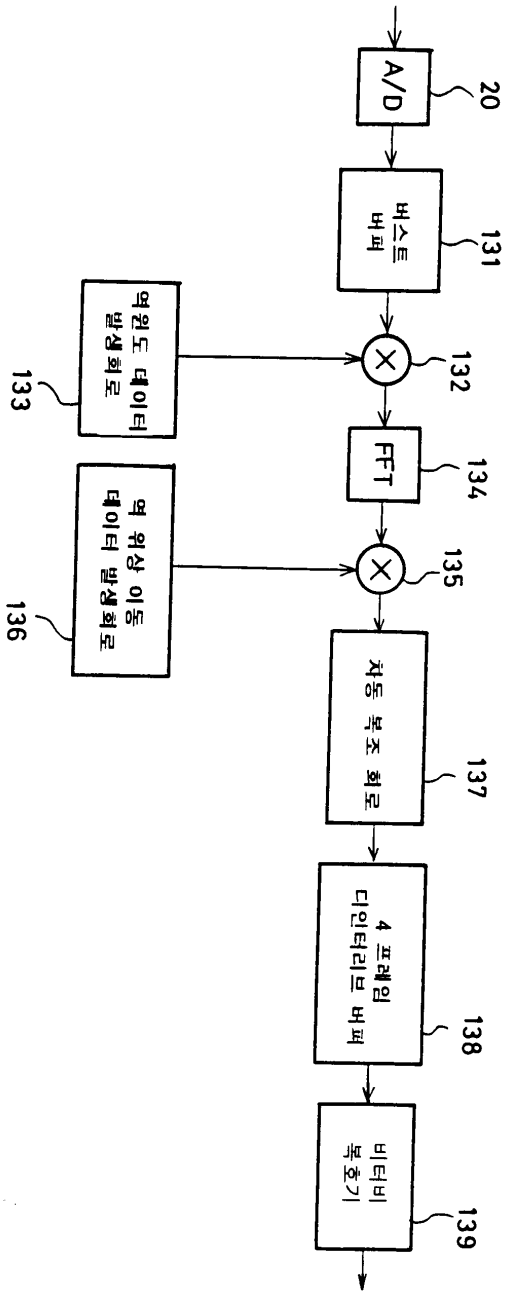
도면7



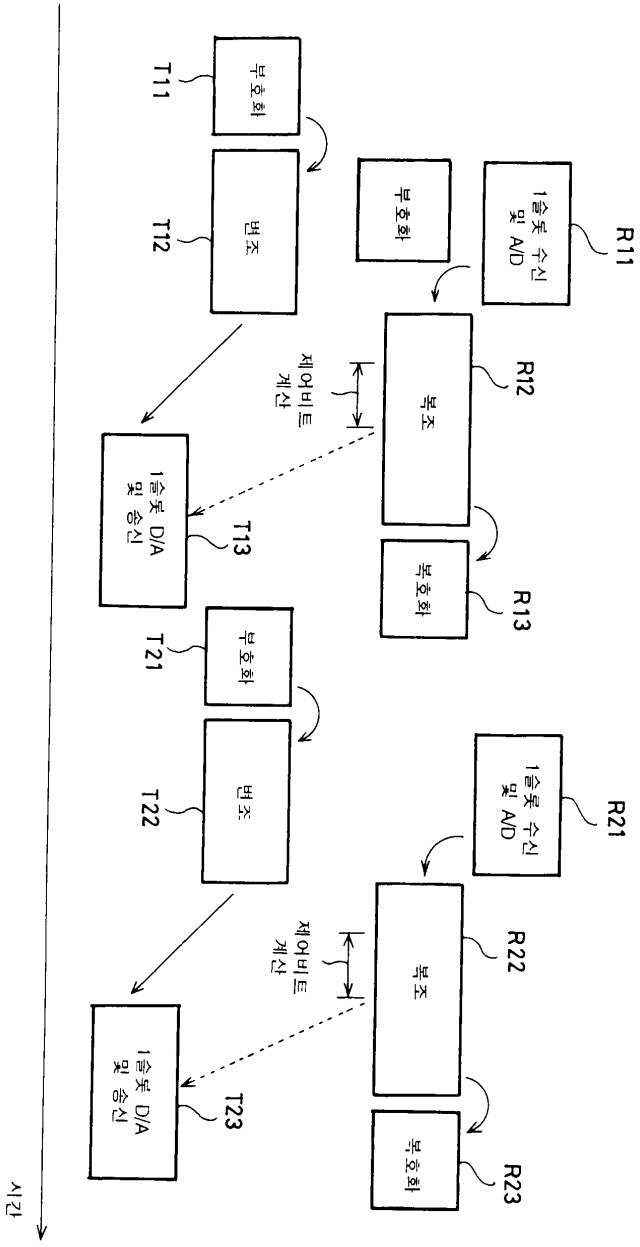
도면8



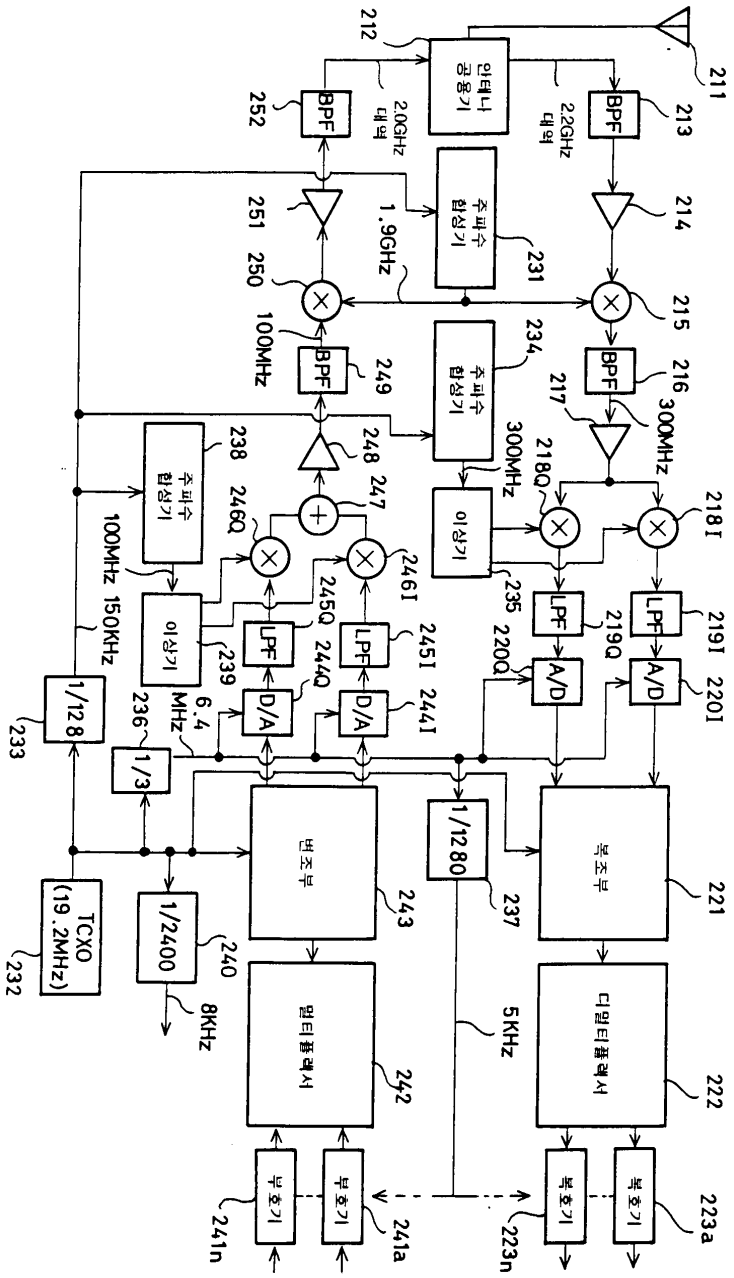
도면9


A/D
20
버스트 버퍼
131
역원도 데이터 발생 회로
133
132
FFT
134
역 위상 이동 데이터 발생 회로
136
135
적응 복조 회로
137
4 프레임 디인터리브 버퍼
138
비터비 복호기
139

도면10

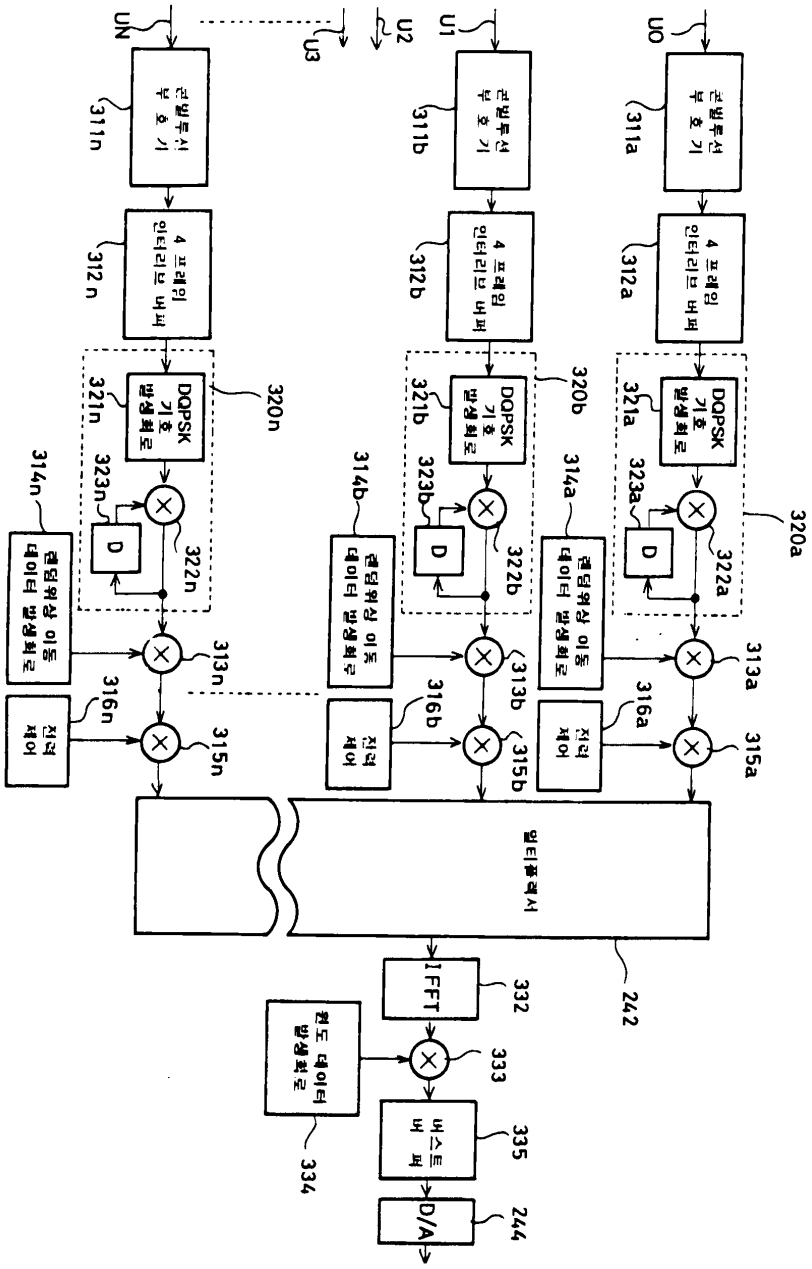

R11
1슬롯 수신 및 A/D
부호화
T11
변조
T12
제어비트 계산
R12
복조
R13
복호화
1슬롯 D/A 및 송신
T13
부호화
T21
변조
T22
R21
1슬롯 수신 및 A/D
R22
복조
R23
복호화
1슬롯 D/A 및 송신
T23
시간

도면11

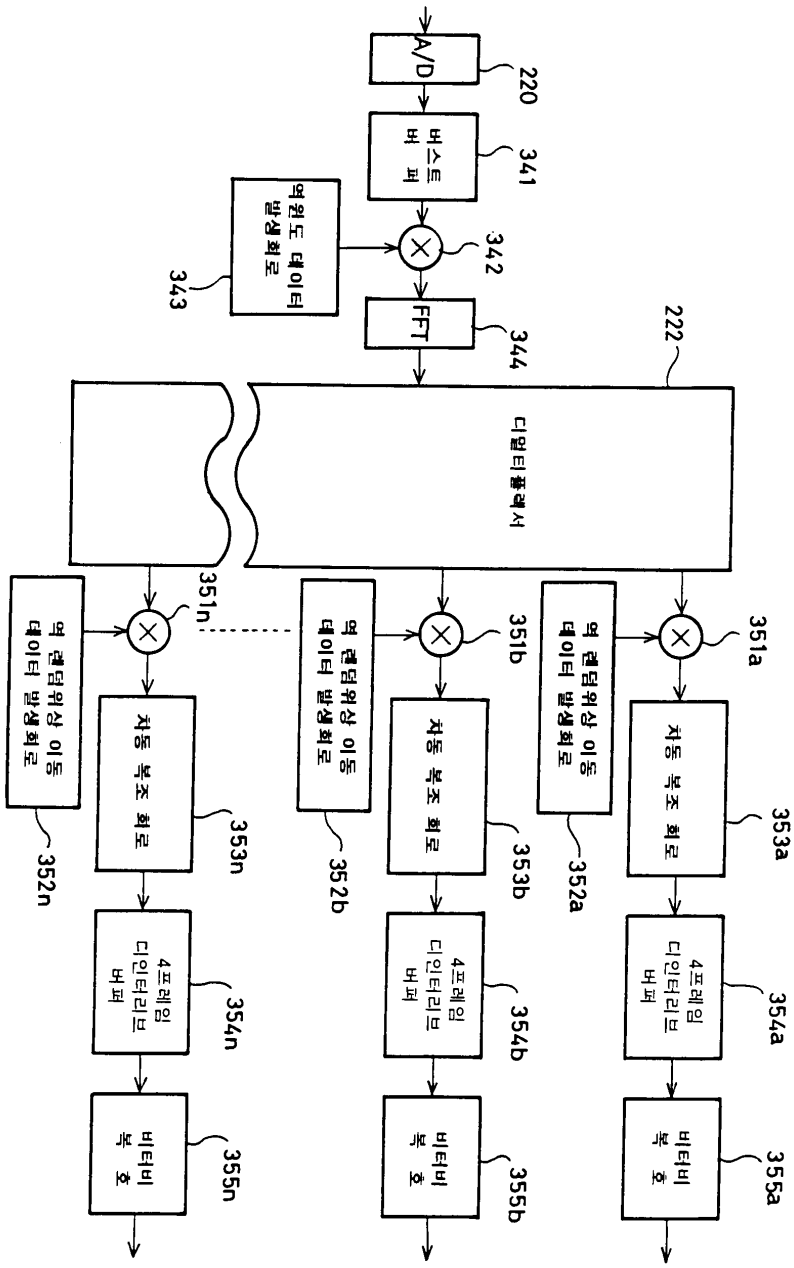


211
212
인테나 공용기
2.0GHz 대역
2.2GHz 대역
BPF
213
214
215
216
217
300MHz
218I
218Q
219I
219Q
220I
220Q
LPF
A/D
주파수 합성기
231
234
235
이상기
1.9GHz
250
251
252
100MHz
249
248
247
246I
246Q
245I
245Q
244I
244Q
D/A
239
238
150KHz
6.4 MHz
236
1/3
1/128
233
TCXO (19.2MHz)
232
1/2400
240
8KHz
변조부
243
1/1280
237
5KHz
복조부
221
디멀티플렉서
222
멀티플렉서
242
부호기
241a
241n
복호기
223a
223n

도면12


U0
U1
U2
U3
UN
311a
311b
311n
312a
312b
312n
320a
320b
320n
321a
321b
321n
322a
322b
322n
323a
323b
323n
314a
314b
314n
313a
313b
313n
316a
316b
316n
315a
315b
315n
242
332
333
335
244
334
IFFT
D
D/A

도면13


A/D
220
버스트 버퍼
341
역원도 데이터 발생회로
343
342
FFT
344
222
디멀티플렉서
351n
351b
351a
역 레덤워상 이동 데이터 발생회로
352n
352b
352a
처등 복조 회로
353n
353b
353a
4프레임 디인터리브 버퍼
354n
354b
354a
비터비 복 호
355n
355b
355a

도면14

