

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2007-240904

(P2007-240904A)

(43) 公開日 平成19年9月20日(2007.9.20)

(51) Int. Cl.	F I	テーマコード (参考)
G09G 3/28 (2006.01)	G09G 3/28 J	5C080
G09G 3/20 (2006.01)	G09G 3/20 621G	5C580
H03K 17/56 (2006.01)	G09G 3/20 624P	5J055
H01L 29/739 (2006.01)	G09G 3/20 611A	
H01L 29/78 (2006.01)	H03K 17/56 Z	
審査請求 未請求 請求項の数 15 O L (全 13 頁) 最終頁に続く		

(21) 出願番号 特願2006-63665 (P2006-63665)
 (22) 出願日 平成18年3月9日(2006.3.9)

(71) 出願人 000005108
 株式会社日立製作所
 東京都千代田区丸の内一丁目6番6号
 (71) 出願人 503411576
 株式会社次世代PDP開発センター
 東京都文京区関口1丁目20番10号
 (74) 代理人 110000350
 ボレール特許業務法人
 (72) 発明者 森 睦宏
 茨城県日立市大みか町七丁目1番1号 株式会社日立製作所日立研究所内
 Fターム(参考) 5C080 AA05 BB05 DD25 DD26 FF01
 HH05 JJ03 JJ05 JJ06
 5C580 AA03 BB27 BC06

最終頁に続く

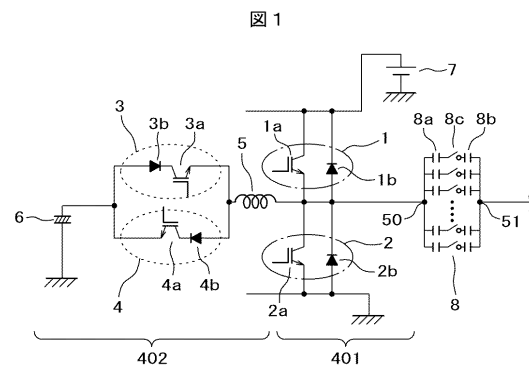
(54) 【発明の名称】 プラズマディスプレイ装置

(57) 【要約】

【課題】 本発明の目的は、低消費電力と低コスト化を実現できるプラズマディスプレイ装置を提供することである。

【解決手段】 プラズマディスプレイ装置の駆動回路において、発光電流を供給する駆動素子に逆導通するダイオードを内蔵したIGBTを、電力を回収・充電する駆動素子に逆阻止機能を有するダイオードを内蔵したIGBTを搭載する。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

基板の一主表面に形成された第 1 の主電極から前記一主表面に対向する他の主表面に形成された第 2 の主電極へ流れる電流をゲートで制御できる第 1 の I G B T (I n s u l a t e d G a t e B i p o l a r T r a n s i s t o r) と、前記第 1 の I G B T に集積され前記第 1 の主電極から前記第 2 の主電極へ流れる電流とは逆向きに流れようとする電流を流すことができる第 1 のダイオードとを具備し発光電流を制御する第 1 の駆動素子、又は

前記基板と異なる基板の一主表面に形成された第 3 の主電極から前記一主表面に対向する他の主表面に形成された第 4 の主電極へ流れる電流をゲートで制御できる第 2 の I G B T と、前記第 2 の I G B T に集積され前記第 3 の主電極から前記第 4 の主電極へ流れる電流とは逆向きに流れようとする電流を阻止することができる第 2 のダイオードとを具備し電力回収・充電電流を制御する第 2 の駆動素子の少なくともいずれか一つの駆動素子を有することを特徴とするプラズマディスプレイ装置。

10

【請求項 2】

請求項 1 に記載のプラズマディスプレイ装置において、

前記第 1 のダイオードが集積化された前記第 1 の I G B T と、前記第 2 のダイオードが集積化された前記第 2 の I G B T の少なくとも一方がライフタイム制御されていることを特徴とするプラズマディスプレイ装置。

【請求項 3】

20

請求項 1 または請求項 2 に記載のプラズマディスプレイ装置において、

前記第 1 のダイオードが、前記第 1 の I G B T が形成された基板のターミネーション領域に設けられ、

前記第 1 のダイオードのアノードが、前記第 2 の主電極に電氣的に接続され、

前記第 1 のダイオードのカソードが、前記第 1 の主電極に電氣的に接続されていることを特徴とするプラズマディスプレイ装置。

【請求項 4】

請求項 1 から請求項 3 のいずれかに記載のプラズマディスプレイ装置において、

前記第 2 の主電極と、前記第 1 のダイオードのアノードと、前記第 1 のダイオードのカソードのいずれもが前記他の主表面に形成され、

30

前記第 1 のダイオードのカソードが、ボンディングワイヤを介して前記第 1 の主電極に電氣的に接続されていることを特徴とするプラズマディスプレイ装置。

【請求項 5】

請求項 1 から請求項 4 のいずれかに記載のプラズマディスプレイ装置において、

前記第 1 の I G B T の第 1 の主電極に低抵抗に接する第 1 の導電型を有する第 1 の半導体層と、

前記第 1 の半導体層に接し前記第 1 の導電型と逆の導電型である第 2 の導電型を有する第 2 の半導体層と、

前記第 2 の半導体層に接し第 2 の半導体層より不純物濃度が低い前記第 2 の導電型を有する第 3 の半導体層と、

40

前記第 1 の I G B T の第 2 の主電極に低抵抗に接し前記第 3 の半導体に延在し前記第 3 の半導体より不純物濃度が高い第 1 の導電型を有する第 4 の半導体層と、

前記第 4 の半導体層内に延在し前記第 2 の主電極に低抵抗に接し前記第 4 の半導体層より不純物濃度が高い前記第 2 の導電型を有する第 5 の半導体層と、

前記第 3 の半導体層と、前記第 4 の半導体層と、前記第 5 の半導体層との各々に接する M I S ゲートを有することを特徴とするプラズマディスプレイ装置。

【請求項 6】

請求項 1 または請求項 2 に記載のプラズマディスプレイ装置において、

前記第 2 のダイオードが、前記第 2 の I G B T の第 3 の主電極に低抵抗で接する前記第 1 の導電型を有する第 6 の半導体層と、前記第 6 の半導体層に接し前記第 6 の半導体層よ

50

り不純物濃度が低い前記第2の導電型を有する第7の半導体層で形成され、

前記第6の半導体層と前記第7の半導体層で形成されたpnダイオードの耐圧が、前記第2のIGBTの耐圧により決定されることを特徴とするプラズマディスプレイ装置。

【請求項7】

請求項6に記載のプラズマディスプレイ装置において、

前記第6の半導体層が、前記第2のIGBTの他方の主表面から伸びる前記第1の導電型を有する半導体層に接し、

前記第8の半導体層と前記他方の主表面に形成された第4の主電極に低抵抗で接触し前記第1の導電型を有する第9の半導体層との間に、前記第7の半導体層を有することを特徴とするプラズマディスプレイ装置。

10

【請求項8】

請求項6に記載のプラズマディスプレイ装置において、

前記第8の半導体と前記第9の半導体との間にあって、前記他の主表面から前記第7の半導体層に伸び、前記第7の半導体層より不純物濃度が高い前記第2の導電型を有する第10の半導体層を有することを特徴とするプラズマディスプレイ装置。

【請求項9】

請求項1から請求項8のいずれかに記載のプラズマディスプレイ装置において、

前記第1のIGBTと前記第2のIGBTの少なくとも一方のゲートがトレンチゲート構造を有することを特徴とするプラズマディスプレイ装置。

【請求項10】

20

請求項1から請求項9のいずれかに記載のプラズマディスプレイ装置において、

前記第1のIGBTのコレクタとエミッタ間耐圧が、前記第2のIGBTのコレクタとエミッタ間耐圧より高いことを特徴とするプラズマディスプレイ装置。

【請求項11】

請求項1から請求項10のいずれかに記載のプラズマディスプレイ装置において、

前記第1のIGBTと前記第2のIGBTの少なくとも一方が、トレンチゲート間の電位がフローティングであるか、または前記第1の駆動素子が有する前記第2の主電極もしくは前記第2の駆動素子が有する前記第4の主電極と抵抗を介して接続された第1の導電型を有する第11の半導体層を有することを特徴とするプラズマディスプレイ装置。

【請求項12】

30

請求項1から請求項11のいずれかに記載のプラズマディスプレイ装置において、

電源に一方が接続され他方がプラズマパネル装置に接続された前記第1のIGBTを含む上アームと、前記上アームに一方が接続され他方が接地電位に接続された第2のIGBTを含む下アームとを有し、

少なくとも前記第1のIGBTには、前記第1の駆動素子が用いられ、

前記第1の駆動素子を構成するダイオードの電流もしくは電流容量が、前記第2のIGBTに並列に設けられたダイオードの電流もしくは電流容量に比べて、小さいことを特徴とするプラズマディスプレイ装置。

【請求項13】

請求項6から請求項12のいずれかに記載のプラズマディスプレイ装置において、

40

前記第2の駆動素子における前記第6の半導体層と前記第7の半導体層が逆バイアスされ逆阻止状態に移行する時に、前記MISゲートがオン状態に維持されていることを特徴とするプラズマディスプレイ装置。

【請求項14】

請求項6から請求項13のいずれかに記載のプラズマディスプレイ装置において、

前記第2の駆動素子における前記第6の半導体層の厚さが、前記第1の駆動素子における前記第3の半導体層の厚さより薄いことを特徴とするプラズマディスプレイ装置。

【請求項15】

請求項1から請求項14のいずれかに記載のプラズマディスプレイ装置において、

前記第1の駆動素子と、前記第2の駆動素子の少なくとも一方の駆動素子にFZ法で形

50

成されたシリコン基板が用いられていることを特徴とするプラズマディスプレイ装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、プラズマディスプレイ装置の省電力化、低コスト化に関し、特にその駆動回路の低損失化、部品点数の削減に好適なプラズマディスプレイ装置に関するものである。

【背景技術】

【0002】

近年プラズマディスプレイ装置は、従来のブラウン管テレビ等に比べ大画面であること、また薄型であることから、急速に普及してきているが、大画面のためその消費電流が大きく、コストが高いことが課題となっている。図8は、プラズマディスプレイ装置の画素構造とその動作を示す概念図である。前面ガラス10aと背面ガラス10bをリブ10cで隔てXe等の発光ガス9が封じ込められている。前面ガラス10aには、電極Y8aと電極X8bが形成され、電極Y8aと電極X8bに電圧を加えると、これらが接する前面ガラス10aの対向面に電荷が発生し、その電荷の電位差が放電電圧以上になると、発光する。つまり、電気回路で言うとスイッチ8cがオンし、放電した状態になる。これを実現するには、外部回路としてスイッチ1x、2x、1y、2yを用いる。まず1xと2yをオンし、次に1yと2xをオンし、これを交互に繰り返す。オンするごとに発光し、交互に繰り返す回数を増やすことでプラズマディスプレイ装置の明るさを増やすことができる。

【0003】

図9は、発光時のXY間のパネル電圧とパネル電流の時間変化を示す。パネル電圧が期間aで加わると、前面ガラスやXY配線等の容量を充電するための充電電流がまず流れる。パネル電圧が放電開始電圧より高くなると、急峻な発光電流が期間bに流れる。この時、XやYの配線のインダクタンス等によりパネル電圧が ΔV 低下する。次にパネル電圧を除くと、期間cで前面ガラスやXY配線等の容量に蓄えられていた電荷が放電する。この期間は約 $3\mu s$ と短く、これを数 $10kHz$ ～数 $100kHz$ の高速で繰り返す。このとき、スイッチ1x、2x、1y、2yを通過する充電電流、発光電流、放電電流により、各スイッチに損失が発生し、プラズマディスプレイ装置の消費電力を増やす一因となっている。

【0004】

図10は、特許文献1（特開2000-330514号公報）に示されたプラズマディスプレイ装置の駆動回路を示す。図8の回路に対し、充電電流、放電電流を回収する電力回収スイッチ12a、12bが新たに加えられ、これらのスイッチ素子にIGBT（Insulated Gate Bipolar Transistor）を使ったことを特徴としている。IGBTを使うことで、従来のパワーMOSFETに比べ、素子内で伝導度変調が起き、抵抗が小さくなり、電力損失を低減できる。上記の特許文献1では、一般的なIGBTはダイオードを内蔵しないため、出力素子11a、11bや電力回収スイッチ12a、12bとは別に、ダイオードを設けている。そのため、部品点数が多くなり、回路や組立加工が複雑になり、コストが高くなっていた。

【0005】

図11は、プラズマディスプレイ装置ではないが、特許文献2（特開平9-199712号公報）に示された自動車にイグナイタに用いられているダイオードを内蔵したIGBTである。イグニッションコイルによる電圧振動でIGBTに逆電圧が加わった場合、IGBTチップの周辺に設けたダイオードにより、逆電圧を回避するものである。ダイオードは、p層108とn層110の間に形成され、そのpn間に流れた電流で生じる順方向電圧VFが、p層120とn層121間の逆耐圧より小さく作られている。しかし、イグナイタのスイッチングは、エンジンの回転数である数千回／分に対応したものであるため遅く、この内蔵されたダイオードも動作が遅く、プラズマディスプレイ装置には使えるものではなかった。つまり、スイッチング時の損失が大きく、プラズマディスプレイ装置の高速動作に不向きであった。

10

20

30

40

50

【0006】

【特許文献1】特開2000-330514号公報

【特許文献2】特開平9-199712号公報

【特許文献3】特開2000-307116号公報

【発明の開示】

【発明が解決しようとする課題】

【0007】

本発明の目的は、前記従来の技術の問題点を解決するものであって、特に、ダイオードを内蔵したIGBTを適用することによって、プラズマディスプレイ装置の省電力化、低コスト化を実現し、特にその駆動回路の低損失化、部品点数の削減に好適なプラズマディスプレイ装置を提供することにある。 10

【課題を解決するための手段】

【0008】

前記課題を解決するための本発明のプラズマディスプレイ装置は、一対の主表面を有し一方の主表面の第1の主電極から他方の主表面の第2の主電極へ電流を流すようにゲートで制御できる第1のIGBTと、該第1のIGBTに集積され前記電流と逆向きに流れようとする電流を流すことができる第1のダイオードとを有する発光電流を制御する第1の駆動素子か、一対の主表面を有し一方の主表面の第3の主電極から他方の主表面の第4の主電極へ電流を流すようにゲートで制御できる第2のIGBTと、該第2のIGBTに集積され前記電流と逆向きに流れようとする電流を阻止することができる第2のダイオードと 20
を有する電力回収・充電電流を制御する第2の駆動素子か、少なくともいずれかの駆動素子を有するプラズマディスプレイ装置であることを特徴とする。

【0009】

本発明の他のプラズマディスプレイ装置は、上記プラズマディスプレイ装置において、前記第1のダイオードを集積化した前記第1のIGBTと、前記第2のダイオードを集積化した前記第2のIGBTがライフタイム制御されているプラズマディスプレイ装置であることを特徴とする。

【0010】

本発明の他のプラズマディスプレイ装置は、前記第1のIGBTと第2のIGBTを有するプラズマディスプレイ装置において、前記第1の駆動素子の第1のダイオードが、前記第1のIGBTのターミネーション領域に形成され、前記第1のダイオードのアノードが前記第2の主電極に電氣的に接続され、前記第1のダイオードのカソードが前記第1の主電極に電氣的に接続されているプラズマディスプレイ装置であることを特徴とする。 30

【0011】

本発明の他のプラズマディスプレイ装置は、上記プラズマディスプレイ装置において、前記第2の主電極と第1のダイオードのアノードと前記第1のダイオードのカソードがいずれも前記他方の主表面に形成され、前記第1のダイオードのカソードがボンディングワイヤを介して前記第1の主電極に電氣的に接続されているプラズマディスプレイ装置であることを特徴とする。

【0012】

本発明の他のプラズマディスプレイ装置は、上記プラズマディスプレイ装置において、前記第1のIGBTの第1の主電極に低抵抗に接する一方の導電型の第1の半導体層と、該第1の半導体層に接し他方の導電型の第2の半導体層と、該第2の半導体層に接し第2の半導体層より不純物が低濃度の他方の導電型の第3の半導体層と、前記第1のIGBTの第2の主電極に低抵抗に接し前記第3の半導体に伸び前記第3の半導体より不純物が高濃度の一方の導電型の第4の半導体層と、該第4の半導体層内に伸び第2の主電極に低抵抗に接し前記第4の半導体層より不純物が高濃度の他方の導電型の第5の半導体層と、前記第3の半導体層と前記第4の半導体層と前記第5の半導体層とに接する絶縁ゲートを有するプラズマディスプレイ装置であることを特徴とする。 40

【0013】

さらに、本発明の他のプラズマディスプレイ装置は、上記プラズマディスプレイ装置において、前記第2のダイオードが、前記第2のIGBTの第3の主電極に低抵抗で接する一方の導電型の第6の半導体層と、該第1の半導体層に接し他方の導電型の第7の半導体層で形成され、該第6の半導体層と第7の半導体層で形成されたpnダイオードの耐圧が、前記第2のIGBTの耐圧と同等であるプラズマディスプレイ装置であることを特徴とする。

本発明の他のプラズマディスプレイ装置は、上記プラズマディスプレイ装置において、前記第6の半導体層が、前記第2のIGBTの他方の主表面から伸びる一方の導電型の第8の半導体層に接し、該第8の半導体層と前記他方の主表面の第4の主電極に低抵抗で接触している一方の導電型の第9の半導体層の間に前記第7の半導体層が有るプラズマディスプレイ装置であることを特徴とする。

10

【0014】

本発明の他のプラズマディスプレイ装置は、上記プラズマディスプレイ装置において、前記第8の半導体と前記第9の半導体の間にあって、他方の主表面から前記第7の半導体層に伸び、前記第7の半導体層より高濃度の他方の導電型の第10の半導体層を有するプラズマディスプレイ装置であることを特徴とする。

【0015】

本発明の他のプラズマディスプレイ装置は、上記プラズマディスプレイ装置において、前記第1のIGBTと前記第2のIGBTの少なくとも一方がFZのシリコン結晶から作られているプラズマディスプレイ装置であることを特徴とする。

20

【0016】

本発明の他のプラズマディスプレイ装置は、上記プラズマディスプレイ装置において、前記第1のIGBTと前記第2のIGBTの少なくとも一方が絶縁ゲートにトレンチゲート構造を有するプラズマディスプレイ装置であることを特徴とする。

【0017】

本発明の他のプラズマディスプレイ装置は、上記プラズマディスプレイ装置において、前記第1のIGBTが前記第2のIGBTより高耐圧であるプラズマディスプレイ装置であることを特徴とする。

【0018】

本発明の他のプラズマディスプレイ装置は、上記プラズマディスプレイ装置において、前記第1のIGBTと前記第2のIGBTの少なくとも一方が、トレンチゲート間に電位がフローティングか、第2の主電極または第4の主電極と抵抗を介して接続された一方の導電型の第11の半導体層を有するプラズマディスプレイ装置であることを特徴とする。

30

【0019】

本発明の他のプラズマディスプレイ装置は、上記プラズマディスプレイ装置において、直列に接続された発光電流を制御する上アームのIGBTと下アームのIGBTを有し、少なくとも上アームのIGBTに第1の駆動素子を有し、上アームの第1の駆動素子のダイオードの電流または電流容量が、下アームのIGBTに並列に設けられたダイオードの電流または電流容量より小さいプラズマディスプレイ装置であることを特徴とする。

【0020】

本発明の他のプラズマディスプレイ装置は、上記プラズマディスプレイ装置において、第2の駆動素子の第6の半導体層と第7の半導体層が逆バイアスされ逆阻止状態に移行する時に、前記絶縁ゲートがオン状態に維持されているプラズマディスプレイ装置であることを特徴とする。

40

【発明の効果】

【0021】

本発明によれば、発光電流を供給する駆動素子に逆導通するダイオードを内蔵したIGBTを、電力を回収・充電する駆動素子に逆阻止機能を有するダイオードを内蔵したIGBTを搭載することによって、プラズマディスプレイ装置の部品点数を削減し、組立加工コストを削減でき、プラズマディスプレイ装置に好適なダイオードを搭載し、制御すること

50

により、損失を低減し、消費電力を削減することができる。

【発明を実施するための最良の形態】

【0022】

以下、本発明の内容を実施例の図面を使って説明する。図1は、本発明のプラズマディスプレイ装置の一実施例を示す図である。8はプラズマパネルの等価回路を示しており、電源7に逆導通ダイオードを内蔵したIGBT1、2（以下、逆導通IGBTと略す）が、直列接続され、トータムポール方式で回路構成となっている。2つの逆導通IGBTの接続点（中点50）50が、等価回路8に接続され、主に発光時の電力を供給する。つまり、逆導通IGBT1をオンすると、等価回路8にプラス電位が印加され、発光する。その後、プラズマパネルの容量8a、8bに蓄えられたエネルギーは、逆阻止ダイオード4bを内蔵したIGBT4（以下、逆阻止IGBTと略す）をオンすることで、コイル5と容量8a、8bとの共振電流により、コンデンサ6に回収される。逆導通IGBTの中点50が共振により、アース電位に近い低電位に下がった時に、逆導通IGBTをオンし、中点50をアース電位に固定する。この時、逆導通IGBTが十分にオンするまで逆阻止IGBT4のゲート電圧をオン状態に保持することにより、逆阻止IGBT4の中の電荷を高速に吐き出すことができ、スイッチング損失を低減することができる。次に、プラズマパネル8に電位を再び加える時には、まず逆阻止IGBT3をオンし、コンデンサ6に蓄えられたエネルギーをコイル5を使ってプラズマパネル8に供給する。共振により上記中点50が電源7の電位近くに上昇した時に、逆導通IGBT1をオンし、プラズマパネル8を電源7の電位に上げ、再び発光させる。逆導通IGBT1をオンするときも、逆導通IGBT1が十分オンするまで、逆阻止IGBT3のゲートをオン状態に保持することにより、逆阻止IGBT3の中の電荷を高速に吐き出すことができ、スイッチング損失を低減することができる。ここで、以上の動作原理から、電源7、逆導通IGBT1、2からなる回路を発光放電回路401、コイル5、コンデンサ6、逆阻止IGBT3、4からなる回路を電力回収回路402と呼ぶことにする。発光放電回路401と電力回収回路402は、プラズマパネル8の逆側にも設置され、中点51に接続されており、同様の動作をしている。

【0023】

なお、図1のプラズマディスプレイ装置において、電源7に接続された高電位側とプラズマパネルに接続された中点50の間に接続された回路領域を、以下に「上アーム」と称し、接地電位に接続された低電位側とプラズマパネルに接続された中点50の間に接続された回路領域を、以下に、「下アーム」と称する。

【0024】

ここで、逆導通IGBT1のダイオード1bは、コンデンサ6やパネル容量8a、8bとコイル5が共振した時に、中点50を電源7以上の電圧にならないように保護する。中点50が過電圧になると、プラズマパネル8に過電圧が加わり、最悪状態ではパネルが破壊する。しかし、このダイオード1bに流れる電流は、IGBT1aに流れる電流に対して1/10以下と小さく、小さな電流容量のダイオードで十分であることが分かった。そこで、詳細は後述するが、IGBT1aのチップの外周に集積化することで、十分プラズマパネルのダイオード1bとして役目を果たすことが分かった。ただし、プラズマパネルは数10kHz～数100kHzの高速でスイッチングするため、ダイオード1bの電流容量は小さくとも、高速である必要があり、電子線照射等による少数キャリアのライフタイムを低減することが好ましいことが分かった。その場合、ライフタイムは最大でも1μs以下にする必要があることも分かった。

【0025】

一方、逆導通IGBT2のダイオード2bは、中点51側に接続された逆阻止IGBT4がオンした時に電流が流れる。したがって、ダイオード2bには、逆阻止IGBT4と同等の数10Aの大電流が流れる。従って、同じ逆導通IGBT1、2でも、ダイオードの電流容量が全く異なる逆導通IGBTでよいことが分かった。したがって、これも後述するが、ダイオード2bをIGBTチップの外周に設ける場合、チップの外周全体にダイ

オードを形成することが好ましい。また、プラズマパネルは数10kHz～数100kHzの高速でスイッチングするため、逆導通IGBT1がオンする前までに、逆導通IGBT2のダイオード2bの内部の電荷が消滅するように、逆導通IGBT2のダイオード2bの少数キャリアのライフタイムを低減することが必要である。もしダイオード2bのライフタイムが長く電荷が残っていると、逆導通IGBT1がオンした場合、電源7からの電流が、逆導通IGBT1、2を貫通し短絡電流を流してしまうため、極めて大きな損失を発生させることが分かった。

【0026】

図10に示した電力回収スイッチ11a、11bは、IGBTにダイオードが単に直列に接続されている。このため、電力回収スイッチ11a、11bに電流が流れる時、ダイオードのpn接合を順バイアスする約1Vの拡散電位と、IGBTのコレクタ側にあるpn接合を順バイアスする約1Vの拡散電位が、2重に生じ、大きな電力損失が発生し、電力回収効率が低下してしまうという問題があった。本発明の逆阻止IGBT3、4は、ダイオード3b、4bのpn接合と、IGBT3a、4aのpn接合を兼用する。従って、従来2重にあったpn接合が一つになり約1Vの電圧降下がなくなり、電力回収効率が格段に向上する。従来約75%であった電力回収効率が、85%になる。電力回収効率が良くなると、中点50、51を電源7の電位やアース電位に近づけることができるため、ダイオード3b、4bに加わる逆バイアスも小さくなりノイズが発生しにくいことも分かった。ノイズをさらに低減するには、逆阻止IGBT3、4も電子線照射等による少数キャリアのライフタイムを低減することが好ましい。ライフタイムを1μs以下に低減することでさらに電力回収効率が上がるということが分かった。

【0027】

以上のように、逆導通IGBT1、2や逆阻止IGBT3、4をプラズマディスプレイ装置に用いることにより、従来IGBTとダイオードを別々に使っていた場合に比べ、部品点数を半減でき、組立加工が簡単になる。さらに、ダイオードを内蔵することにより、損失を低減でき、電力回収効率を向上することができる。さらにダイオード専用の配電が不要となる結果、配線が短くなり、配線のインダクタンスで生じるノイズも小さくなり、取り扱いやすい駆動回路を実現できる。さらに、逆導通IGBT1、2や逆阻止IGBT3、4のライフタイムを小さくすることで、高周波駆動が可能となり、プラズマディスプレイ装置の輝度を高めることができ、階調もきめ細かくできるようになる利点がある。

【0028】

図2は、図1の逆導通IGBT1、2に適用可能な一実施例を示す。逆導通IGBT200は、p層210と接したn層211に拡散されたp層213、p層213内に形成されたn層214からなり、p層210にはコレクタ電極252が低抵抗接触している。p層210は、FZ法で形成されたn基板211にp層210を拡散することで形成しても良く、またはp+基板210にn層のエピタキシャル層を結晶成長させても良い。n層214、p層213、n層211に接するように絶縁ゲート220を介してトレンチ形状のゲート電極254が形成されている。逆導通IGBT200の外周にはターミネーション領域で空乏層の伸びを抑えるチャンネルストッパー層となるn層230が形成され、このn層230にカソード電極251が低抵抗接触している。n層230とそれに近いp層213の間には、p層215からなるFLR(Field Limiting Ring)が形成され、逆導通IGBT200の耐圧を確保している。カソード電極251を電氣的接続配線253でコレクタ電極252と電氣的に低抵抗接続することで、p層213とn層230の間に逆導通のダイオードをIGBTに内蔵することが可能である。接続の方法は、ワイヤボンディングや半田による接続等がある。

【0029】

一般的にIGBTには、本実施例で示したトレンチゲート型のゲート構造のほかに、シリコン表面に平坦に絶縁ゲートを形成するプレーナゲート構造があるが、検討した結果、トレンチゲート構造のIGBTの方が、より低損失であることが分かった。

【0030】

その理由は、プラズマディスプレイ装置は容量負荷に急峻な電流を流すために、より飽和電流密度の大きな、つまり絶縁ゲートが単位面積あたりに稠密な IGBT が好ましいことを見出した。その結果、トレンチ型の絶縁ゲート 220、254 の間隔 A はより小さい方が好ましく、その間に形成された p 層 213 は狭くなる。一方で、逆導通のダイオードは、電流を流す必要があるため、最外周の p 層 213 の幅 B を大きくする必要があり、幅 B の大きさはダイオードの動作による電荷の動きが絶縁ゲート下に影響しないようにするために、少なくとも A より大きくすることが好ましいことが分かった。また、幅 B の大きさは、必要以上に大きくしてもダイオードの順方向電圧は低減せず、n 層 211 の厚さ 2 倍以下で十分であることも分かった。また、n 層 230 の幅 C も幅 B と同様に、A より広くする必要があり、幅 B と同等にすることが好ましい。

10

【0031】

逆導通 IGBT 200 を高速化するには、逆導通 IGBT 200 全体を例えば電子線照射し、少数キャリアのライフタイムを短くすればよい。これにより、IGBT 領域だけでなく、ダイオード領域も同時に高速化でき、高周波動作に耐える逆導通 IGBT 200 を簡便に実現することができる。

【0032】

図 3 は、p 層 210 と n 層 211 の間に n 層 216 を設けたことが特徴である。n 層 216 を設けることにより、n 層 211 を図 1 に比べ薄くでき、n 層 230 から注入した電子電流を n 層 211 より低抵抗な n 層 216 を介して p 層 213 へ導くことができ、逆導通 IGBT 201 のダイオードの順方向電圧を小さくでき、結果低損失にできる。n 層 216 は n 層 211 より不純物濃度が約 2 桁以上高いため、電子線によるライフタイム低減効果も大きく、より高速の逆導通 IGBT 201 を得ることができ、プラズマディスプレイ装置の高輝度化、高階調化にはより好適な構造である。トレンチゲートを有する IGBT 領域も、n 層 211 が薄いため、伝導度変調が速やかに起き、発光電流を低損失で流すことができ、かつ n 層 216 のライフタイムが短いことも幸いし高速に遮断することができる。

20

【0033】

図 4 は、逆導通 IGBT 202 の他の実施例である。トレンチゲート間に交互にフローティングな p 層 217 を設けたことが特徴である。このフローティングの p 層 217 を設けることにより、トレンチゲート構造の IGBT の伝導度変調をさらに促進できることを、本発明者らは別の発明、特許文献 3（特開 2000-307116 号公報）で見出しており、容量負荷であるプラズマディスプレイ装置でも本構造が有効であり、逆導通のダイオードも内蔵可能であることが分かった。また、ダイオードを形成している p 層 240 には、p 層 213 より深い p 層 240 が形成されている。

30

【0034】

p n ダイオードの順方向電圧を低減するには、FLR 215 を有する p 層 240 と n 層 230 層の間の距離を短くすることが有効である。そのためには、p 層 240 や FLR 215 の深さを深くすることが電界を緩和できるため有効なことを見出した。さらに p 層 240 を深く、不純物濃度の傾斜をゆるくすることでホールの注入を低下させることで、横型の p n ダイオードがソフトにリカバリーし、低ノイズになることも分かった。

40

【0035】

図 5 は、電力回収回路 402 の逆阻止 IGBT 3、4 の一実施例を示す。逆阻止 IGBT 300 は、p 基板 218 に接して形成された p 層 210、n 層 211 内にチップ外周で伸びた p 層 219、p 層 219 に低抵抗接触したアノード電極 256、および n 層 230 に低抵抗接触したカソード電極 255 などからなる。IGBT 領域にはトレンチ型のゲート絶縁膜 220 とゲート電極 254 が形成されている。p 層 213 および p 層 219 と n 層 215 の間には、逆方向に接続された p n ダイオードが形成され、必要な耐圧により p 層からなる FLR 215 を形成しても良い。動作上では、カソード電極 255、アノード電極 256 は不要であるが、エミッタ電極 250、カソード電極 255、アノード電極 256 を、絶縁膜 22 を介して n 層 211 の上まで伸ばすことにより、容易に

50

高耐圧化することが可能である。この逆阻止 IGBT300において、順方向の耐圧は、p層213とn層211の間で主に達成される。一方、逆方向の耐圧は、p+層210およびp層219とn層211の間で主に確保される。この結果、図10で示された電力回収スイッチのダイオードは不要となり、ダイオード1個分の順方向電圧が電力回収回路402から低減され、電力回収回路402の低損失化、高効率化を実現することができる。

【0036】

ここで、逆阻止 IGBT300の製作方法を述べる。まず、p+基板218上に、210層と211層を合わせた相当の厚さをもつn-エピタキシャル層を形成する。次に、p層219をアノード電極256側からイオン注入等で導入し、拡散することで形成する。この時、p+基板210からp型不純物が同時に拡散し、p層210を形成し、p層219と接触する。さらにトレンチゲート構造220、254やp層213、215や、n+層214を形成し、各種電極252、250255、256を形成し完成する。図1でも述べたように、この逆阻止 IGBT300も、電子線照射などで少数キャリアのライフタイムを短くした方が、プラズマディスプレイ装置の高輝度化、高階調化が可能となる。

【0037】

図1に示す逆導通 IGBT1、2は、電源7の電圧相当が常時印加されるのに対し、逆阻止 IGBT3、4にはコイル5およびコンデンサ6が電圧を保持するため、電源7の約半分の電圧しか印加されない。したがって、逆阻止 IGBT3、4のn層の厚さは、逆導通 IGBT1、2のn層211の厚さに比べ薄い方がよい。

【0038】

図6は、他の逆導通 IGBTの実施例を示す。逆導通 IGBT301では、FZ法で形成されたn-211のシリコン結晶を用い、まずp層218を形成する。トレンチゲート構造220、254やp層213、215、n+層214を形成し、電極250、255、256を形成し、n-211のシリコン結晶を所望の厚さに薄くした後に、p+層210を形成し、コレクタ電極252を形成する。これにより、高価なエピタキシャルで形成したn層211を用いることなく逆阻止 IGBT301を形成でき、プラズマディスプレイ装置のコスト低減が可能となる。またトータルの半導体層の厚さも薄くなり、熱抵抗が小さくなり、冷却が簡便になる利点もある。

【0039】

図7は、逆導通 IGBTの他の実施例である。図4と同様に、フローティングのp層217と深いp層215が形成されており、図4で述べたように同様に、伝導度変調を促進でき逆阻止 IGBT302を低損失にできる効果や、高耐圧を短い距離のターミネーションで形成でき逆阻止 IGBT302を小型化、低コスト化できるという効果ある。

【産業上の利用可能性】

【0040】

本発明によれば、プラズマディスプレイ装置の部品点数を削減でき、組立加工工数を少なくでき、プラズマディスプレイ装置の駆動回路の損失を低減でき、消費電力の小さな低コストのプラズマディスプレイ装置を実現できる。

【図面の簡単な説明】

【0041】

【図1】本発明のプラズマディスプレイ装置の実施例を示す図である。

【図2】逆導通ダイオードを内蔵する IGBTの本発明の実施例を示す図である。

【図3】逆導通ダイオードを内蔵する IGBTの本発明の他の実施例を示す図である。

【図4】逆導通ダイオードを内蔵する IGBTの本発明のもう一つの実施例を示す図である。

【図5】逆阻止ダイオードを内蔵する IGBTの本発明の実施例を示す図である。

【図6】逆阻止ダイオードを内蔵する IGBTの本発明の他の実施例を示す図である。

【図7】逆阻止ダイオードを内蔵する IGBTの本発明のもう一つの実施例を示す図である。

10

20

30

40

50

【図 8】 A C 型 P D P のセルの概略断面図とその駆動を示す図である。

【図 9】 A C 型 P D P の駆動波形を示す図である。

【図 10】 従来のプラズマディスプレイ装置の駆動回路を示す図である。

【図 11】 逆導通ダイオードを内蔵する I G B T の従来例を示す図である。

【符号の説明】

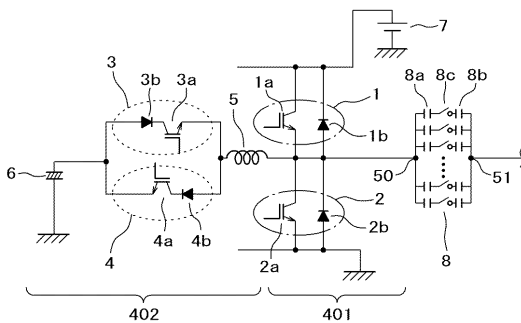
【0042】

1, 2…逆導通ダイオードを内蔵した I G B T、3, 4…逆阻止ダイオードを内蔵した I G B T、1 a, 2 a, 3 a, 4 a… I G B T、1 b, 2 b, 3 b, 4 b…ダイオード、1 x…X 側上アームスイッチ、2 x…X 側下アームスイッチ、1 y…Y 側上アームスイッチ、2 y…Y 側下アームスイッチ、5…コイル、6…コンデンサ、7…電源、8…プラズマパネルの等価回路、8 a, 8 b…プラズマパネルの容量、8 c…放電を模擬したスイッチ、8 x…X 電極、8 y…Y 電極、9…放電ガス、10 a…前面ガラス、10 b…背面ガラス、10 c…リブ、200, 201, 202…画 y 駆動通ダイオードを内蔵した I G B T、210…p 層、211…n-層、213…p 層、214…n+層、215…p 層、216…n 層、217…p フローティング層、218…p+基板、219…p 層、220…ゲート絶縁膜、221, 222…酸化膜、230…n+層、250…エミッタ電極、251…カソード電極、252…コレクタ電極、253…電氣的接続配線、254…ゲート電極、255…カソード電極、256…アノード電極。

10

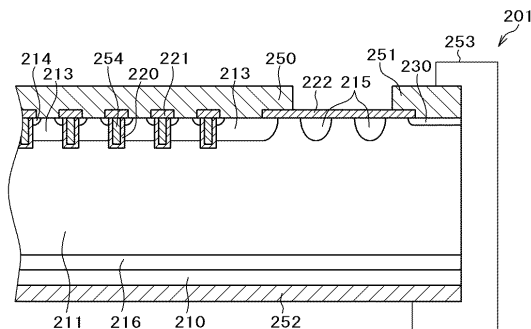
【図 1】

図 1



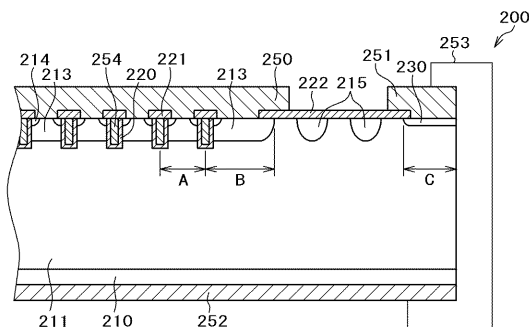
【図 3】

図 3



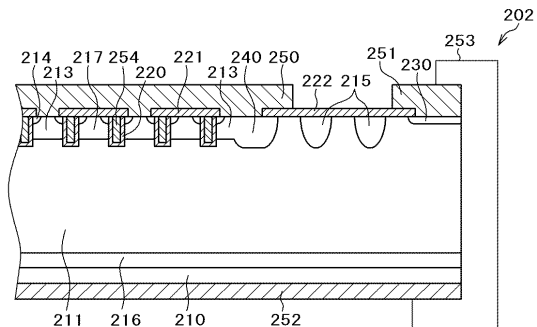
【図 2】

図 2



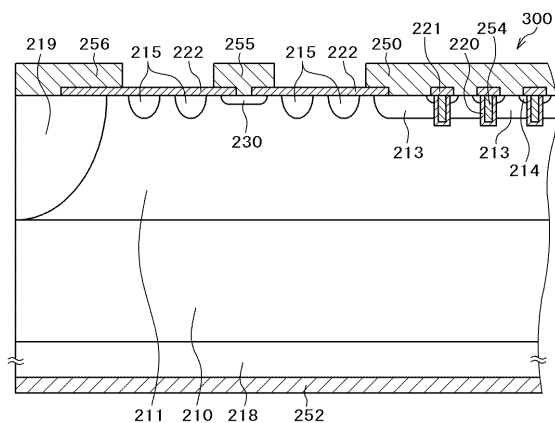
【図 4】

図 4



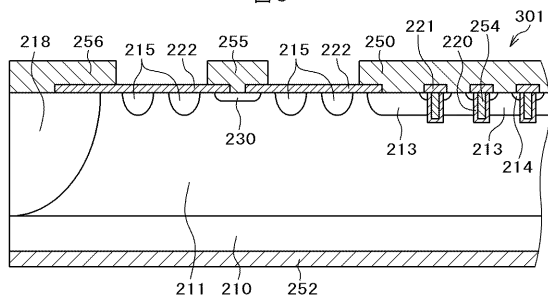
【图 5】

图 5



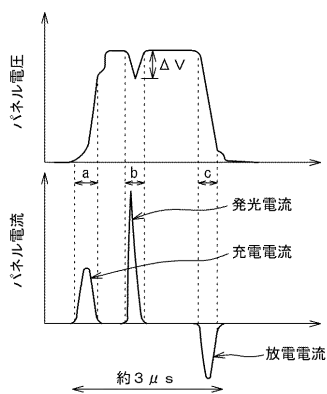
【图 6】

图 6



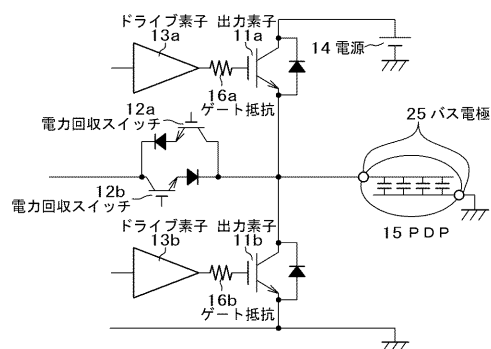
【图 9】

图 9



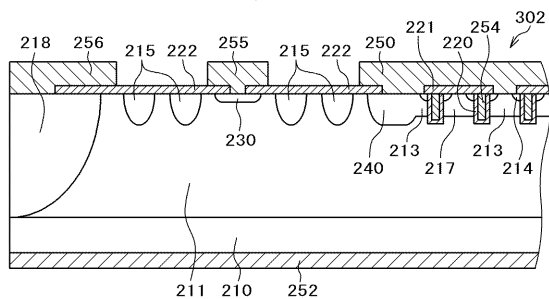
【 図 1 0 】

图 10



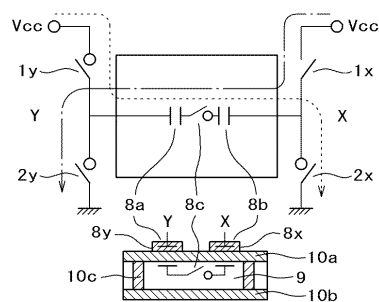
【图 7】

图 7



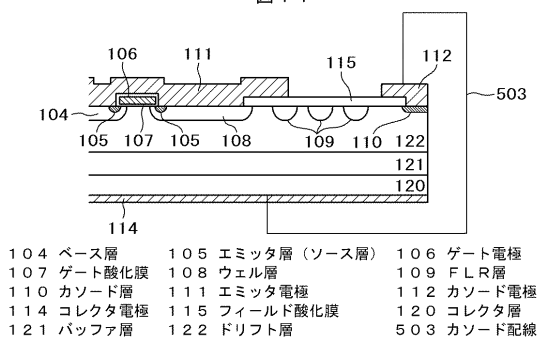
【图 8】

图 8



【図 1 1】

图 1-1



- | | | | | | |
|-----|--------|-----|-------------|-----|--------|
| 104 | ベース層 | 105 | エミッタ層（ソース層） | 106 | ゲート電極 |
| 107 | ゲート酸化膜 | 108 | ウェル層 | 109 | FLR層 |
| 110 | カソード層 | 111 | エミッタ電極 | 112 | カソード電極 |
| 114 | コレクタ電極 | 115 | フィードバック酸化膜 | 120 | コレクタ層 |
| 121 | バッファ層 | 122 | ドリフト層 | 503 | カソード配線 |

フロントページの続き

(51)Int.Cl.	F I	テーマコード (参考)
H O 1 L 29/06 (2006.01)	H O 1 L 29/78	6 5 5 F
H O 1 L 21/336 (2006.01)	H O 1 L 29/78	6 5 5 B
	H O 1 L 29/78	6 5 3 A
	H O 1 L 29/78	6 5 2 P
	H O 1 L 29/78	6 5 8 H

Fターム(参考) 5J055 AX12 BX16 CX29 DX09 DX10 DX60 EY05 EY10 EY12 EZ68
FX12 FX27 FX33 GX01 GX04 GX07