

①9 RÉPUBLIQUE FRANÇAISE
INSTITUT NATIONAL
DE LA PROPRIÉTÉ INDUSTRIELLE
COURBEVOIE

①1 N° de publication :
(à n'utiliser que pour les
commandes de reproduction)

3 139 411

②1 N° d'enregistrement national : **22 08802**

⑤1 Int Cl⁸ : **H 01 L 23/02 (2022.01), H 01 L 23/373**

⑫

DEMANDE DE BREVET D'INVENTION

A1

②2 Date de dépôt : 01.09.22.

③0 Priorité :

④3 Date de mise à la disposition du public de la demande : 08.03.24 Bulletin 24/10.

⑤6 Liste des documents cités dans le rapport de recherche préliminaire : *Se reporter à la fin du présent fascicule*

⑥0 Références à d'autres documents nationaux apparentés :

Demande(s) d'extension :

⑦1 Demandeur(s) : *STMicroelectronics (Grenoble 2) SAS Société par actions simplifiée (SAS) — FR.*

⑦2 Inventeur(s) : COFFY Romain et BOUTALEB Younes.

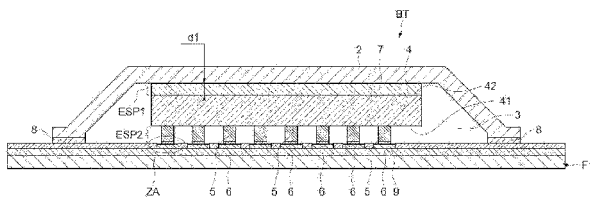
⑦3 Titulaire(s) : *STMicroelectronics (Grenoble 2) SAS Société par actions simplifiée (SAS).*

⑦4 Mandataire(s) : Casalunga.

⑤4 **BOÎTIER DE CIRCUIT INTEGRE.**

⑤7 Boîtier de circuit intégré, comprenant un substrat support (1) et un capot (2) fixé sur une première face (F1) du substrat support et définissant avec le substrat support un logement (3) contenant au moins une puce électronique (4) ayant une première face (41) équipée d'éléments saillants électriquement conducteurs (5) en coopération électrique sans soudure avec des plages de contact électriquement conductrices (6) situées sur la première face du substrat support, ladite au moins une puce comportant une deuxième face (42) opposée à la première face de la puce et définissant avec le capot un premier espace (ESP1) rempli d'un premier matériau à mémoire de forme (7) à l'état austénitique.

Figure pour l'abrégé: Fig 1



FR 3 139 411 - A1



Description

Titre de l'invention : BOÎTIER DE CIRCUIT INTEGRE

- [0001] Des modes de mise en œuvre et de réalisation de la présente invention concernent le domaine de la microélectronique, notamment le domaine du conditionnement (« packaging » en anglais) des circuits intégrés, et plus particulièrement les boîtiers comportant des circuits intégrés à montage du type « puce retournée (FC : Flip Chip) selon un acronyme anglosaxon bien connu de l'homme du métier.
- [0002] Une puce électronique destinée à être montée retournée sur une face, typiquement la face supérieure, d'un substrat porteur, comporte une face avant équipées d'éléments saillants, typiquement des bosses (« bumps » en langue anglaise) électriquement conductrices et une face arrière opposée à la face avant.
- [0003] Dans le montage du type « puce retournée », les bosses de la face avant de la puce sont soudées sur des plages de contact de la face supérieure du substrat porteur.
- [0004] Les dispositifs du type « Flip Chip » avec des puces de grandes tailles sont sujets à des dommages dus aux contraintes mécaniques occasionnées lors de la fabrication de ces dispositifs. En effet en raison des coefficients de dilatation différents entre la puce et le substrat porteur, thermiques, le flux de fabrication comportant des étapes de chauffage/refroidissement crée des défaillances connues telles que des craquelures, fissurations, délaminations.
- [0005] Les solutions existantes pour prévenir de telles défaillances sont basées sur un ensemble spécifique de matériaux (par exemple matériau de remplissage connu par l'homme du métier sous la dénomination anglosaxonne d'« Underfill ») ou sur un collage assisté par laser (LAB).
- [0006] Cependant de telles options sont coûteuses ou pas assez efficaces.
- [0007] Il existe donc un besoin de proposer une solution plus satisfaisante pour réduire au maximum voire supprimer ces défaillances lors de la fabrication des boîtiers comportant des puces à montage retourné.
- [0008] Selon un mode de réalisation et de mise en œuvre, il est proposé d'insérer un matériau à mémoire de forme, comprimé à l'état martensitique, avantageusement thermiquement conducteur, entre la face arrière de la puce et le capot du boîtier, puis lors de la fabrication du boîtier, de chauffer le boîtier, par exemple pour finaliser la fixation du capot sur le substrat support, à une température supérieure à la température de fin de passage à l'état austénitique du matériau à mémoire de forme, de façon que celui-ci s'expande pour retrouver sa forme initiale de façon à remplir intégralement l'espace entre la face arrière de la puce et le capot et exercer ainsi une pression sur le capot, ce qui va créer un effet ressort et pousser les éléments saillants (bosses) de la puce contre les plages de contacts du substrat support du boîtier.

- [0009] On obtient donc une coopération électrique correcte sans soudure entre les bosses et les plages de contact du substrat porteur et ce même si le substrat porteur se déforme.
- [0010] Selon un aspect il est proposé un boîtier de circuit intégré, comprenant un substrat support et un capot fixé sur une première face, par exemple la face supérieure, du substrat support et définissant avec le substrat support un logement contenant au moins une puce électronique ayant une première face, par exemple la face avant, équipée d'éléments saillants, par exemple des bosses (« bumps ») électriquement conducteurs en coopération électrique sans soudure avec des plages de contact électriquement conductrices situées sur la première face du substrat support.
- [0011] Ladite au moins une puce comporte une deuxième face, par exemple la face arrière, opposée à la première face de la puce et définissant avec le capot un premier espace rempli d'un premier matériau à mémoire de forme.
- [0012] Une telle structure de boîtier permet d'avoir donc une puce qui n'est pas soudée physiquement sur le substrat support ou attachée mécaniquement au capot (ce qui permet une réduction des contraintes et des déformations en libérant mécaniquement la structure). Les connections électriques entre les éléments saillants (bosses) et les plages de contact du substrat support sont maintenues tout au long de la vie du composant via ce matériau à mémoire de forme qui assure un effet ressort tendant à repousser la puce vers le substrat support.
- [0013] Ce premier matériau à mémoire de forme est avantageusement thermiquement conducteur ce qui permet également de conserver une connexion thermique entre la puce et le capot tout au long de la vie du composant.
- [0014] La première face de la puce définit avec la première face du substrat porteur un deuxième espace avantageusement dépourvu de matériau de remplissage ou de matériau adhésif.
- [0015] Selon un mode de réalisation particulièrement avantageux, les éléments saillants sont en coopération électrique avec lesdites plages de contact par l'intermédiaire d'un deuxième matériau à mémoire de forme électriquement conducteur.
- [0016] On obtient ainsi également un effet ressort du côté des éléments saillants, qui combiné avec l'effet ressort procuré par le premier matériau à mémoire de forme, améliore encore la bonne conductivité électrique entre les éléments saillants et les plages de contact du substrat support.
- [0017] Le premier matériau à mémoire de forme et le deuxième matériau à mémoire de forme sont avantageusement identiques et peuvent contenir par exemple un alliage de nickel et de titane (« Nitinol »).
- [0018] Le premier matériau à mémoire de forme et le deuxième matériau à mémoire de forme contiennent une première quantité d'alliage de nickel et de titane non poreux et une deuxième quantité d'alliage de nickel et de titane poreux.

- [0019] La présence d'une quantité d'alliage poreux permet d'augmenter la capacité d'allongement du matériau à mémoire de forme, ce qui contribue à compenser les mouvements du substrat porteur et/ou du capot.
- [0020] Ainsi la deuxième quantité d'alliage poreux est par exemple inférieure ou égale à 10% de la quantité totale d'alliage de nickel et de titane, ce qui permet d'avoir une capacité d'allongement de l'ordre de 10% ce qui permet aisément de compenser des mouvements du substrat porteur et/ou du capot habituellement de l'ordre de quelques microns.
- [0021] L'alliage de nickel et de titane poreux a par exemple un module d'élasticité compris entre 10 GPa et 100 GPa.
- [0022] Le premier matériau à mémoire de forme et le deuxième matériau à mémoire de forme contiennent également avantageusement du cuivre en une quantité inférieure ou égale à 5% de la quantité totale du matériau à mémoire de forme correspondant.
- [0023] La présence de cuivre est avantageuse du point de vue comportement mécanique du matériau à mémoire de forme puisqu'elle permet, en faible quantité, de renforcer l'effet bidirectionnel du matériau à mémoire de forme.
- [0024] Le premier matériau à mémoire de forme a par exemple une température de fin de passage à l'état austénitique comprise entre 40°C et 100°C.
- [0025] Selon un autre aspect il est proposé un procédé de fabrication d'un boîtier de circuit intégré, comprenant les étapes suivantes
- a) fournir au moins une puce électronique ayant une première face équipée d'éléments saillants électriquement conducteurs,
 - b) fournir un substrat support ayant une première face équipée de plages de contact électriquement conductrices,
 - c) retourner la puce et faire coopérer électriquement sans soudeuse les éléments saillants avec les plages électriquement conductrices,
 - d) fournir une première couche d'un premier matériau à mémoire de forme dans un état martensitique et ayant une épaisseur initiale,
 - e) déformer la première couche de façon à lui conférer une deuxième épaisseur inférieure à l'épaisseur initiale et déposer la première couche ainsi déformée sur une deuxième face de la puce retournée opposée à la première face,
 - f) fixer un capot sur la première face du substrat support de façon à recouvrir la première couche déformée en laissant un espace entre la première couche déformée et le capot,
 - g) achever la fixation du capot sur le substrat support en chauffant la structure obtenue à l'étape f) à une température supérieure à la température de fin de passage à l'état austénitique du premier matériau à mémoire de forme de façon que la première couche tende à retrouver son épaisseur initiale et remplisse ledit espace en assurant une

pression sur le capot.

- [0026] Le premier matériau à mémoire de forme est avantageusement thermiquement conducteur.
- [0027] Selon un mode avantageux de mise en œuvre, le procédé comprend entre l'étape b) et l'étape c) un dépôt sur les plages de contact d'une couche d'un deuxième matériau à mémoire de forme électriquement conducteur identique au premier matériau à mémoire de forme déformée à l'état martensitique, et l'étape c) comprend retourner la puce et faire coopérer électriquement sans soudure les éléments saillants avec les plages électriquement conductrices par l'intermédiaire de la couche du deuxième matériau à mémoire de forme, et dans lequel dans l'étape g) l'épaisseur de la couche du deuxième matériau à mémoire de forme augmente de façon à assurer une pression sur lesdits éléments saillants.
- [0028] Le premier matériau à mémoire de forme contient par exemple un alliage de nickel et de titane.
- [0029] D'autres avantages et caractéristiques de l'invention apparaîtront à l'examen de la description détaillée de modes de réalisation et de mise en œuvre, nullement limitatifs, et des dessins annexés sur lesquels :
- [0030] [Fig.1] ;
- [0031] [Fig.2] ;
- [0032] [Fig.3] ; et
- [0033] [Fig.4] ;
- [0034] illustrent schématiquement des modes de mise en œuvre et de réalisation de l'invention.
- [0035] Sur la [Fig.1], la référence BT désigne un boîtier de circuit intégré.
- [0036] Ce boîtier BT comprend un substrat support 1, de structure classique et connue en soi, comportant une première face F1, typiquement la face supérieure du substrat support.
- [0037] La face inférieure du substrat support, opposée à la face supérieure F1, est généralement pourvue de billes de soudure destinées à être soudées sur des pistes d'une carte de circuit imprimé.
- [0038] Le boîtier BT comporte également un capot 2, également de structure classique et connue en soi.
- [0039] Ce capot 2 est fixé sur la première face F1 du support par l'intermédiaire notamment d'un matériau adhésif 8 telle qu'une colle.
- [0040] Le capot 2 défini avec le substrat support 1 un logement 3 contenant au moins une puce électronique 4.
- [0041] La puce 4 comporte une première face 41, typiquement la face avant, équipée d'éléments saillants 5 électriquement conducteurs telles que des bosses (« bumps ») ou

des piliers, par exemple en cuivre.

- [0042] La puce 4 comporte également une deuxième face 42, opposée à la première face 41, typiquement la face arrière de la puce.
- [0043] La puce 4 est une puce à montage retourné (« flip chip ») c'est-à-dire que la face avant 41 fait face au substrat support 1 tandis que la face arrière 42 fait face au capot 2.
- [0044] La face arrière 42 de la puce 4 est située à une distance d_1 du capot 2 et définit avec celui-ci un premier espace ESP1 intégralement rempli d'un premier matériau 7 à mémoire de forme qui est ici dans l'état austénitique.
- [0045] A titre d'exemple non limitatif, le premier matériau à mémoire de forme 7 peut contenir un alliage de nickel et de titane connu par l'homme du métier sous la dénomination « Nitinol », dans lequel le titane et le nickel sont approximativement présents dans les mêmes pourcentages.
- [0046] La formule chimique du Nitinol est par exemple $Ni_{14}Ti_{11}$. Cela étant, des matériaux à mémoire de forme ayant d'autres compositions peuvent également être désignés dans la pratique par le terme « Nitinol ».
- [0047] Un matériau à mémoire de forme à une propriété bien connue de l'homme du métier.
- [0048] On rappelle que cette propriété de mémoire de forme est définie comme l'aptitude d'un échantillon de ce matériau ayant subi une déformation importante à récupérer sa forme initiale à l'état austénitique par chauffage à une température supérieure à la température de fin de passage à l'état austénitique, température connue par l'homme du métier sous l'expression anglosaxonne « austenite finish ».
- [0049] Ainsi, la température de fin de passage à l'état austénitique du Nitinol est de l'ordre de 50°C à 100°C.
- [0050] Le Nitinol est un matériau à mémoire de forme à la fois thermiquement et électriquement conducteur.
- [0051] Son caractère thermiquement conducteur lui permet de contribuer à la dissipation thermique du boîtier.
- [0052] Comme illustré très schématiquement sur la [Fig.1], le boîtier BT comporte des plages de contact 6 électriquement conductrices, réparties sur la première face F1 du substrat porteur.
- [0053] Et, les éléments saillants 5 sont en coopération électrique sans soudure avec ces plages de contact 6.
- [0054] Plus précisément, dans le mode de réalisation de la [Fig.1], les éléments saillants 5 sont en contact avec un deuxième matériau à mémoire de forme 9, qui est dans le cas présent identique au premier matériau à mémoire de forme 7. En d'autres termes, le deuxième matériau à mémoire de forme 9 contient également du Nitinol.
- [0055] Et, comme le Nitinol est électriquement conducteur, les éléments saillants 5, en contact avec la couche de Nitinol 9 qui recouvre la plage de contact correspondante 6,

sont bien en coopération électrique avec ces plages de contact 6.

[0056] Et cette coopération électrique est effectuée sans soudure.

[0057] En outre, comme illustré sur la [Fig.1], la première face 41 de la puce 4 définit avec la première face F1 du substrat porteur un deuxième espace ESP2 dépourvu de matériau de remplissage (« underfill ») ou de matériau adhésif telle qu'une colle.

[0058] On se réfère maintenant plus particulièrement à la [Fig.2] qui illustre schématiquement un zoom de la zone ZA de la [Fig.1].

[0059] Comme on peut le voir sur la [Fig.2], la couche 9 de matériau à mémoire de forme est emprisonnée dans une enceinte 10 isolante, connue par l'homme du métier par la dénomination anglosaxonne « Solder Mask » pour « masque de soudure » en français.

[0060] Le matériau à mémoire de forme 9 est ici également dans son état austénitique et crée un effet ressort exerçant une poussée sur l'élément saillant 5 selon la flèche F2.

[0061] Parallèlement, comme illustré schématiquement sur la [Fig.3], le matériau à mémoire de forme 7 situé entre la face arrière 42 de la puce 4 et le capot 2 exerce un effet ressort ayant tendance à repousser la puce 4 selon la flèche F1, en direction du substrat support.

[0062] La combinaison de ces deux effets ressort conduit à un très bon contact électrique entre l'extrémité 50 des éléments saillants 5 et la couche 9 du matériau à mémoire de forme et donc une très bonne coopération électrique entre l'élément saillant 5 et la plage de contact correspondante sous-jacente 6, et ce sans qu'il soit nécessaire d'effectuer une quelconque soudure au niveau des éléments saillants.

[0063] L'obtention de ces effets ressort va maintenant être décrite en référence plus particulièrement à la [Fig.4] qui illustre très schématiquement les étapes du procédé de fabrication du boîtier BT de la [Fig.1].

[0064] Dans l'étape STa, on fournit la puce électronique 4 ayant sa première face 41 équipée des éléments saillants électriquement conducteurs 5.

[0065] Dans l'étape STb, on fournit le substrat support 1 ayant sa première face F1 équipée des plages de contacts électriquement conductrices 6.

[0066] Puis, dans l'étape STc, on retourne la puce 4 pour faire coopérer électriquement sans soudure les éléments saillants 5 avec les plages électriquement conductrices 6.

[0067] Lorsqu'on prévoit d'utiliser également un matériau à mémoire de forme 9 du côté des éléments saillants, on prévoit, entre l'étape STb et l'étape STc, une étape STb1 dans laquelle on dépose sur les plages de contact une couche du matériau à mémoire de forme 9 qui a été déformée à l'état martensitique, en compression de façon à avoir une hauteur H2 inférieure à la hauteur H1 mentionnée sur la [Fig.2].

[0068] Et, dans ce cas, dans l'étape STc, après retournement de la puce, on a une coopération électrique sans soudure des éléments saillants avec les plages électriquement conductrices correspondantes 6 par l'intermédiaire de la couche de ce matériau à

mémoire de forme.

- [0069] Puis, dans l'étape STd, on fournit une première couche du matériau à mémoire de forme 7 ayant une épaisseur initiale d_0 supérieure à la distance d_1 mentionnée sur la [Fig.1].
- [0070] Puis, dans l'étape STe, on déforme cette première couche dans l'état martensitique par compression, de façon à lui conférer une deuxième épaisseur d_2 inférieure à l'épaisseur initiale d_0 , cette deuxième épaisseur d_2 étant également légèrement inférieure à la distance d_1 mentionnée sur la [Fig.1].
- [0071] A titre indicatif, pour une distance d_1 donnée, on choisira une deuxième épaisseur d_2 inférieure à la distance d_1 , par exemple de l'ordre de 1% à 5% de la distance d_1 en moins.
- [0072] Puis, on dépose la première couche ainsi déformée sur la face arrière 42 de la puce retournée.
- [0073] On fixe ensuite dans l'étape STf, le capot 2 sur le substrat support 1 par l'intermédiaire de la colle 8 qui est par exemple une colle pré-polymérisée.
- [0074] Comme l'épaisseur de la couche de matériau à mémoire de forme 7 est légèrement inférieure à la distance d_1 entre la face arrière de la puce et le capot 2, il subsiste ainsi un espace entre cette couche 7 et le capot ce qui permet sa fixation sur le substrat support tout en recouvrant la puce.
- [0075] Enfin, on achève la fixation du capot sur le substrat support dans l'étape STg en chauffant la structure obtenue à l'étape STf à une température supérieure à la température de fin de passage à l'état austénitique du matériau à mémoire de forme. Ce chauffage permet d'une part de polymériser complètement la colle 8 et d'autre part de faire passer le matériau à mémoire de forme dans son état austénitique de façon à ce qu'il retrouve sa forme initiale, en l'espèce de façon à ce que la couche de matériau 7 augmente d'épaisseur pour tendre à retrouver son épaisseur initiale qui est supérieure à la distance d_1 .
- [0076] De ce fait, l'espace ESP1 est totalement rempli par le matériau à mémoire de forme 7 et celui-ci assure son effet ressort tel qu'illustré schématiquement sur la [Fig.3].
- [0077] Lorsque l'on a également déposé la couche 9 de matériau à mémoire de forme dans l'enceinte 10, le chauffage à la température supérieure à la température de fin de passage à l'étape austénitique conduit à une augmentation de l'épaisseur de la couche 9 ce qui provoque l'effet ressort illustré sur la [Fig.2].
- [0078] A titre indicatif, dans l'étape STG, on va chauffer le boîtier à une température de l'ordre d'une centaine de degrés, en fonction des matériaux utilisés.
- [0079] Le boîtier selon ces modes de réalisation et de mises en œuvre utilise donc un matériau à mémoire de forme, par exemple du nitinol, jouant un rôle de ressort permettant une coopération électrique correcte entre les éléments saillants 5 et les

plages de contact sous-jacentes du substrat support, et ce sans soudure, et même en cas de gauchissement du substrat support.

- [0080] Il n'y a aucune soudure au niveau des éléments saillants 5 et par conséquent aucune contrainte transmise à la puce.
- [0081] Il n'y a aucun matériau de remplissage dans la structure et aucune contrainte apparaissant durant la vie du produit.
- [0082] L'invention n'est pas limitée aux modes de mises en œuvre et de réalisations qui viennent d'être décrits mais en embrasse toutes les variantes.
- [0083] Ainsi, il est possible d'utiliser pour les matériaux à mémoire de forme 7 et 9, du Nitinol non poreux et du Nitinol poreux ce qui permet d'augmenter la capacité d'allongement du matériau à mémoire de forme.
- [0084] Il est également possible que le matériau à mémoire de forme contienne également du cuivre en une quantité inférieure ou égale à 5% de la quantité totale du matériau à mémoire de forme correspondant.
- [0085] En effet, la présence du cuivre en faible quantité permet de renforcer l'effet bidirectionnel du matériau à mémoire de forme.

Revendications

- [Revendication 1] Boîtier de circuit intégré, comprenant un substrat support (1) et un capot (2) fixé sur une première face (F1) du substrat support et définissant avec le substrat support un logement (3) contenant au moins une puce électronique (4) ayant une première face (41) équipée d'éléments saillants électriquement conducteurs (5) en coopération électrique sans soudure avec des plages de contact électriquement conductrices (6) situées sur la première face du substrat support, ladite au moins une puce comportant une deuxième face (42) opposée à la première face de la puce et définissant avec la capot un premier espace (ESP1) rempli d'un premier matériau à mémoire de forme (7).
- [Revendication 2] Boîtier selon la revendication 1, dans lequel le premier matériau à mémoire de forme (7) est thermiquement conducteur.
- [Revendication 3] Boîtier selon la revendication 1 ou 2, dans lequel la première face de la puce définit avec la première face du substrat porteur un deuxième espace (ESP2) dépourvu de matériau de remplissage ou de matériau adhésif.
- [Revendication 4] Boîtier selon l'une des revendications précédentes, dans lequel les éléments saillants sont en coopération électrique avec lesdites plages de contact par l'intermédiaire d'un deuxième matériau à mémoire de forme électriquement conducteur (9).
- [Revendication 5] Boîtier selon la revendication 4, dans lequel le premier matériau à mémoire de forme (7) et le deuxième matériau à mémoire de forme (9) sont identiques.
- [Revendication 6] Boîtier selon la revendication 5, dans lequel le premier matériau à mémoire de forme (7) et le deuxième matériau à mémoire de forme (9) contiennent un alliage de nickel et de titane.
- [Revendication 7] Boîtier selon la revendication 6, dans lequel le premier matériau à mémoire de forme (7) et le deuxième matériau à mémoire de forme (9) contiennent une première quantité d'alliage de nickel et de titane non poreux et une deuxième quantité d'alliage de nickel et de titane poreux.
- [Revendication 8] Boîtier selon la revendication 7, dans lequel la deuxième quantité est inférieure ou égale à 10% de la quantité totale d'alliage de nickel et de titane.
- [Revendication 9] Boîtier selon la revendication 7 ou 8 dans lequel l'alliage poreux de nickel et de titane a un module d'élasticité compris entre 10 GPa et 100 GPa.

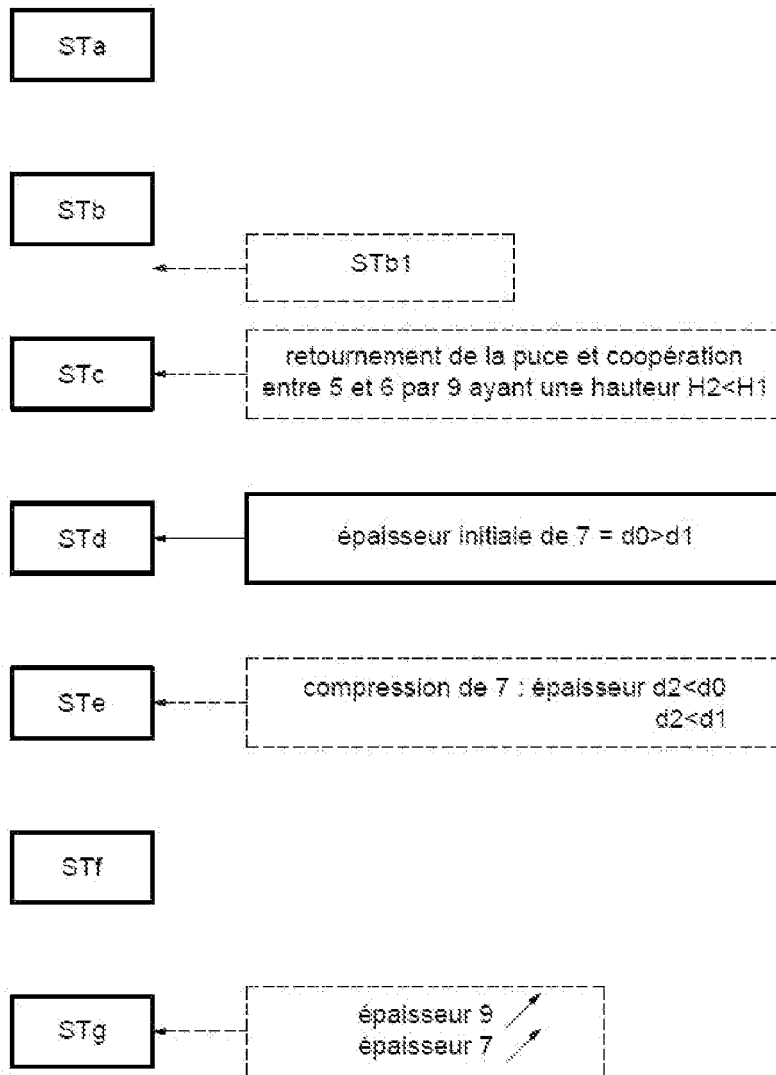
- [Revendication 10] Boîtier selon l'une des revendications 6 à 9, dans lequel le premier matériau à mémoire de forme (7) et le deuxième matériau à mémoire de forme (9) contiennent également du cuivre en une quantité inférieure ou égale à 5% de la quantité totale du matériau à mémoire de forme correspondant.
- [Revendication 11] Boîtier selon l'une des revendications précédentes, dans lequel le premier matériau à mémoire de forme (7) à une température de fin de passage à l'état austénitique comprise entre 40°C et 100°C.
- [Revendication 12] Procédé de fabrication d'un boîtier de circuit intégré, comprenant les étapes suivantes
- a) fournir au moins une puce électronique ayant une première face équipée d'éléments saillants électriquement conducteurs,
 - b) fournir un substrat support ayant une première face équipée de plages de contact électriquement conductrices,
 - c) retourner la puce et faire coopérer électriquement sans soudeuse les éléments saillants avec les plages électriquement conductrices,
 - d) fournir une première couche d'un premier matériau à mémoire de forme dans un état martensitique et ayant une épaisseur initiale,
 - e) déformer la première couche de façon à lui conférer une deuxième épaisseur inférieure à l'épaisseur initiale et déposer la première couche ainsi déformée sur une deuxième face de la puce retournée opposée à la première face,
 - f) fixer un capot sur la première face du substrat support de façon à recouvrir la première couche déformée en laissant un espace entre la première couche déformée et le capot,
 - g) achever la fixation du capot sur le substrat support en chauffant la structure obtenue à l'étape f) à une température supérieure à la température de fin de passage à l'état austénitique du premier matériau à mémoire de forme de façon que la première couche tende à retrouver son épaisseur initiale et remplisse ledit espace en assurant une pression sur le capot.
- [Revendication 13] Procédé selon la revendication 12, dans lequel le premier matériau à mémoire de forme est thermiquement conducteur.
- [Revendication 14] Procédé selon la revendication 12 ou 13, comprenant entre l'étape b) et l'étape c) un dépôt sur les plages de contact d'une couche d'un deuxième matériau à mémoire de forme électriquement conducteur identique au premier matériau à mémoire de forme déformée à l'état martensitique, et dans lequel l'étape c) comprend retourner la puce et

faire coopérer électriquement sans soudeuse les éléments saillants avec les plages électriquement conductrices par l'intermédiaire de la couche du deuxième matériau à mémoire de forme, et dans lequel dans l'étape g) l'épaisseur de la couche du deuxième matériau à mémoire de forme augmente de façon à assurer une pression sur lesdits éléments saillants.

[Revendication 15]

Procédé selon l'une des revendications 12 à 14, dans lequel le premier matériau à mémoire de forme contient un alliage de nickel et de titane.

[Fig. 4]



**RAPPORT DE RECHERCHE
PRÉLIMINAIRE**

N° d'enregistrement
national

établi sur la base des dernières revendications
déposées avant le commencement de la recherche

FA 909262
FR 2208802

DOCUMENTS CONSIDÉRÉS COMME PERTINENTS		Revendication(s) concernée(s)	Classement attribué à l'invention par l'INPI
Catégorie	Citation du document avec indication, en cas de besoin, des parties pertinentes		
X	US 5 381 316 A (HIRAI MINORU [JP]) 10 janvier 1995 (1995-01-10)	1-3, 11	H01L23/02 H01L23/373
A	* figures 1-8 * * colonne 2, ligne 60 - colonne 5, ligne 9 * -----	4-10, 12-15	DOMAINES TECHNIQUES RECHERCHÉS (IPC) H01L
Date d'achèvement de la recherche		Examineur	
8 mai 2023		Crampin, Nicola	
CATÉGORIE DES DOCUMENTS CITÉS		T : théorie ou principe à la base de l'invention	
X : particulièrement pertinent à lui seul		E : document de brevet bénéficiant d'une date antérieure	
Y : particulièrement pertinent en combinaison avec un		à la date de dépôt et qui n'a été publié qu'à cette date	
autre document de la même catégorie		de dépôt ou qu'à une date postérieure.	
A : arrière-plan technologique		D : cité dans la demande	
O : divulgation non-écrite		L : cité pour d'autres raisons	
P : document intercalaire		
		& : membre de la même famille, document correspondant	

**ANNEXE AU RAPPORT DE RECHERCHE PRÉLIMINAIRE
RELATIF A LA DEMANDE DE BREVET FRANÇAIS NO. FR 2208802 FA 909262**

La présente annexe indique les membres de la famille de brevets relatifs aux documents brevets cités dans le rapport de recherche préliminaire visé ci-dessus.
Les dits membres sont contenus au fichier informatique de l'Office européen des brevets à la date du **08-05-2023**
Les renseignements fournis sont donnés à titre indicatif et n'engagent pas la responsabilité de l'Office européen des brevets, ni de l'Administration française

Document brevet cité au rapport de recherche	Date de publication	Membre(s) de la famille de brevet(s)	Date de publication
US 5381316 A	10-01-1995	DE 69300440 T2	21-03-1996
		EP 0569705 A1	18-11-1993
		JP H05326631 A	10-12-1993
		US 5381316 A	10-01-1995
