



(19) 中華民國智慧財產局

(12) 發明說明書公開本

(11) 公開編號：TW 201730985 A

(43) 公開日：中華民國 106 (2017) 年 09 月 01 日

(21) 申請案號：106114663

(22) 申請日：中華民國 101 (2012) 年 03 月 06 日

(51) Int. Cl. : H01L21/336 (2006.01)

H01L29/78 (2006.01)

(30) 優先權：2011/03/11 日本

2011-054786

(71) 申請人：半導體能源研究所股份有限公司 (日本) SEMICONDUCTOR ENERGY LABORATORY CO., LTD. (JP)

日本

(72) 發明人：山崎舜平 YAMAZAKI, SHUNPEI (JP)；佐藤裕平 SATO, YUHEI (JP)；佐藤惠司 SATO, KEIJI (JP)；丸山哲紀 MARUYAMA, TETSUNORI (JP)；肥塚純一 KOEZUKA, JUNICHI (JP)

(74) 代理人：林志剛

申請實體審查：有 申請專利範圍項數：15 項 圖式數：17 共 99 頁

(54) 名稱

半導體裝置的製造方法

METHOD OF MANUFACTURING SEMICONDUCTOR DEVICE

(57) 摘要

本發明的目的之一是對使用氧化物半導體的半導體裝置賦予穩定的電特性來提供可靠性高的半導體裝置。在包括氧化物半導體膜的電晶體的製造製程中，對氧化物半導體膜進行氧摻雜處理，然後對氧化物半導體膜及設置在氧化物半導體膜上的氧化鋁膜進行熱處理，來形成包括含有超過化學計量組成比的氧的區域的氧化物半導體膜。在使用該氧化物半導體膜的電晶體中，臨界電壓的變化量在偏壓-熱壓力測試(BT 測試)前後也得到降低，從而可以形成可靠性高的電晶體。

In a manufacturing process of a transistor including an oxide semiconductor film, oxygen doping treatment is performed on the oxide semiconductor film, and then heat treatment is performed on the oxide semiconductor film and an aluminum oxide film provided over the oxide semiconductor film. Consequently, an oxide semiconductor film which includes a region containing more oxygen than a stoichiometric composition is formed. The transistor formed using the oxide semiconductor film can have high reliability because the amount of change in the threshold voltage of the transistor by a bias-temperature stress test (BT test) is reduced.

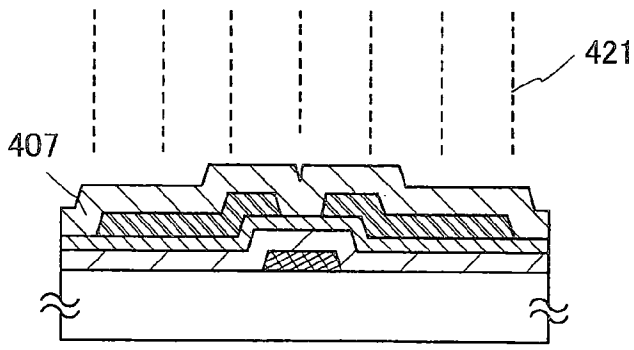
指定代表圖：

圖 2C

符號簡單說明：

407 . . . 絕緣膜

421 . . . 氧



# 發明摘要

※申請案號：106114663（由105113281分割）

※申請日：101年03月06日

※IPC分類：**H01L 21/336** (2006.01)

**H01L 29/78** (2006.01)

【發明名稱】(中文/英文)

半導體裝置的製造方法

Method of manufacturing semiconductor device

【中文】

本發明的目的之一是對使用氧化物半導體的半導體裝置賦予穩定的電特性來提供可靠性高的半導體裝置。在包括氧化物半導體膜的電晶體的製造製程中，對氧化物半導體膜進行氧摻雜處理，然後對氧化物半導體膜及設置在氧化物半導體膜上的氧化鋁膜進行熱處理，來形成包括含有超過化學計量組成比的氧的區域的氧化物半導體膜。在使用該氧化物半導體膜的電晶體中，臨界電壓的變化量在偏壓-熱壓力測試（BT 測試）前後也得到降低，從而可以形成可靠性高的電晶體。

【英文】

In a manufacturing process of a transistor including an oxide semiconductor film, oxygen doping treatment is performed on the oxide semiconductor film, and then heat treatment is performed on the oxide semiconductor film and an aluminum oxide film provided over the oxide semiconductor film. Consequently, an oxide semiconductor film which includes a region containing more oxygen than a stoichiometric composition is formed. The transistor formed using the oxide semiconductor film can have high reliability because the amount of change in the threshold voltage of the transistor by a bias-temperature stress test (BT test) is reduced.

**【代表圖】**

**【本案指定代表圖】**：第(2C)圖。

**【本代表圖之符號簡單說明】**：

407：絕緣膜

421：氧

**【本案若有化學式時，請揭示最能顯示發明特徵的化學式】**：無

# 發明專利說明書

(本申請書格式、順序，請勿任意更動)

## 【發明名稱】(中文/英文)

半導體裝置的製造方法

Method of manufacturing semiconductor device

## 【技術領域】

本發明係關於一種半導體裝置及半導體裝置的製造方法。

另外，在本說明書中半導體裝置是指能夠藉由利用半導體特性而工作的所有裝置，因此電光裝置、半導體電路以及電子裝置都是半導體裝置。

## 【先前技術】

使用形成在具有絕緣表面的基板上的半導體薄膜構成電晶體的技術受到關注。該電晶體被廣泛地應用於如積體電路（IC）及影像顯示裝置（顯示裝置）等的電子裝置。作為可以應用於電晶體的半導體薄膜，矽類半導體材料被廣泛地周知。但是，作為其他材料，氧化物半導體受到關注。

例如，已經公開了，作為電晶體的主動層使用電子載子濃度低於  $10^{18}/\text{cm}^3$  的包含銦（In）、鎵（Ga）及鋅（Zn）的非晶氧化物的電晶體（參照專利文獻 1）。

[專利文獻 1] 日本專利申請公開第 2006-165528 號公

報

但是，在具有氧化物半導體的半導體裝置中，當該氧化物半導體具有氧缺損時，其導電率有可能變化。該現象是導致使用氧化物半導體的電晶體的電特性變動的主要原因。

### 【發明內容】

鑒於上述問題，本發明的一個實施例的目的之一是對使用氧化物半導體的半導體裝置賦予穩定的電特性來提供可靠性高的半導體裝置。

在包括氧化物半導體膜的電晶體的製造製程中，對氧化物半導體膜進行氧摻雜處理，然後對氧化物半導體膜及設置在氧化物半導體膜上的氧化鋁膜進行熱處理，來形成具有包含超過化學計量組成比的氧的區域的氧化物半導體膜。另外，也可以藉由對氧化物半導體膜進行熱處理來去除包含氫原子的雜質。更具體地，例如可以採用如下製造方法。

本發明的一個實施例為一種半導體裝置的製造方法，包括如下步驟：形成氧化矽膜；形成接觸於氧化矽膜的氧化物半導體膜；在氧化物半導體膜上形成氧化鋁膜；對氧化物半導體膜進行氧摻雜處理來對氧化物半導體膜供應氧，而在氧化物半導體膜中形成氧多於化學計量組成比的區域；以及對供應了氧的氧化物半導體膜及氧化鋁膜進行熱處理。

另外，本發明的另一個實施例為一種半導體裝置的製造製程，包括如下步驟：形成氧化矽膜；形成接觸於氧化矽膜的氧化物半導體膜；對氧化物半導體膜進行第一熱處理來去除氧化物半導體膜中的氫原子；對氧化物半導體膜進行氧摻雜處理來對氧化物半導體膜供應氧，而在氧化物半導體膜中形成氧多於化學計量組成比的區域；以及在氧化物半導體膜上形成氧化鋁膜，並進行第二熱處理。

另外，在上述半導體裝置的製造方法中，較佳的是，在形成氧化矽膜之後以不暴露於大氣的方式連續形成氧化物半導體膜。

另外，在上述的半導體裝置的製造方法中，較佳的是，將藉由氧摻雜處理導入的氧化物半導體膜中的氧濃度峰值設定為  $1 \times 10^{18}/\text{cm}^3$  以上且  $3 \times 10^{21}/\text{cm}^3$  以下。

另外，在上述半導體裝置的製造方法中，也可以在氧化物半導體膜和氧化鋁膜之間形成氧化物絕緣膜。

在具有氧化物半導體膜的電晶體的製造製程中，藉由進行氧摻雜處理，然後在設置有具有防止水（包括氫）侵入到氧化物半導體膜的功能及防止氧從氧化物半導體膜脫離的功能的氧化鋁膜的狀態下進行熱處理，來可以在氧化物半導體膜中（塊中）或絕緣膜與氧化物半導體膜的介面中設置至少一個具有超過該膜的化學計量組成比的氧的區域（也稱為氧過剩區）。另外，藉由氧摻雜處理添加的氧有可能存在於氧化物半導體的晶格之間。

另外，較佳的是，藉由熱處理對氧化物半導體膜進行

脫水化或脫氫化處理，來去除氧化物半導體膜中的氫原子或水等包含氫原子的雜質，而使氧化物半導體膜高純度化。另外，較佳的是，使藉由氧摻雜處理添加的氧量多於藉由脫水化或脫氫化處理被高純度化了的氧化物半導體膜中的氫量。

注意，上述“氧摻雜處理”是指將氧（至少包含氧自由基、氧原子、氧離子中的任一種）添加到塊中的處理。另外，該術語“塊”是爲了明確顯示不僅對薄膜表面而且對薄膜內部添加氧而使用。另外，“氧摻雜處理”包括“氧離子植入處理”或將電漿化的氧添加到塊中的“氧電漿摻雜”。

按照下述考量就很容易理解。但是，以下說明只不過是一個考量而已。

一般地，包含在氧化物半導體膜中的氧在氧化物半導體中動態地（dynamically）重複下述算式（1）所示的與金屬元素的接合及脫離的反應。因爲氧脫離了的金屬元素具有懸空鍵，所以在氧化物半導體膜中氧缺損存在於氧脫離了的部分。

[算式 1]



在根據所公開的發明的一個實施例的氧化物半導體膜中，因爲含有過剩的氧（較佳的是超過化學計量組成比的氧），所以可以迅速填補該氧缺損。由此，可以減少存在於膜中的起因於氧缺損的 DOS（density of state：狀態密

度)。例如，在氧化物半導體膜含有與化學計量組成比一致的量的氧時的 DOS 的平均密度為  $10^{18}\text{cm}^{-3}$  以上且  $10^{19}\text{cm}^{-3}$  以下左右的情況下，包含超過化學計量組成比的氧的氧化物半導體中的 DOS 的平均密度有可能成為  $10^{15}\text{cm}^{-3}$  以上且  $10^{16}\text{cm}^{-3}$  以下左右。

另外，已經確認到如下傾向，即：氧化物半導體膜的膜厚度越厚電晶體的臨界電壓的偏差越大。可以推測這是由於如下緣故：氧化物半導體膜中的氧缺陷是臨界電壓變動的一個原因，而氧化物半導體膜的厚度越厚該氧缺陷越多。如上所述，在根據所公開的發明的一個實施例的電晶體中，由於藉由氧摻雜處理增大氧化物半導體膜中的氧含量，所以可以迅速填補因上述算式（1）的動性的反應而產生的膜中的氧缺陷。因此，因為根據所公開的發明的一個實施例的電晶體能夠使形成起因於氧缺陷的施體能階的時間短而實際上消除施體能階，所以能夠抑制臨界電壓的偏差。

藉由使氧化物半導體膜含有過剩的氧並為了防止該氧的放出而在氧化物半導體膜上設置氧化鋁膜，可以防止在氧化物半導體中及氧化物半導體與在其上下接觸的層的介面產生缺陷且缺陷增加。也就是說，因為使氧化物半導體膜包含的過剩的氧起到填埋氧空位缺陷的作用，所以可以提供具有穩定的電特性的可靠性高的半導體裝置。

### 【圖式簡單說明】

在圖式中：

圖 1A 至圖 1C 為說明半導體裝置的一個實施例的平面圖及剖面圖；

圖 2A 至圖 2D 為說明半導體裝置的製造方法的一個實施例的圖；

圖 3A 至圖 3C 為說明半導體裝置的一個實施例的平面圖及剖面圖；

圖 4A 至圖 4C 為說明半導體裝置的一個實施例的平面圖及剖面圖；

圖 5A 至圖 5D 為說明半導體裝置的製造方法的一個實施例的圖；

圖 6A 至圖 6C 為說明半導體裝置的一個實施例的平面圖及剖面圖；

圖 7A 至圖 7C 為說明半導體裝置的一個實施例的圖；

圖 8A 至圖 8C 為說明半導體裝置的一個實施例的圖；

圖 9 為說明半導體裝置的一個實施例的圖；

圖 10 為說明半導體裝置的一個實施例的圖；

圖 11 為說明半導體裝置的一個實施例的圖；

圖 12A 及圖 12B 為說明半導體裝置的一個實施例的圖；

圖 13A 至圖 13F 為示出電子裝置的圖；

圖 14A1 至圖 14B2 為示出 SIMS 的測定結果的圖；

圖 15A1 至圖 15B2 爲示出 SIMS 的測定結果的圖；  
圖 16A 至圖 16D 爲示出 TDS 的測定結果的圖；以及  
圖 17A 至圖 17D 爲示出 TDS 的測定結果的圖。

### 【實施方式】

下面，使用圖式對本說明書所公開的發明的實施例進行詳細說明。但是，本說明書所公開的發明不侷限於以下說明，所屬技術領域的普通技術人員可以很容易地理解一個事實就是其方式及詳細內容可以被變換爲各種各樣的形式。因此，本說明書所公開的發明不應該被解釋爲僅限定在以下所示的實施例所記載的內容中。

另外，爲方便起見而使用諸如“第一”、“第二”之類的序數詞，該序數不表示製程順序或層疊順序。另外，其在本說明書中不表示作爲特定發明事項的固有名稱。

#### 實施例 1

在本實施例中，參照圖 1A 至圖 3C 對半導體裝置及半導體裝置的製造方法的一個實施例進行說明。在本實施例中示出作爲半導體裝置的一個例子的具有氧化物半導體膜的電晶體。

圖 1A 至圖 1C 示出作爲半導體裝置的例子的底閘型電晶體 410 的剖面圖及平面圖。圖 1A 是平面圖，而圖 1B 及圖 1C 是沿著圖 1A 中的剖面 A-B 及剖面 C-D 的剖面圖。另外，在圖 1A 中，爲了簡化起見，省略電晶體 410

的構成要素的一部分（例如，絕緣膜 407 等）。

圖 1A 至圖 1C 所示的電晶體 410 在具有絕緣表面的基板 400 上包括閘極電極層 401、閘極絕緣膜 402、氧化物半導體膜 403、源極電極層 405a、汲極電極層 405b 及絕緣膜 407。

在圖 1A 至圖 1C 所示的電晶體 410 中，氧化物半導體膜 403 是進行了氧摻雜處理而具有氧過剩區的氧化物半導體膜。藉由進行氧摻雜處理，可以使氧化物半導體膜 403 含有為填補膜中的氧缺陷足夠的量的氧，所以可以實現可靠性得到提高的電晶體 410。

另外，作為絕緣膜 407，設置有氧化鋁膜。因為氧化鋁具有不易使水分、氧、其他雜質透過的阻擋功能，所以可以防止在裝置完成後水分等雜質從外部侵入。另外，可以防止從氧化物半導體膜 403 放出氧。另外，絕緣膜 407 具有氧過剩區更佳。

另外，較佳的是，閘極絕緣膜 402 具有氧過剩區。在閘極絕緣膜 402 具有氧過剩區時，可以防止氧從氧化物半導體膜 403 移動到閘極絕緣膜 402，且可以從閘極絕緣膜 402 將氧供應到氧化物半導體膜 403。

另外，也可以在電晶體 410 上還設置有絕緣物。另外，也可以為了將源極電極層 405a 及汲極電極層 405b 與佈線電連接，在閘極絕緣膜 402 等之中形成有開口。此外，在氧化物半導體膜 403 的上方還可以具有第二閘極電極。另外，也可以將氧化物半導體膜 403 加工為島狀。

圖 2A 至圖 2D 示出電晶體 410 的製造方法的一個例子。

首先，在具有絕緣表面的基板 400 上形成導電膜，然後利用光微影製程形成閘極電極層 401。另外，也可以使用噴墨法形成抗蝕劑掩模。當使用噴墨法形成抗蝕劑掩模時不需要光掩模，由此可以降低製造成本。

對可以用於具有絕緣表面的基板 400 的基板沒有大限制，但是基板 400 需要至少具有能夠承受後面進行的熱處理的程度的耐熱性。例如，可以使用玻璃基板如硼矽酸鋇玻璃和硼矽酸鋁玻璃等、陶瓷基板、石英基板、藍寶石基板等。另外，作為基板 400，也可以採用矽或碳化矽等的單晶半導體基板、多晶半導體基板、矽鍺等的化合物半導體基板、SOI 基板等，並且也可以在這些基板上設置有半導體元件。

此外，作為基板 400 也可以使用撓性基板。在使用撓性基板時，既可以在撓性基板上直接形成包括氧化物半導體膜的電晶體，又可以在其他製造基板上形成包括氧化物半導體膜的電晶體，然後從製造基板剝離並轉置到撓性基板上。另外，為了將它從製造基板剝離並轉置到撓性基板上，較佳的是，在製造基板與包括氧化物半導體膜的電晶體之間設置剝離層。

也可以在基板 400 與閘極電極層 401 之間設置用作基底膜的絕緣膜。該基底膜有防止雜質元素從基板 400 擴散的功能，並且可以使用選自氮化矽膜、氧化矽膜、氮氧化

矽膜和氮化矽膜中的一種或多種膜的疊層結構而形成。

另外，閘極電極層 401 可以藉由電漿 CVD 法或濺射法等使用鉬、鈦、鉭、鎢、鋁、銅、鈳、釷等的金屬材料或以這些金屬材料為主要成分的合金材料的單層或疊層來形成。

接著，在閘極電極層 401 上形成閘極絕緣膜 402。在本實施例中，藉由電漿 CVD 法或濺射法等形成氧化矽膜，而形成閘極絕緣膜 402。另外，閘極絕緣膜 402 也可以為氧化矽膜與含有氮化矽、氮化矽、氮化矽、氧化鋁、氮化鋁、氮化鋁、氮化鋁、氧化鉛、氧化鎘或它們的混合材料的膜的疊層結構。但是，較佳的是，使氧化矽膜與後面形成的氧化物半導體膜 403 接觸。

另外，使用  $\mu$  波（例如，頻率為 2.45GHz）的高密度電漿 CVD 可以形成緻密且絕緣耐壓高的高品質絕緣層，所以在形成閘極絕緣膜 402 時利用該方法是較佳的。這是由於藉由使被高純度化的氧化物半導體與高品質閘極絕緣膜密接來可以降低介面能階而使介面特性良好的緣故。

另外，作為閘極絕緣膜，也可以使用藉由成膜後的熱處理來使膜質及與氧化物半導體的介面特性得到改善的絕緣層。總之，只要是作為閘極絕緣膜的膜質良好並能夠降低與氧化物半導體的介面態密度來形成良好的介面的層即可。

另外，在閘極絕緣膜 402 具有氧過剩區時，藉由閘極絕緣膜 402 所包含的過剩的氧可以填補氧化物半導體膜

403 的氧缺損，所以是較佳的。

接著，在閘極絕緣膜 402 上形成厚度為 2nm 以上且 200nm 以下，較佳地為 5nm 以上且 30nm 以下的氧化物半導體膜 403（參照圖 2A）。

氧化物半導體膜 403 使用包含選自 In、Ga、Zn 及 Sn 中的兩種以上的金屬氧化物材料，即可。例如，使用四元金屬氧化物的 In-Sn-Ga-Zn-O 類材料；三元金屬氧化物的 In-Ga-Zn-O 類材料、In-Sn-Zn-O 類材料、In-Al-Zn-O 類材料、Sn-Ga-Zn-O 類材料、Al-Ga-Zn-O 類材料、Sn-Al-Zn-O 類材料；二元金屬氧化物的 In-Zn-O 類材料、Sn-Zn-O 類材料、Al-Zn-O 類材料、Zn-Mg-O 類材料、Sn-Mg-O 類材料、In-Mg-O 類材料、In-Ga-O 類材料；In-O 類材料、Sn-O 類材料、Zn-O 類材料等，即可。另外，也可以使上述氧化物半導體包含 In、Ga、Sn、Zn 以外的元素，例如 SiO<sub>2</sub>。

這裏，例如，In-Ga-Zn-O 類氧化物半導體是指具有銦（In）、鎵（Ga）、鋅（Zn）的氧化物半導體，對其組成比沒有特別的限制。

另外，作為氧化物半導體膜 403，可以使用由化學式  $\text{InMO}_3(\text{ZnO})_m$ （ $m>0$ ）表示的薄膜。在此，M 表示選自 Zn、Ga、Al、Mn 及 Co 中的一種或多種金屬元素。例如，作為 M，有 Ga、Ga 及 Al、Ga 及 Mn 或 Ga 及 Co 等。

另外，當作為氧化物半導體使用 In-Zn-O 類材料時，

將所使用的靶材的組成比設定為使原子數比為  $\text{In}:\text{Zn}=50:1$  至  $1:2$  (換算為莫耳數比則為  $\text{In}_2\text{O}_3:\text{ZnO}=25:1$  至  $1:4$ ) , 較佳地設定為  $\text{In}:\text{Zn}=20:1$  至  $1:1$  (換算為莫耳數比則為  $\text{In}_2\text{O}_3:\text{ZnO}=10:1$  至  $1:2$ ) , 更佳地為  $\text{In}:\text{Zn}=15:1$  至  $1.5:1$  (換算為莫耳數比則為  $\text{In}_2\text{O}_3:\text{ZnO}=15:2$  至  $3:4$ ) 。例如, 作為用來形成  $\text{In-Zn-O}$  類氧化物半導體的靶材, 當原子數比為  $\text{In}:\text{Zn}:\text{O}=\text{X}:\text{Y}:\text{Z}$  時, 滿足  $\text{Z} > 1.5\text{X}+\text{Y}$  。

氧化物半導體膜處於單晶、多晶 (polycrystal) 或非晶等狀態。

另外, 作為氧化物半導體膜 403, 也可以使用 CAAC-OS (C Axis Aligned Crystalline Oxide Semiconductor: C 軸取向結晶氧化物半導體) 膜。

CAAC-OS 膜不是完全的單晶, 也不是完全的非晶。CAAC-OS 膜是在非晶相中具有結晶部及非晶部的結晶-非晶混合相結構的氧化物半導體膜。另外, 在很多情況下, 該結晶部的尺寸為能夠容納在一邊短於  $100\text{nm}$  的立方體內的尺寸。另外, 在使用透射電子顯微鏡 (TEM: Transmission Electron Microscope) 觀察時的影像中, 包括在 CAAC-OS 膜中的非晶部與結晶部的邊界不明確。另外, 在利用 TEM 觀察時的影像中, 在 CAAC-OS 膜中不能觀察到晶界 (grain boundary)。因此, 在 CAAC-OS 膜中, 起因於晶界的電子遷移率的降低得到抑制。

包括在 CAAC-OS 膜中的結晶部的  $c$  軸在平行於 CAAC-OS 膜的被形成面的法線向量或 CAAC-OS 膜表面的

法線向量的方向上一致，在從垂直於  $ab$  面的方向看時具有三角形或六角形的原子排列，且在從垂直於  $c$  軸的方向看時，金屬原子排列為層狀或者金屬原子和氧原子排列為層狀。另外，不同結晶部的  $a$  軸及  $b$  軸的方向也可以彼此不同。在本說明書中，在只記載“垂直”時，也包括  $85^\circ$  以上且  $95^\circ$  以下的範圍。另外，在只記載“平行”時，也包括  $-5^\circ$  以上且  $5^\circ$  以下的範圍。

另外，在 CAAC-OS 膜中，結晶部的分佈也可以不均勻。例如，在 CAAC-OS 膜的形成過程中，在從氧化物半導體膜的表面一側進行結晶生長時，與被形成面近旁相比，有時在表面近旁結晶部所占的比率高。另外，藉由對 CAAC-OS 膜添加雜質，有時在該雜質添加區中結晶部產生非晶化。

因為包括在 CAAC-OS 膜中的結晶部的  $c$  軸在平行於 CAAC-OS 膜的被形成面的法線向量或表面的法線向量的方向上一致，所以有時根據 CAAC-OS 膜的形狀（被形成面的剖面形狀或表面的剖面形狀）朝向彼此不同的方向。另外，結晶部的  $c$  軸方向是平行於形成 CAAC-OS 膜時的被形成面的法線向量或表面的法線向量的方向。藉由進行成膜或在成膜之後進行加熱處理等的結晶生長處理來形成結晶部。

使用 CAAC-OS 膜的電晶體可以降低因照射可見光或紫外光而產生的電特性變動。因此，該電晶體的可靠性高。

另外，也可以用氮取代構成 CAAC-OS 膜的氧的一部分。

氧化物半導體膜 403 藉由濺射法、分子束外延法、原子層沉積法或脈衝雷射蒸鍍法形成。在此，可以利用濺射法形成。

在作為氧化物半導體膜 403 使用 CAAC-OS 膜時，一邊加熱基板 400 一邊形成氧化物半導體膜 403 即可，並且加熱基板 400 的溫度為 150°C 以上且 450°C 以下，較佳地為 200°C 以上且 350°C 以下。另外，藉由在形成氧化物半導體膜時將加熱基板的溫度設定為高，可以形成相對於非晶部的結晶部所占的比率高的 CAAC-OS 膜。

在藉由濺射法形成氧化物半導體膜 403 時，較佳的是，盡可能地降低氧化物半導體膜 403 所包含的氫濃度。為了降低氫濃度，作為供應到濺射裝置的處理室內的氛圍氣體，適當地使用去除了氫、水、羥基或氫化物等雜質的高純度稀有氣體（典型地，氬）、氧、以及稀有氣體和氧的混合氣體。再者，作為該處理室的排氣，將排出水的能力高的低溫泵和排出氫的能力高的濺射離子泵組合而使用，即可。

另外，也可以以不暴露於大氣的方式連續形成閘極絕緣膜 402 及氧化物半導體膜 403。例如，也可以在藉由熱處理或電漿處理去除附著於形成在基板 400 上的閘極電極層 401 表面的包含氫的雜質之後以不暴露於大氣的方式形成閘極絕緣膜 402，接著以不暴露於大氣的方式形成氧化

物半導體膜 403。藉由採用上述方法，可以降低附著於閘極電極層 401 表面的包含氫的雜質，並抑制大氣成分附著於閘極電極層 401 與閘極絕緣膜 402 的介面及閘極絕緣膜 402 與氧化物半導體膜 403 的介面。其結果，可以製造電特性良好且可靠性高的電晶體 410。

在形成氧化物半導體膜 403 後，較佳的是，對氧化物半導體膜 403 進行熱處理（第一熱處理）。藉由該第一熱處理，可以去除氧化物半導體膜 403 中的過剩的氫（包括水及羥基）。再者，藉由該第一熱處理，也可以去除閘極絕緣膜 402 中的過剩的氫（包括水或羥基）。將第一熱處理的溫度設定為 250°C 以上且 700°C 以下，較佳地設定為 450°C 以上且 600°C 以下或低於基板的應變點的溫度。

作為熱處理，例如，可以將被處理物放入使用電阻發熱體等的電爐中，並在氮氛圍下以 450°C 加熱 1 小時。在該期間，不使氧化物半導體膜 403 接觸於大氣，以避免水或氫的混入。

熱處理裝置不限於電爐，還可以使用利用被加熱的氣體等的介質的熱傳導或熱輻射來加熱被處理物的裝置。例如，可以使用 GRTA（Gas Rapid Thermal Anneal：氣體快速熱退火）裝置、LRTA（Lamp Rapid Thermal Anneal：燈快速熱退火）裝置等 RTA（Rapid Thermal Anneal：快速熱退火）裝置。LRTA 裝置是藉由利用從鹵素燈、金鹵燈、氙弧燈、碳弧燈、高壓鈉燈或者高壓汞燈等的燈發射的光（電磁波）的輻射來加熱被處理物的裝置。GRTA 裝

置是使用高溫氣體進行熱處理的裝置。作為氣體，使用氬等的稀有氣體或氮等的即使進行熱處理也不與被處理物產生反應的惰性氣體。

例如，作為第一熱處理，也可以採用 GRTA 處理，即將被處理物放入被加熱的惰性氣體氛圍中，進行幾分鐘的加熱，然後從該惰性氣體氛圍中取出被處理物。藉由使用 GRTA 處理，可以在短時間內進行高溫熱處理。另外，即使溫度條件超過被處理物的耐熱溫度，也可以應用該方法。另外，在處理中，還可以將惰性氣體轉換為含有氧的氣體。這是因為如下緣故：藉由在含有氧的氛圍中進行第一熱處理，可以降低由於氧缺損而引起的能隙中的缺陷能階。

另外，較佳的是，作為惰性氣體氛圍，採用以氮或稀有氣體（氬、氖、氫等）為主要成分且不含有水、氫等的氛圍。例如，將引入熱處理裝置中的氮或氬、氖、氫等的稀有氣體的純度設定為 6N（99.9999%）以上，較佳地設定為 7N（99.99999%）以上（即，雜質濃度為 1ppm 以下，較佳地為 0.1ppm 以下）。

另外，因為上述熱處理（第一熱處理）具有去除氫或水等的作用，所以也可以將該熱處理稱為脫水化處理或脫氫化處理等。例如，也可以在氧摻雜處理之後等時序進行該脫水化處理、脫氫化處理。另外，該脫水化處理、脫氫化處理不限於進行一次，而也可以進行多次。

接著，在氧化物半導體膜 403 上形成成為源極電極層

及汲極電極層（包括使用與此相同的層形成的佈線）的導電膜並將其加工來形成源極電極層 405a 及汲極電極層 405b（參照圖 2B）。

作為用於源極電極層 405a 及汲極電極層 405b 的導電膜，使用能夠承受後面的熱處理製程的材料。例如，可以使用含有選自 Al、Cr、Cu、Ta、Ti、Mo、W 中的元素的金屬膜或以上述元素為成分的金屬氮化物膜（氮化鈦膜、氮化鉬膜、氮化鎢膜）等。另外，還可以在 Al、Cu 等的金屬膜的下側和上側中的一者或兩者上層疊 Ti、Mo、W 等的高熔點金屬膜或它們的金屬氮化物膜（氮化鈦膜、氮化鉬膜、氮化鎢膜）。另外，也可以使用導電金屬氧化物形成用於源極電極層及汲極電極層的導電膜。作為導電金屬氧化物，可以使用氧化銦（ $\text{In}_2\text{O}_3$ ）、氧化錫（ $\text{SnO}_2$ ）、氧化鋅（ $\text{ZnO}$ ）、氧化銦氧化錫（ $\text{In}_2\text{O}_3\text{-SnO}_2$ ，簡稱為 ITO）、氧化銦氧化鋅（ $\text{In}_2\text{O}_3\text{-ZnO}$ ）或者在這些金屬氧化物材料中含有氧化矽的材料。

另外，較佳的是，當對導電膜進行蝕刻時，使蝕刻條件最適化以防止氧化物半導體膜 403 被蝕刻而被分斷。但是，很難獲得僅對導電膜進行蝕刻而完全不對氧化物半導體膜 403 進行蝕刻的條件，當對導電膜進行蝕刻時，也有時氧化物半導體膜 403 的只有一部分被蝕刻，而氧化物半導體膜 403 成為具有槽部（凹部）的氧化物半導體膜。

接著，覆蓋源極電極層 405a 及汲極電極層 405b，形成與氧化物半導體膜 403 的一部分接觸的絕緣膜 407。

作為絕緣膜 407，可以使用氧化鋁膜。氧化鋁具有不易使水分、氧、其他雜質透過的阻擋功能。因此，藉由在氧化物半導體膜 403 上設置氧化鋁膜，該氧化鋁膜用作鈍化膜，可以防止在裝置完成之後水分等雜質從外部侵入到氧化物半導體膜 403。另外，可以防止從氧化物半導體膜 403 放出氧。

作為絕緣膜 407，至少將其厚度形成為 1nm 以上，並可以適當地採用濺射法等的不使水、氫等的雜質混入到絕緣膜 407 的方法來形成。當絕緣膜 407 包含氫時，有如下憂慮：因該氫侵入到氧化物半導體膜或該氫抽出氧化物半導體膜中的氧而發生氧化物半導體膜的背通道的低電阻化（N 型化），而形成寄生通道。因此，為了儘量不使絕緣膜 407 包含氫，在成膜方法中不使用氫是重要的。

較佳的是，作為在形成絕緣膜 407 時使用的濺射氣體，使用去除了氫、水、羥基或氫化物等雜質的高純度氣體。

另外，絕緣膜 407 至少具有氧化鋁膜即可，而也可以採用氧化鋁膜與包含其他無機絕緣材料的膜的疊層結構。

接著，對氧化物半導體膜 403 進行氧摻雜處理，來形成氧過剩區（參照圖 2C）。藉由進行氧摻雜處理，將氧 421 供應到氧化物半導體膜 403 來使絕緣膜 407 與氧化物半導體膜 403 的介面、氧化物半導體膜 403 中及氧化物半導體膜 403 與閘極絕緣膜 402 的介面中的至少一個含有過剩的氧。藉由在氧化物半導體膜 403 中形成氧過剩區，可

以迅速填補氧缺損。由此，可以降低氧化物半導體膜 403 中的電荷捕捉中心。

藉由氧摻雜處理來使氧化物半導體膜 403 包含超過氧化物半導體膜 403 的化學計量組成比的程度的氧。例如，較佳的是，將藉由氧摻雜處理導入的氧化物半導體膜 403 中的氧的濃度峰值設定為  $1 \times 10^{18}/\text{cm}^3$  以上且  $3 \times 10^{21}/\text{cm}^3$  以下。所摻雜的氧 421 包含氧自由基、氧原子及/或氧離子。另外，氧過剩區存在於氧化物半導體膜的一部分（也包括介面）即可。

另外，在氧化物半導體中，氧是主要成分材料之一。因此，難以藉由 SIMS (Secondary Ion Mass Spectrometry；二次離子質譜測定技術) 等的方法正確估計氧化物半導體膜中的氧濃度。也就是說，難以判斷是否有意地對氧化物半導體膜添加了氧。

另外，氧有  $^{17}\text{O}$  或  $^{18}\text{O}$  等同位素，並且，一般認為自然界中的它們的存在比率分別是氧原子整體中的 0.037%、0.204% 左右。也就是說，氧化物半導體膜中的上述同位素的濃度為藉由 SIMS 等的方法可以估計的程度，因此藉由測量這些濃度，有時可以進一步正確地估計氧化物半導體膜中的氧濃度。由此，也可以藉由測量這些濃度來判斷是否有意地對氧化物半導體膜添加了氧。

另外，添加到氧化物半導體膜（包含在氧化物半導體膜中）的氧 421 中的一部分也可以在氧化物半導體中具有氧的懸空鍵。這是因為，具有懸空鍵的氧可以與有可能殘

留在膜中的氫接合而使氫固定化（不動離子化）的緣故。

也可以使用包含氧的氣體並利用電漿產生裝置或臭氧產生裝置來供給所摻雜的氧（氧自由基、氧原子及/或氧離子）。更明確地說，例如，可以使用用於對半導體裝置進行蝕刻處理的裝置、用於對抗蝕劑掩模進行灰化的裝置等來產生氧 421，從而對氧化物半導體膜 403 進行氧摻雜處理。

另外，只要在形成氧化物半導體膜 403 之後，就可以對氧化物半導體膜 403 進行氧摻雜處理，例如也可以在形成源極電極層 405a 及汲極電極層 405b 之前對氧化物半導體膜 403 進行氧摻雜處理。

在進行氧摻雜處理之後進行熱處理（較佳地為第二熱處理）。較佳的是，將該熱處理的溫度設定為 350°C 以上且 650°C 以下，更佳地設定為 450°C 以上且 650°C 以下或低於基板的應變點。該熱處理在氮、氧、超乾燥空氣（含水量為 20ppm 以下，較佳地為 1ppm 以下，更佳地為 10ppb 以下的空氣）或稀有氣體（氬、氦等）氛圍下進行，即可。但是，較佳的是，上述氮、氧、超乾燥空氣或稀有氣體等的氛圍不含有水、氫等。另外，較佳的是，將引入到加熱處理裝置中的氮、氧或稀有氣體的純度設定為 6N（99.9999%）以上，較佳地設定為 7N（99.99999%）以上（即，將雜質濃度設定為 1ppm 以下，較佳地設定為 0.1ppm 以下）。

藉由上述製程可以形成抑制了氧缺損形成的氧化物半

導體膜 403。另外，也可以藉由第二熱處理從作為含有氧的絕緣膜的閘極絕緣膜 402 將構成氧化物半導體的主要成分材料之一的氧供應到氧化物半導體膜 403。另外，在作為氧化物半導體膜 403 採用 CAAC-OS 膜時，有時因氧摻雜處理而包括在氧化物半導體膜 403 中的結晶結構錯亂而非晶化，但是藉由在氧摻雜處理之後進行熱處理，可以再次實現晶化。

另外，氧摻雜處理及氧摻雜處理之後的熱處理（第二熱處理）的時序不侷限於本實施例的結構，但是該熱處理需要至少在形成絕緣膜 407 之後進行。這是因為如下緣故：用作絕緣膜 407 的氧化鋁膜具有高遮斷效果（阻擋效果），即不使氫、水分等雜質及氧的兩者透過膜的效果，因此藉由在形成絕緣膜 407 之後進行熱處理，可以防止從氧化物半導體膜 403 放出氧。

藉由對氧化物半導體膜進行脫水化處理或脫氫化處理及氧摻雜處理，可以以儘量不使氧化物半導體膜 403 包含其主要成分以外的雜質的方式使氧化物半導體膜 403 高純度化，來形成 i 型（本質半導體）或無限趨近於 i 型的氧化物半導體膜。在被高純度化的氧化物半導體膜 403 中，來源於施體的載子極少（近於零），而載子濃度低於  $1 \times 10^{14}/\text{cm}^3$ ，較佳地低於  $1 \times 10^{12}/\text{cm}^3$ ，更佳地低於  $1 \times 10^{11}/\text{cm}^3$ 。

藉由上述製程形成電晶體 410（參照圖 2D）。在電晶體 410 中，藉由利用氧摻雜處理製造氧過剩區，可以抑制

氧化物半導體膜中或介面中的氧缺損形成，而降低或實質上去除起因於氧缺損的能隙中的施體能階。另外，藉由氧摻雜處理或之後的熱處理對氧化物半導體膜 403 供應氧，可以填補氧化物半導體膜 403 的氧缺損。另外，藉由該供應了的氧可以使殘留在氧化物半導體膜 403 中的氫離子固定化。因此，電晶體 410 的電特性的變動得到抑制，而電晶體 410 在電性上穩定。

另外，較佳的是，對電晶體 410 進行以脫水化或脫氫化為目的的熱處理，藉由該熱處理可以形成包括意圖性地從氧化物半導體膜去除了氫、水、羥基或氫化物（也稱為氫化合物）等雜質來形成的氧化物半導體膜 403 的電晶體。

圖 3A 至圖 3C 示出根據本實施例的電晶體的另一個結構例子。圖 3A 是電晶體 420 的平面圖，並且圖 3B 和圖 3C 是沿著圖 3A 中的剖面 E-F 和剖面 G-H 的剖面圖。注意，在圖 3A 中，為了簡化起見，省略電晶體 420 的構成要素的一部分（例如，絕緣膜 407 等）。

圖 3A 至圖 3C 所示的電晶體 420 與圖 1A 至圖 1C 所示的電晶體 410 同樣在具有絕緣表面的基板 400 上包括閘極電極層 401、閘極絕緣膜 402、氧化物半導體膜 403、源極電極層 405a、汲極電極層 405b 及絕緣膜 407。

圖 3A 至圖 3C 所示的電晶體 420 與圖 1A 至圖 1C 所示的電晶體 410 的不同之處之一為源極電極層 405a 及汲極電極層 405b 與氧化物半導體膜 403 的層疊順序。換言

之，電晶體 420 具有：接觸於閘極絕緣膜 402 的源極電極層 405a 及汲極電極層 405b；以及設置在源極電極層 405a 及汲極電極層 405b 上且至少與閘極絕緣膜 402 部分接觸的氧化物半導體膜 403。作為詳細內容，可以參照電晶體 410 的說明。

在採用圖 3A 至圖 3C 所示的結構時也可以得到與採用圖 1A 至圖 1C 所示的結構時相同的效果。

在本實施例所示的電晶體中，藉由利用氧摻雜處理增大氧化物半導體膜中的氧含量，可以抑制電偏壓應力或熱應力所引起的退化，並可以降低光所導致的退化。另外，藉由氧摻雜處理在氧化物半導體膜中形成氧過剩區，可以填補膜中的氧缺損。再者，藉由利用熱處理從氧化物半導體去除氫、水、羥基或氫化物（也稱為氫化合物）等包含氫原子的雜質，包括實現了高純度化及 i 型（本質）化的氧化物半導體膜，抑制臨界電壓等電特性變動，從而可以實現在電性上穩定的電晶體。

如上所述，根據本實施例可以提供使用具有穩定的電特性的氧化物半導體的半導體裝置。另外，可以提供可靠性高的半導體裝置。

本實施例所示的結構、方法等可以與其他實施例所示的結構、方法等適當地組合而使用。

## 實施例 2

在本實施例中，參照圖 4A 至圖 6C 對半導體裝置及

半導體裝置的製造方法的另一個實施例進行說明。另外，可以與實施例 1 同樣地進行與實施例 1 相同的部分或具有同樣的功能的部分及製程，因此省略重複說明。另外，省略相同部分的詳細說明。

圖 4A 至圖 4C 示出作為半導體裝置的例子的頂閘型電晶體 510 的剖面圖及平面圖。圖 4A 是平面圖，而圖 4B 及圖 4C 是沿著圖 4A 中的剖面 I-J 及剖面 K-L 的剖面圖。另外，在圖 4A 中，為了簡化起見，省略電晶體 510 的構成要素的一部分（例如，絕緣膜 407 等）。

圖 4A 至圖 4C 所示的電晶體 510 在具有絕緣表面的基板 400 上包括基底絕緣膜 506、氧化物半導體膜 403、源極電極層 405a、汲極電極層 405b、閘極絕緣膜 502、閘極電極層 401 及絕緣膜 407。

在圖 4A 至圖 4C 所示的電晶體 510 中，較佳的是，基底絕緣膜 506 和閘極絕緣膜 502 中的至少一方具有氧過剩區。這是因為如下緣故：在與氧化物半導體膜 403 接觸的絕緣膜具有氧過剩區時，可以防止氧從氧化物半導體膜 403 移動到與其接觸的絕緣膜，且可以從與氧化物半導體膜 403 接觸的絕緣膜將氧供應到氧化物半導體膜 403。

圖 5A 至圖 5D 示出電晶體 510 的製造方法的一個例子。

首先，在具有絕緣表面的基板 400 上形成基底絕緣膜 506 之後，接觸於基底絕緣膜 506 地形成氧化物半導體膜 403（參照圖 5A）。另外，較佳的是，在形成氧化物半導

體膜 403 之後對氧化物半導體膜 403 進行熱處理（第一熱處理）。

在本實施例中，藉由電漿 CVD 法或濺射法等形成氧化矽膜來形成基底絕緣膜 506。另外，基底絕緣膜 506 也可以為氧化矽膜與含有氮化矽、氧氮化矽、氮氧化矽、氧化鋁、氮化鋁、氧氮化鋁、氮氧化鋁、氧化鉛、氧化鎵或它們的混合材料的膜的疊層結構。但是，較佳的是，使氧化矽膜與在後面形成的氧化物半導體膜 403 接觸。

另外，在基底絕緣膜 506 具有氧過剩區時，藉由基底絕緣膜 506 所包含的過剩的氧可以填補氧化物半導體膜 403 的氧缺損，所以是較佳的。為了在基底絕緣膜 506 中形成氧過剩區，例如，在氧氛圍下或在氧和稀有氣體的混合氛圍下進行成膜即可。或者，也可以在氧氛圍下進行熱處理。

另外，也可以以不暴露於大氣的方式連續形成基底絕緣膜 506 及氧化物半導體膜 403。例如，也可以在藉由熱處理或電漿處理去除附著於基板 400 表面上的包含氫的雜質之後以不暴露於大氣的方式形成基底絕緣膜 506，接著以不暴露於大氣的方式形成氧化物半導體膜 403。藉由採用上述方法，可以降低附著於基板 400 表面上的包含氫的雜質，並抑制大氣成分附著於基底絕緣膜 506 與氧化物半導體膜 403 的介面。其結果，可以製造電特性良好且可靠性高的電晶體 510。

接著，與圖 2B 所示的製程同樣，在氧化物半導體膜

403 上形成成爲源極電極層及汲極電極層（包括使用與此相同的層形成的佈線）的導電膜並將其加工來形成源極電極層 405a 及汲極電極層 405b（參照圖 5B）。

接著，覆蓋源極電極層 405a 及汲極電極層 405b，形成與氧化物半導體膜 403 的一部分接觸的閘極絕緣膜 502。

閘極絕緣膜 502 可以使用 CVD 法或濺射法等形成。另外，較佳的是，閘極絕緣膜 502 含有氧化矽、氮化矽、氧氮化矽、氮氧化矽、氧化鋇、氧化鉛、氧化釷、矽酸鉛（ $\text{HfSi}_x\text{O}_y$ （ $x>0$ ， $y>0$ ））、鋁酸鉛（ $\text{HfAl}_x\text{O}_y$ （ $x>0$ ， $y>0$ ））、添加有氮的矽酸鉛、添加有氮的鋁酸鉛等。閘極絕緣膜 502 可以採用單層結構或將上述材料組合來形成的疊層結構。另外，對其厚度沒有特別的限制，但是在將半導體裝置微型化時，爲了確保電晶體的工作，較佳的是，將其厚度設定爲薄。例如，在使用氧化矽時，可以將其厚度設定爲 1nm 以上且 100nm 以下，較佳地設定爲 10nm 以上且 50nm 以下。

當如上所述那樣將閘極絕緣膜形成爲較薄時，存在由於隧道效應等而發生閘極洩漏的問題。爲了解決閘極洩漏的問題，可以使用如氧化鉛、氧化鋇、氧化釷、矽酸鉛、鋁酸鉛、添加有氮的矽酸鉛、添加有氮的鋁酸鉛等的高介電常數（high-k）材料作爲閘極絕緣膜 502。藉由將 high-k 材料用於閘極絕緣膜 502，不但可以確保電特性，而且可以增大膜厚度，以抑制閘極洩漏。另外，也可以採用含有 high-k 材料的膜與含有氧化矽、氮化矽、氧氮化矽、

氮氧化矽等中的任一種的膜的疊層結構。

接著，與圖 2C 所示的製程同樣，對氧化物半導體膜 403 進行氧摻雜處理，來形成氧過剩區（參照圖 5C）。藉由進行氧摻雜處理，將氧 421 供應到氧化物半導體膜 403 來使基底絕緣膜 506 與氧化物半導體膜 403 的介面、氧化物半導體膜 403 中及氧化物半導體膜 403 與閘極絕緣膜 502 的介面中的任一個含有氧。藉由在氧化物半導體膜 403 中形成氧過剩區，可以迅速填補氧缺損。由此，可以降低氧化物半導體膜 403 中的電荷捕捉中心。

另外，只要在形成氧化物半導體膜 403 之後，就可以對氧化物半導體膜 403 進行氧摻雜處理，例如也可以在形成源極電極層 405a 及汲電極層 405b 之前對氧化物半導體膜 403 進行氧摻雜處理。

接著，在閘極絕緣膜 502 上形成導電膜，然後藉由光微影製程形成閘極電極層 401。然後，覆蓋閘極電極層 401 形成與閘極絕緣膜 502 接觸的絕緣膜 407（參照圖 5D）。

在形成絕緣膜 407 之後進行熱處理（較佳地為第二熱處理）。較佳的是，將該熱處理的溫度設定為 350°C 以上且 650°C 以下，更佳地設定為 450°C 以上且 650°C 以下或低於基板的應變點。該熱處理在氮、氧、超乾燥空氣（含水量為 20ppm 以下，較佳地為 1ppm 以下，更佳地為 10ppb 以下的空氣）或稀有氣體（氬、氦等）氛圍下進行，即可。但是，較佳的是，上述氮、氧、超乾燥空氣或

稀有氣體等的氛圍不含有水、氫等。另外，較佳的是，將引入到加熱處理裝置中的氮、氧或稀有氣體的純度設定為 6N (99.9999%) 以上，較佳地設定為 7N (99.99999%) 以上 (即，將雜質濃度設定為 1ppm 以下，較佳地設定為 0.1ppm 以下)。

另外，氧摻雜處理及氧摻雜處理之後的熱處理 (第二熱處理) 的時序不侷限於本實施例的結構，但是該熱處理需要至少在形成絕緣膜 407 之後進行。這是因為如下緣故：用作絕緣膜 407 的氧化鋁膜具有高遮斷效果 (阻擋效果)，即不使氫、水分等雜質及氧的兩者透過膜的效果，因此藉由在形成絕緣膜 407 之後進行熱處理，可以防止從氧化物半導體膜 403 放出氧。

藉由上述製程形成包括抑制了氧缺損的形成的氧化物半導體膜 403 的電晶體 510 (參照圖 5D)。在電晶體 510 中，藉由利用氧摻雜處理製造氧過剩區，可以抑制氧化物半導體膜中或介面中的氧缺損的形成，而降低或實質上去除起因於氧缺損的能隙中的施體能階。另外，藉由氧摻雜處理或之後的熱處理對氧化物半導體膜 403 供應氧，可以填補氧化物半導體膜 403 的氧缺損。另外，藉由該供應了的氧可以使殘留在氧化物半導體膜 403 中的氫離子固定化。因此，電晶體 510 的電特性變動得到抑制，而電晶體 510 在電性上穩定。

另外，較佳的是，對電晶體 510 進行以脫水化或脫氫化為目的的熱處理，藉由該熱處理可以形成包括意圖性地

從氧化物半導體膜去除了氫、水、羥基或氫化物（也稱為氫化合物）等雜質來形成的氧化物半導體膜 403 的電晶體。藉由對氧化物半導體膜進行脫水化處理或脫氫化處理及氧摻雜處理，可以以儘量不使氧化物半導體膜包含其主要成分以外的雜質的方式使氧化物半導體膜高純度化，來形成 i 型（本質半導體）或無限趨近於 i 型的氧化物半導體膜。在被高純度化的氧化物半導體膜 403 中，載子極少（近於零）。

圖 6A 至圖 6C 示出根據本實施例的電晶體的另一個結構例子。圖 6A 是電晶體 520 的平面圖，並且圖 6B 和圖 6C 是沿著圖 6A 中的剖面 M-N 和剖面 O-P 的剖面圖。注意，在圖 6A 中，為了簡化起見，省略電晶體 520 的構成要素的一部分（例如，絕緣膜 407 等）。

圖 6A 至圖 6C 所示的電晶體 520 與圖 4A 至圖 4C 所示的電晶體 510 同樣在具有絕緣表面的基板 400 上包括基底絕緣膜 506、氧化物半導體膜 403、源極電極層 405a、汲極電極層 405b、閘極絕緣膜 502、閘極電極層 401 及絕緣膜 407。

圖 6A 至圖 6C 所示的電晶體 520 與圖 4A 至圖 4C 所示的電晶體 510 的不同之處之一為源極電極層 405a 及汲極電極層 405b 與氧化物半導體膜 403 的層疊順序。換言之，電晶體 520 具有：接觸於基底絕緣膜 506 的源極電極層 405a 及汲極電極層 405b；以及設置在源極電極層 405a 及汲極電極層 405b 上且至少與基底絕緣膜 506 部分接觸

的氧化物半導體膜 403。作為詳細內容，可以參照電晶體 510 的說明。

在採用圖 6A 至圖 6C 所示的結構時也可以得到與採用圖 4A 至圖 4C 所示的結構時相同的效果。

在本實施例所示的電晶體中，藉由利用氧摻雜處理增大氧化物半導體膜中的氧含量，可以抑制電偏壓應力或熱應力所引起的退化，並可以降低光所導致的退化。另外，藉由氧摻雜處理在氧化物半導體膜中形成氧過剩區，可以填補膜中的氧缺損。再者，藉由利用熱處理從氧化物半導體去除氫、水、羥基或氫化物（也稱為氫化合物）等包含氫原子的雜質，包括實現了高純度化及 i 型（本質）化的氧化物半導體膜，抑制臨界電壓等電特性變動，從而可以實現在電性上穩定的電晶體。

如上所述，可以提供使用具有穩定的電特性的氧化物半導體的半導體裝置。另外，可以提供可靠性高的半導體裝置。

本實施例所示的結構、方法等可以與其他實施例所示的結構、方法等適當地組合而使用。

### 實施例 3

藉由使用實施例 1 或 2 所例示的電晶體來可以製造具有顯示功能的半導體裝置（也稱為顯示裝置）。此外，藉由將包括電晶體的驅動電路的一部分或全部與像素部一體地形成在相同的基板上，可以形成系統整合型面板

( system-on-panel ) 。

在圖 8A 中，設置在第一基板 4001 上的像素部 4002 由以圍繞像素部 4002 的方式設置的密封材料 4005 及第二基板 4006 密封。在圖 8A 中，在第一基板 4001 上的與由密封材料 4005 圍繞的區域不同的區域中安裝有使用單晶半導體膜或多晶半導體膜形成在另行準備的基板上的掃描線驅動電路 4004 及信號線驅動電路 4003。此外，供給到信號線驅動電路 4003、掃描線驅動電路 4004 及像素部 4002 的各種信號及電位從 FPC ( Flexible printed circuit : 撓性印刷電路 ) 4018a、4018b 供給。

在圖 8B 和圖 8C 中，以圍繞設置在第一基板 4001 上的像素部 4002 和掃描線驅動電路 4004 的方式設置有密封材料 4005。此外，在像素部 4002 和掃描線驅動電路 4004 上設置有第二基板 4006。因此，包括顯示元件的像素部 4002 及掃描線驅動電路 4004 與顯示元件一起由第一基板 4001、密封材料 4005 以及第二基板 4006 密封。在圖 8B 和圖 8C 中，在第一基板 4001 上的與由密封材料 4005 圍繞的區域不同的區域中安裝有使用單晶半導體膜或多晶半導體膜形成在另行準備的基板上的信號線驅動電路 4003。在圖 8B 和圖 8C 中，供給到信號線驅動電路 4003、掃描線驅動電路 4004 及像素部 4002 的各種信號及電位從 FPC4018 供給。

此外，圖 8B 和圖 8C 示出另行形成信號線驅動電路 4003 並且將該信號線驅動電路 4003 安裝到第一基板 4001

的實例，但是本實施例不侷限於該結構。既可以另行形成掃描線驅動電路並進行安裝，又可以另行僅形成信號線驅動電路的一部分或者掃描線驅動電路的一部分並進行安裝。

注意，對另行形成的驅動電路的連接方法沒有特別的限制，而可以採用 COG (Chip On Glass, 玻璃上晶片) 方法、引線接合方法或者 TAB (Tape Automated Bonding, 卷帶式自動接合) 方法等。圖 8A 是藉由 COG 方法安裝信號線驅動電路 4003、掃描線驅動電路 4004 的例子，圖 8B 是藉由 COG 方法安裝信號線驅動電路 4003 的例子，而圖 8C 是藉由 TAB 方法安裝信號線驅動電路 4003 的例子。

此外，顯示裝置包括密封有顯示元件的面板和在該面板中安裝有包括控制器的 IC 等的模組。

注意，本說明書中的顯示裝置是指影像顯示裝置、顯示裝置或光源（包括照明設備）。另外，顯示裝置還包括：安裝有連接器諸如 FPC、TAB 膠帶或 TCP 的模組；在 TAB 膠帶或 TCP 的端部上設置有印刷線路板的模組；或者藉由 COG 方式將 IC（積體電路）直接安裝到顯示元件的模組。

此外，設置在第一基板上的像素部及掃描線驅動電路包括多個電晶體，並且，可以應用實施例 1 或 2 所例示的電晶體。

作為設置在顯示裝置中的顯示元件，可以使用液晶元

件（也稱為液晶顯示元件）、發光元件（也稱為發光顯示元件）。發光元件將由電流或電壓控制亮度的元件包括在其範疇內，明確而言，包括無機 EL（Electro Luminescence，電致發光）、有機 EL 等。此外，也可以應用電子墨水等由於電作用而改變對比度的顯示媒體。

參照圖 9 至圖 11 對半導體裝置的一種實施例進行說明。圖 9 至圖 11 相當於沿著圖 8B 的線 Q-R 的剖面圖。

如圖 9 至圖 11 所示，半導體裝置包括連接端子電極層 4015 及端子電極層 4016，並且，連接端子電極層 4015 及端子電極層 4016 藉由各向異性導電膜 4019 電連接到 FPC4018 所包括的端子。

連接端子電極層 4015 由與第一電極層 4030 相同的導電膜形成，並且，端子電極層 4016 由與電晶體 4010、電晶體 4011 的源極電極層及汲極電極層相同的導電膜形成。

此外，設置在第一基板 4001 上的像素部 4002、掃描線驅動電路 4004 包括多個電晶體，並且，在圖 9 至圖 11 中例示像素部 4002 所包括的電晶體 4010、掃描線驅動電路 4004 所包括的電晶體 4011。在圖 9 中，在電晶體 4010、電晶體 4011 上設置有絕緣膜 4020、絕緣膜 4024，並且在圖 10 和圖 11 中還設置有絕緣膜 4021。另外，絕緣膜 4023 是用作基底膜的絕緣膜。

在本實施例中，作為電晶體 4010、電晶體 4011，可以使用實施例 1 或 2 所示的電晶體。

電晶體 4010、電晶體 4011 是具有高純度化且抑制了氧缺損的形成的氧化物半導體膜的電晶體。因此，電晶體 4010 及電晶體 4011 的電特性的變動得到抑制，所以在電性上是穩定的。

因此，作為圖 9 至圖 11 所示的本實施例的半導體裝置，可以提供可靠性高的半導體裝置。

此外，在本實施例中示出在絕緣膜上的與驅動電路用電晶體 4011 的氧化物半導體膜的通道形成區重疊的位置設置有導電層的例子。藉由將導電層設置在與氧化物半導體膜的通道形成區重疊的位置，可以進一步降低 BT 測試前後的電晶體 4011 的臨界電壓的變化量。另外，導電層的電位可以與電晶體 4011 的閘極電極層相同或不同，並也可以用作第二閘極電極層。另外，導電層的電位也可以為 GND、0V 或浮動狀態。

此外，該導電層還具有遮蔽外部的電場，即不使外部的電場作用到內部（包括薄膜電晶體的電路部）的功能（尤其是，遮蔽靜電的靜電遮蔽功能）。利用導電層的遮蔽功能，可以防止由於靜電等外部的電場的影響而使電晶體的電特性變動。

設置在像素部 4002 中的電晶體 4010 電連接到顯示元件，而構成顯示面板。顯示元件只要可以進行顯示就沒有特別的限制，而可以使用各種各樣的顯示元件。

圖 9 示出作為顯示元件使用液晶元件的液晶顯示裝置的例子。在圖 9 中，作為顯示元件的液晶元件 4013 包括

第一電極層 4030、第二電極層 4031 以及液晶層 4008。注意，以夾持液晶層 4008 的方式設置有用作配向膜的絕緣膜 4032、絕緣膜 4033。第二電極層 4031 設置在第二基板 4006 一側，並且，第一電極層 4030 和第二電極層 4031 夾著液晶層 4008 而層疊。

此外，元件符號 4035 是藉由對絕緣膜選擇性地進行蝕刻而獲得的柱狀間隔物，並且它是為控制液晶層 4008 的厚度（單元間隙）而設置的。另外，也可以使用球狀間隔物。

當作為顯示元件使用液晶元件時，可以使用熱致液晶、低分子液晶、高分子液晶、高分子分散型液晶、鐵電液晶、反鐵電液晶等。上述液晶材料根據條件而呈現膽固醇相、近晶相、立方相、手征向列相、均質相等。

另外，也可以使用不使用配向膜的呈現藍相的液晶。藍相是液晶相的一種，是指當使膽固醇相液晶的溫度上升時即將從膽固醇相轉變到均質相之前出現的相。由於藍相只出現在較窄的溫度範圍內，所以為了改善溫度範圍而將混合有幾 wt% 以上的手性試劑的液晶組成物用於液晶層。由於包含呈現藍相的液晶和手性試劑的液晶組成物的回應速度短，並且其具有光學各向同性，所以不需要取向處理，從而視角依賴性小。另外，由於不需要設置配向膜而不需要摩擦處理，因此可以防止由於摩擦處理而引起的靜電破壞，並可以降低製造製程中的液晶顯示裝置的不良、破損。從而，可以提高液晶顯示裝置的生產率。在使用氧

化物半導體膜的電晶體中，電特性因靜電而有可能顯著地變動而越出設計範圍。因此，將藍相的液晶材料用於具有使用氧化物半導體膜的電晶體的液晶顯示裝置是更有效的。

此外，液晶材料的固有電阻為  $1 \times 10^9 \Omega \cdot \text{cm}$  以上，較佳地為  $1 \times 10^{11} \Omega \cdot \text{cm}$  以上，更佳地為  $1 \times 10^{12} \Omega \cdot \text{cm}$  以上。注意，本說明書中的固有電阻的值為以  $20^\circ\text{C}$  測量的值。

考慮到配置在像素部中的電晶體的洩漏電流等而以能夠在所定的期間中保持電荷的方式設定設置在液晶顯示裝置中的儲存電容器的尺寸。考慮到電晶體的截止電流等設定儲存電容器的尺寸，即可。藉由使用具有高純度且包括氧過剩區的氧化物半導體膜的電晶體，設置具有各像素中的液晶電容的三分之一以下，較佳地為五分之一以下的電容的儲存電容器，就足夠了。

在本實施例中使用的具有高純度化且抑制了氧缺損的形成的氧化物半導體膜的電晶體可以降低截止狀態下的電流值（截止電流值）。因此，可以延長視頻信號等的電信號的保持時間，並且，在電源的導通狀態下也可以延長寫入間隔。因此，可以降低刷新工作的頻率，所以可以抑制耗電量。

此外，在本實施例中使用的具有高純度化且抑制了氧缺損的形成的氧化物半導體膜的電晶體可以得到較高的場效應遷移率，所以可以進行高速驅動。例如，藉由將這種能夠進行高速驅動的電晶體用於液晶顯示裝置，可以在同

一基板上形成像素部的開關電晶體及用於驅動電路部的驅動電晶體。也就是說，因為不需要作為驅動電路另行使用利用矽晶片等形成的半導體裝置，所以可以縮減半導體裝置的部件數。另外，在像素部中也藉由使用能夠進行高速驅動的電晶體，可以提供高品質的影像。

液晶顯示裝置可以採用 TN ( Twisted Nematic , 扭曲向列 ) 模式、IPS ( In-Plane-Switching , 平面內轉換 ) 模式、FFS ( Fringe Field Switching , 邊緣電場轉換 ) 模式、ASM ( Axially Symmetric aligned Micro-cell , 軸對稱排列微單元 ) 模式、OCB ( Optical Compensated Birefringence , 光學補償彎曲 ) 模式、FLC ( Ferroelectric Liquid Crystal , 鐵電性液晶 ) 模式、AFLC ( Anti Ferroelectric Liquid Crystal , 反鐵電性液晶 ) 模式等。

此外，也可以使用常黑型液晶顯示裝置，例如採用垂直配向 ( VA ) 模式的透過型液晶顯示裝置。作為垂直配向模式，例如可以使用 MVA ( Multi-Domain Vertical Alignment : 多象限垂直配向 ) 模式、PVA ( Patterned Vertical Alignment : 垂直取向構型 ) 模式、ASV ( Advanced Super View: 進階超視 ) 模式等。另外，也可以用於 VA 型液晶顯示裝置。VA 型液晶顯示裝置是控制液晶顯示面板的液晶分子的排列的一種方式。VA 型液晶顯示裝置是在不被施加電壓時液晶分子朝向垂直於面板的方向的方式。此外，也可以使用將像素 ( pixel ) 分成幾個區域 ( 子像素 ) 且使分子分別倒向不同方向的被稱為多疇

化或多域設計的方法。

此外，在顯示裝置中，適當地設置黑矩陣（遮光層）、偏振構件、相位差構件、抗反射構件等的光學構件（光學基板）等。例如，也可以使用利用偏振基板以及相位差基板的圓偏振。此外，作為光源，也可以使用背光、側光燈等。

此外，作為像素部中的顯示方式，可以採用逐行掃描方式或隔行掃描方式等。此外，當進行彩色顯示時在像素中控制的顏色因素不侷限於 RGB（R 顯示紅色，G 顯示綠色，B 顯示藍色）的三種顏色。例如，也可以採用 RGBW（W 顯示白色）或對 RGB 追加黃色（yellow）、青色（cyan）、紫紅色（magenta）等中的一種顏色以上的顏色。注意，也可以按每個顏色因素的點使其顯示區域的大小不同。但是，所公開的發明不侷限於彩色顯示的顯示裝置，而也可以應用於單色顯示的顯示裝置。

此外，作為顯示裝置所包括的顯示元件，可以應用利用電致發光的發光元件。利用電致發光的發光元件根據發光材料是有機化合物還是無機化合物被區別，一般地，前者被稱為有機 EL 元件，而後者被稱為無機 EL 元件。

在有機 EL 元件中，藉由對發光元件施加電壓，電子及電洞分別從一對電極注入到包括具有發光性的有機化合物的層，以使電流流過。並且，藉由這些載子（電子及電洞）重新結合，具有發光性的有機化合物形成激發態，當從該激發態回到基態時發光。由於這種機理，這種發光元

件被稱為電流激發型發光元件。

無機 EL 元件根據其元件結構而分類為分散型無機 EL 元件和薄膜型無機 EL 元件。分散型無機 EL 元件具有發光層，其中發光材料的粒子分散在黏合劑中，並且其發光機理是利用施體能階和受體能階的施體-受體重新結合型發光。薄膜型無機 EL 元件具有一種結構，其中，發光層夾在介電層之間，並且該夾著發光層的介電層由電極夾住，其發光機理是利用金屬離子的內殼層電子躍遷的定域型發光。注意，這裏作為發光元件使用有機 EL 元件進行說明。

為了取出發光，使發光元件的一對電極中的至少一個具有透光性即可。並且，在基板上形成電晶體及發光元件，作為發光元件，有從與基板相反一側的表面取出發光的頂部發射；從基板一側的表面取出發光的底部發射；從基板一側及與基板相反一側的表面取出發光的雙面發射結構的發光元件，可以應用上述任一種發射結構的發光元件。

圖 10 示出作為顯示元件使用發光元件的發光裝置的例子。作為顯示元件的發光元件 4513 電連接到設置在像素部 4002 中的電晶體 4010。注意，發光元件 4513 的結構是由第一電極層 4030、電致發光層 4511、第二電極層 4031 構成的疊層結構，但是，不侷限於圖 10 所示的結構。根據從發光元件 4513 取出的光的方向等，可以適當地改變發光元件 4513 的結構。

分隔壁 4510 使用有機絕緣材料或無機絕緣材料形成。尤其是，較佳的是，使用感光樹脂材料，在第一電極層 4030 上形成開口部，並且將該開口部的側壁形成為具有連續曲率的傾斜面。

電致發光層 4511 可以使用一個層構成，也可以使用多個層的疊層構成。

爲了防止氧、氫、水分、二氧化碳等侵入到發光元件 4513 中，也可以在第二電極層 4031 及分隔壁 4510 上形成保護膜。作爲保護膜，可以形成氮化矽膜、氮氧化矽膜、DLC 膜等。此外，在由第一基板 4001、第二基板 4006 以及密封材料 4005 密封的空間中設置有填充材料 4514 並被密封。如此，爲了不暴露於外氣，較佳的是，使用氣密性高且脫氣少的保護薄膜（黏合薄膜、紫外線固化樹脂薄膜等）、覆蓋材料進行封裝（封入）。

作爲填充材料 4514，除了氮或氫等惰性氣體以外，也可以使用紫外線固化樹脂、熱固性樹脂，並且，可以使用 PVC（聚氯乙烯）、丙烯酸樹脂、聚醯亞胺、環氧樹脂、矽酮樹脂、PVB（聚乙烯醇縮丁醛）或 EVA（乙烯-醋酸乙烯酯）。例如，作爲填充材料使用氮，即可。

另外，如果需要，則也可以在發光元件的射出表面上適當地設置諸如偏光板、圓偏光板（包括橢圓偏光板）、相位差板（ $\lambda/4$  板， $\lambda/2$  板）、濾色片等的光學薄膜。此外，也可以在偏光板、圓偏光板上設置防反射膜。例如，可以進行抗眩光處理，該處理是利用表面的凹凸來擴散反

射光而可以降低眩光的處理。

此外，作為顯示裝置，也可以提供驅動電子墨水的電子紙。電子紙也稱為電泳顯示裝置（電泳顯示器），並具有如下優勢：與紙同樣的易讀性；其耗電量比其他顯示裝置的耗電量低；形狀薄且輕。

作為電泳顯示裝置，有各種各樣的形式，但是它是多個包括具有正電荷的第一粒子和具有負電荷的第二粒子的微膠囊分散在溶劑或溶質中，並且，藉由對微膠囊施加電場，使微膠囊中的粒子彼此移動到相對方向，以只顯示集合在一方側的粒子的顏色的裝置。注意，第一粒子或第二粒子包括染料，並當沒有電場時不移動。此外，第一粒子的顏色和第二粒子的顏色不同（包括無色）。

如此，電泳顯示裝置是利用介電常數高的物質移動到高電場區域，即所謂的介電泳效應（dielectrophoretic effect）的顯示器。

分散有上述微囊的溶劑被稱為電子墨水，並且該電子墨水可以印刷到玻璃、塑膠、布、紙等的表面上。另外，還可以藉由使用濾色片、具有色素的粒子來進行彩色顯示。

此外，作為微囊中的第一粒子及第二粒子，使用選自導電材料、絕緣材料、半導體材料、磁性材料、液晶材料、鐵電性材料、電致發光材料、電致變色材料、磁泳材料中的一種材料或這些材料的複合材料即可。

此外，作為電子紙，也可以應用使用旋轉球顯示方式

的顯示裝置。旋轉球顯示方式是如下方法，即將分別塗為白色和黑色的球形粒子配置在作為用於顯示元件的電極層的第一電極層與第二電極層之間，使第一電極層與第二電極層之間產生電位差來控制球形粒子的方向，以進行顯示。

圖 11 示出半導體裝置的一個實施例的主動矩陣型電子紙。圖 11 所示的電子紙是使用旋轉球顯示方式的顯示裝置的例子。旋轉球顯示方式是指將分別塗為白色和黑色的球形粒子配置在用於顯示元件的電極層之間，使電極層之間產生電位差來控制球形粒子的方向，以進行顯示的方法。

在連接到電晶體 4010 的第一電極層 4030 與設置在第二基板 4006 上的第二電極層 4031 之間設置有球形粒子 4613，在該球形粒子 4613 中，在填充有液體的空洞 4612 內具有黑色區域 4615a 及白色區域 4615b，並且，球形粒子 4613 的周圍填充有樹脂等填充材料 4614。第二電極層 4031 相當於共用電極層（反電極層）。第二電極層 4031 電連接到公共電位線。

注意，在圖 9 至圖 11 中，作為第一基板 4001、第二基板 4006，除了玻璃基板以外，也可以使用具有撓性的基板。例如，可以使用具有透光性的塑膠基板等。作為塑膠，可以使用 FRP（Fiberglass-Reinforced Plastics；玻璃纖維強化塑膠）板、PVF（聚氟乙烯）薄膜、聚酯薄膜或丙烯酸樹脂薄膜。此外，也可以使用具有由 PVF 薄膜或

聚酯薄膜夾住鋁箔的結構的薄片。

在本實施例中，作為絕緣膜 4020 使用氧化矽膜，而作為絕緣膜 4024 使用氧化鋁膜。絕緣膜 4020、絕緣膜 4024 可以藉由濺射法或電漿 CVD 法形成。

在氧化物半導體膜上作為絕緣膜 4024 設置的氧化鋁膜具有高遮斷效果（阻擋效果），即不使氫、水分等雜質及氧的兩者透過膜的效果。

因此，氧化鋁膜用作保護膜，而防止在製造製程中及之後成為變動原因的氫、水分等雜質混入到氧化物半導體膜，並防止從氧化物半導體膜放出作為構成氧化物半導體的主要成分材料的氧。

另外，與氧化物半導體膜接觸地設置的用作絕緣膜 4020 的氧化矽膜具有將氧供應到氧化物半導體膜的功能。因此，較佳的是，絕緣膜 4020 為含有多量的氧的氧化物絕緣膜。

電晶體 4010 及電晶體 4011 具有高純度化並抑制了氧缺損的形成的氧化物半導體膜。另外，電晶體 4010 及電晶體 4011 作為閘極絕緣膜具有氧化矽膜。包括在電晶體 4010 及電晶體 4011 中的氧化物半導體膜藉由氧摻雜處理形成有具有超過化學計量組成比的氧的區域，並且在用作絕緣膜 4024 的氧化鋁膜設置於氧化物半導體膜上的狀態下進行摻雜後的加熱處理，從而可以防止因該加熱處理而從氧化物半導體膜放出氧。因此，可以得到包括氧含量超過化學計量組成比的區域的氧化物半導體膜。

另外，包括在電晶體 4010 及電晶體 4011 中的氧化物半導體膜是藉由形成氧化物半導體膜之後的加熱處理和氧摻雜處理之後的加熱處理中的至少一方實現脫水化或脫氫化的高純度膜。因此，藉由將該氧化物半導體膜用於電晶體 4010 及電晶體 4011，可以降低起因於氧缺損的電晶體的臨界電壓  $V_{th}$  的偏差、臨界電壓的漂移  $\Delta V_{th}$ 。

另外，作為用作平坦化絕緣膜的絕緣膜 4021，可以使用丙烯酸樹脂、聚醯亞胺、苯並環丁烯類樹脂、聚醯胺、環氧樹脂等具有耐熱性的有機材料。此外，除了上述有機材料以外，也可以使用低介電常數材料（low-k 材料）、矽氧烷類樹脂、PSG（磷矽玻璃）、BPSG（硼磷矽玻璃）等。另外，也可以藉由層疊多個由這些材料形成的絕緣膜來形成絕緣膜 4021。

對絕緣膜 4021 的形成方法沒有特別的限制，可以根據其材料利用濺射法、SOG 法、旋塗法、浸漬法、噴塗法、液滴噴射法（噴墨法等）、絲網印刷、膠版印刷、刮刀、輥塗機、幕式塗布機、刮刀式塗布機等形成絕緣膜 4021。

顯示裝置藉由使來自光源或顯示元件的光透過來進行顯示。因此，設置在光透過的像素部中的基板、絕緣膜、導電膜等薄膜全都對可見光的波長區域的光具有透光性。

作為對顯示元件施加電壓的第一電極層及第二電極層（也稱為像素電極層、共用電極層、反電極層等），根據取出光的方向、設置電極層的地方以及電極層的圖案結構

選擇其透光性、反射性，即可。

作為第一電極層 4030、第二電極層 4031，可以使用含有氧化鎢的銦氧化物、含有氧化鎢的銦鋅氧化物、含有氧化鈦的銦氧化物、含有氧化鈦的銦錫氧化物、銦錫氧化物（以下表示為 ITO）、銦鋅氧化物、添加有氧化矽的銦錫氧化物、石墨烯等具有透光性的導電材料。

此外，第一電極層 4030、第二電極層 4031 可以使用鎢（W）、鉬（Mo）、鋯（Zr）、鈦（Hf）、釩（V）、鈮（Nb）、鉭（Ta）、鉻（Cr）、鈷（Co）、鎳（Ni）、鈦（Ti）、鉑（Pt）、鋁（Al）、銅（Cu）、銀（Ag）等金屬、其合金或其金屬氮化物中的一種或多種來形成。

此外，第一電極層 4030、第二電極層 4031 可以使用包括導電高分子（也稱為導電聚合體）的導電組成物來形成。作為導電高分子，可以使用所謂的  $\pi$  電子共軛類導電高分子。例如，可以舉出聚苯胺或其衍生物、聚吡咯或其衍生物、聚噻吩或其衍生物、或者由苯胺、吡咯和噻吩中的兩種以上構成的共聚物或其衍生物等。

此外，由於電晶體容易被靜電等破壞，所以較佳的是設置用來保護驅動電路的保護電路。較佳的是，保護電路使用非線性元件構成。

如上所述，藉由應用實施例 1 或 2 所示的電晶體，可以提供具有各種各樣的功能的半導體裝置。

#### 實施例 4

藉由使用實施例 1 或 2 所例示的電晶體，可以製造具有讀取目標物的資訊的影像感測器功能的半導體裝置。

圖 12A 示出具有影像感測器功能的半導體裝置的一個例子。圖 12A 是光電感測器的等效電路，而圖 12B 是示出光電感測器的一部分的剖面圖。

光電二極體 602 的一個電極電連接到光電二極體重設信號線 658，而光電二極體 602 的另一個電極電連接到電晶體 640 的閘極。電晶體 640 的源極電極和汲極電極中的一個電連接到光電感測器參考信號線 672，而電晶體 640 的源極電極和汲極電極中的另一個電連接到電晶體 656 的源極電極和汲極電極中的一個。電晶體 656 的閘極電連接到閘極信號線 659，電晶體 656 的源極電極和汲極電極中的另一個電連接到光電感測器輸出信號線 671。

注意，在本說明書的電路圖中，為了使使用氧化物半導體膜的電晶體一目了然，將使用氧化物半導體膜的電晶體的符號表示為“OS”。在圖 12A 中，電晶體 640 和電晶體 656 是如實施例 1 或實施例 2 的電晶體所示的使用藉由氧摻雜處理形成了氧過剩區的氧化物半導體膜的電晶體。

圖 12B 是示出光電感測器中的光電二極體 602 和電晶體 640 的剖面圖，其中在具有絕緣表面的基板 601（TFT 基板）上設置有用作感測器的光電二極體 602 和電晶體 640。藉由使用黏合層 608，在光電二極體 602 和電晶體 640 上設置有基板 613。

在電晶體 640 上設置有絕緣膜 631、絕緣膜 632、層間絕緣膜 633 以及層間絕緣膜 634。光電二極體 602 設置在層間絕緣膜 633 上，並且光電二極體 602 具有如下結構：在形成於層間絕緣膜 633 上的電極層 641a 和設置在層間絕緣膜 634 上的電極層 642 之間從層間絕緣膜 633 一側按順序層疊有第一半導體膜 606a、第二半導體膜 606b 及第三半導體膜 606c。

電極層 641a 與形成在層間絕緣膜 634 中的導電層 643 電連接，並且電極層 642 藉由電極層 641b 與閘極電極層 645 電連接。閘極電極層 645 與電晶體 640 的閘極電極層電連接，並且光電二極體 602 與電晶體 640 電連接。

在此，例示一種 pin 型光電二極體，其中層疊用作第一半導體膜 606a 的具有 p 型導電型的半導體膜、用作第二半導體膜 606b 的高電阻的半導體膜（I 型半導體膜）、用作第三半導體膜 606c 的具有 n 型導電型的半導體膜。

第一半導體膜 606a 是 p 型半導體膜，而可以由包含賦予 p 型的雜質元素的非晶矽膜形成。使用包含屬於週期表中的第 13 族的雜質元素（例如，硼（B））的半導體材料氣體藉由電漿 CVD 法來形成第一半導體膜 606a。作為半導體材料氣體，可以使用矽烷（ $\text{SiH}_4$ ）。另外，也可以使用  $\text{Si}_2\text{H}_6$ 、 $\text{SiH}_2\text{Cl}_2$ 、 $\text{SiHCl}_3$ 、 $\text{SiCl}_4$ 、 $\text{SiF}_4$  等。另外，也可以使用如下方法：在形成不包含雜質元素的非晶矽膜之後，使用擴散法或離子植入法將雜質元素引入到該非晶矽膜。較佳的是，在使用離子植入法等引入雜質元素之後進

行加熱等來使雜質元素擴散。在此情況下，作為形成非晶矽膜的方法，可以使用 LPCVD 法、氣相生長法或濺射法等。較佳的是，將第一半導體膜 606a 的厚度設定為 10nm 以上且 50nm 以下。

第二半導體膜 606b 是 i 型半導體膜（本質半導體膜），而可以由非晶矽膜形成。為了形成第二半導體膜 606b，藉由電漿 CVD 法使用半導體材料氣體來形成非晶矽膜。作為半導體材料氣體，可以使用矽烷（ $\text{SiH}_4$ ）。另外，也可以使用  $\text{Si}_2\text{H}_6$ 、 $\text{SiH}_2\text{Cl}_2$ 、 $\text{SiHCl}_3$ 、 $\text{SiCl}_4$  或  $\text{SiF}_4$  等。也可以藉由 LPCVD 法、氣相生長法、濺射法等形成第二半導體膜 606b。較佳的是，將第二半導體膜 606b 的厚度設定為 200nm 以上且 1000nm 以下。

第三半導體膜 606c 是 n 型半導體膜，而可以由包含賦予 n 型的雜質元素的非晶矽膜形成。使用包含屬於週期表中的第 15 族的雜質元素（例如，磷（P））的半導體材料氣體藉由電漿 CVD 法形成第三半導體膜 606c。作為半導體材料氣體，可以使用矽烷（ $\text{SiH}_4$ ）。另外，也可以使用  $\text{Si}_2\text{H}_6$ 、 $\text{SiH}_2\text{Cl}_2$ 、 $\text{SiHCl}_3$ 、 $\text{SiCl}_4$  或  $\text{SiF}_4$  等。另外，也可以使用如下方法：在形成不包含雜質元素的非晶矽膜之後，使用擴散法或離子植入法將雜質元素引入到該非晶矽膜。較佳的是，在使用離子植入法等引入雜質元素之後進行加熱等來使雜質元素擴散。在此情況下，作為形成非晶矽膜的方法，可以使用 LPCVD 法、氣相生長法或濺射法等。較佳的是，將第三半導體膜 606c 的厚度設定為 20nm

以上且 200nm 以下。

此外，第一半導體膜 606a、第二半導體膜 606b 以及第三半導體膜 606c 也可以不使用非晶半導體形成，而使用多晶半導體或微晶半導體（Semi Amorphous Semiconductor：SAS）形成。

在考慮吉布斯自由能時，微晶半導體屬於介於非晶和單晶之間的中間亞穩態。即，微晶半導體處於自由能穩定的第三態，且具有短程有序和晶格畸變。此外，柱狀或針狀晶體在相對於基板表面的法線方向上生長。作為微晶半導體的典型例子的微晶矽，其拉曼光譜向表示單晶矽的  $520\text{cm}^{-1}$  的低波數一側偏移。亦即，微晶矽的拉曼光譜的峰值位於表示單晶矽的  $520\text{cm}^{-1}$  和表示非晶矽的  $480\text{cm}^{-1}$  之間。另外，包含至少 1at.%或其以上的氫或鹵素，以終結懸空鍵。還有，藉由包含氮、氬、氫、氖等的稀有氣體元素來進一步促進晶格畸變，提高穩定性而得到優良的微晶半導體膜。

該微晶半導體膜可以藉由頻率為幾十 MHz 至幾百 MHz 的高頻電漿 CVD 法或頻率為 1GHz 以上的微波電漿 CVD 設備形成。典型地，可以使用氫稀釋  $\text{SiH}_4$ 、 $\text{Si}_2\text{H}_6$ 、 $\text{SiH}_2\text{Cl}_2$ 、 $\text{SiHCl}_3$ 、 $\text{SiCl}_4$ 、 $\text{SiF}_4$  等的氫化矽來形成該微晶半導體膜。此外，除了氫化矽和氫之外，也可以使用選自氮、氬、氫、氖中的一種或多種稀有氣體元素進行稀釋來形成微晶半導體膜。在上述情況下，將氫的流量比設定為氫化矽的 5 倍以上且 200 倍以下，較佳地設定為 50 倍以

上且 150 倍以下，更佳地設定為 100 倍。再者，也可以在含矽的氣體中混入  $\text{CH}_4$ 、 $\text{C}_2\text{H}_6$  等的碳化物氣體、 $\text{GeH}_4$ 、 $\text{GeF}_4$  等的鍺化氣體、 $\text{F}_2$  等。

此外，由於光電效應生成的電洞的遷移率低於電子的遷移率，因此當 p 型半導體膜側的表面用作光接收面時，pin 型光電二極體具有較好的特性。這裏示出將光電二極體 602 從形成有 pin 型光電二極體的基板 601 的面接收的光 622 轉換為電信號的例子。此外，來自其導電型與用作光接收面的半導體膜一側相反的半導體膜一側的光是干擾光，因此，較佳的是，電極層使用具有遮光性的導電膜。另外，也可以將 n 型半導體膜側的表面用作光接收面。

藉由使用絕緣材料且根據材料使用濺射法、電漿 CVD 法、SOG 法、旋塗法、浸漬法、噴塗法、液滴噴射法（噴墨法等）、絲網印刷、膠版印刷、刮刀、輥塗機、幕式塗布機、刮刀式塗布機等，來可以形成絕緣膜 632、層間絕緣膜 633、層間絕緣膜 634。

在本實施例中，作為絕緣膜 631 使用氧化鋁膜。絕緣膜 631 可以藉由濺射法或電漿 CVD 法形成。

在氧化物半導體膜上作為絕緣膜 631 設置的氧化鋁膜具有高遮斷效果（阻擋效果），即不使氫、水分等雜質及氧的兩者透過膜的效果。

因此，氧化鋁膜用作保護膜，而防止在製造製程中及之後成為變動原因的氫、水分等雜質混入到氧化物半導體膜，並防止從氧化物半導體膜放出作為構成氧化物半導體

的主要成分材料的氧。

在本實施例中，電晶體 640 具有高純度化並抑制了氧缺損的形成的氧化物半導體膜。另外，電晶體 640 作為閘極絕緣膜具有氧化矽膜。包括在電晶體 640 中的氧化物半導體膜藉由氧摻雜處理形成有具有超過化學計量組成比的氧的區域，並且在用作絕緣膜 631 的氧化鋁膜設置於氧化物半導體膜上的狀態下進行摻雜後的加熱處理，從而可以防止因該加熱處理而從氧化物半導體膜放出氧。因此，可以得到包括氧含量超過化學計量組成比的區域的氧化物半導體膜。

另外，包括在電晶體 640 中的氧化物半導體膜是藉由形成氧化物半導體膜之後的加熱處理和氧摻雜處理之後的加熱處理中的至少一方實現脫水化或脫氫化的高純度膜。因此，藉由將該氧化物半導體膜用於電晶體 640，可以降低起因於氧缺損的電晶體的臨界電壓  $V_{th}$  的偏差、臨界電壓的漂移  $\Delta V_{th}$ 。

作為絕緣膜 632，可以使用無機絕緣材料，諸如氧化矽層、氧氮化矽層、氧化鋁層、氧氮化鋁層等氧化物絕緣膜、氮化矽層、氮氧化矽層、氮化鋁層、氮氧化鋁層等氮化物絕緣膜的單層或疊層。

較佳的是，作為層間絕緣膜 633、層間絕緣膜 634，採用用作減少表面凹凸的平坦化絕緣膜的絕緣膜。作為層間絕緣膜 633、層間絕緣膜 634，例如可以使用聚醯亞胺、丙烯酸樹脂、苯並環丁烯樹脂、聚醯胺或環氧樹脂等

具有耐熱性的有機絕緣材料。除了上述有機絕緣材料之外，也可以使用低介電常數材料（low-k 材料）、矽氧烷類樹脂、PSG（磷矽玻璃）、BPSG（硼磷矽玻璃）等的單層或疊層。

藉由檢測入射到光電二極體 602 的光，可以讀取檢測目標的資訊。另外，在讀取檢測目標的資訊時，可以使用背光等的光源。

如上所述，在具有高純度化且含有過剩的填補氧缺損的氧的氧化物半導體膜的電晶體中，電特性的變動得到抑制，在電性上穩定。因此，藉由使用該電晶體，可以提供可靠性高的半導體裝置。

本實施例可以與其他實施例所記載的結構適當地組合而使用。

#### 實施例 5

可以將實施例 1 或 2 所例示的電晶體適用於具有層疊多個電晶體的積體電路的半導體裝置。在本實施例中，作為半導體裝置的一個例子，示出儲存媒體（記憶元件）的例子。

在本實施例中，製造一種半導體裝置，該半導體裝置包括：形成在單晶半導體基板上的第一電晶體；以及隔著絕緣膜在第一電晶體的上方使用半導體膜形成的第二電晶體。

圖 7A 至圖 7C 是半導體裝置的結構的一個例子。圖

7A 示出半導體裝置的剖面，而圖 7B 示出半導體裝置的平面。這裏，圖 7A 相當於沿著圖 7B 的 C1-C2 及 D1-D2 的剖面。另外，圖 7C 示出將上述半導體裝置用作記憶元件時的電路圖的一個例子。

圖 7A 及圖 7B 所示的半導體裝置的下部具有使用第一半導體材料的電晶體 140，上部具有使用第二半導體材料的電晶體 162。可以將實施例 1 或 2 所例示的電晶體適用於電晶體 162。在本實施例中示出作為電晶體 162 使用具有與實施例 2 所示的電晶體 510 相同的結構的電晶體的例子。

層疊的電晶體 140 的半導體材料及結構可以與電晶體 162 的半導體材料及結構相同或不同。在本實施例中示出分別使用具有適於儲存介質（記憶元件）的電路的材料及結構的電晶體的例子，作為第一半導體材料使用氧化物半導體以外的半導體材料，而作為第二半導體材料使用氧化物半導體。作為氧化物半導體以外的半導體材料，例如可以使用矽、鍺、矽鍺、碳化矽或砷化鎵等，較佳的是使用單晶半導體。另外，也可以使用有機半導體材料等。使用這種半導體材料的電晶體容易進行高速工作。另一方面，使用氧化物半導體的電晶體由於其特性而能夠長時間地保持電荷。

電晶體 140 包括：設置在包含半導體材料（例如，矽等）的基板 185 中的通道形成區 116；夾著通道形成區 116 地設置的雜質區 120；與雜質區 120 接觸的金屬化合

物區 124；設置在通道形成區 116 上的閘極絕緣膜 108；以及設置在閘極絕緣膜 108 上的閘極電極層 110。

作為包含半導體材料的基板 185，可以使用矽或碳化矽等單晶半導體基板、多晶半導體基板、矽鍺等的化合物半導體基板或 SOI 基板等。另外，一般來說，“SOI 基板”是指在絕緣表面上設置有矽半導體膜的基板。但是，在本說明書等中“SOI 基板”還是指在絕緣表面上設置有包含矽以外的材料的半導體膜的基板。也就是說，“SOI 基板”所具有的半導體膜不侷限於矽半導體膜。另外，SOI 基板還包括在玻璃基板等絕緣基板上隔著絕緣膜設置有半導體膜的基板。

作為 SOI 基板的製造方法，可以使用以下方法：藉由對鏡面拋光薄片注入氧離子之後進行高溫加熱來離表面有一定深度的區域中形成氧化層，並消除產生在表面層中的缺陷，而製造 SOI 基板的方法；藉由熱處理使照射氫離子來形成的微孔生長來將半導體基板劈開的方法；或在絕緣表面上藉由結晶生長形成單晶半導體膜的方法等。

例如，從單晶半導體基板的一個面添加離子，來在離單晶半導體基板的一個面有一定深度的區域中形成脆化層，而在單晶半導體基板的一個面上和元件基板上中的任一方形成絕緣膜。在單晶半導體基板與元件基板夾著絕緣膜重疊的狀態下進行熱處理來使脆化層中產生裂縫而在脆化層處分開單晶半導體基板，從而從單晶半導體基板將用作半導體膜的單晶半導體膜形成到元件基板上。另外，也

可以適用使用上述方法製造的 SOI 基板。

在基板 185 上以圍繞電晶體 140 的方式設置有元件分離絕緣膜 106。另外，爲了實現高集體化，如圖 7A 所示，較佳的是採用電晶體 140 不具有側壁絕緣膜的結構。另一方面，在重視電晶體 140 的特性的情況下，也可以在閘極電極層 110 的側面設置側壁絕緣膜，並設置包括雜質濃度不同的區域的雜質區 120。

使用單晶半導體基板的電晶體 140 能夠進行高速工作。因此，藉由作爲讀出用電晶體使用該電晶體，可以高速地進行資訊的讀出。

在本實施例中以覆蓋電晶體 140 的方式形成兩個絕緣膜。另外，覆蓋電晶體 140 的絕緣膜可以採用單層結構或三層以上的疊層結構。但是，作爲接觸於包括在設置於上部的電晶體 162 中的氧化物半導體膜的絕緣膜，使用氧化矽膜。

作爲形成電晶體 162 和電容元件 164 之前的處理，對該兩個絕緣膜進行 CMP 處理來形成平坦化的絕緣膜 128 及絕緣膜 130，同時使閘極電極層 110 的上面露出。

作爲絕緣膜 128、絕緣膜 130，典型地可以使用氧化矽膜、氧氮化矽膜、氧化鋁膜、氧氮化鋁膜、氮化矽膜、氮化鋁膜、氮氧化矽膜、氮氧化鋁膜等無機絕緣膜。絕緣膜 128、絕緣膜 130 可以使用電漿 CVD 法或濺射法等形成。

另外，可以使用聚醯亞胺、丙烯酸樹脂、苯並環丁烯

類樹脂等有機材料。另外，除了上述有機材料以外，也可以使用低介電常數材料（low-k 材料）等。在使用有機材料時，也可以使用旋塗法、印刷法等濕處理形成絕緣膜 128、絕緣膜 130。

在本實施例中作為絕緣膜 128 利用濺射法形成 50nm 厚的氮化矽膜，並且作為絕緣膜 130 利用濺射法形成 550nm 厚的氧化矽膜。

然後，在藉由 CMP 處理充分實現了平坦化的絕緣膜 130 上形成氧化物半導體膜，並且將其加工來形成島狀氧化物半導體膜 144。另外，較佳的是，在形成氧化物半導體膜之後進行用於脫水化或脫氫化的熱處理。

接著，在閘極電極層 110、絕緣膜 128、絕緣膜 130 等上形成導電層，對該導電層選擇性地進行蝕刻來形成源極電極層或汲極電極層 142a、汲極電極層或源極電極層 142b。

導電層可以利用如濺射法等 PVD 法或如電漿 CVD 法等 CVD 法形成。此外，作為導電層的材料，可以使用選自 Al、Cr、Cu、Ta、Ti、Mo、W 中的元素或以上述元素為成分的合金等。也可以使用選自 Mn、Mg、Zr、Be、Nd、Sc 中的一種或多種的材料。

導電層既可以採用單層結構又可以採用兩層以上的疊層結構。例如，可以舉出鈦膜或氮化鈦膜的單層結構；含有矽的鋁膜的單層結構；在鋁膜上層疊鈦膜的雙層結構；在氮化鈦膜上層疊鈦膜的雙層結構；層疊鈦膜、鋁膜及鈦

膜的三層結構等。另外，當作爲導電層採用鈦膜或氮化鈦膜的單層結構時，存在容易將該導電層加工爲具有錐形形狀的源極電極層或汲極電極層 142a 及汲極電極層或源極電極層 142b 的優點。

上部電晶體 162 的通道長度 (L) 由源極電極層或汲極電極層 142a 的下端部與汲極電極層或源極電極層 142b 的下端部之間的間隔而決定。另外，在形成通道長度 (L) 短於 25nm 的電晶體的情況下，當進行用來形成掩模的曝光時，較佳的是使用波長極短，即幾 nm 至幾十 nm 的超紫外線 (Extreme Ultraviolet)。

接著，形成接觸於氧化物半導體膜 144 的一部分的閘極絕緣膜 146。作爲閘極絕緣膜 146，可以藉由電漿 CVD 法或濺射法等形成氧化矽膜、氮化矽膜、氧氮化矽膜、氮氧化矽膜或氧化鉛膜等。

在形成閘極絕緣膜 146 之後，進行氧摻雜處理來在氧化物半導體膜 144 中形成氧過剩區。

接著，在閘極絕緣膜 146 上的與氧化物半導體膜 144 重疊的區域中形成閘極電極層 148a，並且在與源極電極層或汲極電極層 142a 重疊的區域中形成電極層 148b。

閘極電極層 148a 及電極層 148b 可以藉由在閘極絕緣膜 146 上形成導電層之後對該導電層選擇性地進行蝕刻來形成。

接著，在閘極絕緣膜 146、閘極電極層 148a 及電極層 148b 上形成包括氧化鋁膜的絕緣膜 150。在絕緣膜 150

為疊層結構的情況下，也可以使用藉由電漿 CVD 法或濺射法等形成的氧化矽膜、氮化矽膜、氧氮化矽膜、氮氧化矽膜、氮化鋁膜、氧氮化鋁膜、氮氧化鋁膜、氧化鉛膜或氧化鎵膜與氧化鋁膜的疊層。

在形成絕緣膜 150 之後進行熱處理（較佳的為第二熱處理）。較佳的是，將該熱處理的溫度設定為 350°C 以上且 650°C 以下，更佳地設定為 450°C 以上且 650°C 以下或低於基板的應變點。另外，氧摻雜處理及氧摻雜處理之後的熱處理（第二熱處理）的時序不侷限於本實施例的結構，但是該熱處理需要至少在形成絕緣膜 150（更具體地，氧化鋁膜）之後進行。這是因為如下緣故：用作絕緣膜 150 的氧化鋁膜具有高遮斷效果（阻擋效果），即不使氫、水分等雜質及氧的兩者透過膜的效果，因此藉由在形成絕緣膜 150 之後進行熱處理，可以防止從氧化物半導體膜 144 放出氧。

接著，在電晶體 162 及絕緣膜 150 上形成絕緣膜 152。絕緣膜 152 可以使用濺射法或 CVD 法等形式。另外，也可以使用含有氧化矽、氧氮化矽、氮化矽、氧化鉛、氧化鋁等無機絕緣材料的材料形成。

接下來，在閘極絕緣膜 146、絕緣膜 150 及絕緣膜 152 中形成到達汲電極層或源極電極層 142b 的開口。藉由使用掩模等選擇性地進行蝕刻來形成該開口。

然後，在上述開口中形成接觸於汲極電極層或源極電極層 142b 的佈線 156。另外，圖 7A 不示出汲極電極層或

源極電極層 142b 與佈線 156 的連接部分。

佈線 156 在使用濺射法等的 PVD 法或電漿 CVD 法等  
的 CVD 法形成導電層之後對該導電層進行蝕刻加工來形  
成。另外，作為導電層的材料，可以使用選自 Al、Cr、  
Cu、Ta、Ti、Mo、W 中的元素或以上述元素為成分的合  
金等。也可以使用選自 Mn、Mg、Zr、Be、Nd、Sc 中的  
任一種或多種的材料。詳細內容與源極電極層或汲極電極  
層 142a 等相同。

藉由上述製程製造電晶體 162 及電容元件 164。電晶  
體 162 具有高純度化且含有填補氧缺損的過剩的氧的氧化  
物半導體膜 144。因此，電晶體 162 得到抑制電特性變動  
並在電性上穩定。電容元件 164 具有源極電極層或汲極電  
極層 142a、閘極絕緣膜 146 及電極層 148b。

另外，在圖 7A 至圖 7C 所示的電容元件 164 中，藉  
由利用閘極絕緣膜 146，可以充分確保源極電極層或汲極  
電極層 142a 與電極層 148b 之間的絕緣性。當然，為了確  
保足夠的電容，也可以採用還具有絕緣膜的電容元件  
164。另外，在不需要電容器的情況下，也可以採用不設  
置電容元件 164 的結構。

圖 7C 示出將上述半導體裝置用作記憶元件時的電路  
圖的一個例子。在圖 7C 中，電晶體 162 的源極電極層和  
汲極電極層中的一方與電容元件 164 的電極層的一方與電  
晶體 140 的閘極電極層電連接。另外，第一佈線（1st  
Line：也稱為源極電極線）與電晶體 140 的源極電極層電

連接，第二佈線（2nd Line：也稱為位元線）與電晶體 140 的汲極電極層電連接。另外，第三佈線（3rd Line：也稱為第一信號線）與電晶體 162 的源極電極層和汲極電極層中的另一方電連接，並且第四佈線（4th Line：也稱為第二信號線）與電晶體 162 的閘極電極層電連接。並且，第五佈線（5th Line：也稱為字線）與電容元件 164 的電極層的另一方電連接。

由於使用氧化物半導體的電晶體 162 的截止電流極小，所以藉由使電晶體 162 處於截止狀態，可以極長時間地保持電晶體 162 的源極電極層和汲極電極層中的一方與電容元件 164 的電極層的一方與電晶體 140 的閘極電極層電連接的節點（以下，節點 FG）的電位。此外，藉由具有電容元件 164，可以容易保持施加到節點 FG 的電荷，並且，可以容易讀出所保持的資訊。

在使半導體裝置儲存資訊時（寫入），首先，將第四佈線的電位設定為使電晶體 162 成為導通狀態的電位，來使電晶體 162 處於導通狀態。由此，第三佈線的電位被供給到節點 FG，由此節點 FG 積蓄所定量的電荷。這裏，施加賦予兩種不同電位位準的電荷（以下，稱為低（Low）位準電荷、高（High）位準電荷）中的任一種。然後，藉由將第四佈線的電位設定為使電晶體 162 成為截止狀態的電位來使電晶體 162 處於截止狀態，節點 FG 變為浮動狀態，從而節點 FG 處於保持所定的電荷的狀態。如上所述，藉由使節點 FG 積蓄並保持所定量的電荷，可以使儲

存單元儲存資訊。

因為電晶體 162 的截止電流極小，所以供給到節點 FG 的電荷被長時間地保持。因此，不需要刷新工作或者可以使刷新工作的頻率變為極低，從而可以充分降低耗電量。此外，即使沒有電力供給，也可以在較長期間內保持儲存內容。

在讀出所儲存的資訊的情況（讀出）下，當在對第一佈線供給所定的電位（恆定電位）的狀態下對第五佈線施加適當的電位（讀出電位）時，對應於保持於節點 FG 的電荷量而電晶體 140 處於不同的狀態。這是因為如下緣故：通常，在電晶體 140 是 n 通道型時，節點 FG 保持 High 位準電荷時的電晶體 140 的外觀臨界值  $V_{th\_H}$  低於節點 FG 保持 Low 位準電荷時的電晶體 140 的外觀臨界值  $V_{th\_L}$ 。在此，外觀臨界值是指為了使電晶體 140 處於“導通狀態”而需要的第五佈線的電位。因此，藉由將第五佈線的電位設定為  $V_{th\_H}$  與  $V_{th\_L}$  之間的電位  $V_0$ ，可以辨別節點 FG 所保持的電荷。例如，在寫入中在被施加 High 位準電荷的情況下，當第五佈線的電位為  $V_0 (>V_{th\_H})$  時，電晶體 140 處於“導通狀態”。在被施加 Low 位準電荷的情況下，即使第五佈線的電位為  $V_0 (<V_{th\_L})$ ，電晶體 140 也保持“截止狀態”。由此，藉由控制第五佈線的電位來讀出電晶體 140 的導通狀態或截止狀態（讀出第二佈線的電位），可以讀出所儲存的資訊。

此外，當重寫所儲存的資訊時，藉由對利用上述寫入

保持所定量的電荷的節點 FG 供給新電位，來使節點 FG 保持有關新資訊的電荷。明確而言，將第四佈線的電位設定為使電晶體 162 處於導通狀態的電位，來使電晶體 162 處於導通狀態。由此，第三佈線的電位（有關新資訊的電位）供給到節點 FG，節點 FG 積蓄所定量的電荷。然後，藉由將第四佈線的電位設定為使電晶體 162 處於截止狀態的電位，來使電晶體 162 處於截止狀態，從而使節點 FG 保持有關新資訊的電荷。也就是說，藉由在利用第一寫入使節點 FG 保持所定量的電荷的狀態下，進行與第一寫入相同的工作（第二寫入），可以重寫儲存的資訊。

本實施例所示的電晶體 162 藉由使用高純度化且包含填補氧缺損的過剩的氧的氧化物半導體膜 144，可以充分降低電晶體 162 的截止電流。並且，藉由使用這種電晶體，可以得到能夠在極長期間內保持儲存內容的半導體裝置。

如上所述，在具有高純度化且包含填補氧缺損的過剩的氧的氧化物半導體膜的電晶體中，電特性變動得到抑制而在電性上穩定。因此，藉由使用該電晶體，可以提供可靠性高的半導體裝置。

本實施例所示的結構、方法等可以與其他實施例所示的結構、方法等適當地組合而使用。

## 實施例 6

可以將本說明書所公開的半導體裝置應用於多種電子

裝置（包括遊戲機）。作為電子裝置，例如可以舉出電視機（也稱為電視或電視接收機）、用於電腦等的監視器、數位相機、數位攝像機等影像拍攝裝置、數位相框、行動電話機（也稱為手機、行動電話裝置）、可攜式遊戲機、移動資訊終端、聲音再現裝置、彈子機等大型遊戲機等。以下，對具備在上述實施例中說明的半導體裝置的電子裝置的例子進行說明。

圖 13A 示出筆記本型個人電腦，包括主體 3001、外殼 3002、顯示部 3003 以及鍵盤 3004 等。藉由將上述實施例中的任一實施例所示的半導體裝置應用於顯示部 3003，可以提供可靠性高的筆記本型個人電腦。

圖 13B 示出可攜式資訊終端（PDA），在主體 3021 中設置有顯示部 3023、外部介面 3025 以及操作按鈕 3024 等。另外，還具備操作個人數位助理的觸控筆 3022。藉由將上述實施例中的任一實施例所示的半導體裝置應用於顯示部 3023，可以提供可靠性更高的可攜式資訊終端（PDA）。

圖 13C 示出電子書閱讀器的一個例子。例如，電子書閱讀器由兩個外殼，即外殼 2701 及外殼 2703 構成。外殼 2701 及外殼 2703 由軸部 2711 形成為一體，且可以以該軸部 2711 為軸進行開閉工作。藉由採用這種結構，可以進行如紙的書籍那樣的工作。

外殼 2701 組裝有顯示部 2705，而外殼 2703 組裝有顯示部 2707。顯示部 2705 及顯示部 2707 的結構既可以

是顯示連屏畫面的結構，又可以是顯示不同的畫面的結構。藉由採用顯示不同的畫面的結構，例如可以在右邊的顯示部（圖 13C 中的顯示部 2705）中顯示文章而在左邊的顯示部（圖 13C 中的顯示部 2707）中顯示影像。藉由將上述實施例中的任一實施例所示的半導體裝置應用於顯示部 2705 和顯示部 2707，可以提供可靠性高的電子書閱讀器。當作爲顯示部 2705 使用半透過型或反射型液晶顯示裝置時，可以預料電子書閱讀器在較明亮的情況下也被使用，因此也可以設置太陽能電池而進行利用太陽能電池的發電及利用電池的充電。另外，當作爲電池使用鋰離子電池時，有可以實現小型化等的優點。

此外，在圖 13C 中示出外殼 2701 具備操作部等的例子。例如，在外殼 2701 中具備電源開關 2721、操作鍵 2723、揚聲器 2725 等。利用操作鍵 2723 可以翻頁。注意，在與外殼的顯示部相同的面上可以設置鍵盤、指向裝置等。另外，也可以採用在外殼的背面或側面具備外部連接端子（耳機端子、USB 端子等）、記錄媒體插入部等的結構。再者，電子書閱讀器也可以具有電子詞典的功能。

此外，電子書閱讀器也可以採用能夠以無線的方式收發資訊的結構。還可以採用以無線的方式從電子書閱讀器伺服器購買所希望的書籍資料等，然後下載的結構。

圖 13D 示出行動電話，由外殼 2800 及外殼 2801 的兩個外殼構成。外殼 2801 具備顯示面板 2802、揚聲器 2803、麥克風 2804、指向裝置 2806、影像拍攝用透鏡

2807、外部連接端子 2808 等。此外，外殼 2800 具備對行動電話進行充電的太陽能電池單元 2810、外部儲存槽 2811 等。另外，在外殼 2801 內組裝有天線。藉由將上述實施例中的任一實施例所示的半導體裝置應用於顯示面板 2802，可以提供可靠性高的行動電話。

另外，顯示面板 2802 具備觸摸屏，圖 13D 使用虛線示出作為影像被顯示出來的多個操作鍵 2805。另外，還安裝有用來將由太陽能電池單元 2810 輸出的電壓升壓到各電路所需的電壓的升壓電路。

顯示面板 2802 根據使用方式適當地改變顯示的方向。另外，由於在與顯示面板 2802 同一面上設置影像拍攝用透鏡 2807，所以可以實現可視電話。揚聲器 2803 及麥克風 2804 不侷限於音頻通話，還可以進行可視通話、錄音、再生等。再者，滑動外殼 2800 和外殼 2801 而可以處於如圖 13D 那樣的展開狀態和重疊狀態，所以可以實現適於攜帶的小型化。

外部連接端子 2808 可以與 AC 適配器及各種電纜如 USB 電纜等連接，並可以進行充電及與個人電腦等的資料通訊。另外，藉由將記錄媒體插入到外部儲存槽 2811 中，可以對應於更大量資料的保存及移動。

另外，也可以是除了上述功能以外還具有紅外線通信功能、電視接收功能等的行動電話。

圖 13E 示出數位攝像機，其包括主體 3051、顯示部 (A) 3057、取景器 3053、操作開關 3054、顯示部 (B)

3055 以及電池 3056 等。藉由將上述實施例中的任一實施例所示的半導體裝置應用於顯示部 (A) 3057 及顯示部 (B) 3055，可以提供可靠性高的數位攝像機。

圖 13F 示出電視機的一個例子。在電視機中，外殼 9601 組裝有顯示部 9603。利用顯示部 9603 可以顯示影像。此外，在此示出利用支架 9605 支撐外殼 9601 的結構。藉由將上述實施例中的任一實施例所示的半導體裝置應用於顯示部 9603，可以提供可靠性高的電視機。

可以藉由利用外殼 9601 所具備的操作開關或另行提供的遙控器進行電視機的操作。或者，也可以採用在遙控器中設置顯示部的結構，該顯示部顯示從該遙控器輸出的資訊。

另外，電視機採用具備接收機、資料機等的結構。可以藉由利用接收機接收一般的電視廣播。再者，藉由資料機連接到有線或無線方式的通信網路，也可以進行單向（從發送者到接收者）或雙向（在發送者和接收者之間或在接收者之間等）的資訊通信。

本實施例可以與其他實施例所示的結構適當地組合而使用。

## 範例

在本範例中，對在根據所公開的發明的半導體裝置中使用的氧化鋁膜的阻擋特性進行評價。圖 14A1 至圖 17D 示出其結果。作為評價方法，使用二次離子質譜分析法

( SIMS : Secondary Ion Mass Spectrometry ) 和 TDS ( Thermal Desorption Spectrometry : 熱脫附譜法 ) 分析法。

首先，示出藉由 SIMS 分析進行的評價。作為樣品，製造兩種樣品：在玻璃基板上藉由濺射法形成 100nm 厚的氧化矽膜而成的比較例樣品 A；以及在玻璃基板上藉由濺射法形成 100nm 厚的氧化矽膜並在氧化矽膜上藉由濺射法形成 100nm 厚的氧化鋁膜而成的實施例樣品 A。

作為比較例樣品 A 及實施例樣品 A，以下示出氧化矽膜的成膜條件：作為靶材使用氧化矽 (  $\text{SiO}_2$  ) 靶材；玻璃基板與靶材的距離為 60mm；壓力為 0.4Pa；電源電力為 1.5kW；氧 ( 氧流量為 50sccm ) 氛圍下；以及基板溫度為 100℃。

以下示出實施例樣品 A 中的氧化鋁膜的成膜條件：作為靶材使用氧化鋁 (  $\text{Al}_2\text{O}_3$  ) 靶材；玻璃基板與靶材的距離為 60mm；壓力為 0.4Pa；電源電力為 1.5kW；氬及氧 ( 氬流量為 25sccm；氧流量為 25sccm ) 氛圍下；以及基板溫度為 250℃。

對比較例樣品 A 及實施例樣品 A 進行壓力鍋測試 ( PCT : Pressure Cooker Test )。在本實施例中，作為 PCT 測試，在溫度為 130℃，濕度為 85%， $\text{H}_2\text{O}$  ( 水 ) :  $\text{D}_2\text{O}$  ( 重水 ) = 3:1 氛圍，氣壓為 2.3 ( 0.23MPa ) 的條件下保持比較例樣品 A 及實施例樣品 A 100 小時。

作為 SIMS 分析，使用 SSDP ( Substrate Side Depth

Profile：基板側深度輪廓)-SIMS 來測定 PCT 測試前和 PCT 測試後的比較例樣品 A 及實施例樣品 A 的 H 原子及 D 原子的濃度。

圖 14A1 及圖 14A2 示出利用 SIMS 測定的比較例樣品 A 中的 H 原子及 D 原子的濃度分佈，其中圖 14A1 為 PCT 測試前的濃度分佈，而圖 14A2 為 PCT 測試後的濃度分佈。在圖 14A1 及圖 14A2 中，D 原子 expected 分佈是以 D 原子的存在比為 0.015%來根據 H 原子的分佈算出的存在於自然界的 D 原子的濃度分佈。因此，因 PCT 測試而混入到樣品中的 D 原子量為實際測定的 D 原子濃度與 D 原子預期(expected)濃度的差。圖 14B1 及圖 14B2 示出從實際測定的 D 原子濃度減去 D 原子 expected 濃度的 D 原子的濃度分佈，其中圖 14B1 為 PCT 測試前的濃度分佈，而圖 14B2 為 PCT 測試後的濃度分佈。

同樣地，圖 15A1 及圖 15A2 示出利用 SIMS 測定的實施例樣品 A 中的 H 原子及 D 原子的濃度分佈，其中圖 15A1 為 PCT 測試前的濃度分佈，而圖 15A2 為 PCT 測試後的濃度分佈。另外，圖 15B1 及圖 15B2 示出從實際測定的 D 原子濃度減去 D 原子預期(expected)濃度的 D 原子的濃度分佈，其中圖 15B1 為 PCT 測試前的濃度分佈，而圖 15B2 為 PCT 測試後的濃度分佈。

另外，本實施例的 SIMS 分析結果都示出使用氧化矽膜的標準樣品來定量的結果。

如圖 14A1 至圖 14B2 所示，在 PCT 測試之前實際測

定的 D 原子的濃度分佈與 D 原子 *expected* 分佈重疊，而在 PCT 測試之後實際測定的 D 原子的濃度分佈增大成高濃度，由此可知 D 原子混入到氧化矽膜中。因此，可以確認到，比較例樣品的氧化矽膜對來自外部的水分（ $H_2O$ 、 $D_2O$ ）具有低阻擋性。

另一方面，如圖 15A1 至圖 15B2 所示，在將氧化鋁膜層疊在氧化矽膜上的實施例樣品 A 中，在 PCT 測試後 D 原子也只侵入到氧化鋁膜表面近旁的區域，而不侵入到離氧化鋁膜表面有深於 30nm 左右的區域及氧化矽膜。由此，可以確認到，氧化鋁膜對來自外部的水分（ $H_2O$ 、 $D_2O$ ）具有高阻擋性。

接著，示出藉由 TDS 分析進行的評價。作為實施例，製造如下實施例樣品 B，即在該實施例樣品 B 中在玻璃基板上藉由濺射法形成有 100nm 厚的氧化矽膜，且在氧化矽膜上藉由濺射法形成有 20nm 厚的氧化鋁膜。另外，作為比較例，製造如下比較例樣品 B，即在藉由 TDS 分析測定實施例樣品 B 之後，從實施例樣品 B 去除氧化鋁膜，來形成在玻璃基板上只形成有氧化矽膜的比較例樣品 B。

作為比較例樣品 B 及實施例樣品 B 中的氧化矽膜的 formed 條件，採用如下條件：作為靶材使用氧化矽（ $SiO_2$ ）靶材；玻璃基板與靶材的距離為 60mm；壓力為 0.4Pa；電源電力為 1.5kW；氧（氧流量為 50sccm）氛圍下；以及基板溫度為 100℃。

在實施例樣品 B 中，作為氧化鋁膜的形成條件，採用如下條件：作為靶材使用氧化鋁 ( $\text{Al}_2\text{O}_3$ ) 靶材；玻璃基板與靶材的距離為 60mm；壓力為 0.4Pa；電源電力為 1.5kW；氫及氧（氫流量為 25sccm：氧流量為 25sccm）氛圍下；以及基板溫度為 250℃。

分別在 300℃ 的加熱處理、450℃ 的加熱處理、600℃ 的加熱處理的條件下，在氮氛圍下對比較例樣品 B 及實施例樣品 B 進行 1 小時的處理來製造樣品。

對分別在不進行加熱處理、300℃ 的加熱處理、450℃ 的加熱處理、600℃ 的加熱處理的 4 個條件下製造的比較例樣品 B 及實施例樣品 B 進行 TDS 分析。圖 16A 至圖 17D 示出測定比較例樣品 B 及實施例樣品 B 來得到的  $M/z=32$  ( $\text{O}_2$ ) 的 TDS 光譜，其中圖 16A 及圖 17A 示出對比較例樣品 B 及實施例樣品 B 不進行加熱處理時的 TDS 光譜，圖 16B 及圖 17B 示出對比較例樣品 B 及實施例樣品 B 進行 300℃ 的加熱處理時的 TDS 光譜，圖 16C 及圖 17C 示出對比較例樣品 B 及實施例樣品 B 進行 450℃ 的加熱處理時的 TDS 光譜，而圖 16D 及圖 17D 示出對比較例樣品 B 及實施例樣品 B 進行 600℃ 時的加熱處理的 TDS 光譜。

如圖 16A 至圖 16D 所示，作為比較例樣品 B，在不進行加熱處理的圖 16A 中從氧化矽膜放出氧，但是在進行 300℃ 的加熱處理的圖 16B 中氧放出量大幅度地減少，而在進行 450℃ 的加熱處理的圖 16C 及進行 600℃ 的加熱處

理的圖 16D 中氧放出量為 TDS 測定的背景值以下。

根據圖 16A 至圖 16D 的結果可知，包含在氧化矽膜中的過剩的氧中的 9 成以上藉由 300℃ 的加熱處理從氧化矽膜中放出到外部，而包含在氧化矽膜中的幾乎所有過剩的氧藉由 450℃、600℃ 的加熱處理放出到氧化矽膜的外部。由此，可以確認到氧化矽膜對氧具有低阻擋性。

另一方面，如圖 17A 至圖 17D 所示，作為將氧化鋁膜形成在氧化矽膜上的實施例樣品 B，在進行 300℃、450℃、600℃ 的加熱處理的樣品也放出與不進行加熱處理時同等的量的氧。

根據圖 17A 至圖 17D 的結果可知，藉由將氧化鋁膜形成在氧化矽膜上，即使進行加熱處理，包含在氧化矽膜中的過剩的氧也不易放出到外部，而極長時間地保持在氧化矽膜中含有氧的狀態。由此可以確認到，氧化鋁膜對氧具有高阻擋性。

根據上述結果可以確認到，氧化鋁膜對氫及水分具有阻擋性並對氧具有阻擋性，因此可以適用於阻擋氫、水分及氧的障壁膜。

因此，可以將氧化鋁膜用作如下保護膜，該保護膜在包括氧化物半導體膜的電晶體的製造製程中及之後防止成為變動原因的氫、水分等雜質混入到氧化物半導體膜並防止從氧化物半導體膜放出作為構成氧化物半導體的主要成分材料的氧。

另外，由於氫、水分等雜質不混入到所形成的氧化物

半導體膜，所以該氧化物半導體膜為高純度氧化物半導體膜。並且，由於防止氧放出，所以該氧化物半導體膜包括氧含量超過該氧化物半導體的化學計量組成比的區域。由此，藉由將該氧化物半導體膜用於電晶體，可以降低因氧缺損而產生的電晶體的臨界電壓  $V_{th}$  的偏差、臨界電壓的漂移  $\Delta V_{th}$ 。

### 【符號說明】

106：元件分離絕緣膜

108：閘極絕緣膜

110：閘極電極層

116：通道形成區

120：雜質區

124：金屬化合物區

128：絕緣膜

130：絕緣膜

140：電晶體

142a：汲極電極層

142b：源極電極層

144：氧化物半導體膜

146：閘極絕緣膜

148a：閘極電極層

148b：電極層

150：絕緣膜

- 152 : 絕緣膜
- 162 : 電晶體
- 164 : 電容元件
- 185 : 基板
- 400 : 基板
- 401 : 閘極電極層
- 402 : 閘極絕緣膜
- 403 : 氧化物半導體膜
- 405a : 源極電極層
- 405b : 汲極電極層
- 407 : 絕緣膜
- 410 : 電晶體
- 420 : 電晶體
- 421 : 氧
- 502 : 閘極絕緣膜
- 506 : 基底絕緣膜
- 510 : 電晶體
- 520 : 電晶體
- 601 : 基板
- 602 : 光電二極體
- 606a : 半導體膜
- 606b : 半導體膜
- 606c : 半導體膜
- 608 : 黏合層

- 613：基板
- 631：絕緣膜
- 632：絕緣膜
- 633：層間絕緣膜
- 634：層間絕緣膜
- 640：電晶體
- 641：電極層
- 642：電極層
- 643：導電層
- 645：閘極電極層
- 656：電晶體
- 658：光電二極體重設信號線
- 659：閘極信號線
- 671：光電感測器輸出信號線
- 672：光電感測器參考信號線
- 2701：外殼
- 2703：外殼
- 2705：顯示部
- 2707：顯示部
- 2711：軸部
- 2721：電源開關
- 2723：操作鍵
- 2725：揚聲器
- 2800：外殼

- 2801：外殼
- 2802：顯示面板
- 2803：揚聲器
- 2804：麥克風
- 2805：操作鍵
- 2806：指向裝置
- 2807：影像拍攝用透鏡
- 2808：外部連接端子
- 2810：太陽能電池單元
- 2811：外部儲存槽
- 3001：主體
- 3002：外殼
- 3003：顯示部
- 3004：鍵盤
- 3021：主體
- 3022：觸控筆
- 3023：顯示部
- 3024：操作按鈕
- 3025：外部介面
- 3051：主體
- 3053：取景器
- 3054：操作開關
- 3056：電池
- 4001：基板

- 4002：像素部
- 4003：信號線驅動電路
- 4004：掃描線驅動電路
- 4005：密封材料
- 4006：基板
- 4008：液晶層
- 4010：電晶體
- 4011：電晶體
- 4013：液晶元件
- 4015：連接端子電極層
- 4016：端子電極層
- 4018：FPC
- 4019：各向異性導電膜
- 4020：絕緣膜
- 4021：絕緣膜
- 4023：絕緣膜
- 4024：絕緣膜
- 4030：電極層
- 4031：電極層
- 4032：絕緣膜
- 4033：絕緣膜
- 4510：分隔壁
- 4511：電致發光層
- 4513：發光元件

4514 : 填充材料

4612 : 空洞

4613 : 球形粒子

4614 : 填充材料

4615a : 黑色區域

4615b : 白色區域

9601 : 外殼

9603 : 顯示部

9605 : 支架

## 申請專利範圍

1. 一種半導體裝置的製造方法，該方法包含以下步驟：

形成第一絕緣膜；

在該第一絕緣膜上形成氧化物半導體膜；

在該氧化物半導體膜上進行第一熱處理；

在進行該第一熱處理後，在該氧化物半導體膜上形成第二絕緣膜；

在形成該第二絕緣膜之後，添加氧至該氧化物半導體膜；

在添加氧後，在該氧化物半導體膜和該第二絕緣膜上進行第二熱處理。

2. 根據申請專利範圍第 1 項之方法，其中氧是藉由氧摻雜處理添加至該氧化物半導體膜。

3. 一種半導體裝置的製造方法，該方法包含以下步驟：

形成第一絕緣膜；

在該第一絕緣膜上形成氧化物半導體膜；

在該氧化物半導體膜上進行第一熱處理；

在進行該第一熱處理後，在該氧化物半導體膜上形成第二絕緣膜；

在形成該第二絕緣膜後，進行氧摻雜處理；以及

在進行該氧摻雜處理後，在該氧化物半導體膜和該第二絕緣膜上進行第二熱處理。

4. 根據申請專利範圍第 3 項之方法，其中該氧摻雜處理是氧離子植入處理，或是氧電漿摻雜。

5. 根據申請專利範圍第 1 至 4 項任一項之方法，更包含以下步驟：形成閘極電極，其中該第一絕緣膜形成在該閘極電極上。

6. 根據申請專利範圍第 1 至 4 項任一項之方法，更包含以下步驟：

形成在該第二絕緣膜上的閘極電極；以及在該閘極電極上形成第三絕緣膜。

7. 根據申請專利範圍第 1 至 4 項任一項之方法，其中該第二絕緣膜是鋁氧化物膜。

8. 根據申請專利範圍第 1 至 4 項任一項之方法，其中該第一熱處理在包含惰性氣體的第一氛圍中進行，然後在包含氧的第二氛圍中進行。

9. 根據申請專利範圍第 1 至 4 項任一項之方法，其中該第一絕緣膜和該氧化物半導體膜是沒有暴露於大氣下連續的形成。

10. 根據申請專利範圍第 1 至 4 項任一項之方法，其中該第一熱處理是在高於或等於  $250^{\circ}\text{C}$ ，並且低於或等於  $700^{\circ}\text{C}$  的溫度下進行。

11. 根據申請專利範圍第 1 至 4 項任一項之方法，其中該第二熱處理是在高於或等於  $350^{\circ}\text{C}$ ，並且低於或等於  $650^{\circ}\text{C}$  的溫度下進行。

12. 根據申請專利範圍第 1 至 4 項任一項之方法，其

中該氧化物半導體膜包含結晶區域。

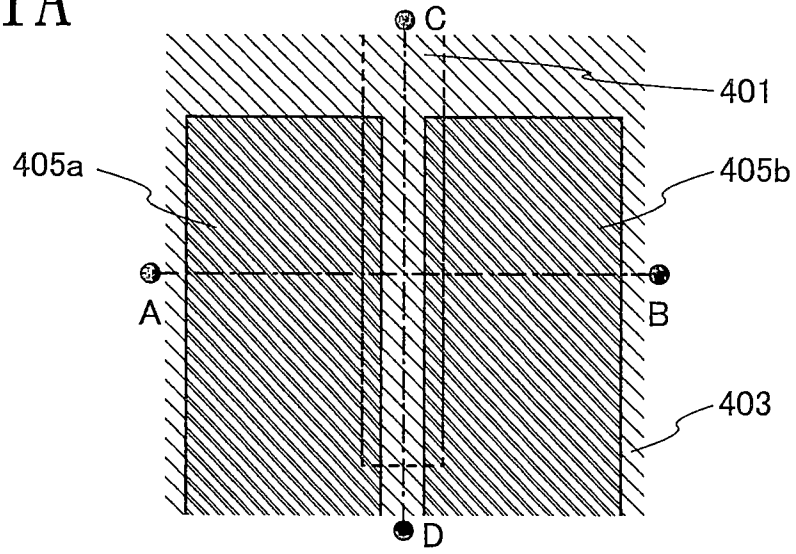
13. 根據申請專利範圍第 1 至 4 項任一項之方法，其中該氧化物半導體膜具有島狀。

14. 根據申請專利範圍第 1 至 4 項任一項之方法，其中該氧化物半導體膜包含銦、鎵和鋅。

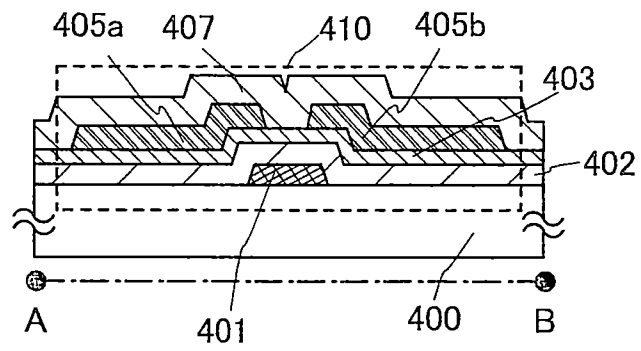
15. 根據申請專利範圍第 1 至 4 項任一項之方法，更包含以下步驟：在進行該第一熱處理後，在該氧化物半導體膜上形成源極電極和汲極電極，其中該第二絕緣膜形成在該源極電極和汲極電極上。

# 圖式

## 圖 1A



## 圖 1B



## 圖 1C

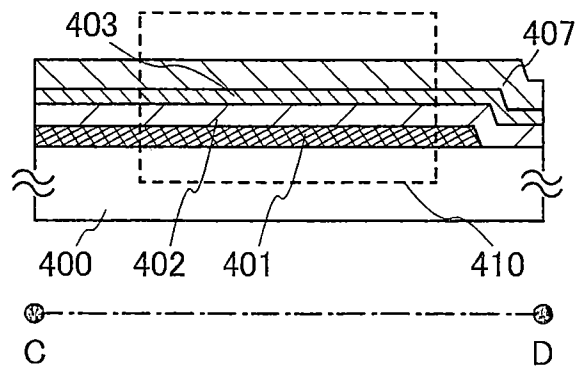


圖 2A

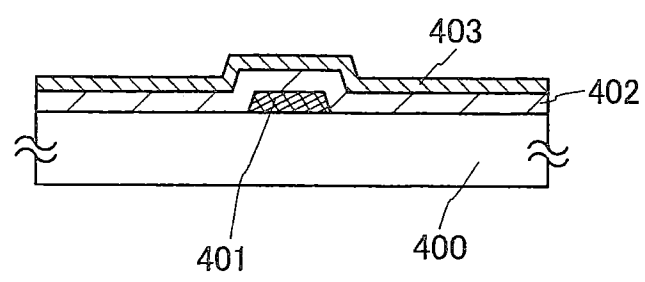


圖 2B

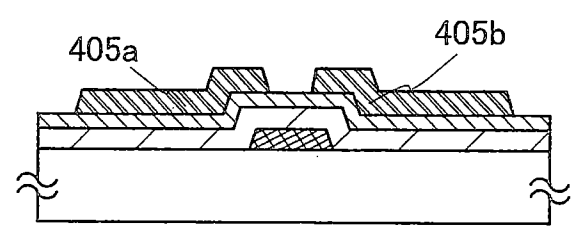


圖 2C

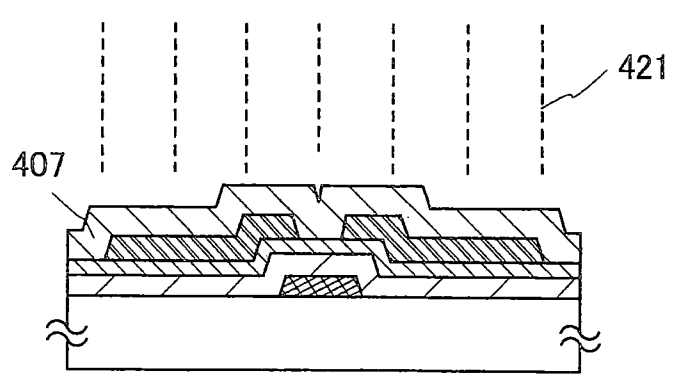


圖 2D

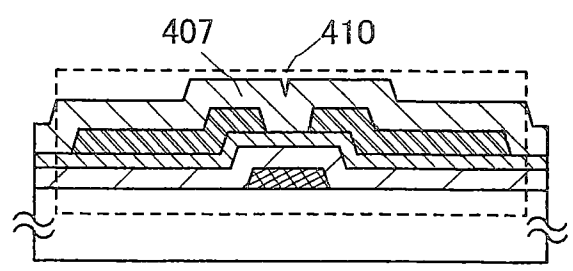


圖 3A

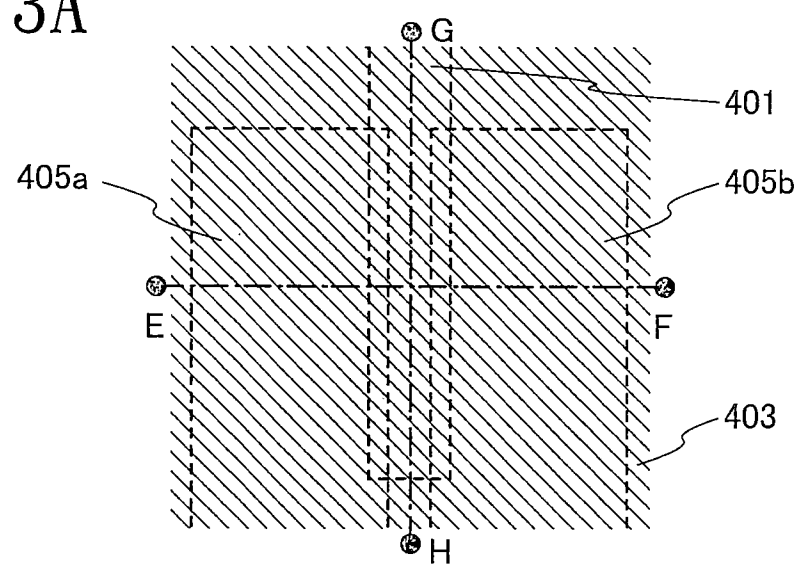


圖 3B

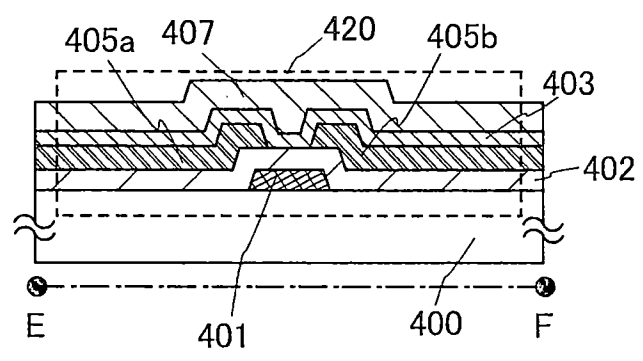


圖 3C

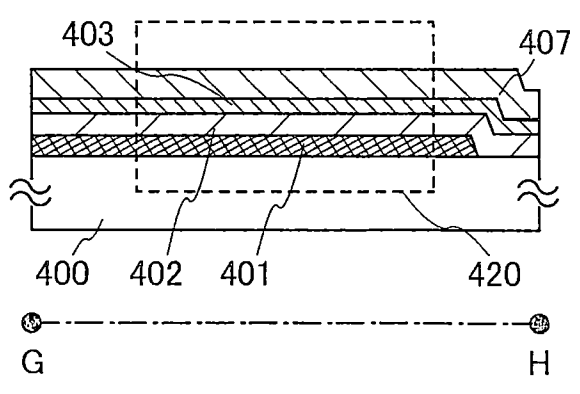


圖 4A

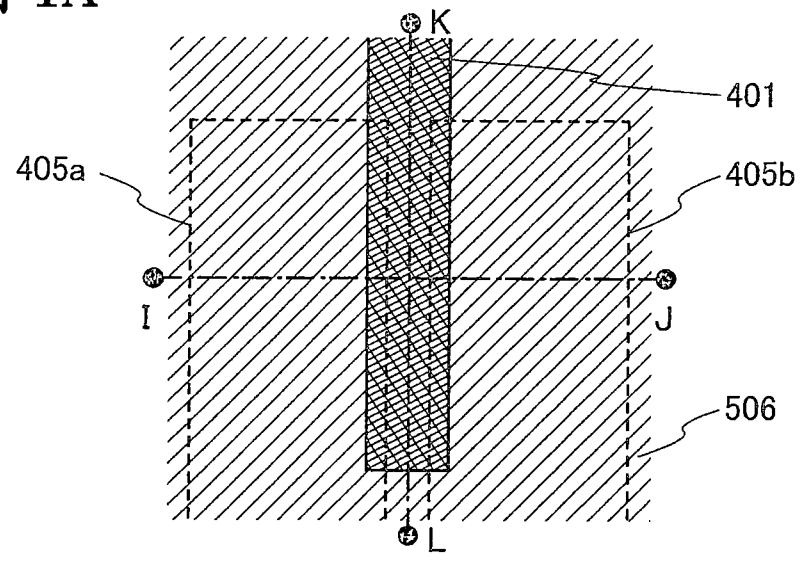


圖 4B

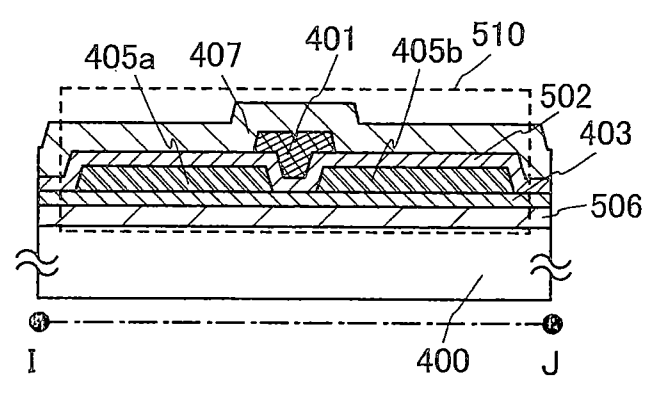


圖 4C

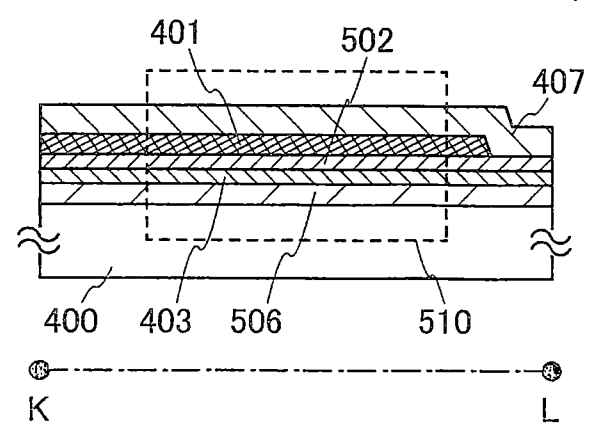


圖 5A

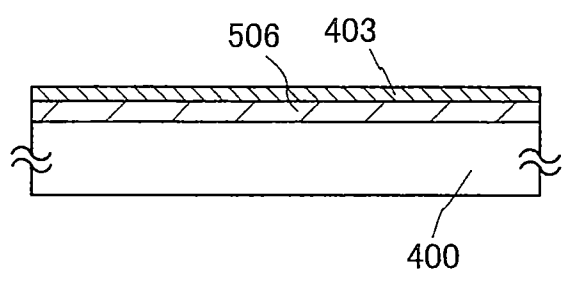


圖 5B

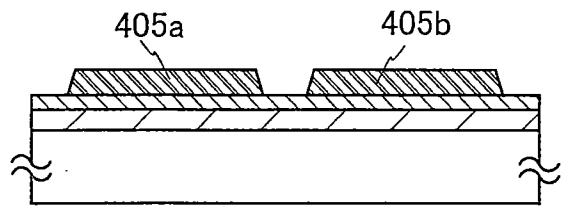


圖 5C

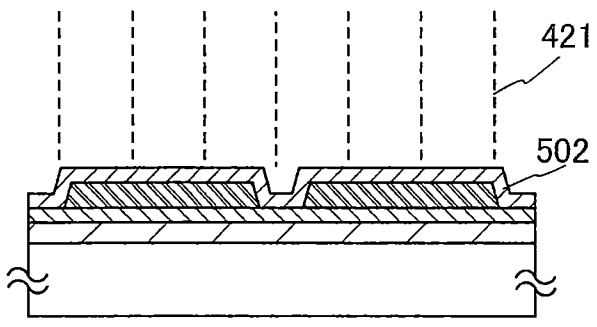


圖 5D

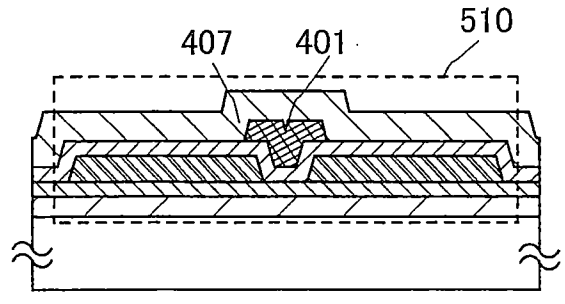


圖 6A

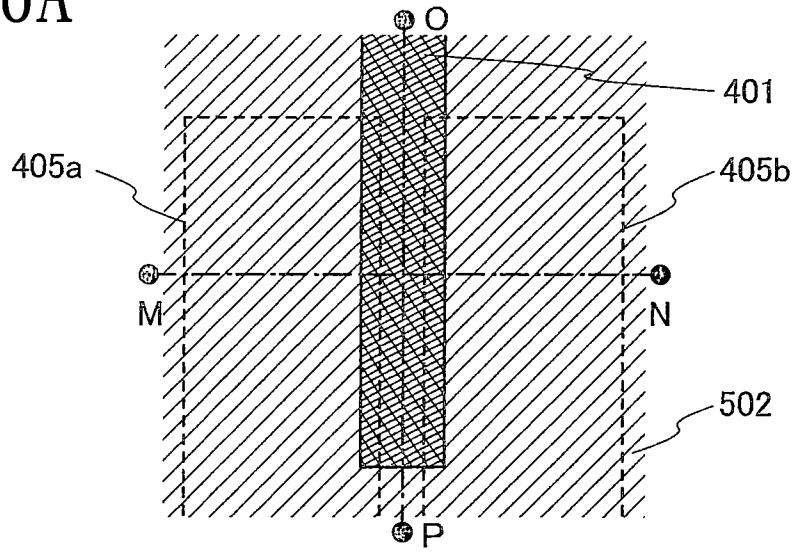


圖 6B

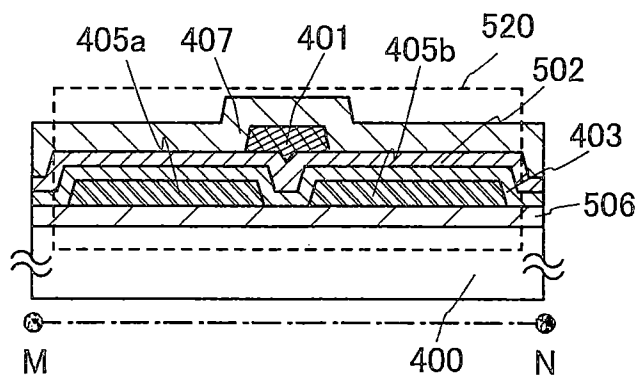


圖 6C

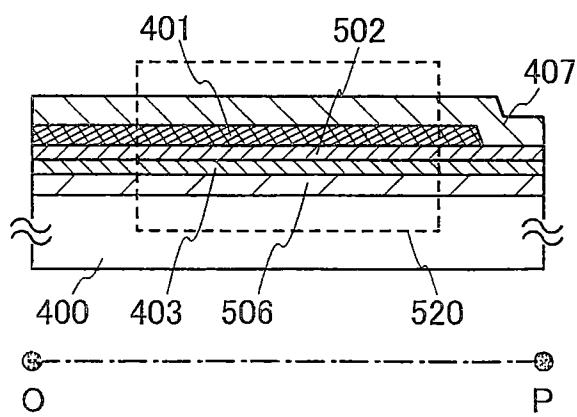


圖7A

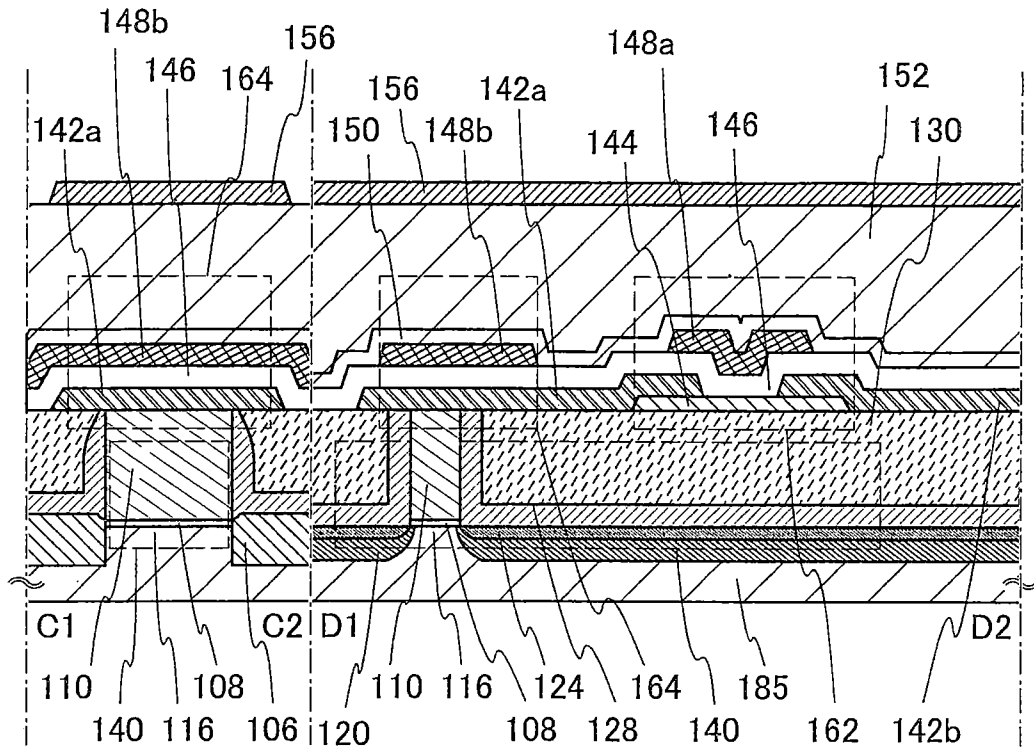


圖7B

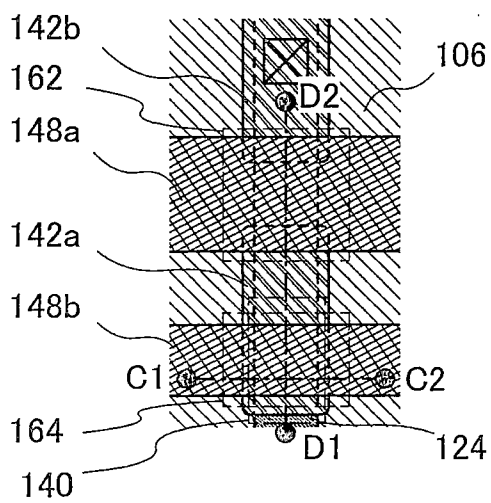


圖7C

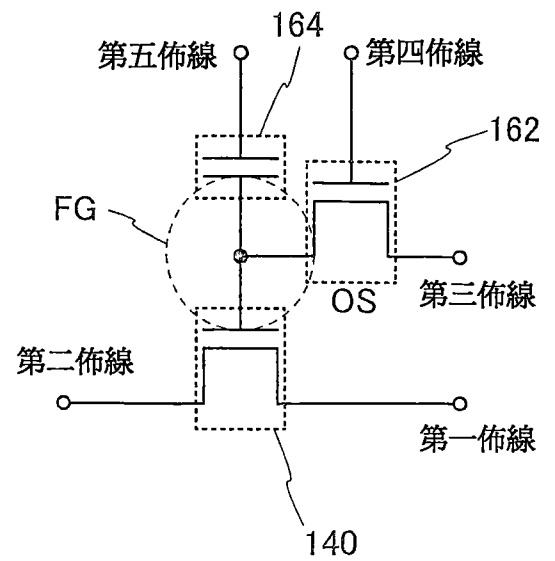


圖 8A

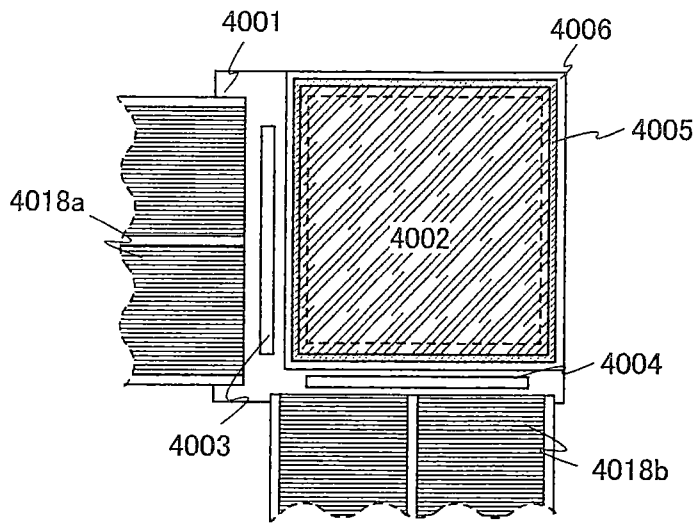


圖 8B

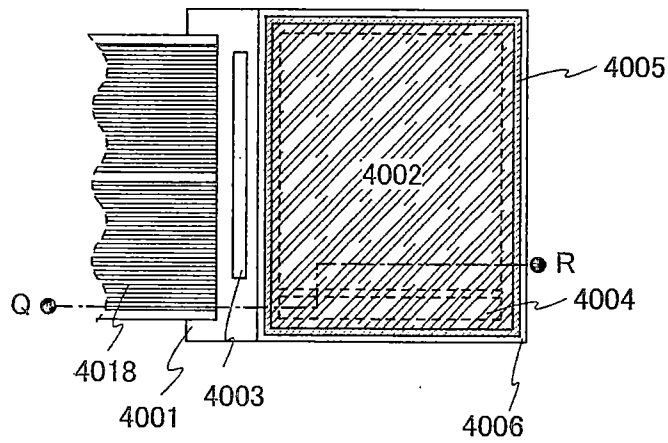


圖 8C

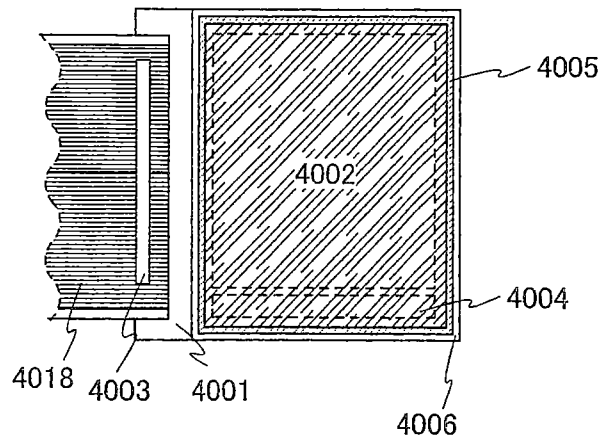


圖9

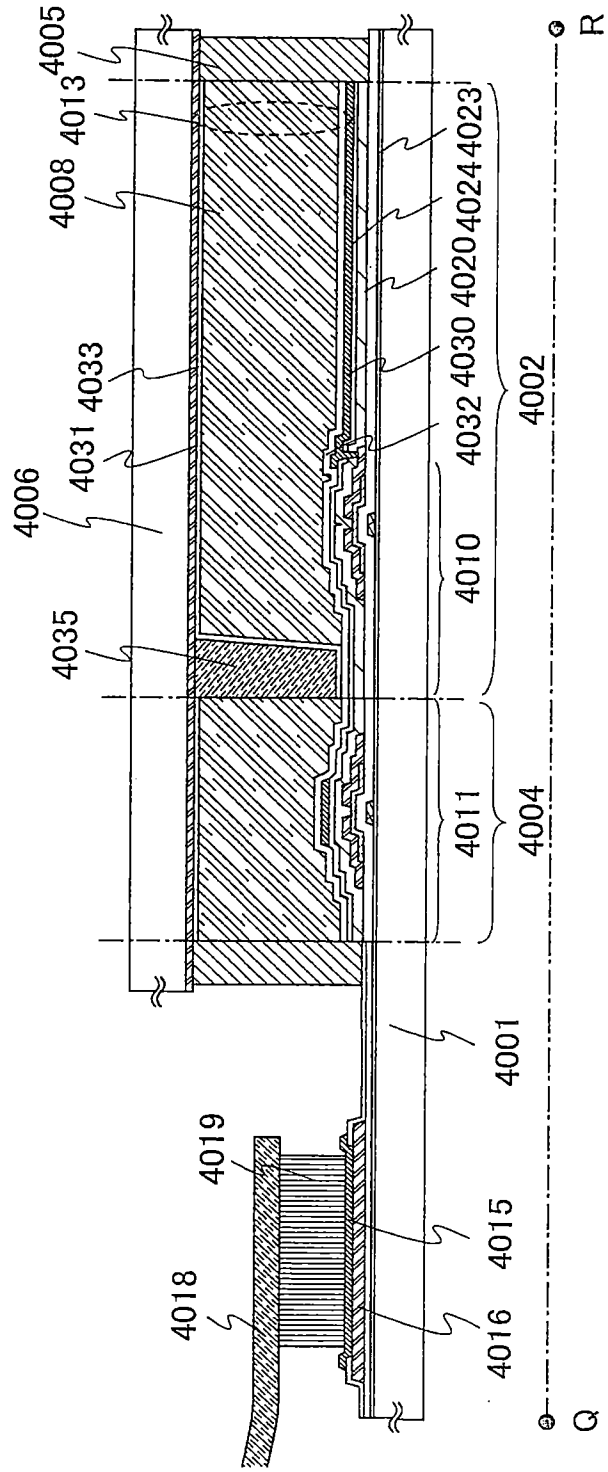


圖10

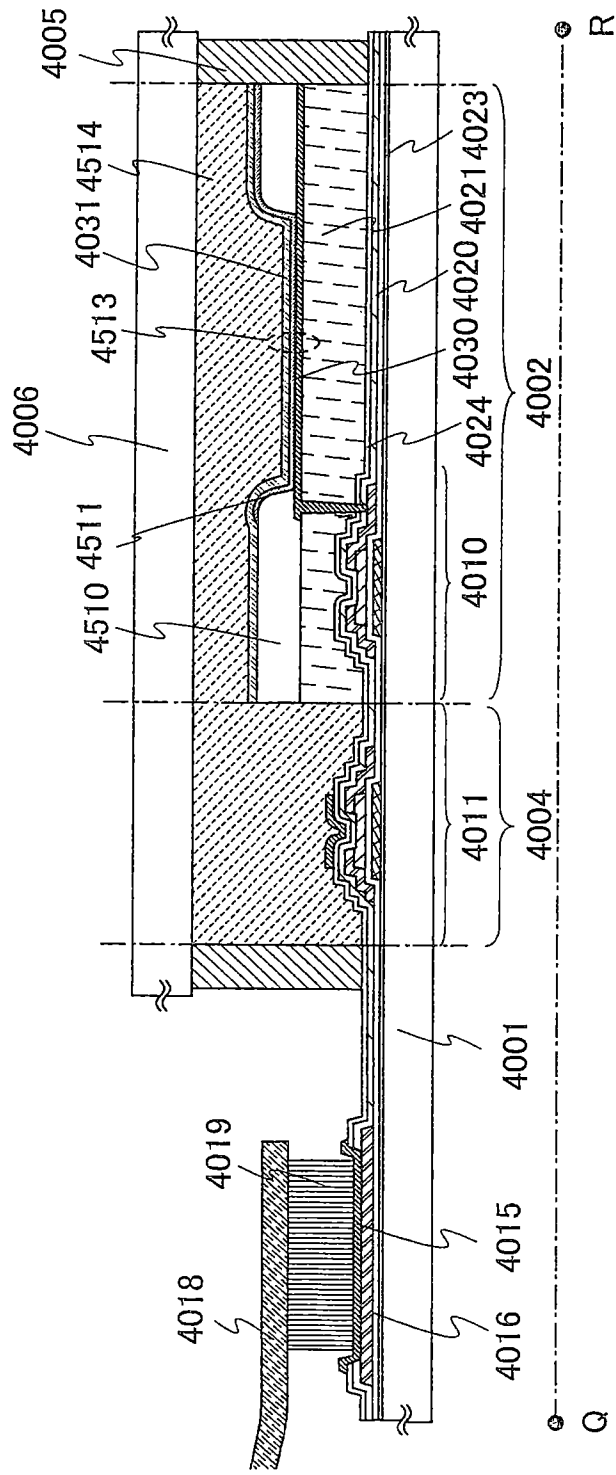


圖11

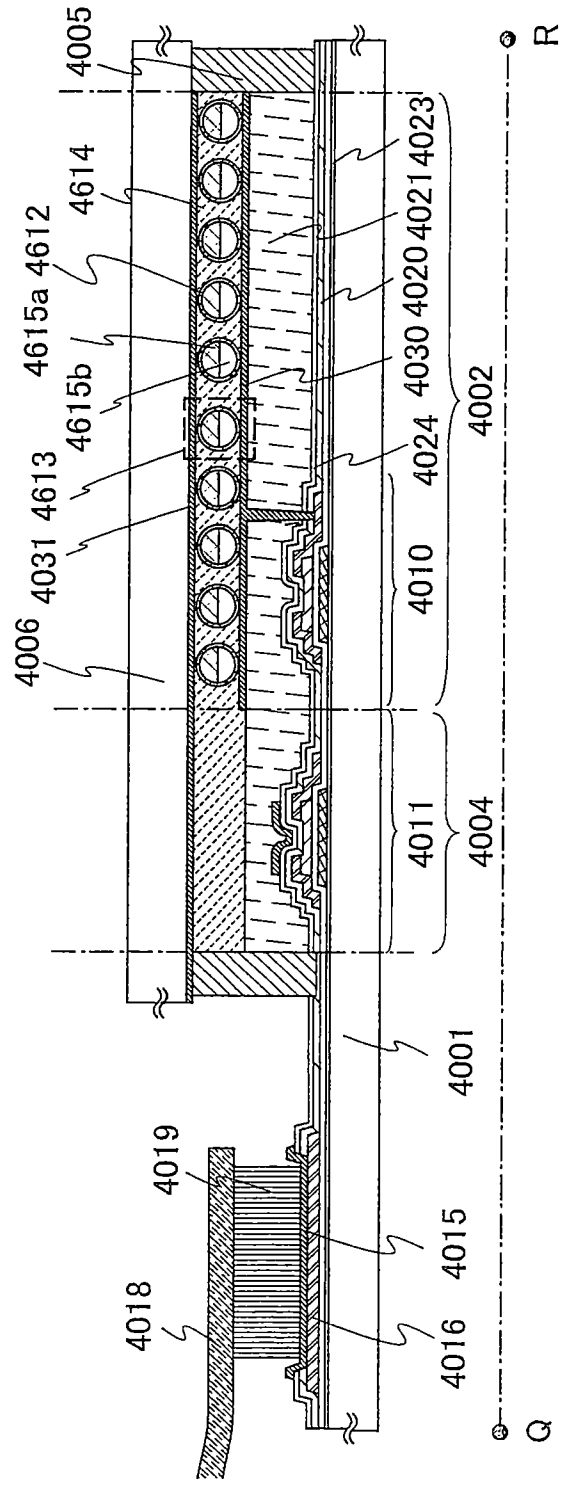


圖12A

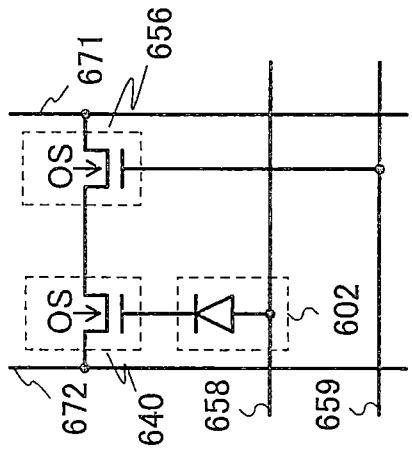


圖12B

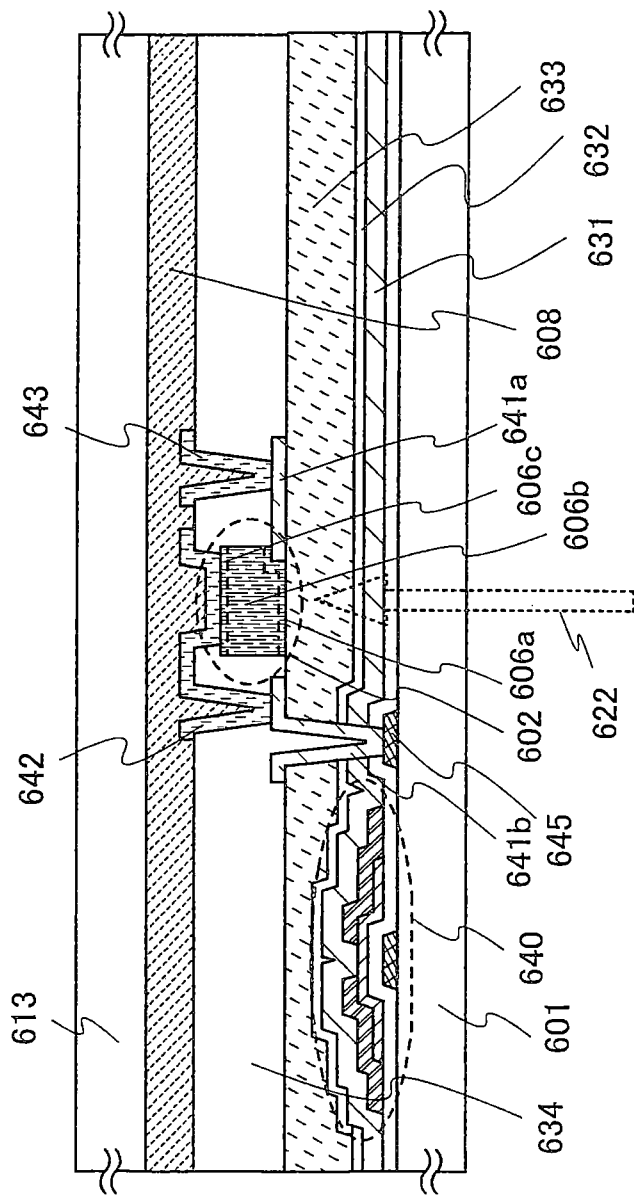


圖 13A

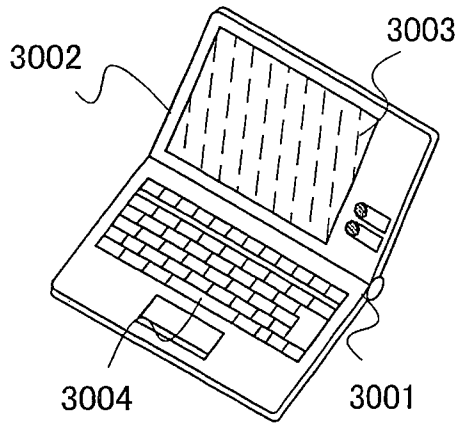


圖 13B

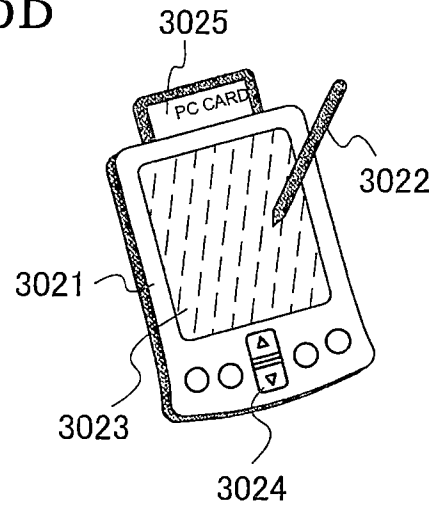


圖 13C

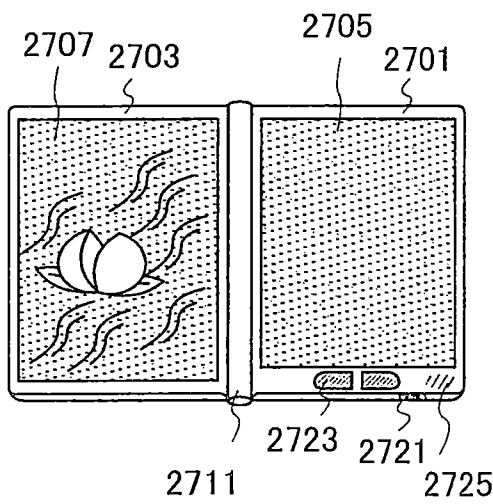


圖 13D

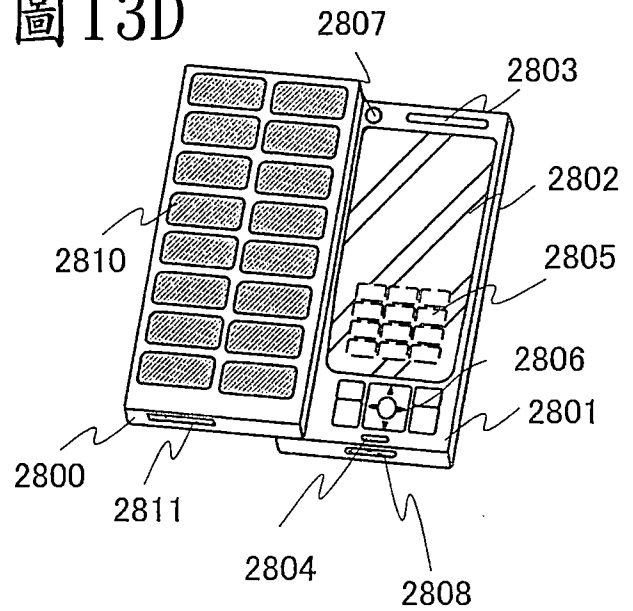


圖 13E

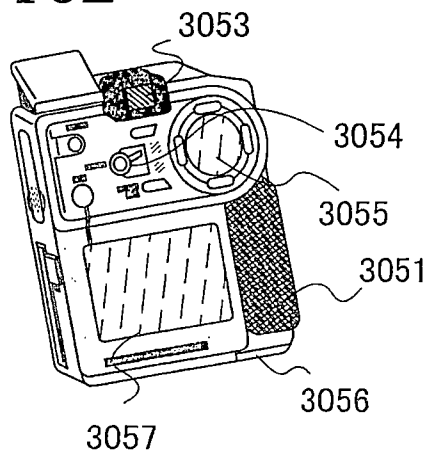


圖 13F

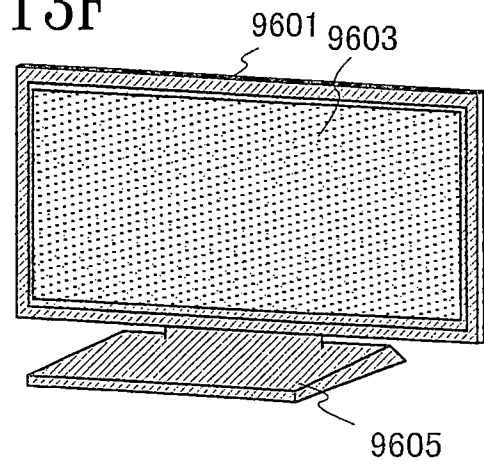


圖 14A1

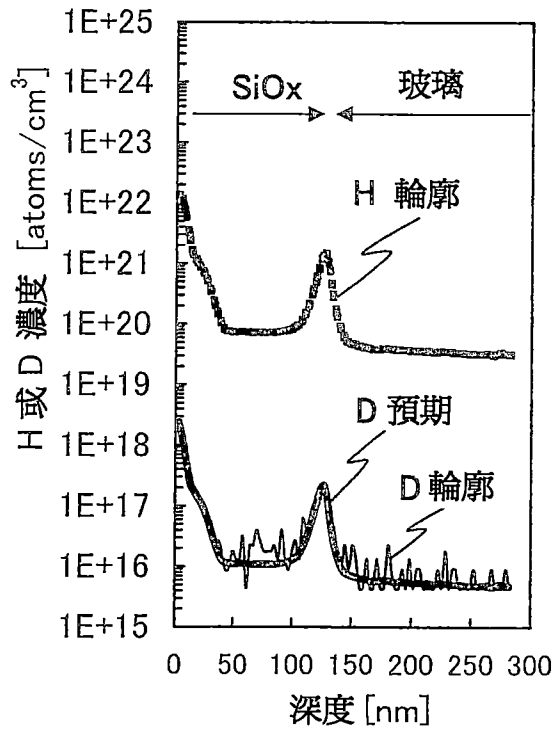


圖 14A2

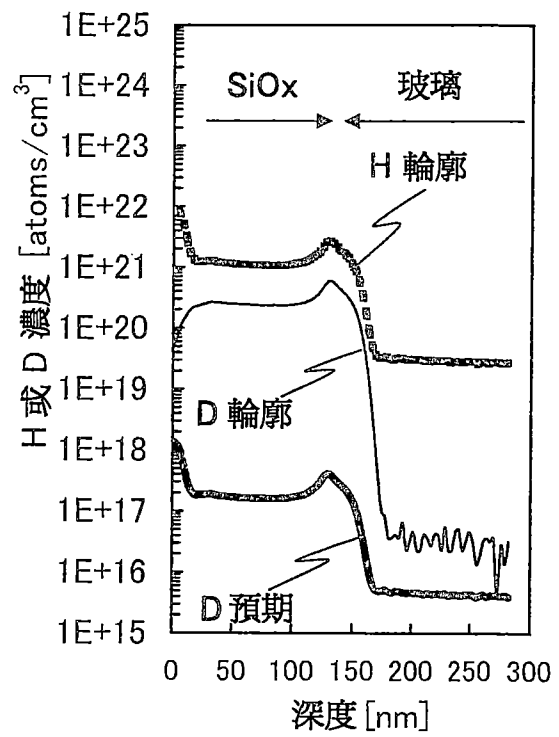


圖 14B1

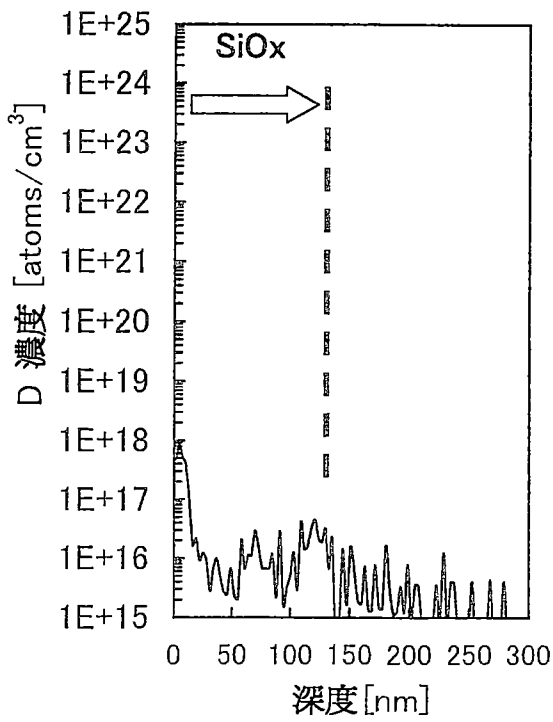


圖 14B2

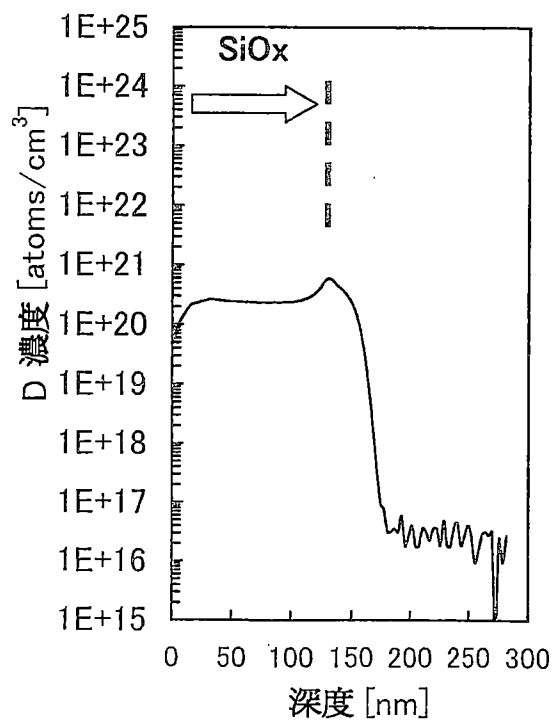


圖 15A1

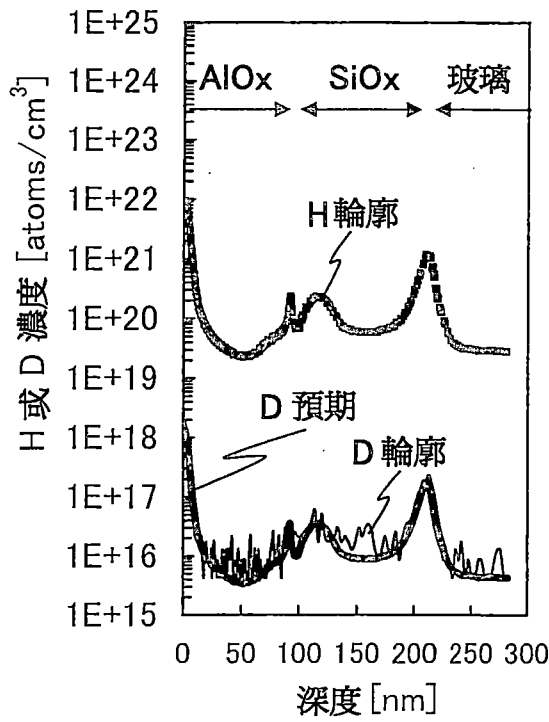


圖 15A2

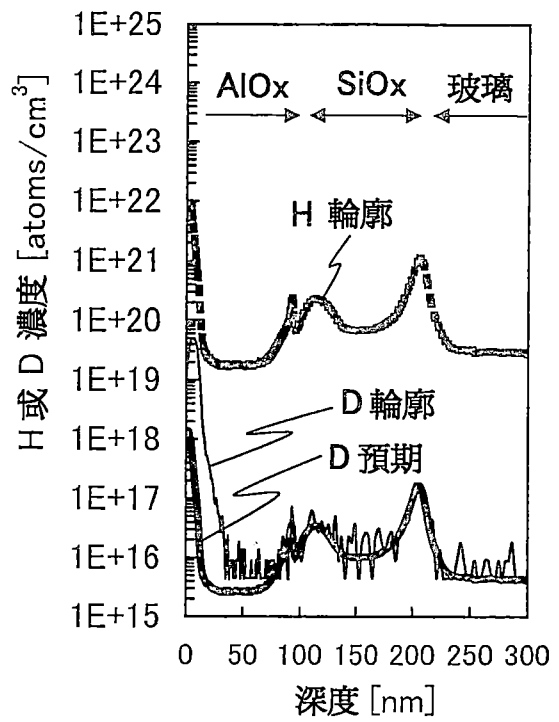


圖 15B1

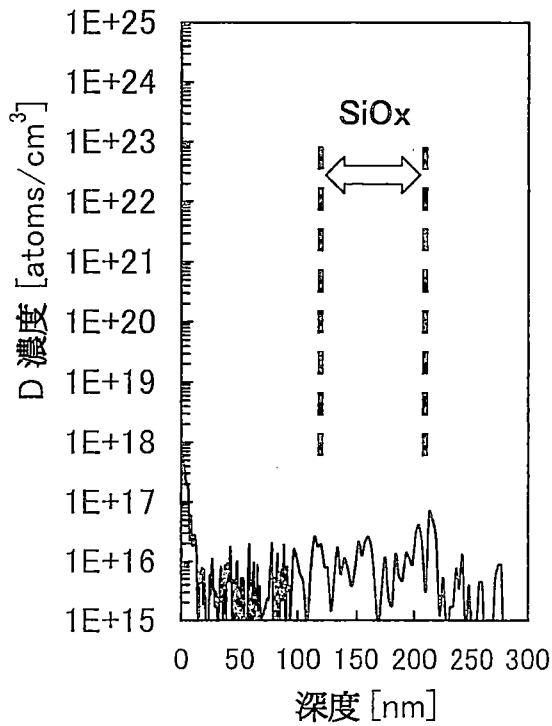


圖 15B2

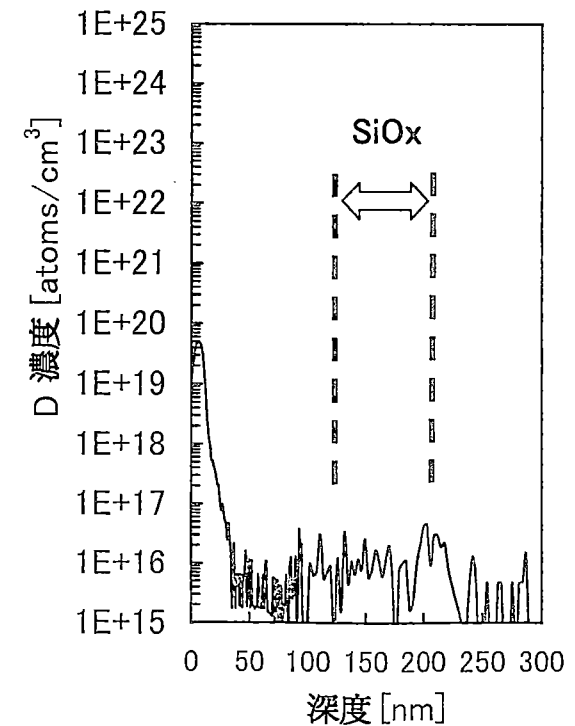


圖 16A

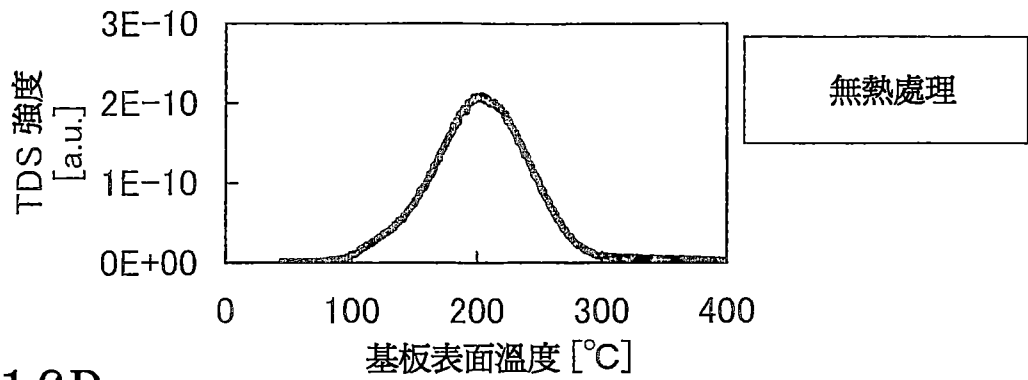


圖 16B

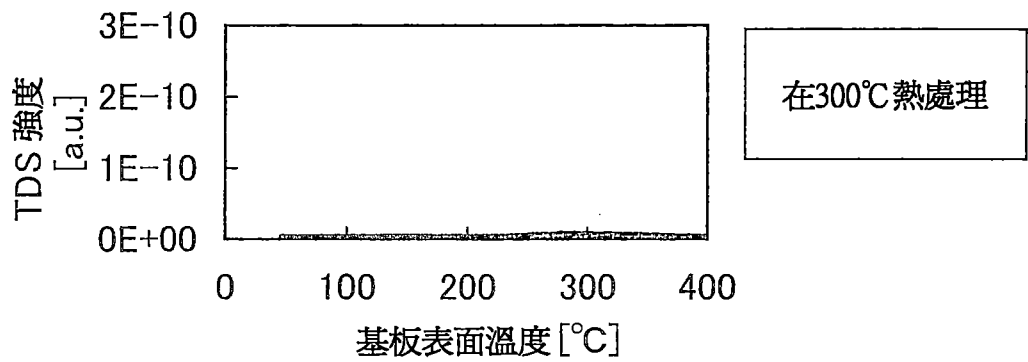


圖 16C

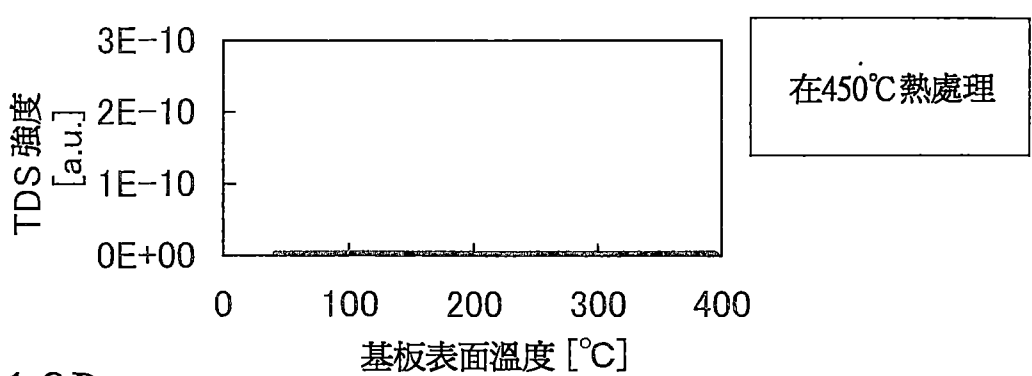


圖 16D

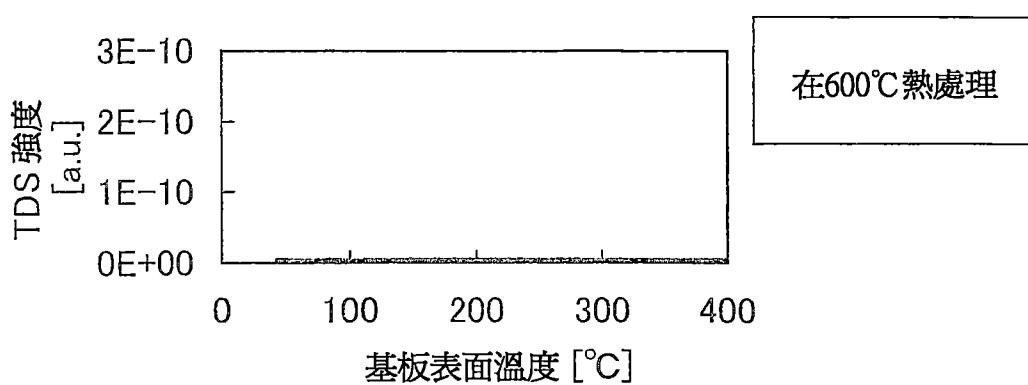
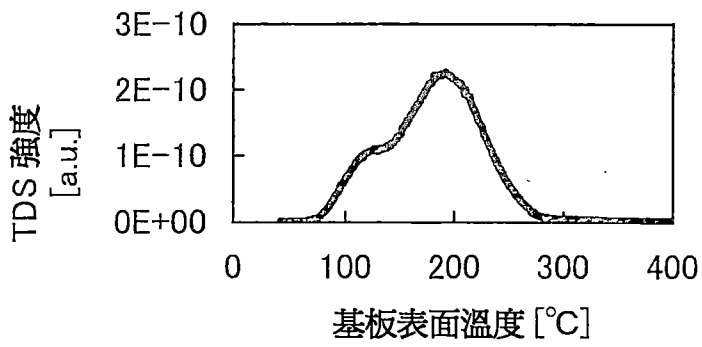
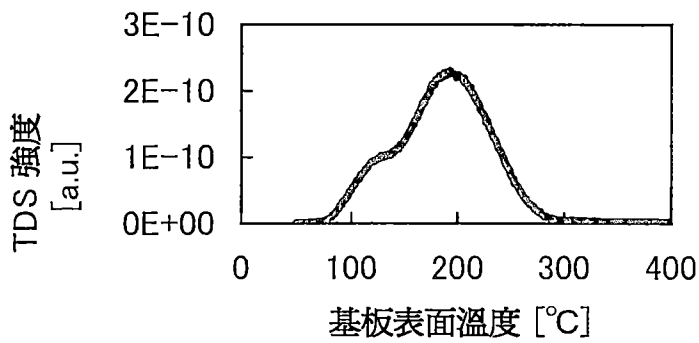


圖 17A



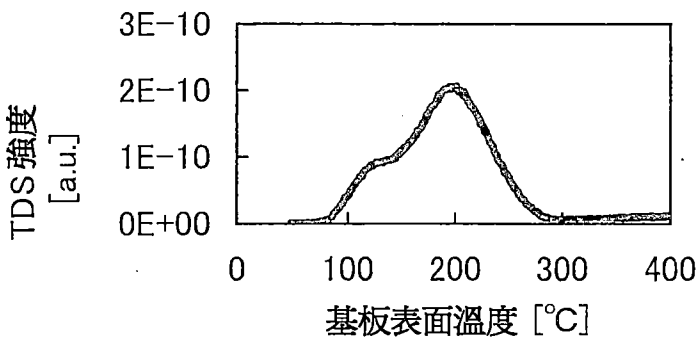
無熱處理

圖 17B



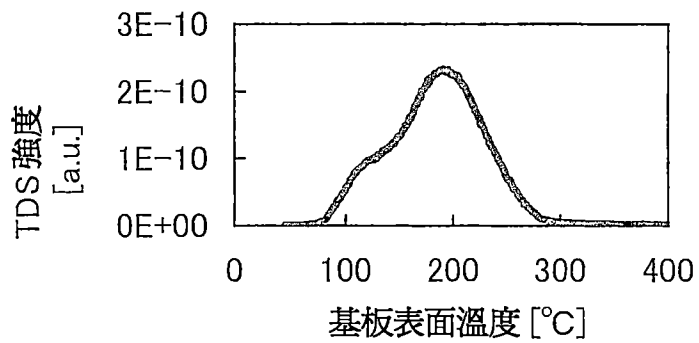
在300°C熱處理

圖 17C



在450°C熱處理

圖 17D



在600°C熱處理