

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7362488号
(P7362488)

(45)発行日 令和5年10月17日(2023.10.17)

(24)登録日 令和5年10月6日(2023.10.6)

(51)国際特許分類	F I			
G 0 6 F 3/041(2006.01)	G 0 6 F	3/041	4 1 2	
G 0 9 F 9/30 (2006.01)	G 0 9 F	9/30	3 3 0	
G 0 9 F 9/00 (2006.01)	G 0 9 F	9/00	3 6 6 A	
G 0 6 F 3/044(2006.01)	G 0 6 F	3/041	4 2 2	
	G 0 6 F	3/044	1 2 0	
請求項の数 10 (全22頁)				

(21)出願番号	特願2019-565376(P2019-565376)	(73)特許権者	510280589
(86)(22)出願日	平成30年8月6日(2018.8.6)		京東方科技集團股 ぶん 有限公司
(65)公表番号	特表2020-529642(P2020-529642 A)		BOE TECHNOLOGY GROU P CO., LTD.
(43)公表日	令和2年10月8日(2020.10.8)		中華人民共和國 1 0 0 0 1 5 北京市朝陽 區酒仙橋路 1 0 號
(86)国際出願番号	PCT/CN2018/098988		No. 10 Jiuxianqiao R d., Chaoyang Distri ct, Beijing 100015, CHINA
(87)国際公開番号	WO2019/029484	(73)特許権者	514161567
(87)国際公開日	平成31年2月14日(2019.2.14)		鄂尔多斯市源盛光 電 有限 責 任 公 司
審査請求日	令和3年8月2日(2021.8.2)		ORDOS YUANSHENG OPT OELECTRONICS CO., L
(31)優先権主張番号	201710681837.0		最終頁に続く
(32)優先日	平成29年8月10日(2017.8.10)		
(33)優先権主張国・地域又は機関	中国(CN)		

(54)【発明の名称】 タッチ表示基板および表示装置

(57)【特許請求の範囲】

【請求項 1】

アレイ形式で配列された複数のサブ画素ユニットであって、隣接する2行のサブ画素ユニット毎に、前記隣接する2行のうちの1行における複数のサブ画素ユニットと、前記隣接する2行のうちの他の1行の複数のサブ画素ユニットとの間で、X個分のサブ画素ユニットの位置が行方向にずれており、 $0 < X < 1$ であり、前記1行の各サブ画素ユニットと、各前記サブ画素ユニットと同じ列で前記他の行にあるサブ画素ユニットが異なる色を有し、各前記サブ画素ユニットがいずれも画素ユニットスイッチを備えるアレイ形式で配列された複数のサブ画素ユニットと、

前記サブ画素ユニットの間の、列方向に延伸する隙間に配置されたデータ線と、

前記サブ画素ユニットの間の、列方向に延伸する隙間に配置されたタッチ信号線と、を備え、

前記タッチ信号線は前記データ線と同じ層に配置されて、前記データ線と絶縁され、

前記列方向に延伸する隙間に配置された前記タッチ信号線の前記データ線が、バス線と、いずれも前記バス線に接続された2本の分岐線とを備え、前記タッチ信号線は前記2本の分岐線の間位置し、前記2本の分岐線のうちの1本は前記タッチ信号線の第1端に位置する前記画素ユニットスイッチに接続され、前記2本の分岐線のうちの他の1本は前記タッチ信号線の第2端に位置する前記画素ユニットスイッチに接続され、第1端と第2端は前記タッチ信号線の相反する両側である、タッチ表示基板。

【請求項 2】

前記 2 本の分岐線の両端がそれぞれ接続されて、閉じた枠型構造を構成し、前記タッチ信号線は前記枠型構造の内部に位置し、前記バス線が前記枠型構造に接続される、請求項 1 に記載のタッチ表示基板。

【請求項 3】

前記画素ユニットスイッチが低温ポリシリコン型薄膜トランジスタである、請求項 1 または 2 に記載のタッチ表示基板。

【請求項 4】

前記データ線が、行方向にその両側に位置しかつ異なる行のサブ画素ユニットに位置する画素ユニットスイッチに接続される、請求項 1 または 2 に記載のタッチ表示基板。

【請求項 5】

前記データ線が、同一色の前記サブ画素ユニットの画素ユニットスイッチに接続される、請求項 4 に記載のタッチ表示基板。

【請求項 6】

任意の隣接する 2 本の前記データ線の間、二種類の異なる色の前記サブ画素ユニットのみが配置される、請求項 1 または 2 に記載のタッチ表示基板。

【請求項 7】

1 行のサブ画素ユニットを離隔する 2 行の複数のサブ画素ユニット内における各サブ画素ユニットが列方向に整列して配置される、請求項 1 または 2 に記載のタッチ表示基板。

【請求項 8】

タッチ検出電極をさらに備え、前記タッチ検出電極が前記タッチ信号線に接続される、請求項 1 または 2 に記載のタッチ表示基板。

【請求項 9】

前記タッチ検出電極が前記サブ画素ユニットのコモン電極層としてさらに機能する、請求項 8 に記載のタッチ表示基板。

【請求項 10】

請求項 1 ~ 9 のいずれかに記載のタッチ表示基板を備える表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

(関連出願の相互参照)

本出願は、2017年8月10日に提出された、第201710681837.0号の中国特許出願の優先権を主張し、本出願の一部として、上記中国特許出願の開示内容全文を引用する。

【0002】

本開示の実施例は、タッチ表示基板および表示装置に関するものである。

【背景技術】

【0003】

タッチ表示パネルは、表示と指示入力機能とを兼ね備えた表示デバイスである。ユーザは、タッチ領域を検出することができるタッチ表示パネルに手または物体を接触させ、検出されるタッチ領域に応じて対応する応答を行うことができる。多くの種類のタッチ表示パネルのうち、インセルタイプのタッチ表示パネルは、表示パネル内部にタッチ電極が埋め込まれているため、薄型で低コストであるという特徴を有し、各パネルの大手メーカーに好まれている。

【0004】

インセルタッチ方式の表示パネルは、タッチ精度を満たすために、表示パネルの内部に複数のタッチ電極を設けるのが一般的であり、各タッチ電極には、対応するタッチ信号線を設ける必要があるが、タッチ信号線の配置方式は複雑であり依然として改善の余地がある。

【発明の概要】

【課題を解決するための手段】

10

20

30

40

50

【 0 0 0 5 】

本開示の実施例ではタッチ表示基板を提供する。当該タッチ表示基板は、アレイ形式で配列された複数のサブ画素ユニットであって、隣接する2行のサブ画素ユニット毎に、1行のサブ画素ユニット内におけるサブ画素ユニットと、これに隣接し、かつ他の1行のサブ画素ユニット内に位置するサブ画素ユニットとの間で、 X 個のサブ画素ユニットの位置が行方向にずれており、 $0 < X < 1$ であり、1行のサブ画素ユニット内におけるサブ画素ユニットと、これに隣接し、かつ他の1行のサブ画素ユニット内に位置するサブ画素ユニットが異なる色を有し、各前記サブ画素ユニットがいずれも画素ユニットスイッチを備えるアレイ形式で配列された複数のサブ画素ユニットと、前記サブ画素ユニットの間の、列方向に延伸する隙間に配置されたデータ線と、前記サブ画素ユニットの間の、列方向に延伸する隙間に配置されたタッチ信号線と、を備え、前記タッチ信号線は前記データ線と同じ層に配置されて、前記データ線と絶縁される。

10

【 0 0 0 6 】

例えば、前記画素ユニットスイッチは、ソース領域と、ドレイン領域と、ソース領域とドレイン領域との間に位置するチャンネル領域とを有する活性層を備え、前記活性層は、前記データ線と前記タッチ信号線とは異なる層に位置し、前記ソース領域は、ビアを介して前記データ線に電氣的に接続され、前記データ線は第1のデータ線を含み、前記第1のデータ線部分の、列方向に延伸する隙間に前記タッチ信号線が配置され、前記画素ユニットスイッチは、前記第1のデータ線の第1端に接続された第1の画素ユニットスイッチを含み、前記タッチ信号線は、前記タッチ表示基板に垂直な方向での投射が前記第1の画素ユニットスイッチのソース領域とドレイン領域との間に位置する。

20

【 0 0 0 7 】

例えば、前記画素ユニットスイッチは、前記第1のデータ線の第2端に接続された第2の画素ユニットスイッチを含み、第1端と第2端は前記第1のデータ線の相反する両側であり、前記第1の画素ユニットスイッチのソース領域とドレイン領域との行方向での間隔は、前記第2画素ユニットスイッチのソース領域とドレイン領域との行方向での間隔より大きい。

【 0 0 0 8 】

例えば、第1の間隔は第2の間隔より大きく、前記第1の間隔は1本の前記タッチ信号線に最も近接する2本のデータ線の間で行方向での間隔であり、前記第2の間隔は隣接する2本のタッチ信号線の間で任意の隣接する2本のデータ線の間で行方向での間隔である。

30

【 0 0 0 9 】

例えば、前記データ線は第2のデータ線をさらに含み、前記第2のデータ線部分の、列方向に延伸する隙間に前記タッチ信号線が設けられておらず、1本の前記タッチ信号線に最も近接する2本のデータ線は、1本の前記第1のデータ線と1本の前記第2のデータ線とを含み、1本の前記タッチ信号線に最も近接する2本のデータ線のうちの前記第2のデータ線と前記タッチ信号線との間の行方向での間隔が、前記第2の間隔と等しい。

【 0 0 1 0 】

例えば、各前記サブ画素ユニットがいずれも画素ユニット電極を備え、前記ドレイン領域が前記画素ユニット電極に電氣的に接続され、1本の前記第1のデータ線に最も近接する2列のサブ画素ユニット内において、前記第1のデータ線と、その第1端のサブ画素ユニットに位置する画素ユニット電極との行方向での間隔が、前記第1のデータ線と、その第2端のサブ画素ユニットに位置する画素ユニット電極との行方向での間隔より大きく、第1端と第2端は前記第1のデータ線の相反する両側であり、前記第1の画素ユニットスイッチが、前記第1のデータ線の第1端に位置するサブ画素ユニット内に配置される。

40

【 0 0 1 1 】

例えば、前記活性層が、行方向に延伸する水平部分を有し、前記タッチ表示基板が、前記サブ画素ユニットの間の、行方向に延伸する隙間に設けられたゲート線をさらに有し、前記タッチ表示基板に垂直な方向での前記水平部分の投射が、前記タッチ表示基板に垂直な方向での前記ゲート線の投射に一部重なる。

50

【 0 0 1 2 】

例えば、前記活性層が、列方向に延伸する鉛直部分を有し、前記タッチ表示基板に垂直な方向での前記第 1 の画素ユニットスイッチの活性層の鉛直部分の投射が、前記タッチ表示基板に垂直な方向での前記タッチ信号線の投射内に位置する。

【 0 0 1 3 】

例えば、前記活性層が、列方向に延伸する鉛直部分を有し、前記タッチ表示基板に垂直な方向での前記第 1 の画素ユニットスイッチの活性層の鉛直部分の投射が、前記タッチ表示基板に垂直な方向での前記第 1 のデータ線の投射内に位置する。

【 0 0 1 4 】

例えば、前記第 1 のデータ線の延伸方向と前記タッチ信号線の延伸方向が一致し、前記第 1 のデータ線と前記タッチ信号線との間の間隔がどの箇所においても等しい。

10

【 0 0 1 5 】

例えば、前記列方向に延伸する隙間に配置された前記タッチ信号線の前記データ線が、バス線と、いずれも前記バス線に接続された 2 本の分岐線とを備え、前記タッチ信号線は前記 2 本の分岐線の上に位置し、前記 2 本の分岐線のうちの 1 本は前記タッチ信号線の第 1 端に位置する前記画素ユニットスイッチに接続され、前記 2 本の分岐線のうちの他の 1 本は前記タッチ信号線の第 2 端に位置する前記画素ユニットスイッチに接続され、第 1 端と第 2 端は前記タッチ信号線の相反する両側である。

【 0 0 1 6 】

例えば、前記 2 本の分岐線の両端がそれぞれ接続されて、閉じた枠型構造を構成し、前記タッチ信号線は前記枠型構造の内部に位置し、前記バス線が前記枠型構造に接続される。

20

【 0 0 1 7 】

例えば、前記画素ユニットスイッチは低温ポリシリコン型薄膜トランジスタである。

【 0 0 1 8 】

例えば、前記データ線は、行方向にその両側に位置しかつ異なる行のサブ画素ユニットに位置する画素ユニットスイッチに接続される。

【 0 0 1 9 】

例えば、前記データ線は、同一色の前記サブ画素ユニットの画素ユニットスイッチに接続される。

【 0 0 2 0 】

例えば、任意の隣接する 2 本の前記データ線の間、二種類の異なる色の前記サブ画素ユニットのみが配置される。

30

【 0 0 2 1 】

例えば、1 行のサブ画素ユニットを離隔する 2 行のサブ画素ユニット内における各サブ画素ユニットは列方向に整列して配置される。

【 0 0 2 2 】

例えば、本開示の実施例のタッチ表示基板はタッチ検出電極をさらに備え、前記タッチ検出電極は前記タッチ信号線に接続される。

【 0 0 2 3 】

例えば、前記タッチ検出電極は前記サブ画素ユニットのコモン電極層としてさらに機能する。

40

【 0 0 2 4 】

本開示の実施例では表示装置をさらに提供する。当該表示装置は上記に記載のタッチ表示基板をさらに備える。

【 図面の簡単な説明 】

【 0 0 2 5 】

本開示の実施例の技術案をより明確に説明するために、以下では本開示の実施例の図面について簡単に説明する。以下で説明する図面は本開示の一部の実施例に関するものに基づき、本開示を限定するものでないことは明らかである。

【 0 0 2 6 】

50

【図 1】本開示の実施例が提供するタッチ表示基板の部分的な平面模式図である。

【図 2 (a)】図 1 の部分拡大模式図 1 である。

【図 2 (b)】図 1 の部分拡大模式図 2 である。

【図 3】図 2 (a) における線 A - A に沿った断面模式図である。

【図 4】本開示の実施例が提供するタッチ表示基板の他の断面模式図である。

【図 5】本開示の実施例が提供するタッチ表示基板のさらなる断面模式図である。

【図 6】本開示の実施例が提供するタッチ表示基板の別の部分的な平面模式図である。

【図 7】図 6 における線 B - B に沿った断面模式図である。

【図 8】本開示の実施例が提供するタッチ表示基板の製造方法のフロー図である。

【図 9】本開示の実施例が提供するタッチ表示基板の製造方法の別のフロー図である。

10

【図 10】本開示の実施例が提供するタッチ表示基板の製作過程の模式図である。

【図 11】本開示の実施例が提供するタッチ表示基板の製作過程の模式図である。

【図 12】本開示の実施例が提供するタッチ表示基板の製作過程の模式図である。

【図 13】本開示の実施例が提供するタッチ表示基板の製作過程の模式図である。

【図 14】本開示の実施例が提供するタッチ表示基板の製作過程の模式図である。

【図 15】本開示の実施例が提供するタッチ表示基板の製作過程の模式図である。

【図 16】本開示の実施例が提供するタッチ表示基板の製作過程の模式図である。

【図 17】本開示の実施例が提供するタッチ表示基板の製作過程の模式図である。

【図 18】本開示の実施例が提供するタッチ表示基板の製作過程の模式図である。

【図 19】本開示の実施例が提供するタッチ表示基板の製作過程の模式図である。

20

【図 20】本開示の実施例が提供するタッチ表示基板の製作過程の模式図である。

【図 21】本開示の実施例が提供するタッチ表示基板の製作過程の模式図である。

【図 22】本開示の実施例が提供するタッチ表示基板の製作過程の模式図である。

【発明を実施するための形態】

【0027】

本開示の実施例の目的、技術案、利点をより明確にするために、以下では本開示の実施例の技術案について図面を組み合わせることで明確かつ完全に説明する。説明する実施例は本開示の一部の実施例であり、すべての実施例でないことは明らかである。説明する本開示の実施例に基づき、当業者が創造力を働かせることなく得られるすべてのその他の実施例はみな本開示の請求範囲に属する。

30

【0028】

図 1 は本開示の実施例が提供するタッチ表示基板の部分的な平面模式図である。図 1 に示すように、当該タッチ表示基板は、アレイ形式で配列された複数のサブ画素ユニット 10 と、複数のデータ線 20 と、複数のタッチ信号線 30 (図 1 ではそのうちの 1 本のみを示す) と、複数のタッチ検出電極 (図 1 では図示していない) とを備える。

【0029】

例えば、図 1 に示すように、各行のサブ画素ユニット内における各サブ画素ユニット 10 は整列して配置され、隣接する 2 行のサブ画素ユニット毎に、1 行のサブ画素ユニット内におけるサブ画素ユニット 10 と、これに隣接し、かつ他の 1 行のサブ画素ユニット内に位置するサブ画素ユニット 10 との間で、X 個のサブ画素ユニット 10 の位置が行方向にずれており、 $0 < X < 1$ であり、例えば X は 0.5 であってよい。隣接する 2 行のサブ画素ユニット毎に、1 行のサブ画素ユニット内におけるサブ画素ユニット 10 と、これに隣接し、かつ他の 1 行のサブ画素ユニット内に位置するサブ画素ユニット 10 が異なる色を有し、各サブ画素ユニット 10 がいずれも画素ユニットスイッチ 11 と画素ユニット電極 12 とを備える。各データ線 20 はいずれもサブ画素ユニット 10 の間の、列方向に延伸する隙間に配置される。例えば、各データ線 20 は異なる行のサブ画素ユニット 10 に位置する画素ユニットスイッチ 11 に接続される。例えば、各データ線 20 は、行方向にその両側に位置しかつ異なる行のサブ画素ユニット 10 に位置する画素ユニットスイッチ 11 に接続される。各タッチ信号線 30 はいずれもサブ画素ユニット 10 の間の、列方向に延伸する隙間に配置される。タッチ信号線 30 の数はデータ線 20 の数よりも少ないた

40

50

め、各データ線 20 部分の、列方向に延伸する隙間すべてに 1 本のタッチ信号線 30 が配置されているのではなく、このような場合、データ線 20 は第 1 のデータ線 21 と第 2 のデータ線 22 とを含んでよく、第 1 のデータ線 21 部分の、列方向に延伸する隙間にタッチ信号線 30 が配置され、第 2 のデータ線 22 部分の、列方向に延伸する隙間にはタッチ信号線 30 が配置されない。タッチ信号線 30 はデータ線 20 と同じ層に配置されて、データ線 20 と絶縁される。

【0030】

例えば、図 1 に示すように、タッチ表示基板は複数のゲート線 G1、G2・・・Gn を有し、当該複数のゲート線は複数のデータ線 20 と交差して、上記のような複数のサブ画素ユニット 10 を規定する。例えば、各データ線はいずれもサブ画素ユニットの間の、行方向に延伸する隙間に配置され、同一行に位置するサブ画素ユニット 10 に接続される。

10

【0031】

例えば、画素ユニットスイッチ 11 は TFT (英語名: Thin Film Transistor、日本語名: 薄膜トランジスタ) である。例えば、TFT はゲート 113 と活性層とを有してよく、活性層はソース領域 112 と、ドレイン領域 111 と、ソース領域 112 とドレイン領域 111 との間に位置するチャネル領域 114 とを有し、ソース領域 112 とドレイン領域 111 は、それぞれデータ線 20、画素ユニット電極 12 に電氣的に接続される領域であってよく、例えば、チャネル領域 114 よりも導電率が高くなるようにドーピングされた領域である。図 2(a) は図 1 の部分拡大模式図であり (説明の便宜上、データ線、タッチ信号線、活性層、画素ユニット電極などの部分のみを示し、タッチ電極、膜層間の絶縁層などのその他の部分については図示していない)、図 1 と図 2(a) に示すように、活性層は、データ線 20 とタッチ信号線 30 とは異なる層に位置し、ソース領域 112 は、ビア 101 を介してデータ線 20 に電氣的に接続され、ドレイン領域 111 はビア 102 を介して画素ユニット電極 12 に電氣的に接続される。例えば TFT はトップゲート型 TFT でもボトムゲート型 TFT であってもよく、本開示ではこれについて限定しない。

20

【0032】

画素ユニットスイッチ 10 は、第 1 のデータ線 21 の第 1 端 (図 2(a) に示すような第 1 のデータ線 21 の左側) に接続される第 1 の画素ユニットスイッチ 11a と、第 1 のデータ線 21 の第 2 端 (図 2(a) に示すような第 1 のデータ線 21 の右側) に接続される第 2 の画素ユニットスイッチ 11b とを含み、第 1 端と第 2 端は第 1 のデータ線 21 の相反する両側であり、タッチ信号線 30 は、タッチ表示基板に垂直な方向での投射が第 1 の画素ユニットスイッチ 11a のソース領域とドレイン領域との間に位置する。つまり、ベース基板 1 でのタッチ信号線 30 の投射は、ベース基板 1 での第 1 の画素ユニットスイッチ 11a のソース領域の投射と、ベース基板での第 1 の画素ユニットスイッチ 11a のドレイン領域の投射との間に位置する。

30

【0033】

例えば、第 1 の画素ユニットスイッチ 11a のソース領域 112 とドレイン領域 111 との行方向での間隔 d_1 は、第 2 画素ユニットスイッチ 11b のソース領域 112 とドレイン領域 111 との行方向での間隔 d_2 より大きい。よって、タッチ信号線 30 を便利に配置することができる。

40

【0034】

例えば、TFT は低温ポリシリコン型 TFT であってよく、アモルファスシリコン型 TFT と比べてより多くの利点を有する。図 3 は図 2(a) における線 A-A に沿った断面模式図であり、図 2 と図 3 を組み合わせると、TFT はベース基板 1 に設けられたゲート 113 と、ゲート 113 に設けられたゲート絶縁層 2 と、ゲート絶縁層 2 に設けられた活性層とを備える。ゲート絶縁層 2 には酸化シリコンもしくは窒化シリコン材料を用いてよく、厚さは 80 ~ 120 nm であってよい。活性層は、離隔されたドレイン領域 111 およびソース領域 112 と、ソース領域 111 とドレイン領域 112 との間に位置するチャネル領域 114 とを有し、ベース基板 1 でのドレイン領域 111 とソース領域 112 の正

50

投射は、ベース基板 1 でのゲート 1 1 3 の正投射の外に位置し、ベース基板 1 でのチャネル領域 1 1 4 の正投射は、ベース基板 1 でのゲート 1 1 3 の正投射と一致する。低温ポリシリコンの電子移動率はアモルファスシリコンよりはるかに大きいため、低温ポリシリコン T F T においては、活性層をより細長くすることができ、第 1 の画素ユニットスイッチ 1 1 a のドレイン領域 1 1 1 とソース領域 1 1 2 との間隔を延ばすことができ、タッチ信号線 3 0 の配置に便利である。

【 0 0 3 5 】

図 3 に示すように、複数のタッチ信号線 3 0 は複数の信号線 2 0 と同じ層に配置されて、各データ線 2 0 と絶縁される。

【 0 0 3 6 】

例えば、T F T のある膜層に第 1 の絶縁層 3 が設けられ、第 1 の絶縁層 3 の材料は窒化物、非金属酸化物を含んでよく、窒化物には $S i N_x$ を含むがこれに限らず、非金属酸化物には $S i O_x$ を含むがこれに限らない。第 1 の絶縁層 3 は T F T のある膜層と、複数のタッチ信号線 3 0 および複数のデータ線 2 0 のある膜層との間に設けられる。例えば、図 3 に示すように、ビア 1 0 1 は前記第 1 の絶縁層 3 を貫通する。

【 0 0 3 7 】

複数のタッチ検出電極 3 1 はそれぞれが対応するタッチ信号線 3 0 に接続される。例えば、ビア 1 0 3 を介して、対応するタッチ信号線 3 0 にタッチ検出電極 3 1 を電氣的に接続することができる。タッチ信号線 3 0 のある膜層と、タッチ検出電極 3 1 のある膜層との間に第 2 の絶縁層 4 を設けることができ、膜層の表面を平坦にする。例えば、第 2 の絶縁層 4 の材料は樹脂であってよい。例えば、図 3 に示すように、ビア 1 0 3 は第 2 の絶縁層 4 を貫通する。

【 0 0 3 8 】

例えば、タッチ検出電極 3 1 のある膜層と、画素ユニット電極 1 2 のある膜層との間に第 3 の絶縁層 5 を設けることができ、第 3 の絶縁層 5 の材料は窒化シリコンであってよく、第 3 の絶縁層 5 の厚さは $100\text{ nm} \sim 200\text{ nm}$ であってよい。例えば、図 3 に示すように、ビア 1 0 2 は第 1 の絶縁層 3 と、第 4 の絶縁層 4 と、第 5 の絶縁層 5 とを貫通する。

【 0 0 3 9 】

再び図 2 (a) を参照すると、任意のタッチ信号線 3 0 はタッチ表示基板に垂直な方向での投射が、第 1 の画素ユニットスイッチ 1 1 a のソース領域 1 1 2 とドレイン領域 1 1 1 との間に位置する。つまり、タッチ信号線 3 0 とデータ線 2 0 に短絡が発生しないように、タッチ信号線 3 0 は第 1 の画素ユニットスイッチ 1 1 a の直上を跨ぐ。

【 0 0 4 0 】

図 2 (a) に示すように、第 1 の間隔 d_3 は第 2 の間隔 d_4 より大きく、第 1 の間隔 d_3 は 1 本のタッチ信号線 3 0 に最も近接する 2 本のデータ線 2 0 の間の行方向での間隔であり、第 2 の間隔 d_4 は隣接する 2 本のタッチ信号線 3 0 の間の任意の隣接する 2 本のデータ線 2 0 の間の行方向での間隔である。タッチ信号線 3 0 と第 1 のデータ線 2 1 との間の領域は発光しないため、第 1 の間隔 d_3 を第 2 の間隔 d_4 より大きく設け、タッチ信号線 3 0 と第 1 のデータ線 2 1 との間の領域面積が一定である限り、発光する領域面積を増やすことができる。

【 0 0 4 1 】

例えば、1 本の第 1 のデータ線 2 1 に最も近接する 2 列のサブ画素ユニット 1 0 内において、第 1 のデータ線 2 1 と、その第 1 端のサブ画素ユニット 1 0 に位置する画素ユニット電極 1 2 との間隔 d_5 が、第 1 のデータ線 2 1 と、その第 2 端のサブ画素ユニット 1 0 に位置する画素ユニット電極 1 2 との間隔 d_6 より大きく、第 1 端と第 2 端は第 1 のデータ線 2 1 の相反する両側である。例えば、前記第 1 の画素ユニットスイッチ 1 1 a が、第 1 のデータ線 1 2 1 の第 1 端に位置するサブ画素ユニット 1 0 内に配置される。第 1 のデータ線 2 1 と、その両側のサブ画素ユニット 1 0 に位置する画素ユニット電極 1 2 との間隔は異なるため、そのうちの間隔が大きい側にタッチ信号線 3 0 を設けるのに便利である。なお、第 1 のデータ線 2 1 と画素ユニット電極 1 2 との間隔とは、行方向での

10

20

30

40

50

第1のデータ線21と画素ユニット電極12の縁との最小距離を指す。

【0042】

例えば、1本のタッチ信号線30に最も近接する2本のデータ線20は、1本の第1のデータ線21と1本の第2のデータ線22とを含み、1本のタッチ信号線30に最も近接する2本のデータ線20において、第2のデータ線22とタッチ信号線30との間の行方向での間隔 d_7 は、第2の間隔 d_4 と等しいため、各サブ画素ユニットの発光面積を等しくすることができる。最も近接するとは、両者間にタッチ信号線もしくはデータ線がないということ指す。例えば、図2(a)において、1本のタッチ信号線30に最も近接する2本のデータ線20とは、タッチ信号線30の右側の第1本目の第1のデータ線21と、タッチ信号線30の左側の第1本目の第2のデータ線22であり、これは実際の距離とは関係がない。

10

【0043】

例えば、図2(a)に示すように、活性層は、行方向に延伸する水平部分aと列方向に延伸する鉛直部分bとを有する。例えば、タッチ表示基板に垂直な方向での水平部分aの投射が、タッチ表示基板に垂直な方向でのゲート線の投射に一部重なり、つまり、水平部分aのベース基板1での正投射はゲート線のベース基板1での正投射に一部重なる。このように、ゲート線の一部はゲートとして直接兼用できる。例えば、図2(a)に示すように、タッチ表示基板に垂直な方向での、第1のデータ線21に接続される第1の画素ユニットスイッチ11aの活性層の鉛直部分bの投射は、タッチ表示基板に垂直な方向でのタッチ信号線30の投射内にあり、その行方向の幅は、タッチ表示基板に垂直な方向でのタッチ信号線30の投射の行方向の幅と等しい。つまり、第1のデータ線21に接続される第1の画素ユニットスイッチ11aは、ベース基板1でのその活性層の鉛直部分bの正投射が、ベース基板1でのタッチ信号線30の正投射内にあり、ベース基板1での鉛直部分bの正投射の行方向の幅は、ベース基板1でのタッチ信号線30の正投射の行方向の幅と等しい。図2(b)は図1の部分拡大模式図2である。図2(a)と異なるのは、図2(b)において、タッチ表示基板に垂直な方向での、第1のデータ線21に接続される第1画素ユニットスイッチ11aの活性層の鉛直部分bの投射は、タッチ表示基板に垂直な方向での第1のデータ線21の投射内にあり、その行方向の幅は、タッチ表示基板に垂直な方向での第1のデータ線21の投射の行方向の幅と等しい。つまり、第1のデータ線21に接続される第1の画素ユニットスイッチ11aは、ベース基板1でのその活性層の鉛直部分bの正投射が、ベース基板1での第1のデータ線21の正投射内にあり、ベース基板1での鉛直部分bの正投射の行方向の幅は、ベース基板1での1本の第1のデータ線21の正投射の行方向の幅と等しい。図2(a)に示す構造について、すべての画素ユニットスイッチ11の活性層の鉛直部分bの間隔は同一の距離であるため、パターンングに便利である。図2(b)に示す構造について、すべての画素ユニットスイッチ11の活性層の鉛直部分bはいずれもデータ線20と重なるため、タッチ表示基板の電気学的均一性を向上させることができる。本開示の実施例において、ゲート線と活性層との間の位置関係は、図2(a)と図2(b)に示す状況に限定されない。例えば、ゲート線は活性層の鉛直部分bと重なる箇所が二箇所あるが、水平部分aとは重ならないことから、デュアルゲートTFEを形成する。

20

30

40

【0044】

例えば、複数のタッチ検出電極31は各サブ画素ユニットのコモン電極層を構成する。この場合、タッチ検出電極31はサブ画素ユニット10のコモン電極層としてさらに機能し、表示基板の厚さの低減に有利である。

【0045】

例えば、図3に示すように、データ線20とタッチ信号線30は、活性層14のある膜層とコモン電極層との間に位置する。

【0046】

図4は本開示の実施例が提供する他のタッチ表示基板の部分断面模式図であり、図4に示すタッチ表示基板と図3に示すタッチ表示基板の構造は基本的に同一で、相違点は、図

50

4におけるタッチ表示基板の画素ユニット電極12はタッチ検出電極31の下方に位置するという点である。

【0047】

図5は本開示の実施例が提供する他のタッチ表示基板の部分断面模式図であり、図5に示すタッチ表示基板と図3に示すタッチ表示基板の構造は基本的に同一で、相違点は、図5に示すタッチ表示基板において、画素ユニットスイッチはトップゲート型のTFTであるという点である。

【0048】

なお、トップゲート型のTFTの製造過程において、ベース基板1と活性層114との間には光リーク電流を防止するためにチャンネル領域114に対向する遮光層が設けられるが、図5では当該遮光層を省略している。

10

【0049】

同じ層に設けられたタッチ信号線とデータ線によって、データ線とタッチ信号線との寄生容量を低減することができるうえ、これらの間に絶縁層を設けることを省き、工程を簡素化することができる。また、タッチ信号線とデータ線に短絡が発生しないように、タッチ信号線とデータ線との間を絶縁する。

【0050】

図1に示すように、1行のサブ画素ユニットを離隔する2行のサブ画素ユニット10内における各サブ画素ユニット10は列方向に整列して配置され、これにより、サブ画素ユニット10の配置をより整然とさせることができ、製造に便利である。

20

【0051】

その他の実施例において、1行のサブ画素ユニットを離隔する2行のサブ画素ユニット10内における各サブ画素ユニット10は列方向に整列せずに配置してもよいということは、異なる要求に適応させるために容易に想到できることである。例えば、三角形のタッチ表示基板内において、1行のサブ画素ユニットを離隔する2行のサブ画素ユニット10内における各サブ画素ユニット10は、列方向において複数のサブ画素ユニット10の距離を徐々に縮小してよい。例えば、円形、菱形、楕円形、台形を含むがこれに限らないその他の可能な形状のタッチ表示基板内においては、1行のサブ画素ユニットを離隔する2行のサブ画素ユニット10内における各サブ画素ユニット10は、列方向において縮小あるいは複数のサブ画素ユニット10の距離を越えてもよく、画素ユニットを表示基板の形状に応じて配置させる。

30

【0052】

本開示の実施例では、例えば、どの行のサブ画素ユニット10も三種類の異なる色のサブ画素ユニット10を有し、隣接し順に配列された三種類の異なる色のサブ画素ユニット10は重複ユニットとなり、どの行のサブ画素ユニット10においても当該重複ユニットが行方向に重複配列される。矩形ではないタッチ表示基板において、複数のサブ画素ユニット10の距離を縮小する必要がある場合、サブ画素ユニット10の距離を3の整数倍縮小することができる。同一行内に二種類の異なる色のサブ画素ユニット10のみを含む表示基板については、サブ画素ユニット10の距離を2の整数倍縮小することができる。

【0053】

例えば、各サブ画素ユニット10と、隣接する各サブ画素ユニット10の色はいずれも異なるため、同一行において三種類の異なる色のサブ画素ユニット10を含む場合に、サブ画素ユニット10の配置を便利にできる。

40

【0054】

例えば、任意の隣接する2本のデータ線20の間に、二種類の異なる色のサブ画素ユニットのみが配置される。

【0055】

例えば、1つの画素ユニットは、6つのサブ画素ユニットを含んでよく(図1における破線枠内の6つのサブ画素ユニット)、UHD(英語名: Ultra High Definition、日本語名: 超高精細)表示装置の製造に適している。隣接するデータ線2

50

0 の間の間隔がより小さくなれば単位面積内の画素ユニットの個数はより多くなり、隣接するデータ線 20 の間の間隔を縮小することでタッチ表示基板の P P I (英語名 : P i x e l s P e r I n c h 、 日本語名 : 画素密度) を高めることができる。

【 0 0 5 6 】

例えば、各データ線 20 は同一の色のサブ画素ユニット 10 の画素ユニットスイッチ 11 に接続され、これにより、単色画面表示の際にカラム反転 (C o l u m n - i n v e r s i o n) を便利に行うことができる。

【 0 0 5 7 】

図 1 に示すように、各データ線 20 は、同一色でかつ当該データ線 20 の両側にそれぞれ位置するサブ画素ユニット 10 の画素ユニットスイッチ 11 のみに接続される。したがって、単色画面表示の際に、表示しようとする色に対応するサブ画素ユニット 10 に接続されたデータ線 20 をオンにするだけでよく、例えば、赤色画面を表示させようとする時、S 1 と S 4 の 2 本のデータ線 20 をオンにするだけでよく、実現が簡単で操作が便利である。

10

【 0 0 5 8 】

図 6 は本開示の実施例が提供するタッチ表示基板の別の部分的な構造模式図であり、図 7 は図 6 における線 B - B に沿った断面模式図である。図 6 と図 7 に示すように、当該タッチ表示基板において、第 1 データ線 21 はバス線 212 と、いずれもバス線 212 に接続された 2 本の分岐線 211 とを備え、タッチ信号線 30 は 2 本の分岐線 211 の間に位置し、2 本の分岐線 211 のうちの 1 本はタッチ信号線 30 の第 1 端に位置する画素ユニットスイッチ 11 に接続され、2 本の分岐線 211 のうちの他の 1 本はタッチ信号線 30 の第 2 端に位置する画素ユニットスイッチ 11 に接続され、第 1 端と第 2 端はタッチ信号線 30 の相反する両側である。2 本の分岐線 211 を備える第 1 のデータ線 21 を設けることで、2 本の分岐線 211 のうちの各 1 本の分岐線はタッチ信号線 30 の一端の画素ユニットスイッチ 11 のみに接続し、これにより、タッチ信号線 30 と画素ユニットスイッチ 11 の交差を避けることができる。

20

【 0 0 5 9 】

図 6 に示すように、2 本の分岐線 211 の延伸方向は同じであり、2 本の分岐線 211 の両端がそれぞれ接続されて、閉じた枠型構造を構成し、タッチ信号線 30 は枠型構造の内部に位置する。2 本のバス線 212 はいずれも枠型構造に接続される。タッチ信号線 30 は枠型内部に位置するため、ビアを開けてタッチ信号線 30 を引き出す必要がある。

30

【 0 0 6 0 】

図 2 に示すタッチ表示基板において、各タッチ信号線 30 と各データ線の延伸方向が一致し、タッチ信号線 30 に最も距離が近いデータ線 20 とタッチ信号線 30 との間隔がどの箇所においても等しく、これにより、データ線 20 とタッチ信号線 30 の設置を便利にできるとともに、データ線 20 とタッチ信号線 30 の一部分との間隔が小さいことで電荷が一部に蓄積するという状況の発生を回避できる。例えば、第 1 のデータ線 21 の延伸方向とタッチ信号線 30 の延伸方向が一致し、第 1 のデータ線 21 とタッチ信号線 30 との間隔がどの箇所においても等しい。このほか、図 2 に示すタッチ表示基板において、データ線 20 は分岐線を持たず、ベース基板 1 でのその正投影の面積はより小さく、画素ユニットの開口率を高めるのに有利であり、表示基板の輝度が同一であるという状況において表示基板のエネルギー消費低減に有利である。図 2 に示すタッチ表示基板は、図 4 に示すタッチ表示基板との比較においてその開口率が 20 % 向上しており、実験、テストしたところ、同一の単色画面を表示する際に、輝度が同一であるという状況において、図 2 に示すタッチ表示基板のエネルギー消費は図 4 に示すタッチ表示基板のエネルギー消費よりも 20 % ほど低いものである。

40

【 0 0 6 1 】

本開示の実施例では、図 1 ~ 図 7 に示すいずれかのタッチ表示基板を備える表示装置をさらに提供する。例えば、当該表示装置は携帯電話、タブレット型コンピュータ、テレビ、モニタ、ノート型パソコン、デジタルフォトフレーム、ナビゲーションなどの、表示機

50

能を有するあらゆる製品もしくは部品であってよい。

【0062】

同じ層に設けられたタッチ信号線とデータ線によって、データ線とタッチ信号線との寄生容量を低減することができるうえ、これらの間に絶縁層を設けることを省き、工程を簡素化することができる。また、タッチ信号線とデータ線に短絡が発生しないように、タッチ信号線とデータ線との間を絶縁する。

【0063】

図8は本開示の実施例が提供するタッチ表示基板の製造方法のフロー図であり、当該方法は図1～図7に示すタッチ表示基板の製造に適用される。図8に示すように、当該製造方法は以下のステップを含んでよい。

【0064】

S11、ベース基板に複数の画素ユニットスイッチを形成する。

【0065】

各画素ユニットスイッチは異なる画素ユニットにそれぞれ属する。各行のサブ画素ユニットにおける各画素ユニットは整列して配置され、隣接する2行のサブ画素ユニット毎に、1行のサブ画素ユニット内におけるサブ画素ユニットと、これに隣接し、かつ他の1行のサブ画素ユニット内に位置するサブ画素ユニットとの間で、X個のサブ画素ユニットの位置が行方向にずれており、 $0 < X < 1$ であり、例えばXは0.5であってよい。隣接する2行のサブ画素ユニット毎に、1行のサブ画素ユニット内におけるサブ画素ユニットと、これに隣接し、かつ他の1行のサブ画素ユニット内に位置するサブ画素ユニットが異なる色を有する。

【0066】

S12、複数の画素ユニットスイッチが形成されたベース基板に第1の絶縁層を形成する。

【0067】

S13、第1の絶縁層に第1のパターニング層を形成する。

【0068】

第1のパターニング層は、互いに離隔したデータ線とタッチ信号線とを有する。例えば、データ線は、異なる行のサブ画素ユニットに位置する画素ユニットスイッチに接続される。例えば、データ線は、行方向にその両側に位置しかつ異なる行のサブ画素ユニットに位置する画素ユニットスイッチに接続される。

【0069】

S14、第1のパターニング層に第2の絶縁層を形成する。

【0070】

S15、第2の絶縁層に画素ユニット電極を形成する。

【0071】

画素ユニット電極はいずれも画素ユニットスイッチに接続される。

【0072】

同じ層に設けられたタッチ信号線とデータ線によって、データ線とタッチ信号線との寄生容量を低減することができるうえ、これらの間に絶縁層を設けることを省き、工程を簡素化することができる。また、タッチ信号線とデータ線に短絡が発生しないように、タッチ信号線とデータ線との間を絶縁する。

【0073】

図9は本開示の実施例が提供するタッチ表示基板の製造方法の別のフロー図であり、当該方法は図1～図3に示すタッチ表示基板の製造に同じく適用される。以下では図10～図16を組み合わせて本製造方法について詳しく説明する。図9に示すように、当該製造方法は以下のステップを含んでよい。

【0074】

S21、ベース基板にTFTを形成する。

【0075】

10

20

30

40

50

例えば、ベース基板にトップゲート型のTFTを形成してよく、ボトムゲート型のTFTを形成してもよい。図10に示すように、ベース基板8000にボトムゲート型のTFTを製作し、当該TFTはベース基板8000に配置されたゲート8113と、ゲート8113に配置されたゲート絶縁層8002と、ゲート絶縁層8002に配置された活性層とを備え、活性層は、離隔されたドレイン領域8111およびソース領域8112と、ドレイン領域8111とソース領域8112との間に位置するチャンネル領域8114とを有し、ベース基板8000でのドレイン領域8111とソース領域8112の正投影は、ベース基板8000でのゲート8113の正投影の外に位置する。

【0076】

複数のTFTは、製作するタッチ表示基板のサブ画素ユニットの配置方式を満たすために、ベース基板8000にアレイ配置される。

10

【0077】

例えば、低温ポリシリコン型TFTを用いてよい。

【0078】

S22、TFTが形成されたベース基板に第1の絶縁層を形成する。

【0079】

例えば、第1の絶縁層8010の材料は窒化物、非金属酸化物を含んでよく、窒化物にはSiN_xを含むがこれに限らず、非金属酸化物にはSiO_xを含むがこれに限らない。

【0080】

S23、第1の絶縁層内に第1のビアを製作する。

20

【0081】

図11に示すように、後続ステップにて製作するデータ線が第1のビア8011を介してソース領域8112に電氣的に接続されるように、第1のビア8011は第1の絶縁層8010を貫通して、TFTのソース領域8112の直上に位置する。

【0082】

例えば、第1のビア8011は、第1の絶縁層8010を介してパターニング工程を行って製作してよい。

【0083】

S24、第1の絶縁層に第1のパターニング層を形成する。

【0084】

例えば、第1のパターニング層もパターニング工程によって製作してよい。

30

【0085】

例えば、図12に示すように、第1のパターニング層は複数のデータ線8200と複数のタッチ信号線8300とを有し、タッチ信号線8300とデータ線8200は互いに離隔する。データ線8200は、第1のビア8011を貫通してTFTのソース領域8112に電氣的に接続するために第1のビアの直上に位置する。

【0086】

例えば、データ線8200とタッチ信号線8300は金属Alなどの金属材料で製作してよく、ITO(英語名: Indium tin oxide、日本語名: 酸化インジウムスズ)などの透明導電材料で製作してもよい。

40

【0087】

図6に示すタッチ表示基板を製作するとき、第1のデータ線は、バス線と、いずれもバス線に接続された2本の分岐線とを備え、タッチ信号線は2本の分岐線の上に位置し、2本の分岐線のうちの1本は第1のビアを介してタッチ信号線の第1端に位置するTFTのソース領域に接続され、2本の分岐線のうちの他の1本は第1のビアを介してタッチ信号線の第2端に位置するTFTのソース領域に接続され、第1端と第2端はタッチ信号線の相反する両側である。

【0088】

S25、第1のパターニング層に第2の絶縁層を形成する。

【0089】

50

例えば、第2の絶縁層8020の材料は樹脂であってよいがこれに限らない。

【0090】

S26、第2の絶縁層内に第2のビアを製作する。

【0091】

第2のビアの制作方法は第1のビアの制作方法を同じであってよい。

【0092】

図13に示すように、後続ステップにて製作するタッチ検出電極が第2のビア8021を介してタッチ信号線8300に接続されるように、第2のビア8021は第2の絶縁層8020を貫通して、タッチ信号線8300の直上の位置に位置する。

【0093】

S27、第2の絶縁層にタッチ検出電極を形成する。

【0094】

例えば、タッチ検出電極はパターニング工程によって製作してよい。

【0095】

図14に示すように、タッチ検出電極8310は第2のビア8021を介してタッチ信号線8300に電氣的に接続される。

【0096】

例えば、タッチ検出電極8310は、光透過率を高めるために、ITOのような透明導電材料で製作してよい。

【0097】

S28、タッチ検出電極が形成されたベース基板に第3の絶縁層を形成する。

【0098】

例えば、第3の絶縁層8030の材料は窒化シリコンであってよく、第3の絶縁層8030の厚さは100nm~200nmであってよい。

【0099】

S29、第3のビアを製作する。

【0100】

図15に示すように、後続ステップにて製作する画素ユニット電極がドレイン領域8111に電氣的に接続されるように、第3のビア8031はTFTのドレイン領域8111の直上に位置し、第3の絶縁層8030と、第2の絶縁層8020と、第1の絶縁層8010とを貫通する。

【0101】

S30、第3の絶縁層に画素ユニット電極を製作する。

【0102】

例えば、画素ユニット電極8120はパターニング工程によって製作してよい。

【0103】

図16に示すように、画素ユニット電極8120は第3のビア8031を介してドレイン領域8111に電氣的に接続される。

【0104】

例えば、画素ユニット電極8120は、光透過率を向上させるために、ITOのような透明の導電材料で製作してよい。

【0105】

例えば、ステップS23を実行するとき、第1の絶縁層8010の、ドレイン領域8111の直上に位置する箇所にもビアを製作してよく、これにより、ステップS24の実行時に、データ線8200とタッチ信号線8300を製作する際に、第1の絶縁層8010にトランスファ電極をさらに製作でき、トランスファ電極は第1の絶縁層8010におけるドレイン領域8111直上に位置するビアを介してドレイン領域8111に電氣的に接続される。図17に示すように、ステップS23においてビア8031aを同時に製作し、ステップS24においてトランスファ電極8031bを同時に製作することで、S29において加工を必要とする第3のビア8031が、第3の絶縁層8030と第2の絶縁層

10

20

30

40

50

8020のみを貫通するようにすることができ、第3のビア8031の深さを低減して、加工難度を低減し、画素ユニット電極8120がドレイン領域8111と安定した電気接続を形成することを確保し、断線および接触不良が生じる可能性を低減する。また、ビア8031aは第1のビア8011と同時に製作することができるため、トランスファ電極8131bはタッチ信号線8300、データ線8200と同時に製作することができ、別途工程ステップを追加する必要はない。

【0106】

図18は本開示の実施例が提供するタッチ表示基板の製造方法のさらなるフロー図であり、当該方法は図4に示すタッチ表示基板の製造に用いられ、当該製造方法はS41～S50を含み、そのうちのステップS41～S45は前述のステップS21～S25とそれぞれ同一であるため、ここでは改めて説明しない。以下、図19～21を組み合わせると当該方法のステップS46～S50について説明する。

10

【0107】

S46、第2の絶縁層内に第4のビアを製作する。

【0108】

第4のビア9021の製作方法は前述の第2のビア8021の製作方法と同一である。

【0109】

図19に示すように、後続にて製作する画素ユニット電極がドレイン領域9111に電氣的に接続されるように、第4のビア9021はTFTのドレイン領域9111の直上に位置し、第2の絶縁層9020と、第1の絶縁層8010とを貫通する。

20

【0110】

S47、第2の絶縁層に画素ユニット電極を形成する。

【0111】

例えば、画素ユニット電極9120はパターニング工程によって製作してよい。

【0112】

図20に示すように、画素ユニット電極9120は第4のビア9021を介してドレイン領域9111と電氣的に接続される。

【0113】

S48、画素ユニット電極が形成されたベース基板に第3の絶縁層を形成する。

【0114】

例えば、第3の絶縁層9030の製作は前述の第3の絶縁層8030の製作を参照することができるため、ここでは改めて説明しない。

30

【0115】

S49、第5のビアを製作する。

【0116】

図21に示すように、後続ステップにて製作するタッチ検出電極が第5のビア9031を介してタッチ信号線9300に接続できるように、第5のビア9031はタッチ信号線9300の直上の位置に製作され、第3の絶縁層9030と、第2の絶縁層9020とを貫通する。

【0117】

S50、第3の絶縁層にタッチ検出電極を製作する。

40

【0118】

例えば、タッチ検出電極9030はパターニング技術によって作成してよい。

【0119】

図22に示すように、タッチ検出電極9030は第5のビア9031を介してタッチ信号線9300に接続される。

【0120】

図4に示すタッチ表示基板を製造するとき、トランスファ電極を追加する前述の方法を同様に用いて、断線や接触不良が生じる可能性を低減することができるが、ここでは改めて説明しない。

50

【 0 1 2 1 】

上記内容は本開示の例示的な実施の形態にすぎず、本開示の請求範囲を限定するものではなく、本開示の請求範囲は添付の請求項によって決められる。

【符号の説明】

【 0 1 2 2 】

- 1 0 サブ画素ユニット
- 1 1 画素ユニットスイッチ
- 2 0 データ線
- 3 0 タッチ信号線

10

20

30

40

50

【図面】

【図 1】

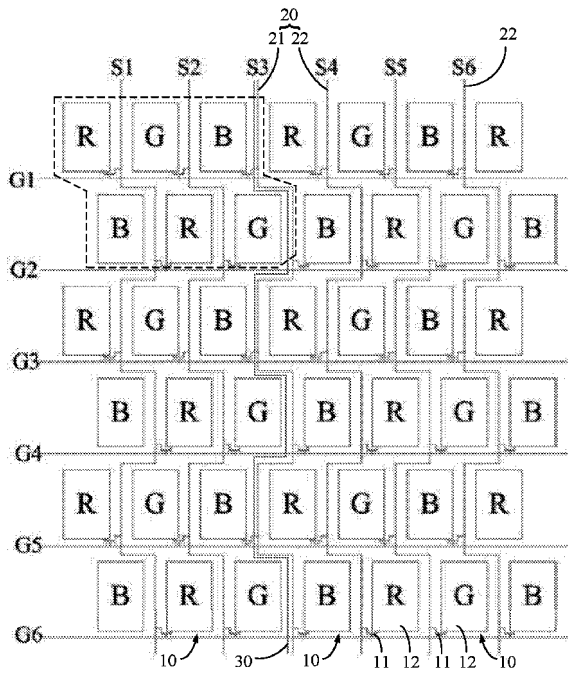


图 1

【图 2 (a)】

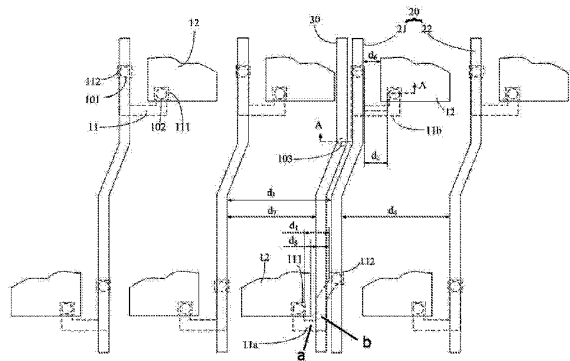


图 2 (a)

10

20

【图 2 (b)】

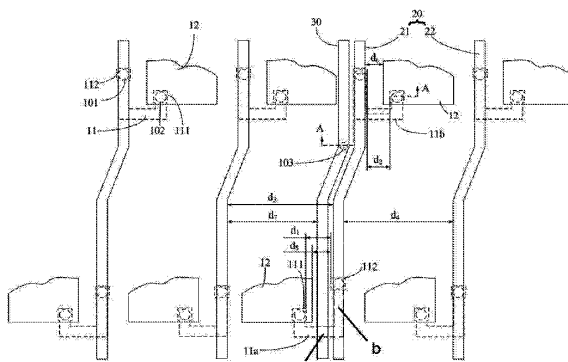


图 2 (b)

【图 3】

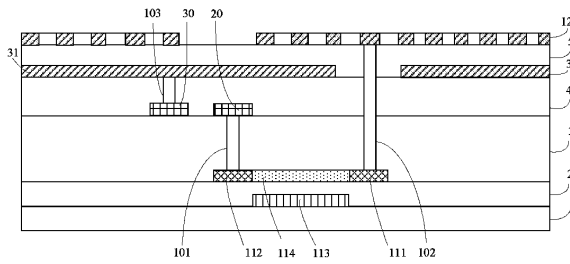


图 3

30

40

50

【 4 】

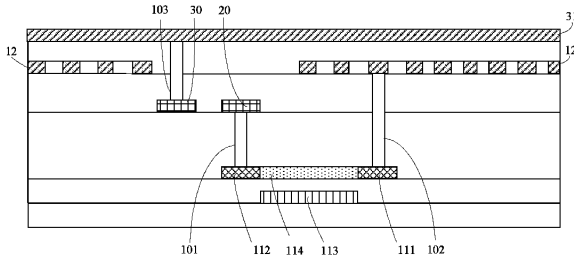


图 4

【 5 】

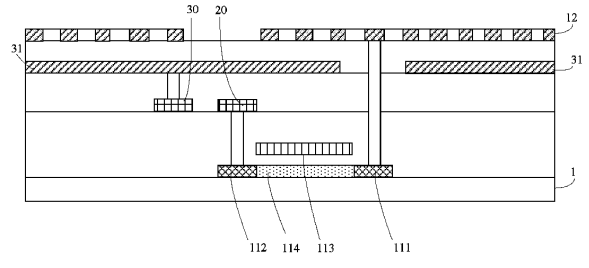


图 5

10

【 6 】

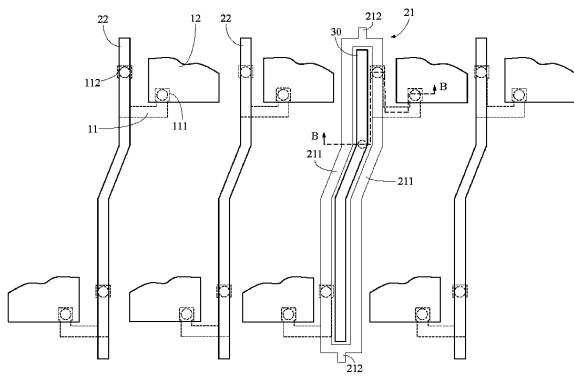


图 6

【 7 】

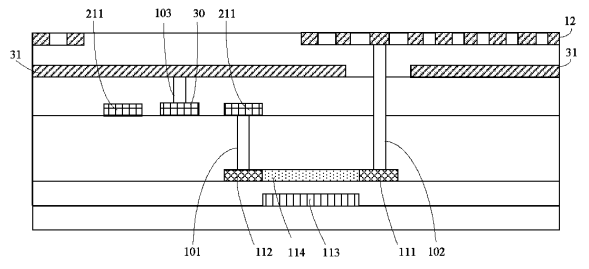


图 7

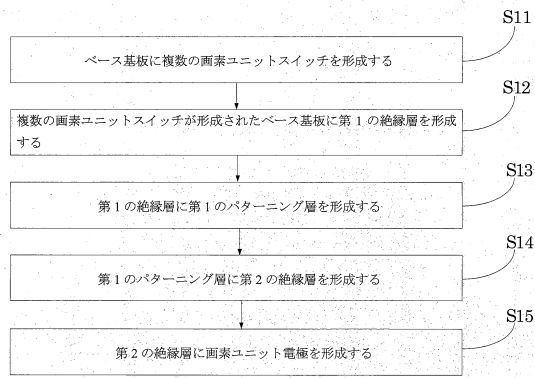
20

30

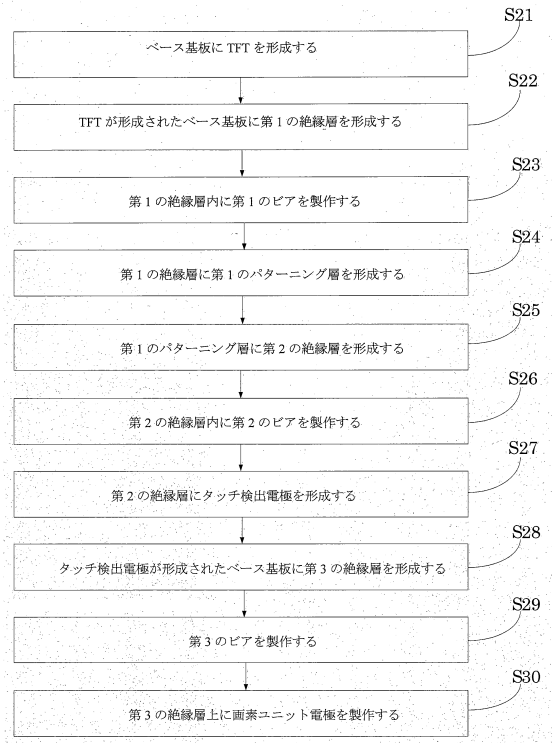
40

50

【図 8】



【図 9】



10

20

【図 10】

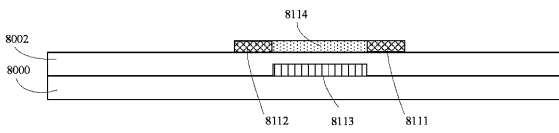


図 10

【図 11】

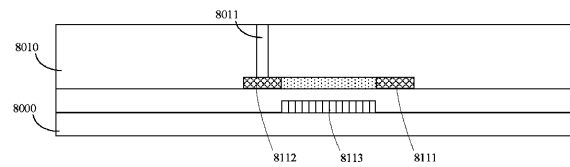


図 11

30

40

50

【 1 2 】

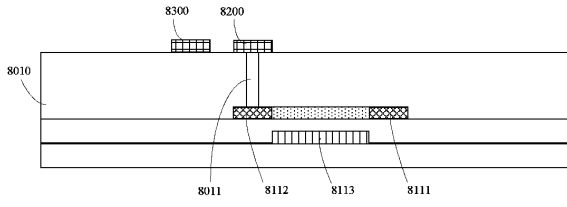


图 12

【 1 3 】

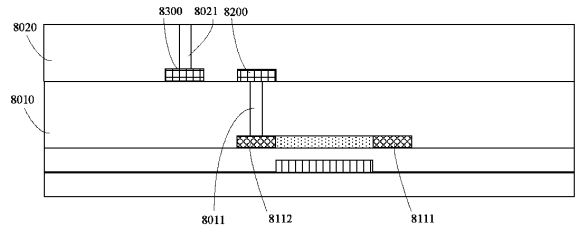


图 13

10

【 1 4 】

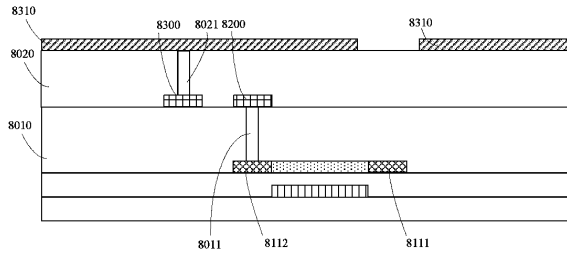


图 14

【 1 5 】

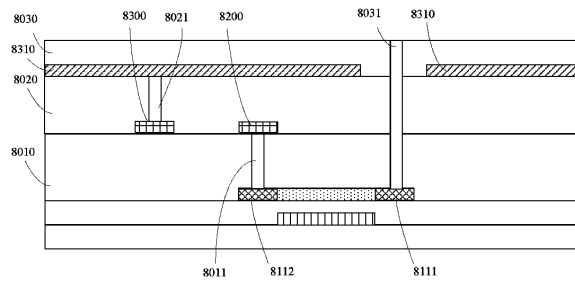


图 15

20

【 1 6 】

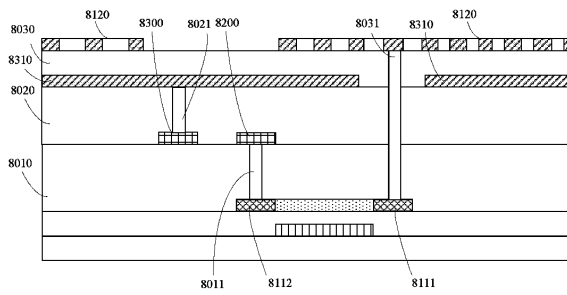


图 16

【 1 7 】

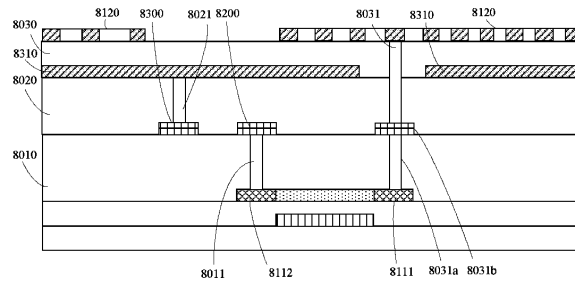


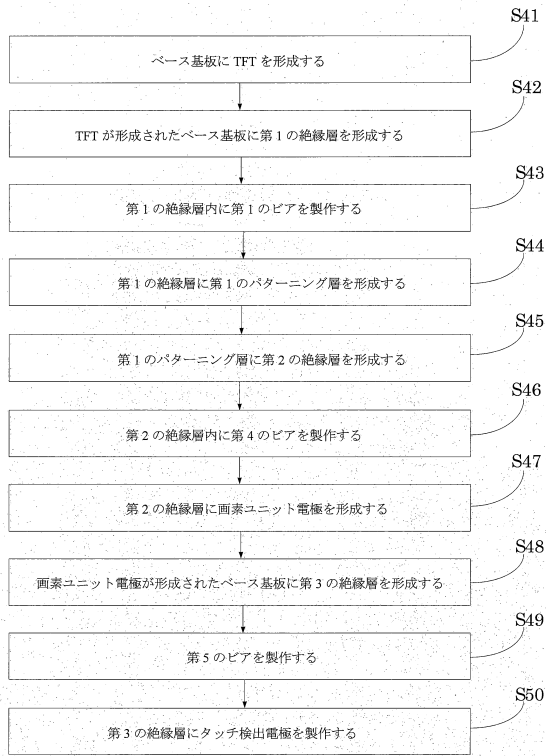
图 17

30

40

50

【図 18】



【図 19】

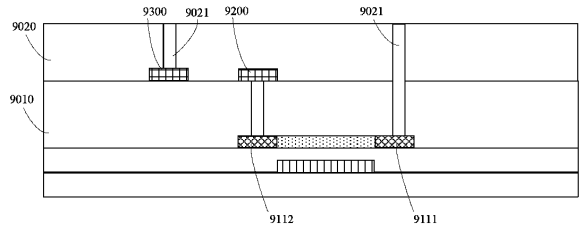


图 19

10

20

【図 20】

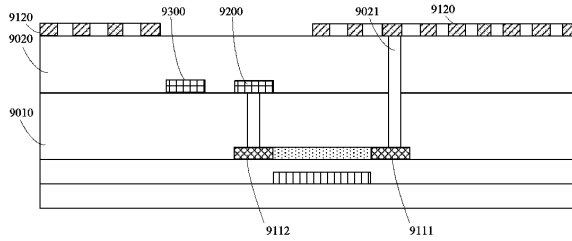


图 20

【図 21】

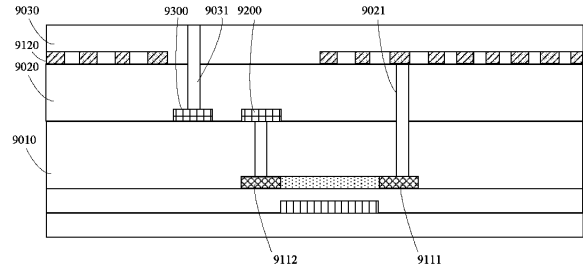


图 21

30

40

50

【 2 2 】

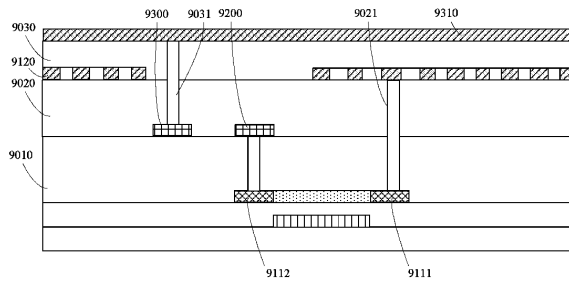


图 22

10

20

30

40

50

フロントページの続き

T D .

中華人民共和国017020内蒙古自治区鄂尔多斯市 東 勝 区鄂尔多斯装 備 制造基地
 Ordos Equipment Manufacturing Base , Dongsheng
 District , Ordos , Inner Mongolia , 017020 , P . R . CHI
 NA

- (74)代理人 100108453
 弁理士 村山 靖彦
- (74)代理人 100110364
 弁理士 実広 信哉
- (72)発明者 王 珍
 中華人民共和国100176北京市北京 經 濟 技 術 開 発 区地 澤 路9号
- (72)発明者 喬 贊
 中華人民共和国100176北京市北京 經 濟 技 術 開 発 区地 澤 路9号
- (72)発明者 孫 建
 中華人民共和国100176北京市北京 經 濟 技 術 開 発 区地 澤 路9号
- (72)発明者 ジャン 小舟
 中華人民共和国100176北京市北京 經 濟 技 術 開 発 区地 澤 路9号
- (72)発明者 樊 君
 中華人民共和国100176北京市北京 經 濟 技 術 開 発 区地 澤 路9号
- (72)発明者 張 建 軍
 中華人民共和国100176北京市北京 經 濟 技 術 開 発 区地 澤 路9号
- (72)発明者 李 成
 中華人民共和国100176北京市北京 經 濟 技 術 開 発 区地 澤 路9号
- (72)発明者 薛 海 林
 中華人民共和国100176北京市北京 經 濟 技 術 開 発 区地 澤 路9号
- 審査官 木村 慎太郎
- (56)参考文献 中国特許出願公開第106502474 (CN, A)
 米国特許出願公開第2016/0370919 (US, A1)
 中国特許出願公開第106773421 (CN, A)
 中国特許出願公開第105788466 (CN, A)
 特開2008-096553 (JP, A)
- (58)調査した分野 (Int.Cl., DB名)
 G 0 6 F 3 / 0 4 1
 G 0 9 F 9 / 3 0
 G 0 9 F 9 / 0 0
 G 0 6 F 3 / 0 4 4