(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2020年4月30日(30.04.2020)

WIPO | PCT

(10) 国際公開番号
WO 2020/084399 A1

(51) 国際特許分類:
H01L 21/336 (2006.01) *H03K 19/0185* (2006.01)
H01L 29/786 (2006.01) *H03K 19/0944* (2006.01)

(21) 国際出願番号： PCT/IB2019/058800

(22) 国際出願日： 2019年10月16日(16.10.2019)

(25) 国際出願の言語： 日本語

(26) 国際公開の言語： 日本語

(30) 優先権データ：
特願 2018-201033 2018年10月25日(25.10.2018) JP

(71) 出願人: 株式会社半導体エネルギー研究所 **(SEMICONDUCTOR ENERGY LABORATORY CO., LTD.)** [JP/JP]; 〒2430036 神奈川県厚木市長谷３９８ Kanagawa (JP).

(72) 発明者: 高橋 圭 **(TAKAHASHI, Kei)**; 〒2430036 神奈川県厚木市長谷３９８株式会社半導体エネルギー研究所内 Kanagawa (JP). 岡本 佑樹 **(OKAMOTO, Yuki)**; 〒2430036 神奈川県厚木市長谷３９８株式会社半導体エネルギー研究所内 Kanagawa (JP). 石津 貴彦 **(ISHIZU, Takahiko)**; 〒2430036 神奈川県厚木市長谷３９８株式会社半導体エネルギー研究所内 Kanagawa (JP). 伊藤 港 **(ITO, Minato)**; 〒2430036 神奈川県厚木市長谷３９８株式会社半導体エネルギー研究所内 Kanagawa (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS,

(54) **Title:** UNIPOLAR LEVEL SHIFT CIRCUIT AND SEMICONDUCTOR DEVICE

(54) 発明の名称： 単極性レベルシフト回路、および、半導体装置

図1A

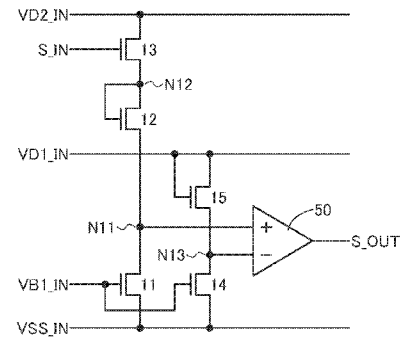


図1B

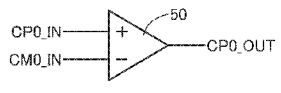
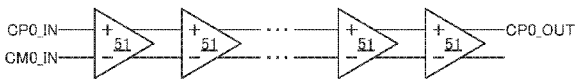


図1C



(57) **Abstract:** Abstract: Provided is a semiconductor device that allows a level shift toward a negative potential by using an n-channel transistor. The semiconductor device includes a first source follower, a second source follower, and a comparator. A second high power supply potential and a low power supply potential is supplied to the first source follower, and a first high power supply potential and a low power supply potential is supplied to the second source follower. A digital signal indicating a high level or a low level is input to the first source follower using the second high power supply potential and the first high power supply potential. Here, the second high power supply potential is higher than the first high power supply potential and the first high power supply potential is higher than the low power supply potential. The comparator compares the output potential of the first source follower with that from the second source follower and outputs a digital signal indicating a high level or a low level using the first high power supply potential and the low power supply potential.

WO 2020/084399 A1

[続葉有]

MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類：

一　国際調査報告（条約第21条(3)）

(57) 要約：ｎチャネル型トランジスタを用いて、負電位方向へのレベルシフトが可能な、半導体装置を提供する。半導体装置は、第１ソースフォロワと、第２ソースフォロワと、コンパレータとを有する。第１ソースフォロワには、第２高電源電位と低電源電位が供給され、第２ソースフォロワには、第１高電源電位と低電源電位が供給され、第１ソースフォロワには、第２高電源電位および第１高電源電位を用いて、ハイレベルまたはローレベルが表されるデジタル信号が入力される。ここで、第２高電源電位は第１高電源電位より高い電位であり、第１高電源電位は低電源電位より高い電位である。コンパレータは、第１ソースフォロワと第２ソースフォロワの出力電位を比較し、第１高電源電位および低電源電位を用いて、ハイレベルまたはローレベルが表されるデジタル信号を出力する。

明細書

発明の名称

単極性レベルシフト回路、および、半導体装置

技術分野

［０００１］

本発明の一形態は、単極性トランジスタを用いて構成された、レベルシフト回路に関する。

［０００２］

また、本発明の一形態は、半導体装置に関する。本明細書等において、半導体装置とは、半導体特性を利用することで機能しうる装置全般を指す。例えば、集積回路、集積回路を備えたチップや、パッケージにチップを収納した電子部品、集積回路を備えた電子機器は、半導体装置の一例である。

［０００３］

なお、本発明の一形態は、上記の技術分野に限定されない。本明細書等で開示する発明の技術分野は、物、方法、または、製造方法に関するものである。または、本発明の一形態は、プロセス、マシン、マニュファクチャ、または、組成物（コンポジション・オブ・マター）に関するものである。

背景技術

［０００４］

ハイレベルまたはローレベル（ＨｉｇｈまたはＬｏｗ、ＨまたはＬ、１または０、等と表される場合がある）で表される、デジタル信号を扱う回路（デジタル回路、ともいう）が広く使われている。多くの場合、デジタル回路には高電源電位と低電源電位が供給され、ハイレベルは高電源電位を用いて表され、ローレベルは低電源電位を用いて表される。

［０００５］

ここで、ハイレベルを表す電位、または、ローレベルを表す電位（または、その双方）が異なる第１の回路と第２の回路との間で、デジタル信号の受け渡しを行いたい場合、ハイレベルを表す電位、または、ローレベルを表す電位（または、その双方）を変更する必要がある。この時、レベルシフト回路（レベルシフタ、レベル変換回路、ともいう）が用いられる。

［０００６］

一方、チャネル形成領域に金属酸化物を有するトランジスタ（酸化物半導体トランジスタ、ＯＳトランジスタ、ともいう）が近年注目されている。ＯＳトランジスタは、ｎチャネル型トランジスタが実用化されており、オフ電流が非常に小さい、ソースとドレインとの間に高い電圧（電位差、ともいう）を印加できる（耐圧が高い、ともいう）、薄膜トランジスタであり積層して設けることができる、等の特徴を有する。また、ＯＳトランジスタは、高温環境下でもオフ電流が増加しにくい、高温環境下でもオン電流とオフ電流の比が大きいという特徴を有し、ＯＳトランジスタを用いて構成された半導体装置は信頼性が高い。

［０００７］

例えば、特許文献１には、駆動回路や制御回路などの周辺回路を形成した半導体基板上に、ＯＳトランジスタを用いた複数のメモリセルを有する半導体装置、および、ＤＲＡＭ（Ｄｙｎａｍｉｃ Ｒａｎｄｏｍ Ａｃｃｅｓｓ Ｍｅｍｏｒｙ）のメモリセルにＯＳトランジスタを用いた例が、開示されている。例えば、単結晶シリコン基板に形成されたＳｉトランジスタを用いて周辺回路を構成し、その上方に、ＯＳトランジスタを用いたメモリセルを積層して設けることができる。ＯＳト

ランジスタを用いたメモリセルを、周辺回路を形成した単結晶シリコン基板上に設けることで、チップ面積が削減できる、ＯＳトランジスタのオフ電流は非常に小さいため記憶したデータを長時間保持できる、といった特徴を有する。

［０００８］

また、酸化物半導体（Ｏｘｉｄｅ　Ｓｅｍｉｃｏｎｄｕｃｔｏｒ、ともいう）に関して、例えば、酸化インジウム、酸化亜鉛など、一元系金属の酸化物のみでなく、多元系金属の酸化物も知られている。多元系金属の酸化物の中でも、特に、Ｉｎ－Ｇａ－Ｚｎ酸化物（ＩＧＺＯ、ともいう）に関する研究が盛んに行われている。

［０００９］

ＩＧＺＯに関する研究により、酸化物半導体において、単結晶でも非晶質でもない、ＣＡＡＣ（ｃ－ａｘｉｓ　ａｌｉｇｎｅｄ　ｃｒｙｓｔａｌｌｉｎｅ）構造、および、ｎｃ（ｎａｎｏｃｒｙｓｔａｌｌｉｎｅ）構造が見出された（非特許文献１乃至非特許文献３、参照）。

［００１０］

非特許文献１および非特許文献２では、ＣＡＡＣ構造を有する酸化物半導体を用いて、トランジスタを作製する技術が開示されている。さらに、ＣＡＡＣ構造およびｎｃ構造よりも結晶性の低い酸化物半導体でさえも、微小な結晶を有することが、非特許文献４および非特許文献５に示されている。

［００１１］

非特許文献６では、酸化物半導体を用いたトランジスタの、オフ電流が非常に小さいことが報告され、非特許文献７および非特許文献８では、オフ電流が非常に小さい性質を利用した、ＬＳＩ（Ｌａｒｇｅ　Ｓｃａｌｅ　Ｉｎｔｅｇｒａｔｉｏｎ）およびディスプレイが報告されている。

［先行技術文献］

［特許文献］

［００１２］

［特許文献１］特開２０１２－２５６８２０号公報

［非特許文献］

［００１３］

［非特許文献１］Ｓ．Ｙａｍａｚａｋｉ　ｅｔ　ａｌ．，“ＳＩＤ　Ｓｙｍｐｏｓｉｕｍ　Ｄｉｇｅｓｔ　ｏｆ　Ｔｅｃｈｎｉｃａｌ　Ｐａｐｅｒｓ”，２０１２，ｖｏｌｕｍｅ　４３，ｉｓｓｕｅ　１，ｐ．１８３－１８６

［非特許文献２］Ｓ．Ｙａｍａｚａｋｉ　ｅｔ　ａｌ．，“Ｊａｐａｎｅｓｅ　Ｊｏｕｒｎａｌ　ｏｆ　Ａｐｐｌｉｅｄ　Ｐｈｙｓｉｃｓ”，２０１４，ｖｏｌｕｍｅ　５３，Ｎｕｍｂｅｒ　４Ｓ，ｐ．０４ＥＤ１８－１－０４ＥＤ１８－１０

［非特許文献３］Ｓ．Ｉｔｏ　ｅｔ　ａｌ．，“Ｔｈｅ　Ｐｒｏｃｅｅｄｉｎｇｓ　ｏｆ　ＡＭ－ＦＰＤ’１３　Ｄｉｇｅｓｔ　ｏｆ　Ｔｅｃｈｎｉｃａｌ　Ｐａｐｅｒｓ”，２０１３，ｐ．１５１－１５４

［非特許文献４］Ｓ．Ｙａｍａｚａｋｉ　ｅｔ　ａｌ．，“ＥＣＳ　Ｊｏｕｒｎａｌ　ｏｆ　Ｓｏｌｉｄ　Ｓｔａｔｅ　Ｓｃｉｅｎｃｅ　ａｎｄ　Ｔｅｃｈｎｏｌｏｇｙ”，２０１４，ｖｏｌｕｍｅ　３，ｉｓｓｕｅ　９，ｐ．Ｑ３０１２－Ｑ３０２２

［非特許文献５］Ｓ．Ｙａｍａｚａｋｉ，“ＥＣＳ Ｔｒａｎｓａｃｔｉｏｎｓ”，２０１４，ｖｏｌｕｍｅ ６４，ｉｓｓｕｅ １０，ｐ．１５５－１６４

［非特許文献６］Ｋ．Ｋａｔｏ ｅｔ ａｌ．，“Ｊａｐａｎｅｓｅ Ｊｏｕｒｎａｌ ｏｆ Ａｐｐｌｉｅｄ Ｐｈｙｓｉｃｓ”，２０１２，ｖｏｌｕｍｅ ５１，ｐ．０２１２０１－１－０２１２０１－７

［非特許文献７］Ｓ．Ｍａｔｓｕｄａ ｅｔ ａｌ．，“２０１５ Ｓｙｍｐｏｓｉｕｍ ｏｎ ＶＬＳＩ Ｔｅｃｈｎｏｌｏｇｙ Ｄｉｇｅｓｔ ｏｆ Ｔｅｃｈｎｉｃａｌ Ｐａｐｅｒｓ”，２０１５，ｐ．Ｔ２１６－Ｔ２１７

［非特許文献８］Ｓ．Ａｍａｎｏ ｅｔ ａｌ．，“ＳＩＤ Ｓｙｍｐｏｓｉｕｍ Ｄｉｇｅｓｔ ｏｆ Ｔｅｃｈｎｉｃａｌ Ｐａｐｅｒｓ”，２０１０，ｖｏｌｕｍｅ ４１，ｉｓｓｕｅ １，ｐ．６２６－６２９

発明の概要

発明が解決しようとする課題

［００１４］

単極性トランジスタを用いて、上述のレベルシフト回路を構成する場合、例えば、ｎチャネル型トランジスタを用いてレベルシフト回路を構成する場合、ｎチャネル型トランジスタは、ソースとドレインのうち電位の低い方を基準に動作するため、特に負電位方向へのレベルシフトが困難であるという問題があった。

［００１５］

また、ｎチャネル型トランジスタを用いた負電位方向へのレベルシフト回路を、容量結合を用いて実現することもできるが、ノイズに弱い、レベルシフト後にレベルシフトしたい電位が変動しても対応できないといった問題があった。

［００１６］

本発明の一形態は、単極性トランジスタを用いて、レベルシフトが可能な、半導体装置を提供することを課題の一つとする。または、本発明の一形態は、ｎチャネル型トランジスタを用いて、負電位方向へのレベルシフトが可能な、半導体装置を提供することを課題の一つとする。

［００１７］

なお、本発明の一形態は、必ずしも上記の課題の全てを解決する必要はなく、少なくとも一つの課題を解決できるものであればよい。また、上記の課題の記載は、他の課題の存在を妨げるものではない。これら以外の課題は、明細書、特許請求の範囲、図面などの記載から自ずと明らかになるものであり、明細書、特許請求の範囲、図面などの記載から、これら以外の課題を抽出することが可能である。

課題を解決するための手段

［００１８］

本発明の一形態は、第１ソースフォロワと、第２ソースフォロワと、コンパレータとを有する半導体装置である。第１ソースフォロワには、第２高電源電位および低電源電位が供給され、第２ソースフォロワには、第１高電源電位および低電源電位が供給され、コンパレータには、第１高電源電位および低電源電位が供給される。第１高電源電位は、低電源電位より高い電位であり、第２高電源電位は、第１高電源電位より高い電位であり、第１ソースフォロワには、第２高電源電位および第１高電源電位を用いて、ハイレベルまたはローレベルが表されるデジタル信号が入力される。コ

ンパレータは、第１ソースフォロワの出力電位と、第２ソースフォロワの出力電位を比較し、第１高電源電位および低電源電位を用いて、ハイレベルまたはローレベルが表されるデジタル信号を出力する。

［００１９］

また、本発明の一形態は、第１ソースフォロワと、第２ソースフォロワと、コンパレータとを有する半導体装置である。第１ソースフォロワには、第２高電源電位および低電源電位が供給され、第２ソースフォロワには、第１高電源電位および低電源電位が供給され、コンパレータには、第１高電源電位および低電源電位が供給される。第１高電源電位は、低電源電位より高い電位であり、第２高電源電位は、第１高電源電位より高い電位であり、第１ソースフォロワには、第２高電源電位および第１高電源電位を用いて、ハイレベルまたはローレベルが表されるデジタル信号が入力される。第１ソースフォロワの出力電位が、第２ソースフォロワの出力電位より高い場合、コンパレータは第１高電源電位を出力し、第１ソースフォロワの出力電位が、第２ソースフォロワの出力電位より低い場合、コンパレータは低電源電位を出力する。

［００２０］

また、本発明の一形態は、第１ソースフォロワと、第２ソースフォロワと、コンパレータとを有する半導体装置である。第１ソースフォロワには、第２高電源電位および低電源電位が供給され、第２ソースフォロワには、第１高電源電位および低電源電位が供給され、コンパレータには、第１高電源電位および低電源電位が供給される。第１高電源電位は、低電源電位より高い電位であり、第２高電源電位は、第１高電源電位より高い電位であり、第１ソースフォロワには、第２高電源電位および第１高電源電位を用いて、ハイレベルまたはローレベルが表されるデジタル信号が入力される。第２ソースフォロワには所定の電位が入力され、第１ソースフォロワの出力電位が、第２ソースフォロワの出力電位より高い場合、コンパレータは第１高電源電位を出力し、第１ソースフォロワの出力電位が、第２ソースフォロワの出力電位より低い場合、コンパレータは低電源電位を出力する。

［００２１］

また、上記形態において、第１ソースフォロワを構成するトランジスタ、第２ソースフォロワを構成するトランジスタ、および、コンパレータを構成するトランジスタは、ｎチャネル型である。

［００２２］

また、上記形態において、第１ソースフォロワを構成するトランジスタ、第２ソースフォロワを構成するトランジスタ、および、コンパレータを構成するトランジスタは、チャネル形成領域に金属酸化物を有する。

発明の効果

［００２３］

本発明の一形態により、単極性トランジスタを用いて、レベルシフトが可能な、半導体装置を提供することができる。または、本発明の一形態により、ｎチャネル型トランジスタを用いて、負電位方向へのレベルシフトが可能な、半導体装置を提供することができる。

［００２４］

なお、これらの効果の記載は、他の効果の存在を妨げるものではない。また、本発明の一形態は、必ずしも、これらの効果の全てを有する必要はない。これら以外の効果は、明細書、特許請求の範

囲、図面などの記載から、自ずと明らかとなるものであり、明細書、特許請求の範囲、図面などの記載から、これら以外の効果を抽出することが可能である。

図面の簡単な説明

［００２５］

図１Ａは、半導体装置の構成例を示す回路図である。図１Ｂは、コンパレータのシンボルを示す図である。図１Ｃは、コンパレータの構成例を示す図である。

図２Ａは、アンプのシンボルを示す図である。図２Ｂ、図２Ｃは、アンプの構成例を示す回路図である。

図３は、入力端子とノードおよび出力端子の電位関係を示す図である。

図４Ａは、二次電池と異常検知回路の構成例を示す図である。図４Ｂは、異常検知回路を半導体装置に接続した例を示す図である。

図５は、半導体装置の構成例を示す断面図である。

図６Ａ、図６Ｂ、図６Ｃは、トランジスタの構造例を示す断面図である。

図７Ａは、トランジスタの構造例を示す上面図である。図７Ｂ、図７Ｃは、トランジスタの構造例を示す断面図である。

図８Ａは、トランジスタの構造例を示す上面図である。図８Ｂ、図８Ｃは、トランジスタの構造例を示す断面図である。

図９Ａは、トランジスタの構造例を示す上面図である。図９Ｂ、図９Ｃは、トランジスタの構造例を示す断面図である。

図１０Ａは、トランジスタの構造例を示す上面図である。図１０Ｂ、図１０Ｃは、トランジスタの構造例を示す断面図である。

図１１Ａは、トランジスタの構造例を示す上面図である。図１１Ｂ、図１１Ｃは、トランジスタの構造例を示す断面図である。

図１２Ａは、トランジスタの構造例を示す上面図である。図１２Ｂ、図１２Ｃは、トランジスタの構造例を示す断面図である。

図１３Ａは、トランジスタの構造例を示す上面図である。図１３Ｂは、トランジスタの構造例を示す斜視図である。

図１４Ａ、図１４Ｂは、トランジスタの構造例を示す断面図である。

図１５Ａ、図１５Ｃは、トランジスタの断面図である。図１５Ｂ、図１５Ｄは、トランジスタの電気特性を示す図である。

発明を実施するための形態

［００２６］

以下、実施の形態について図面を参照しながら説明する。但し、実施の形態は多くの異なる形態で実施することが可能であり、趣旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更し得ることは、当業者であれば容易に理解される。従って、本発明は、以下の実施の形態の記載内容に限定して解釈されるものではない。

［００２７］

また、以下に示される複数の実施の形態は、適宜組み合わせることが可能である。また、１つの実施の形態の中に複数の構成例が示される場合は、互いに構成例を適宜組み合わせることが可能である。

［００２８］
なお、本明細書に添付した図面では、構成要素を機能ごとに分類し、互いに独立したブロックとしてブロック図を示しているが、実際の構成要素は機能ごとに完全に切り分けることが難しく、一つの構成要素が複数の機能に係わることもあり得る。

［００２９］
また、図面等において、大きさ、層の厚さ、領域等は、明瞭化のため誇張されている場合がある。よって、必ずしもそのスケールに限定されない。図面は、理想的な例を模式的に示したものであり、図面に示す形状または値などに限定されない。

［００３０］
また、図面等において、同一の要素または同様な機能を有する要素、同一の材質の要素、あるいは同時に形成される要素等には同一の符号を付す場合があり、その繰り返しの説明は省略する場合がある。

［００３１］
また、本明細書等において、「膜」という用語と、「層」という用語とは、互いに入れ替えることが可能である。例えば、「導電層」という用語を、「導電膜」という用語に変更することが可能な場合がある。または、例えば、「絶縁膜」という用語を、「絶縁層」という用語に変更することが可能な場合がある。

［００３２］
また、本明細書等において、「上」や「下」などの配置を示す用語は、構成要素の位置関係が、「直上」または「直下」であることを限定するものではない。例えば、「ゲート絶縁層上のゲート電極」の表現であれば、ゲート絶縁層とゲート電極との間に他の構成要素を含むものを除外しない。

［００３３］
また、本明細書等において、「第１」、「第２」、「第３」などの序数詞は、構成要素の混同を避けるために付したものであり、数的に限定するものではない。

［００３４］
また、本明細書等において、「電気的に接続」とは、「何らかの電気的作用を有するもの」を介して接続されている場合が含まれる。ここで、「何らかの電気的作用を有するもの」は、接続対象間での電気信号の授受を可能とするものであれば、特に制限を受けない。例えば、「何らかの電気的作用を有するもの」には、電極や配線をはじめ、トランジスタなどのスイッチング素子、抵抗素子、インダクタ、容量素子、その他の各種機能を有する素子などが含まれる。

［００３５］
また、本明細書等において、「電圧」とは、ある電位と基準の電位（例えば、グラウンド電位）との電位差のことを示す場合が多い。よって、電圧と電位差とは言い換えることができる。

［００３６］
また、本明細書等において、トランジスタとは、ゲートと、ドレインと、ソースとを含む、少なくとも三つの端子を有する素子である。そして、ドレイン（ドレイン端子、ドレイン領域、またはドレイン電極）とソース（ソース端子、ソース領域、またはソース電極）の間にチャネル形成領域を有しており、チャネル形成領域を介して、ソースとドレインとの間に電流を流すことができるものである。なお、本明細書等において、チャネル形成領域とは、電流が主として流れる領域をいう。

［００３７］

また、ソースやドレインの機能は、異なる極性のトランジスタを採用する場合や、回路動作において電流の方向が変化する場合などには入れ替わることがある。このため、本明細書等において、ソースやドレインの用語は、入れ替えて用いることができるものとする。

［００３８］

また、本明細書等において、特に断りがない場合、オフ電流とは、トランジスタがオフ状態（非導通状態、遮断状態、ともいう）にあるときのドレイン電流をいう。オフ状態とは、特に断りがない場合、ｎチャネル型トランジスタでは、ソースに対するゲートの電圧Ｖｇｓがしきい値電圧Ｖｔｈよりも低い状態、ｐチャネル型トランジスタでは、ソースに対するゲートの電圧Ｖｇｓがしきい値電圧Ｖｔｈよりも高い状態をいう。つまり、ｎチャネル型のトランジスタのオフ電流とは、ソースに対するゲートの電圧Ｖｇｓがしきい値電圧Ｖｔｈよりも低いときのドレイン電流、という場合がある。

［００３９］

上記オフ電流の説明において、ドレインをソースと読み替えてもよい。つまり、オフ電流は、トランジスタがオフ状態にあるときのソース電流をいう場合がある。また、オフ電流と同じ意味で、リーク電流という場合がある。また、本明細書等において、オフ電流とは、トランジスタがオフ状態にあるときに、ソースとドレインとの間に流れる電流を指す場合がある。

［００４０］

また、本明細書等において、金属酸化物（ｍｅｔａｌ　ｏｘｉｄｅ）とは、広い意味での金属の酸化物である。金属酸化物は、酸化物絶縁体、酸化物導電体（透明酸化物導電体、を含む）、酸化物半導体などに分類される。

［００４１］

例えば、トランジスタのチャネル形成領域に金属酸化物を用いた場合、当該金属酸化物を酸化物半導体と呼称する場合がある。つまり、金属酸化物が増幅作用、整流作用、及びスイッチング作用の少なくとも１つを有する場合、当該金属酸化物を、金属酸化物半導体（ｍｅｔａｌ　ｏｘｉｄｅ　ｓｅｍｉｃｏｎｄｕｃｔｏｒ）と呼ぶことができる。すなわち、チャネル形成領域に金属酸化物を有するトランジスタを、「酸化物半導体トランジスタ」、「ＯＳトランジスタ」と呼ぶことができる。同様に、上述した、「酸化物半導体を用いたトランジスタ」も、チャネル形成領域に金属酸化物を有するトランジスタである。

［００４２］

また、本明細書等において、窒素を有する金属酸化物も金属酸化物（ｍｅｔａｌ　ｏｘｉｄｅ）と呼称する場合がある。また、窒素を有する金属酸化物を、金属酸窒化物（ｍｅｔａｌ　ｏｘｙｎｉｔｒｉｄｅ）と呼称してもよい。金属酸化物の詳細については後述する。

［００４３］

（実施の形態１）

本実施の形態では、本発明の一形態に係わる半導体装置の構成例について説明する。本発明の一形態に係わる半導体装置は、ｎチャネル型トランジスタを用いて構成され、入力されたデジタル信号のハイレベルを表す電位、または、ローレベルを表す電位（または、その双方）を変更する、レベルシフト回路としての機能を有する。また、本発明の一形態に係わる半導体装置は、入力されたデジタル信号の電位を、負電位方向へ（低電位方向へ）レベルシフトする機能を有する。

［００４４］

＜半導体装置の構成例＞

図１Ａは、半導体装置１００の構成例を示す回路図である。半導体装置１００は、トランジスタ１１乃至トランジスタ１５、および、コンパレータ５０を有する。トランジスタ１１乃至トランジスタ１５は、ｎチャネル型のトランジスタであり、コンパレータ５０も、ｎチャネル型のトランジスタを用いて構成される。なお、本明細書等で説明する図面においては、主な信号の流れを矢印または線で示しており、電源線等は省略する場合がある。

［００４５］

また、半導体装置１００は、低電源電位ＶＳＳが供給される配線ＶＳＳ＿ＩＮ、第１高電源電位ＶＤ１が供給される配線ＶＤ１＿ＩＮ、第２高電源電位ＶＤ２が供給される配線ＶＤ２＿ＩＮ、所定の電位が供給される配線ＶＢ１＿ＩＮ、入力端子Ｓ＿ＩＮ、および、出力端子Ｓ＿ＯＵＴを有する。

［００４６］

ここで、第１高電源電位ＶＤ１は、低電源電位ＶＳＳよりも高い電位であり、第２高電源電位ＶＤ２は、第１高電源電位ＶＤ１より高い電位である。なお、低電源電位ＶＳＳは、半導体装置１００において、基準の電位としてもよい。

［００４７］

また、入力端子Ｓ＿ＩＮにはデジタル信号が入力され、入力端子Ｓ＿ＩＮに入力されるデジタル信号のハイレベルを表す電位は第２高電源電位ＶＤ２であり、ローレベルを表す電位は第１高電源電位ＶＤ１である。

［００４８］

半導体装置１００において、トランジスタ１１のソースまたはドレインの一方は、配線ＶＳＳ＿ＩＮと電気的に接続され、トランジスタ１１のソースまたはドレインの他方は、トランジスタ１２のソースまたはドレインの一方、および、コンパレータ５０の非反転入力端子（図１Ａでは、“＋”と表記）と電気的に接続され、トランジスタ１１のゲートは、配線ＶＢ１＿ＩＮ、および、トランジスタ１４のゲートと電気的に接続される。

［００４９］

トランジスタ１２のソースまたはドレインの他方は、トランジスタ１２のゲート、および、トランジスタ１３のソースまたはドレインの一方と電気的に接続され、トランジスタ１３のソースまたはドレインの他方は、配線ＶＤ２＿ＩＮと電気的に接続され、トランジスタ１３のゲートは、入力端子Ｓ＿ＩＮと電気的に接続される。

［００５０］

トランジスタ１４のソースまたはドレインの一方は、配線ＶＳＳ＿ＩＮと電気的に接続され、トランジスタ１４のソースまたはドレインの他方は、トランジスタ１５のソースまたはドレインの一方、および、コンパレータ５０の反転入力端子（図１Ａでは、“－”と表記）と電気的に接続される。トランジスタ１５のソースまたはドレインの他方、および、トランジスタ１５のゲートは、配線ＶＤ１＿ＩＮと電気的に接続される。また、コンパレータ５０の出力端子は、出力端子Ｓ＿ＯＵＴと電気的に接続される。

［００５１］

トランジスタ１１乃至トランジスタ１３は、第１ソースフォロワを構成し、トランジスタ１４およびトランジスタ１５は、第２ソースフォロワを構成する。

［００５２］

ここで、トランジスタ１１のソースまたはドレインの他方と、トランジスタ１２のソースまたはドレインの一方、および、コンパレータ５０の非反転入力端子との接続部をノードＮ１１と呼称し、トランジスタ１２のソースまたはドレインの他方と、トランジスタ１２のゲート、および、トランジスタ１３のソースまたはドレインの一方との接続部をノードＮ１２と呼称し、トランジスタ１４のソースまたはドレインの他方と、トランジスタ１５のソースまたはドレインの一方、および、コンパレータ５０の反転入力端子との接続部をノードＮ１３と呼称する。

［００５３］

＜コンパレータの構成例＞

次に、コンパレータ５０の構成例について説明する。コンパレータ５０は、非反転入力端子、反転入力端子、および、出力端子を有する。半導体装置１００が有するコンパレータ５０は、ｎチャネル型トランジスタを用いて構成され、非反転入力端子と、反転入力端子に入力された電位差を増幅する機能を有する。コンパレータ５０は、非反転入力端子に入力された電位が、反転入力端子に入力された電位より大きい場合、高電源電位方向へ増幅して出力し、非反転入力端子に入力された電位が、反転入力端子に入力された電位より小さい場合、低電源電位方向へ増幅して出力する。

［００５４］

図１Ｂに、コンパレータ５０のシンボルを示す。ここで、図１Ｂに示すように、コンパレータ５０の非反転入力端子を入力端子ＣＰ０＿ＩＮと呼び、反転入力端子を入力端子ＣＭ０＿ＩＮと呼び、出力端子を出力端子ＣＰ０＿ＯＵＴと呼ぶ。

［００５５］

コンパレータ５０は、一つ、または、直列接続された複数個のアンプ５１を有する。コンパレータ５０が、複数個のアンプ５１を有する構成例を、図１Ｃに示す。

［００５６］

アンプ５１は、非反転入力端子、反転入力端子、非反転出力端子、および、反転出力端子を有する。図２Ａに、アンプ５１のシンボルを示す。ここで、図２Ａに示すように、アンプ５１の非反転入力端子を入力端子ＣＰ１＿ＩＮと呼び、反転入力端子を入力端子ＣＭ１＿ＩＮと呼び、非反転出力端子を出力端子ＣＰ１＿ＯＵＴと呼び、反転出力端子を出力端子ＣＭ１＿ＯＵＴと呼ぶ。

［００５７］

図１Ｃでは、入力端子ＣＰ０＿ＩＮが１つ目のアンプ５１の入力端子ＣＰ１＿ＩＮと電気的に接続され、入力端子ＣＭ０＿ＩＮが１つ目のアンプ５１の入力端子ＣＭ１＿ＩＮと電気的に接続され、１つ目のアンプ５１の出力端子ＣＰ１＿ＯＵＴが２つ目のアンプ５１の入力端子ＣＰ１＿ＩＮと電気的に接続され、１つ目のアンプ５１の出力端子ＣＭ１＿ＯＵＴが２つ目のアンプ５１の入力端子ＣＭ１＿ＩＮと電気的に接続される様子を示している。

［００５８］

そして、複数個のアンプ５１のうち、最後のアンプ５１の出力端子ＣＰ１＿ＯＵＴは、出力端子ＣＰ０＿ＯＵＴと電気的に接続される。アンプ５１の個数は、コンパレータ５０に必要な増幅率と、一つのアンプ５１が有する増幅率とを比較することで、決めることができる。

［００５９］

図２Ｂは、アンプ５１の構成例を示す回路図である。アンプ５１は、トランジスタ２１乃至トランジスタ２５を有する。トランジスタ２１乃至トランジスタ２５は、ｎチャネル型のトランジスタである。

［００６０］

また、アンプ５１は、低電源電位ＶＳＳが供給される配線ＶＳＳ＿ＩＮ、第１高電源電位ＶＤ１が供給される配線ＶＤ１＿ＩＮ、所定の電位が供給される配線ＶＢ２＿ＩＮ、入力端子ＣＰ１＿ＩＮ、入力端子ＣＭ１＿ＩＮ、出力端子ＣＰ１＿ＯＵＴ、および、出力端子ＣＭ１＿ＯＵＴを有する。

［００６１］

アンプ５１において、トランジスタ２１のソースまたはドレインの一方は、配線ＶＳＳ＿ＩＮと電気的に接続され、トランジスタ２１のソースまたはドレインの他方は、トランジスタ２２のソースまたはドレインの一方、および、トランジスタ２４のソースまたはドレインの一方と電気的に接続され、トランジスタ２１のゲートは、配線ＶＢ２＿ＩＮと電気的に接続される。

［００６２］

トランジスタ２２のソースまたはドレインの他方は、トランジスタ２３のソースまたはドレインの一方、および、出力端子ＣＭ１＿ＯＵＴと電気的に接続され、トランジスタ２３のソースまたはドレインの他方、および、トランジスタ２３のゲートは、配線ＶＤ１＿ＩＮと電気的に接続され、トランジスタ２２のゲートは、入力端子ＣＰ１＿ＩＮと電気的に接続される。

［００６３］

トランジスタ２４のソースまたはドレインの他方は、トランジスタ２５のソースまたはドレインの一方、および、出力端子ＣＰ１＿ＯＵＴと電気的に接続され、トランジスタ２５のソースまたはドレインの他方、および、トランジスタ２５のゲートは、配線ＶＤ１＿ＩＮと電気的に接続され、トランジスタ２４のゲートは、入力端子ＣＭ１＿ＩＮと電気的に接続される。

［００６４］

また、アンプ５１を、抵抗素子を有する構成としてもよい。図２Ｃは、アンプ５１の、図２Ｂとは異なる構成例を示す回路図である。図２Ｃに示すアンプ５１は、抵抗素子Ｒ１１、抵抗素子Ｒ１２、トランジスタ２１、トランジスタ２２、トランジスタ２４、トランジスタ２６乃至トランジスタ２９を有する。トランジスタ２１、トランジスタ２２、トランジスタ２４、トランジスタ２６乃至トランジスタ２９は、ｎチャネル型のトランジスタである。

［００６５］

図２Ｃに示すアンプ５１において、トランジスタ２１のソースまたはドレインの一方は、配線ＶＳＳ＿ＩＮと電気的に接続され、トランジスタ２１のソースまたはドレインの他方は、トランジスタ２２のソースまたはドレインの一方、および、トランジスタ２４のソースまたはドレインの一方と電気的に接続され、トランジスタ２１のゲートは、配線ＶＢ２＿ＩＮ、トランジスタ２６のゲート、および、トランジスタ２８のゲートと電気的に接続される。

［００６６］

トランジスタ２２のソースまたはドレインの他方は、抵抗素子Ｒ１１の一方の端子、および、トランジスタ２９のゲートと電気的に接続され、抵抗素子Ｒ１１の他方の端子は、配線ＶＤ１＿ＩＮと電気的に接続され、トランジスタ２２のゲートは、入力端子ＣＰ１＿ＩＮと電気的に接続される。

［００６７］

トランジスタ２４のソースまたはドレインの他方は、抵抗素子Ｒ１２の一方の端子、および、トランジスタ２７のゲートと電気的に接続され、抵抗素子Ｒ１２の他方の端子は、配線ＶＤ１＿ＩＮと電気的に接続され、トランジスタ２４のゲートは、入力端子ＣＭ１＿ＩＮと電気的に接続される。

［００６８］

また、トランジスタ２６のソースまたはドレインの一方は、配線ＶＳＳ＿ＩＮと電気的に接続され、トランジスタ２６のソースまたはドレインの他方は、トランジスタ２７のソースまたはドレインの一方、および、出力端子ＣＰ１＿ＯＵＴと電気的に接続され、トランジスタ２７のソースまたはドレインの他方は、配線ＶＤ１＿ＩＮと電気的に接続される。

［００６９］

トランジスタ２８のソースまたはドレインの一方は、配線ＶＳＳ＿ＩＮと電気的に接続され、トランジスタ２８のソースまたはドレインの他方は、トランジスタ２９のソースまたはドレインの一方、および、出力端子ＣＭ１＿ＯＵＴと電気的に接続され、トランジスタ２９のソースまたはドレインの他方は、配線ＶＤ１＿ＩＮと電気的に接続される。

［００７０］

＜半導体装置の動作例＞

図３は、入力端子Ｓ＿ＩＮ、ノードＮ１１乃至ノードＮ１３、および、出力端子Ｓ＿ＯＵＴの電位関係を示す図である。図３は、入力端子Ｓ＿ＩＮに、ハイレベルを表す第２高電源電位ＶＤ２が入力される期間Ｄ１１と、ローレベルを表す第１高電源電位ＶＤ１が入力される期間Ｄ１２について、示している。

［００７１］

なお、トランジスタ１１乃至トランジスタ１５のしきい値電圧は、しきい値電圧Ｖｔｈであり、第２高電源電位ＶＤ２と第１高電源電位ＶＤ１との間、および、第１高電源電位ＶＤ１と低電源電位ＶＳＳとの間には、２×しきい値電圧Ｖｔｈより大きな電位差が与えられているものとする。また、トランジスタ１１およびトランジスタ１４のゲートには、配線ＶＢ１＿ＩＮによって所定の電位が供給され、トランジスタ１１乃至トランジスタ１３は、配線ＶＤ２＿ＩＮと配線ＶＳＳ＿ＩＮとの間に微小な電流を流し、トランジスタ１４およびトランジスタ１５は、配線ＶＤ１＿ＩＮと配線ＶＳＳ＿ＩＮとの間に微小な電流を流すものとする。

［００７２］

期間Ｄ１１において、トランジスタ１３のゲートに、第２高電源電位ＶＤ２が印加されると、ノードＮ１２は、概ね、第２高電源電位ＶＤ２からトランジスタ１３のしきい値電圧Ｖｔｈだけ降下した電位となる。すなわち、ノードＮ１２の電位は、第２高電源電位ＶＤ２－しきい値電圧Ｖｔｈである。また、ノードＮ１１は、概ね、ノードＮ１２の電位からトランジスタ１２のしきい値電圧Ｖｔｈだけ降下した電位となる。すなわち、ノードＮ１１の電位は、第２高電源電位ＶＤ２－２×しきい値電圧Ｖｔｈである。ノードＮ１３は、概ね、第１高電源電位ＶＤ１からトランジスタ１５のしきい値電圧Ｖｔｈだけ降下した電位となる。ノードＮ１３の電位は、第１高電源電位ＶＤ１－しきい値電圧Ｖｔｈである。

［００７３］

この時、コンパレータ５０は、非反転入力端子に入力されたノードＮ１１の電位と、反転入力端子に入力されたノードＮ１３の電位を比較し、ノードＮ１１の方が高い電位であるため、第１高電源電位ＶＤ１を出力する。すなわち、出力端子Ｓ＿ＯＵＴの電位は、第１高電源電位ＶＤ１である。

［００７４］

同様に、期間Ｄ１２において、トランジスタ１３のゲートに、第１高電源電位ＶＤ１が印加されると、ノードＮ１２は、概ね、第１高電源電位ＶＤ１からトランジスタ１３のしきい値電圧Ｖｔｈだけ降下した電位となる。すなわち、ノードＮ１２の電位は、第１高電源電位ＶＤ１－しきい値電圧

Ｖｔｈである。また、ノードＮ１１は、概ね、ノードＮ１２の電位からトランジスタ１２のしきい値電圧Ｖｔｈだけ降下した電位となる。すなわち、ノードＮ１１の電位は、第１高電源電位ＶＤ１－２×しきい値電圧Ｖｔｈである。ノードＮ１３は、概ね、第１高電源電位ＶＤ１からトランジスタ１５のしきい値電圧Ｖｔｈだけ降下した電位となる。ノードＮ１３の電位は、第１高電源電位ＶＤ１－しきい値電圧Ｖｔｈである。

［００７５］

この時、コンパレータ５０は、非反転入力端子に入力されたノードＮ１１の電位と、反転入力端子に入力されたノードＮ１３の電位を比較し、ノードＮ１３の方が高い電位であるため、低電源電位ＶＳＳを出力する。すなわち、出力端子Ｓ＿ＯＵＴの電位は、低電源電位ＶＳＳである。

［００７６］

すなわち、半導体装置１００は、入力端子Ｓ＿ＩＮにハイレベルを表す第２高電源電位ＶＤ２が入力されると、出力端子Ｓ＿ＯＵＴから第１高電源電位ＶＤ１を出力し、入力端子Ｓ＿ＩＮにローレベルを表す第１高電源電位ＶＤ１が入力されると、出力端子Ｓ＿ＯＵＴから低電源電位ＶＳＳを出力する。半導体装置１００は、ハイレベルを表す第２高電源電位ＶＤ２を第１高電源電位ＶＤ１に変更し、ローレベルを表す第１高電源電位ＶＤ１を低電源電位ＶＳＳに変更する、レベルシフト回路としての機能を有する。

［００７７］

また、第２高電源電位ＶＤ２と第１高電源電位ＶＤ１との間、および、第１高電源電位ＶＤ１と低電源電位ＶＳＳとの間に与えられた電位差が十分に大きい場合、トランジスタ１２の個数を増やして直列接続してもよい。コンパレータ５０が比較する、ノードＮ１１とノードＮ１３の電位差を広げることができ、コンパレータ５０に必要な増幅率を低くすることができる。

［００７８］

＜半導体装置を構成するトランジスタ＞

半導体装置１００を構成するトランジスタ１１乃至トランジスタ１５、および、コンパレータ５０を構成するトランジスタには、チャネル形成領域に金属酸化物を有するトランジスタ（ＯＳトランジスタ）を用いることができる。

［００７９］

ＯＳトランジスタは、オフ電流が非常に小さい、ソースとドレインとの間に高い電圧を印加できる、薄膜トランジスタであり積層して設けることができる、などの特徴を有する。ここで、オフ電流とは、トランジスタがオフ状態にあるときのドレイン電流のことであり、酸化物半導体のバンドギャップは２．５ｅＶ以上、好ましくは３．０ｅＶ以上であるため、ＯＳトランジスタは熱励起によるリーク電流が小さく、オフ電流が非常に小さい特徴を有する。ＯＳトランジスタは、例えば、チャネル幅１μｍあたりのオフ電流を１００ｚＡ／μｍ以下、または１０ｚＡ／μｍ以下、または１ｚＡ／μｍ以下、または１０ｙＡ／μｍ以下とすることができる。

［００８０］

また、ＯＳトランジスタは、高温環境下でもオフ電流が増加しにくい、高温環境下でもオン電流とオフ電流の比が大きいという特徴を有する。ＯＳトランジスタを用いて半導体装置１００を構成することで、半導体装置１００の信頼性を高めることができる。

［００８１］

ＯＳトランジスタのチャネル形成領域に用いられる金属酸化物は、インジウム（Ｉｎ）および亜鉛（Ｚｎ）の少なくとも一方を含む酸化物半導体であることが好ましい。このような酸化物半導体としては、Ｉｎ－Ｍ－Ｚｎ酸化物（元素Ｍは、例えばＡｌ、Ｇａ、ＹまたはＳｎ）が代表的である。電子供与体（ドナー）となる水分、水素などの不純物を低減し、かつ酸素欠損も低減することで、酸化物半導体をｉ型（真性）、または実質的にｉ型にすることができる。このような酸化物半導体は、高純度化された酸化物半導体と呼ぶことができる。なお、ＯＳトランジスタの詳細については、実施の形態２および実施の形態３で説明する。

［００８２］

また、ＯＳトランジスタは薄膜トランジスタであるため、積層して設けることができる。例えば、単結晶シリコン基板に形成されたＳｉトランジスタを用いて構成された回路上などに、ＯＳトランジスタを設けることができる。そのため、半導体装置１００のチップ面積を縮小することができる。

［００８３］

もしくは、半導体装置１００を構成するトランジスタ１１乃至トランジスタ１５、および、コンパレータ５０を構成するトランジスタに、ＯＳトランジスタ以外のトランジスタを用いてもよい。例えば、チャネル形成領域にバンドギャップが大きい半導体を有するトランジスタを用いてもよい。バンドギャップが大きい半導体とは、バンドギャップが２．２ｅＶ以上の半導体を指す場合があり、例えば、炭化ケイ素、窒化ガリウム、ダイヤモンドなどが挙げられる。

［００８４］

＜半導体装置の使用例＞

半導体装置１００の使用例について説明する。半導体装置１００は、例えば、二次電池を直列接続した組電池において、異常検知回路を構成する際に使用できる。

［００８５］

図４Ａは、二次電池Ｂ１１と、異常検知回路１１０の構成例を示す図である。なお、図４Ａは、二次電池Ｂ１１を２個直列接続した例を示しており、二次電池Ｂ１１は、複数の要素を区別するために、「＿１」あるいは［＿２］などの符号を用いて表される。なお、任意の二次電池を指すときは、二次電池Ｂ１１の符号を用いて説明する。異常検知回路１１０についても同様である。

［００８６］

図４Ａには、二次電池Ｂ１１＿１、二次電池Ｂ１１＿２、異常検知回路１１０＿１、および、異常検知回路１１０＿２が示されている。また、二次電池Ｂ１１＿１は、異常検知回路１１０＿１と電気的に接続され、二次電池Ｂ１１＿２は、異常検知回路１１０＿２と電気的に接続される。

［００８７］

なお、二次電池Ｂ１１に適用可能な二次電池として、例えば、リチウムイオン二次電池、ニッケル水素電池、全固体電池などが挙げられる。

［００８８］

異常検知回路１１０は、二次電池Ｂ１１の正極－負極間の電位差をモニターし、正極－負極間の電位差が所定の電位差を超えた場合に、異常検知信号を発する機能を有する。異常検知回路１１０は、抵抗素子Ｒ２１、抵抗素子Ｒ２２、コンパレータ５０、および、出力端子Ｄ＿ＯＵＴを有する。

［００８９］

抵抗素子Ｒ２１の一方の端子は、二次電池Ｂ１１の負極と電気的に接続され、抵抗素子Ｒ２１の他方の端子は、抵抗素子Ｒ２２の一方の端子、および、コンパレータ５０の非反転入力端子（図４Ａ

では、“＋”と表記）と電気的に接続され、抵抗素子Ｒ２２の他方の端子は、二次電池Ｂ１１の正極と電気的に接続される。また、コンパレータ５０の反転入力端子（図４Ａでは、“－”と表記）は、所定の電位ＶＲＥＦが供給される配線ＶＲＥＦ＿ＩＮと電気的に接続される。

［００９０］

二次電池Ｂ１１の正極－負極間の電位差を電位差ＶＣとし、抵抗素子Ｒ２１、抵抗素子Ｒ２２の抵抗値を、それぞれの符号を用いて表すと、ＶＣ×Ｒ２１÷（Ｒ２１＋Ｒ２２）の値が、所定の電位ＶＲＥＦより高くなると、コンパレータ５０はハイレベルを表す電位を出力する。すなわち、異常検知回路１１０は、出力端子Ｄ＿ＯＵＴから異常検知信号を発する。

［００９１］

ここで、二次電池Ｂ１１＿１の負極の電位を低電源電位ＶＳＳであるとすると、二次電池Ｂ１１＿１の正極の電位、および、二次電池Ｂ１１＿２の負極の電位は、ＶＳＳ＋ＶＣであり、二次電池Ｂ１１＿２の正極の電位は、ＶＳＳ＋２×ＶＣである。また、異常検知回路１１０＿１が有するコンパレータ５０は、電源として、低電源電位ＶＳＳと電位（ＶＳＳ＋ＶＣ）を用いて動作し、異常検知回路１１０＿２が有するコンパレータ５０は、電源として、電位（ＶＳＳ＋ＶＣ）と電位（ＶＳＳ＋２×ＶＣ）を用いて動作する。すなわち、異常検知回路１１０＿１が有するコンパレータ５０のハイレベルを表す電位は、電位（ＶＳＳ＋ＶＣ）であり、異常検知回路１１０＿２が有するコンパレータ５０のハイレベルを表す電位は、電位（ＶＳＳ＋２×ＶＣ）である。

［００９２］

次に、異常検知回路１１０＿２の出力端子Ｄ＿ＯＵＴを、半導体装置１００の入力端子Ｓ＿ＩＮに、電気的に接続した例を図４Ｂに示す。なお、図４Ｂでは、異常検知回路１１０＿１を省略して図示している。

［００９３］

図４Ｂにおいて、異常検知回路１１０＿２の出力端子Ｄ＿ＯＵＴは、半導体装置１００の入力端子Ｓ＿ＩＮと電気的に接続される。半導体装置１００の配線ＶＳＳ＿ＩＮには、二次電池Ｂ１１＿１の負極が電気的に接続され、配線ＶＤ１＿ＩＮには、二次電池Ｂ１１＿１の正極、および、二次電池Ｂ１１＿２の負極が電気的に接続され、配線ＶＤ２＿ＩＮには、二次電池Ｂ１１＿２の正極が電気的に接続される。

［００９４］

図４Ｂにおいて、半導体装置１００の配線ＶＳＳ＿ＩＮには低電源電位ＶＳＳが供給され、配線ＶＤ１＿ＩＮには電位（ＶＳＳ＋ＶＣ）が供給され、配線ＶＤ２＿ＩＮには電位（ＶＳＳ＋２×ＶＣ）が供給される。このとき、半導体装置１００の入力端子Ｓ＿ＩＮにハイレベルを表す電位（ＶＳＳ＋２×ＶＣ）が入力されると、半導体装置１００は、電位（ＶＳＳ＋ＶＣ）を出力端子Ｓ＿ＯＵＴから出力する。同様に、半導体装置１００の入力端子Ｓ＿ＩＮにローレベルを表す電位（ＶＳＳ＋ＶＣ）が入力されると、半導体装置１００は、低電源電位ＶＳＳを出力端子Ｓ＿ＯＵＴから出力する。

［００９５］

このように、半導体装置１００は、異常検知回路１１０＿２が出力端子Ｄ＿ＯＵＴから出力する信号のハイレベルおよびローレベルを、それぞれ、電位（ＶＳＳ＋ＶＣ）、および、低電源電位ＶＳＳに変更する機能を有する。電位（ＶＳＳ＋ＶＣ）、および、低電源電位ＶＳＳは、異常検知回路１１０＿１が出力端子Ｄ＿ＯＵＴから出力する信号のハイレベルおよびローレベルと同じであり、

異常検知回路１１０＿２、および、異常検知回路１１０＿１が出力端子Ｄ＿ＯＵＴから出力する信号は、同じ電源電位が供給された論理回路で処理することができる。

［００９６］

また、半導体装置１００を構成する各トランジスタに、ＯＳトランジスタを用いることで、半導体装置１００を高温環境下でも信頼性の高い半導体装置とすることができる。

［００９７］

なお、本実施の形態は、本明細書に記載する他の実施の形態と適宜組み合わせて実施することができる。

［００９８］

（実施の形態２）

本実施の形態では、上記実施の形態で説明した半導体装置１００に用いることができる、ＯＳトランジスタの構成例について説明する。なお、ＯＳトランジスタは薄膜トランジスタであり、積層して設けることができるため、本実施の形態では、単結晶シリコン基板に形成されたＳｉトランジスタの上方に、ＯＳトランジスタを設けた半導体装置の構成例について説明する。

［００９９］

＜半導体装置の構成例＞

図５に示す半導体装置は、トランジスタ３００と、トランジスタ５００、および容量素子６００を有している。図６Ａはトランジスタ５００のチャネル長方向の断面図であり、図６Ｂはトランジスタ５００のチャネル幅方向の断面図であり、図６Ｃはトランジスタ３００のチャネル幅方向の断面図である。

［０１００］

トランジスタ５００は、チャネル形成領域に金属酸化物を有するトランジスタ（ＯＳトランジスタ）である。トランジスタ５００は、ソースとドレインとの間に高い電圧を印加できる、高温環境下でもオフ電流が増加しにくい、高温環境下でもオン電流とオフ電流の比が大きいという特徴を有するため、上記実施の形態では、これを半導体装置１００に用いることにより、半導体装置１００を信頼性の高い半導体装置とすることができる。

［０１０１］

本実施の形態で説明する半導体装置は、図５に示すように、トランジスタ３００、トランジスタ５００、および容量素子６００を有する。トランジスタ５００はトランジスタ３００の上方に設けられ、容量素子６００は、トランジスタ３００およびトランジスタ５００の上方に設けられている。

［０１０２］

トランジスタ３００は、基板３１１上に設けられ、導電体３１６、絶縁体３１５、基板３１１の一部からなる半導体領域３１３、およびソース領域またはドレイン領域として機能する低抵抗領域３１４ａ、および低抵抗領域３１４ｂを有する。

［０１０３］

トランジスタ３００は、図６Ｃに示すように、半導体領域３１３の上面およびチャネル幅方向の側面が絶縁体３１５を介して導電体３１６に覆われている。このように、トランジスタ３００をＦｉｎ型とすることにより、実効上のチャネル幅が増大することによりトランジスタ３００のオン特性を向上させることができる。また、ゲート電極の電界の寄与を高くすることができるため、トランジスタ３００のオフ特性を向上させることができる。

［０１０４］

なお、トランジスタ３００は、ｐチャネル型、あるいはｎチャネル型のいずれでもよい。

［０１０５］

半導体領域３１３のチャネルが形成される領域、その近傍の領域、ソース領域、またはドレイン領域となる低抵抗領域３１４ａ、および低抵抗領域３１４ｂなどにおいて、シリコン系半導体などの半導体を含むことが好ましく、単結晶シリコンを含むことが好ましい。または、Ｇｅ（ゲルマニウム）、ＳｉＧｅ（シリコンゲルマニウム）、ＧａＡｓ（ガリウムヒ素）、ＧａＡｌＡｓ（ガリウムアルミニウムヒ素）などを有する材料で形成してもよい。結晶格子に応力を与え、格子間隔を変化させることで有効質量を制御したシリコンを用いた構成としてもよい。またはＧａＡｓとＧａＡｌＡｓ等を用いることで、トランジスタ３００をＨＥＭＴ（Ｈｉｇｈ　Ｅｌｅｃｔｒｏｎ　Ｍｏｂｉｌｉｔｙ　Ｔｒａｎｓｉｓｔｏｒ）としてもよい。

［０１０６］

低抵抗領域３１４ａ、および低抵抗領域３１４ｂは、半導体領域３１３に適用される半導体材料に加え、ヒ素、リンなどのｎ型の導電性を付与する元素、またはホウ素などのｐ型の導電性を付与する元素を含む。

［０１０７］

ゲート電極として機能する導電体３１６は、ヒ素、リンなどのｎ型の導電性を付与する元素、もしくはホウ素などのｐ型の導電性を付与する元素を含むシリコンなどの半導体材料、金属材料、合金材料、または金属酸化物材料などの導電性材料を用いることができる。

［０１０８］

なお、導電体の材料により、仕事関数が定まるため、導電体の材料を変更することで、トランジスタのＶｔｈを調整することができる。具体的には、導電体に窒化チタンや窒化タンタルなどの材料を用いることが好ましい。さらに導電性と埋め込み性を両立するために導電体にタングステンやアルミニウムなどの金属材料を積層して用いることが好ましく、特にタングステンを用いることが耐熱性の点で好ましい。

［０１０９］

なお、図５に示すトランジスタ３００は一例であり、その構造に限定されず、回路構成や駆動方法に応じて適切なトランジスタを用いればよい。

［０１１０］

トランジスタ３００を覆って、絶縁体３２０、絶縁体３２２、絶縁体３２４、および絶縁体３２６が順に積層して設けられている。

［０１１１］

絶縁体３２０、絶縁体３２２、絶縁体３２４、および絶縁体３２６として、例えば、酸化シリコン、酸化窒化シリコン、窒化酸化シリコン、窒化シリコン、酸化アルミニウム、酸化窒化アルミニウム、窒化酸化アルミニウム、窒化アルミニウムなどを用いればよい。

［０１１２］

絶縁体３２２は、その下方に設けられるトランジスタ３００などによって生じる段差を平坦化する平坦化膜としての機能を有していてもよい。例えば、絶縁体３２２の上面は、平坦性を高めるために化学機械研磨（ＣＭＰ）法等を用いた平坦化処理により平坦化されていてもよい。

［０１１３］

また、絶縁体３２４には、基板３１１、またはトランジスタ３００などから、トランジスタ５００が設けられる領域に、水素や不純物が拡散しないようなバリア性を有する膜を用いることが好ましい。

［０１１４］

水素に対するバリア性を有する膜の一例として、例えば、ＣＶＤ法で形成した窒化シリコンを用いることができる。ここで、トランジスタ５００等の酸化物半導体を有する半導体素子に、水素が拡散することで、当該半導体素子の特性が低下する場合がある。したがって、トランジスタ５００と、トランジスタ３００との間に、水素の拡散を抑制する膜を用いることが好ましい。水素の拡散を抑制する膜とは、具体的には、水素の脱離量が少ない膜とする。

［０１１５］

水素の脱離量は、例えば、昇温脱離ガス分析（ＴＤＳ分析）法などを用いて分析することができる。例えば、絶縁体３２４の水素の脱離量は、ＴＤＳ分析において、膜の表面温度が５０℃から５００℃の範囲において、水素原子に換算した脱離量が、絶縁体３２４の面積当たりに換算して、１０×10^{15}ａｔｏｍｓ／ｃｍ^{2}以下、好ましくは５×10^{15}ａｔｏｍｓ／ｃｍ^{2}以下であればよい。

［０１１６］

なお、絶縁体３２６は、絶縁体３２４よりも誘電率が低いことが好ましい。例えば、絶縁体３２６の比誘電率は４未満が好ましく、３未満がより好ましい。また例えば、絶縁体３２６の比誘電率は、絶縁体３２４の比誘電率の０．７倍以下が好ましく、０．６倍以下がより好ましい。比誘電率が低い材料を層間膜とすることで、配線間に生じる寄生容量を低減することができる。

［０１１７］

また、絶縁体３２０、絶縁体３２２、絶縁体３２４、および絶縁体３２６には容量素子６００、またはトランジスタ５００と接続する導電体３２８、および導電体３３０等が埋め込まれている。なお、導電体３２８、および導電体３３０は、プラグまたは配線としての機能を有する。また、プラグまたは配線としての機能を有する導電体は、複数の構造をまとめて同一の符号を付与する場合がある。また、本明細書等において、配線と、配線と接続するプラグとが一体物であってもよい。すなわち、導電体の一部が配線として機能する場合、および導電体の一部がプラグとして機能する場合もある。

［０１１８］

各プラグ、および配線（導電体３２８、および導電体３３０等）の材料としては、金属材料、合金材料、金属窒化物材料、または金属酸化物材料などの導電性材料を、単層または積層して用いることができる。耐熱性と導電性を両立するタングステンやモリブデンなどの高融点材料を用いることが好ましく、タングステンを用いることが好ましい。または、アルミニウムや銅などの低抵抗導電性材料で形成することが好ましい。低抵抗導電性材料を用いることで配線抵抗を低くすることができる。

［０１１９］

絶縁体３２６、および導電体３３０上に、配線層を設けてもよい。例えば、図５において、絶縁体３５０、絶縁体３５２、および絶縁体３５４が順に積層して設けられている。また、絶縁体３５０、絶縁体３５２、および絶縁体３５４には、導電体３５６が形成されている。導電体３５６は、トランジスタ３００と接続するプラグ、または配線としての機能を有する。なお導電体３５６は、導電体３２８、および導電体３３０と同様の材料を用いて設けることができる。

［０１２０］

なお、例えば、絶縁体３５０は、絶縁体３２４と同様に、水素に対するバリア性を有する絶縁体を用いることが好ましい。また、導電体３５６は、水素に対するバリア性を有する導電体を含むことが好ましい。特に、水素に対するバリア性を有する絶縁体３５０が有する開口部に、水素に対するバリア性を有する導電体が形成される。当該構成により、トランジスタ３００とトランジスタ５００とは、バリア層により分離することができ、トランジスタ３００からトランジスタ５００への水素の拡散を抑制することができる。

［０１２１］

なお、水素に対するバリア性を有する導電体としては、例えば、窒化タンタル等を用いるとよい。また、窒化タンタルと導電性が高いタングステンを積層することで、配線としての導電性を保持したまま、トランジスタ３００からの水素の拡散を抑制することができる。この場合、水素に対するバリア性を有する窒化タンタル層が、水素に対するバリア性を有する絶縁体３５０と接する構造であることが好ましい。

［０１２２］

絶縁体３５４、および導電体３５６上に、配線層を設けてもよい。例えば、図５において、絶縁体３６０、絶縁体３６２、および絶縁体３６４が順に積層して設けられている。また、絶縁体３６０、絶縁体３６２、および絶縁体３６４には、導電体３６６が形成されている。導電体３６６は、プラグまたは配線としての機能を有する。なお導電体３６６は、導電体３２８、および導電体３３０と同様の材料を用いて設けることができる。

［０１２３］

なお、例えば、絶縁体３６０は、絶縁体３２４と同様に、水素に対するバリア性を有する絶縁体を用いることが好ましい。また、導電体３６６は、水素に対するバリア性を有する導電体を含むことが好ましい。特に、水素に対するバリア性を有する絶縁体３６０が有する開口部に、水素に対するバリア性を有する導電体が形成される。当該構成により、トランジスタ３００とトランジスタ５００とは、バリア層により分離することができ、トランジスタ３００からトランジスタ５００への水素の拡散を抑制することができる。

［０１２４］

絶縁体３６４、および導電体３６６上に、配線層を設けてもよい。例えば、図５において、絶縁体３７０、絶縁体３７２、および絶縁体３７４が順に積層して設けられている。また、絶縁体３７０、絶縁体３７２、および絶縁体３７４には、導電体３７６が形成されている。導電体３７６は、プラグまたは配線としての機能を有する。なお導電体３７６は、導電体３２８、および導電体３３０と同様の材料を用いて設けることができる。

［０１２５］

なお、例えば、絶縁体３７０は、絶縁体３２４と同様に、水素に対するバリア性を有する絶縁体を用いることが好ましい。また、導電体３７６は、水素に対するバリア性を有する導電体を含むことが好ましい。特に、水素に対するバリア性を有する絶縁体３７０が有する開口部に、水素に対するバリア性を有する導電体が形成される。当該構成により、トランジスタ３００とトランジスタ５００とは、バリア層により分離することができ、トランジスタ３００からトランジスタ５００への水素の拡散を抑制することができる。

［０１２６］

絶縁体３７４、および導電体３７６上に、配線層を設けてもよい。例えば、図５において、絶縁体３８０、絶縁体３８２、および絶縁体３８４が順に積層して設けられている。また、絶縁体３８０、絶縁体３８２、および絶縁体３８４には、導電体３８６が形成されている。導電体３８６は、プラグまたは配線としての機能を有する。なお導電体３８６は、導電体３２８、および導電体３３０と同様の材料を用いて設けることができる。

［０１２７］

なお、例えば、絶縁体３８０は、絶縁体３２４と同様に、水素に対するバリア性を有する絶縁体を用いることが好ましい。また、導電体３８６は、水素に対するバリア性を有する導電体を含むことが好ましい。特に、水素に対するバリア性を有する絶縁体３８０が有する開口部に、水素に対するバリア性を有する導電体が形成される。当該構成により、トランジスタ３００とトランジスタ５００とは、バリア層により分離することができ、トランジスタ３００からトランジスタ５００への水素の拡散を抑制することができる。

［０１２８］

上記において、導電体３５６を含む配線層、導電体３６６を含む配線層、導電体３７６を含む配線層、および導電体３８６を含む配線層、について説明したが、本実施の形態に係る半導体装置はこれに限られるものではない。導電体３５６を含む配線層と同様の配線層を３層以下にしてもよいし、導電体３５６を含む配線層と同様の配線層を５層以上にしてもよい。

［０１２９］

絶縁体３８４上には絶縁体５１０、絶縁体５１２、絶縁体５１４、および絶縁体５１６が、順に積層して設けられている。絶縁体５１０、絶縁体５１２、絶縁体５１４、および絶縁体５１６のいずれかは、酸素や水素に対してバリア性のある物質を用いることが好ましい。

［０１３０］

例えば、絶縁体５１０、および絶縁体５１４には、例えば、基板３１１、またはトランジスタ３００を設ける領域などから、トランジスタ５００を設ける領域に、水素や不純物が拡散しないようなバリア性を有する膜を用いることが好ましい。したがって、絶縁体３２４と同様の材料を用いることができる。

［０１３１］

水素に対するバリア性を有する膜の一例として、ＣＶＤ法で形成した窒化シリコンを用いることができる。ここで、トランジスタ５００等の酸化物半導体を有する半導体素子に、水素が拡散することで、当該半導体素子の特性が低下する場合がある。したがって、トランジスタ５００と、トランジスタ３００との間に、水素の拡散を抑制する膜を用いることが好ましい。水素の拡散を抑制する膜とは、具体的には、水素の脱離量が少ない膜とする。

［０１３２］

また、水素に対するバリア性を有する膜として、例えば、絶縁体５１０、および絶縁体５１４には、酸化アルミニウム、酸化ハフニウム、酸化タンタルなどの金属酸化物を用いることが好ましい。

［０１３３］

特に、酸化アルミニウムは、酸素、およびトランジスタの電気特性の変動要因となる水素、水分などの不純物、の両方に対して膜を透過させない遮断効果が高い。したがって、酸化アルミニウムは、トランジスタの作製工程中および作製後において、水素、水分などの不純物のトランジスタ５００への混入を防止することができる。また、トランジスタ５００を構成する酸化物からの酸素の放出

を抑制することができる。そのため、トランジスタ５００に対する保護膜として用いることに適している。

［０１３４］

また、例えば、絶縁体５１２、および絶縁体５１６には、絶縁体３２０と同様の材料を用いることができる。また、比較的誘電率が低い材料を層間膜とすることで、配線間に生じる寄生容量を低減することができる。例えば、絶縁体５１２、および絶縁体５１６として、酸化シリコン膜や酸化窒化シリコン膜などを用いることができる。

［０１３５］

また、絶縁体５１０、絶縁体５１２、絶縁体５１４、および絶縁体５１６には、導電体５１８、およびトランジスタ５００を構成する導電体（導電体５０３）等が埋め込まれている。なお、導電体５１８は、容量素子６００、またはトランジスタ３００と接続するプラグ、または配線としての機能を有する。導電体５１８は、導電体３２８、および導電体３３０と同様の材料を用いて設けることができる。

［０１３６］

特に、絶縁体５１０、および絶縁体５１４と接する領域の導電体５１８は、酸素、水素、および水に対するバリア性を有する導電体であることが好ましい。当該構成により、トランジスタ３００とトランジスタ５００とは、酸素、水素、および水に対するバリア性を有する層で、分離することができ、トランジスタ３００からトランジスタ５００への水素の拡散を抑制することができる。

［０１３７］

絶縁体５１６の上方には、トランジスタ５００が設けられている。

［０１３８］

図６Ａ、図６Ｂに示すように、トランジスタ５００は、絶縁体５１４および絶縁体５１６に埋め込まれるように配置された導電体５０３と、絶縁体５１６と導電体５０３の上に配置された絶縁体５２０と、絶縁体５２０の上に配置された絶縁体５２２と、絶縁体５２２の上に配置された絶縁体５２４と、絶縁体５２４の上に配置された酸化物５３０ａと、酸化物５３０ａの上に配置された酸化物５３０ｂと、酸化物５３０ｂ上に、互いに離して配置された導電体５４２ａ、および導電体５４２ｂと、導電体５４２ａおよび導電体５４２ｂ上に配置され、導電体５４２ａと導電体５４２ｂの間に重畳して開口が形成された絶縁体５８０と、開口の中に配置された導電体５６０と、酸化物５３０ｂ、導電体５４２ａ、導電体５４２ｂ、および絶縁体５８０と、導電体５６０と、の間に配置された絶縁体５５０と、酸化物５３０ｂ、導電体５４２ａ、導電体５４２ｂ、および絶縁体５８０と、絶縁体５５０と、の間に配置された酸化物５３０ｃと、を有する。

［０１３９］

また、図６Ａ、図６Ｂに示すように、酸化物５３０ａ、酸化物５３０ｂ、導電体５４２ａ、および導電体５４２ｂと、絶縁体５８０の間に絶縁体５４４が配置されることが好ましい。また、図６Ａ、図６Ｂに示すように、導電体５６０は、絶縁体５５０の内側に設けられた導電体５６０ａと、導電体５６０ａの内側に埋め込まれるように設けられた導電体５６０ｂと、を有することが好ましい。また、図６Ａ、図６Ｂに示すように、絶縁体５８０、導電体５６０、および絶縁体５５０の上に絶縁体５７４が配置されることが好ましい。

［０１４０］

なお、以下において、酸化物５３０ａ、酸化物５３０ｂ、および酸化物５３０ｃをまとめて酸化物５３０という場合がある。また、導電体５４２ａおよび導電体５４２ｂをまとめて導電体５４２という場合がある。

［０１４１］

なお、トランジスタ５００では、チャネルが形成される領域と、その近傍において、酸化物５３０ａ、酸化物５３０ｂ、および酸化物５３０ｃの３層を積層する構成について示しているが、本発明はこれに限られるものではない。例えば、酸化物５３０ｂの単層、酸化物５３０ｂと酸化物５３０ａの２層構造、酸化物５３０ｂと酸化物５３０ｃの２層構造、または４層以上の積層構造を設ける構成にしてもよい。また、トランジスタ５００では、導電体５６０を２層の積層構造として示しているが、本発明はこれに限られるものではない。例えば、導電体５６０が、単層構造であってもよいし、３層以上の積層構造であってもよい。また、図５、図６Ａ、図６Ｂに示すトランジスタ５００は一例であり、その構造に限定されず、回路構成や駆動方法に応じて適切なトランジスタを用いればよい。

［０１４２］

ここで、導電体５６０は、トランジスタのゲート電極として機能し、導電体５４２ａおよび導電体５４２ｂは、それぞれソース電極またはドレイン電極として機能する。上記のように、導電体５６０は、絶縁体５８０の開口、および導電体５４２ａと導電体５４２ｂに挟まれた領域に埋め込まれるように形成される。導電体５６０、導電体５４２ａおよび導電体５４２ｂの配置は、絶縁体５８０の開口に対して、自己整合的に選択される。つまり、トランジスタ５００において、ゲート電極を、ソース電極とドレイン電極の間に、自己整合的に配置させることができる。よって、導電体５６０を位置合わせのマージンを設けることなく形成することができるので、トランジスタ５００の占有面積の縮小を図ることができる。これにより、半導体装置の微細化、高集積化を図ることができる。

［０１４３］

さらに、導電体５６０が、導電体５４２ａと導電体５４２ｂの間の領域に自己整合的に形成されるので、導電体５６０は、導電体５４２ａまたは導電体５４２ｂと重畳する領域を有さない。これにより、導電体５６０と導電体５４２ａおよび導電体５４２ｂとの間に形成される寄生容量を低減することができる。よって、トランジスタ５００のスイッチング速度を向上させ、高い周波数特性を有せしめることができる。

［０１４４］

導電体５６０は、第１のゲート（トップゲート、ともいう）電極として機能する場合がある。また、導電体５０３は、第２のゲート（ボトムゲート、ともいう）電極として機能する場合がある。その場合、導電体５０３に印加する電位を、導電体５６０に印加する電位と、連動させず、独立して変化させることで、トランジスタ５００のＶｔｈを制御することができる。特に、導電体５０３に負の電位を印加することにより、トランジスタ５００のＶｔｈを０Ｖより大きくし、オフ電流を低減することが可能となる。したがって、導電体５０３に負の電位を印加したほうが、印加しない場合よりも、導電体５６０に印加する電位が０Ｖのときのドレイン電流を小さくすることができる。

［０１４５］

導電体５０３は、酸化物５３０、および導電体５６０と、重なるように配置する。これにより、導電体５６０、および導電体５０３に電位を印加した場合、導電体５６０から生じる電界と、導電体

５０３から生じる電界と、がつながり、酸化物５３０に形成されるチャネル形成領域を覆うことができる。本明細書等において、第１のゲート電極、および第２のゲート電極の電界によって、チャネル形成領域を電気的に取り囲むトランジスタの構造を、ｓｕｒｒｏｕｎｄｅｄ　ｃｈａｎｎｅｌ（Ｓ－ｃｈａｎｎｅｌ）構造とよぶ。

［０１４６］

また、本明細書等において、Ｓ－ｃｈａｎｎｅｌ構造は、ソース電極およびドレイン電極として機能する導電体５４２ａおよび導電体５４２ｂに接する酸化物５３０の側面及び周辺が、チャネル形成領域と同じくＩ型であるといった特徴を有する。また、導電体５４２ａおよび導電体５４２ｂに接する酸化物５３０の側面及び周辺は、絶縁体５４４と接しているため、チャネル形成領域と同様にＩ型となりうる。なお、本明細書等において、Ｉ型とは後述する、高純度真性と同様として扱うことができる。また、本明細書等で開示するＳ－ｃｈａｎｎｅｌ構造は、Ｆｉｎ型構造及びプレーナ型構造とは異なる。Ｓ－ｃｈａｎｎｅｌ構造を採用することで、短チャネル効果に対する耐性を高める、別言すると短チャネル効果が発生し難いトランジスタとすることができる。

［０１４７］

また、導電体５０３は、導電体５１８と同様の構成であり、絶縁体５１４および絶縁体５１６の開口の内壁に接して導電体５０３ａが形成され、さらに内側に導電体５０３ｂが形成されている。

［０１４８］

絶縁体５２０、絶縁体５２２、絶縁体５２４、および絶縁体５５０は、ゲート絶縁膜としての機能を有する。

［０１４９］

ここで、酸化物５３０と接する絶縁体５２４は、化学量論的組成を満たす酸素よりも多くの酸素を含む絶縁体を用いることが好ましい。つまり、絶縁体５２４には、過剰酸素領域が形成されていることが好ましい。このような過剰酸素を含む絶縁体を酸化物５３０に接して設けることにより、酸化物５３０中の酸素欠損を低減し、トランジスタ５００の信頼性を向上させることができる。

［０１５０］

過剰酸素領域を有する絶縁体として、具体的には、加熱により一部の酸素が脱離する酸化物材料を用いることが好ましい。加熱により酸素を脱離する酸化物とは、ＴＤＳ（Ｔｈｅｒｍａｌ　Ｄｅｓｏｒｐｔｉｏｎ　Ｓｐｅｃｔｒｏｓｃｏｐｙ）分析にて、酸素原子に換算しての酸素の脱離量が１．０×10^{18}ａｔｏｍｓ／ｃｍ^{3}以上、好ましくは１．０×10^{19}ａｔｏｍｓ／ｃｍ^{3}以上、さらに好ましくは２．０×10^{19}ａｔｏｍｓ／ｃｍ^{3}以上、または３．０×10^{20}ａｔｏｍｓ／ｃｍ^{3}以上である酸化物膜である。なお、上記ＴＤＳ分析時における膜の表面温度としては１００℃以上７００℃以下、または１００℃以上４００℃以下の範囲が好ましい。

［０１５１］

また、絶縁体５２４が、過剰酸素領域を有する場合、絶縁体５２２は、酸素（例えば、酸素原子、酸素分子など）の拡散を抑制する機能を有する（上記酸素が透過しにくい）ことが好ましい。

［０１５２］

絶縁体５２２が、酸素や不純物の拡散を抑制する機能を有することで、酸化物５３０が有する酸素は、絶縁体５２０側へ拡散することがなく、好ましい。また、導電体５０３が、絶縁体５２４や、酸化物５３０が有する酸素と反応することを抑制することができる。

［０１５３］

絶縁体５２２は、例えば、酸化アルミニウム、酸化ハフニウム、酸化タンタル、酸化ジルコニウム、チタン酸ジルコン酸鉛（ＰＺＴ）、チタン酸ストロンチウム（$SrTiO_3$）または（Ｂａ，Ｓｒ）TiO_3（ＢＳＴ）などのいわゆるｈｉｇｈ－ｋ材料を含む絶縁体を単層または積層で用いることが好ましい。トランジスタの微細化、および高集積化が進むと、ゲート絶縁膜の薄膜化により、リーク電流などの問題が生じる場合がある。ゲート絶縁膜として機能する絶縁体にｈｉｇｈ－ｋ材料を用いることで、物理膜厚を保ちながら、トランジスタ動作時のゲート電位の低減が可能となる。

［０１５４］

特に、不純物、および酸素などの拡散を抑制する機能を有する（上記酸素が透過しにくい）絶縁性材料であるアルミニウムおよびハフニウムの一方または双方の酸化物を含む絶縁体を用いるとよい。アルミニウムおよびハフニウムの一方または双方の酸化物を含む絶縁体として、酸化アルミニウム、酸化ハフニウム、アルミニウムおよびハフニウムを含む酸化物（ハフニウムアルミネート）などを用いることが好ましい。このような材料を用いて絶縁体５２２を形成した場合、絶縁体５２２は、酸化物５３０からの酸素の放出や、トランジスタ５００の周辺部から酸化物５３０への水素等の不純物の混入を抑制する層として機能する。

［０１５５］

または、これらの絶縁体に、例えば、酸化アルミニウム、酸化ビスマス、酸化ゲルマニウム、酸化ニオブ、酸化シリコン、酸化チタン、酸化タングステン、酸化イットリウム、酸化ジルコニウムを添加してもよい。またはこれらの絶縁体を窒化処理してもよい。上記の絶縁体に酸化シリコン、酸化窒化シリコンまたは窒化シリコンを積層して用いてもよい。

［０１５６］

また、絶縁体５２０は、熱的に安定していることが好ましい。例えば、酸化シリコンおよび酸化窒化シリコンは、熱的に安定であるため、好適である。また、ｈｉｇｈ－ｋ材料の絶縁体を酸化シリコン、または酸化窒化シリコンと組み合わせることで、熱的に安定かつ比誘電率の高い積層構造の絶縁体５２０を得ることができる。

［０１５７］

なお、絶縁体５２０、絶縁体５２２、および絶縁体５２４が、２層以上の積層構造を有していてもよい。その場合、同じ材料からなる積層構造に限定されず、異なる材料からなる積層構造でもよい。

［０１５８］

トランジスタ５００は、チャネル形成領域を含む酸化物５３０に、酸化物半導体として機能する金属酸化物を用いることが好ましい。例えば、酸化物５３０として、Ｉｎ－Ｍ－Ｚｎ酸化物（元素Ｍは、アルミニウム、ガリウム、イットリウム、銅、バナジウム、ベリリウム、ホウ素、チタン、鉄、ニッケル、ゲルマニウム、ジルコニウム、モリブデン、ランタン、セリウム、ネオジム、ハフニウム、タンタル、タングステン、またはマグネシウムなどから選ばれた一種、または複数種）等の金属酸化物を用いるとよい。また、酸化物５３０として、Ｉｎ－Ｇａ酸化物、Ｉｎ－Ｚｎ酸化物を用いてもよい。

［０１５９］

また、トランジスタ５００には、キャリア密度の低い金属酸化物を用いることが好ましい。金属酸化物のキャリア密度を低くする場合においては、金属酸化物中の不純物濃度を低くし、欠陥準位密度を低くすればよい。本明細書等において、不純物濃度が低く、欠陥準位密度の低いことを高純度

真性または実質的に高純度真性という。なお、金属酸化物中の不純物としては、例えば、水素、窒素、アルカリ金属、アルカリ土類金属、鉄、ニッケル、シリコン等がある。

［０１６０］

特に、金属酸化物に含まれる水素は、金属原子と結合する酸素と反応して水になるため、金属酸化物中に酸素欠損を形成する場合がある。金属酸化物中のチャネル形成領域に酸素欠損が含まれていると、トランジスタはノーマリーオン特性となる場合がある。さらに、酸素欠損に水素が入った欠陥はドナーとして機能し、キャリアである電子が生成されることがある。また、水素の一部が金属原子と結合する酸素と結合して、キャリアである電子を生成する場合がある。従って、水素が多く含まれている金属酸化物を用いたトランジスタは、ノーマリーオン特性となりやすい。

［０１６１］

酸素欠損に水素が入った欠陥は、金属酸化物のドナーとして機能しうる。しかしながら、当該欠陥を定量的に評価することは困難である。そこで、金属酸化物においては、ドナー濃度ではなく、キャリア密度で評価される場合がある。よって、本明細書等では、金属酸化物のパラメータとして、ドナー濃度ではなく、電界が印加されない状態を想定したキャリア密度を用いる場合がある。つまり、本明細書等に記載の「キャリア密度」は、「ドナー濃度」と言い換えることができる場合がある。

［０１６２］

よって、金属酸化物を酸化物５３０に用いる場合、金属酸化物中の水素はできる限り低減されていることが好ましい。具体的には、金属酸化物において、二次イオン質量分析法（ＳＩＭＳ：Ｓｅｃｏｎｄａｒｙ　Ｉｏｎ　Ｍａｓｓ　Ｓｐｅｃｔｒｏｍｅｔｒｙ）により得られる水素濃度を、1×10^{20}ａｔｏｍｓ／ｃｍ^{3}未満、好ましくは1×10^{19}ａｔｏｍｓ／ｃｍ^{3}未満、より好ましくは5×10^{18}ａｔｏｍｓ／ｃｍ^{3}未満、さらに好ましくは1×10^{18}ａｔｏｍｓ／ｃｍ^{3}未満とする。水素などの不純物が十分に低減された金属酸化物をトランジスタのチャネル形成領域に用いることで、安定した電気特性を付与することができる。

［０１６３］

また、酸化物５３０に金属酸化物を用いる場合、チャネル形成領域の金属酸化物のキャリア密度は、1×10^{18}ｃｍ$^{-3}$以下であることが好ましく、1×10^{17}ｃｍ$^{-3}$未満であることがより好ましく、1×10^{16}ｃｍ$^{-3}$未満であることがさらに好ましく、1×10^{13}ｃｍ$^{-3}$未満であることがさらに好ましく、1×10^{12}ｃｍ$^{-3}$未満であることがさらに好ましい。なお、チャネル形成領域の金属酸化物のキャリア密度の下限値については、特に限定は無いが、例えば、1×10^{-9}ｃｍ$^{-3}$とすることができる。

［０１６４］

また、酸化物５３０に金属酸化物を用いる場合、導電体５４２（導電体５４２ａ、および導電体５４２ｂ）と酸化物５３０とが接することで、酸化物５３０中の酸素が導電体５４２へ拡散し、導電体５４２が酸化する場合がある。導電体５４２が酸化することで、導電体５４２の導電率が低下する蓋然性が高い。なお、酸化物５３０中の酸素が導電体５４２へ拡散することを、導電体５４２が酸化物５３０中の酸素を吸収する、と言い換えることができる。

［０１６５］

また、酸化物５３０中の酸素が導電体５４２（導電体５４２ａ、および導電体５４２ｂ）へ拡散することで、導電体５４２ａと酸化物５３０ｂとの間、および、導電体５４２ｂと酸化物５３０ｂと

の間に異層が形成される場合がある。当該異層は、導電体５４２よりも酸素を多く含むため、当該異層は絶縁性を有すると推定される。このとき、導電体５４２と、当該異層と、酸化物５３０ｂとの３層構造は、金属－絶縁体－半導体からなる３層構造とみなすことができ、ＭＩＳ（Ｍｅｔａｌ－Ｉｎｓｕｌａｔｏｒ－Ｓｅｍｉｃｏｎｄｕｃｔｏｒ）構造と呼ぶ、またはＭＩＳ構造を主としたダイオード接合構造と呼ぶ場合がある。

［０１６６］

なお、上記異層は、導電体５４２と酸化物５３０ｂとの間に形成されることに限られず、例えば、異層が、導電体５４２と酸化物５３０ｃとの間に形成される場合や、導電体５４２と酸化物５３０ｂとの間、および導電体５４２と酸化物５３０ｃとの間に形成される場合がある。

［０１６７］

また、酸化物５３０においてチャネル形成領域として機能する金属酸化物は、バンドギャップが２ｅＶ以上、好ましくは２．５ｅＶ以上のものを用いることが好ましい。このように、バンドギャップの大きい金属酸化物を用いることで、トランジスタのオフ電流を低減することができる。

［０１６８］

酸化物５３０は、酸化物５３０ｂ下に酸化物５３０ａを有することで、酸化物５３０ａよりも下方に形成された構造物から、酸化物５３０ｂへの不純物の拡散を抑制することができる。また、酸化物５３０ｂ上に酸化物５３０ｃを有することで、酸化物５３０ｃよりも上方に形成された構造物から、酸化物５３０ｂへの不純物の拡散を抑制することができる。

［０１６９］

なお、酸化物５３０は、各金属原子の原子数比が異なる酸化物により、積層構造を有することが好ましい。具体的には、酸化物５３０ａに用いる金属酸化物において、構成元素中の元素Ｍの原子数比が、酸化物５３０ｂに用いる金属酸化物における、構成元素中の元素Ｍの原子数比より、大きいことが好ましい。また、酸化物５３０ａに用いる金属酸化物において、Ｉｎに対する元素Ｍの原子数比が、酸化物５３０ｂに用いる金属酸化物における、Ｉｎに対する元素Ｍの原子数比より大きいことが好ましい。また、酸化物５３０ｂに用いる金属酸化物において、元素Ｍに対するＩｎの原子数比が、酸化物５３０ａに用いる金属酸化物における、元素Ｍに対するＩｎの原子数比より大きいことが好ましい。また、酸化物５３０ｃは、酸化物５３０ａまたは酸化物５３０ｂに用いることができる金属酸化物を、用いることができる。

［０１７０］

また、酸化物５３０ａおよび酸化物５３０ｃの伝導帯下端のエネルギーが、酸化物５３０ｂの伝導帯下端のエネルギーより高くなることが好ましい。また、言い換えると、酸化物５３０ａおよび酸化物５３０ｃの電子親和力が、酸化物５３０ｂの電子親和力より小さいことが好ましい。

［０１７１］

ここで、酸化物５３０ａ、酸化物５３０ｂ、および酸化物５３０ｃの接合部において、伝導帯下端のエネルギー準位はなだらかに変化する。換言すると、酸化物５３０ａ、酸化物５３０ｂ、および酸化物５３０ｃの接合部における伝導帯下端のエネルギー準位は、連続的に変化または連続接合するともいうことができる。このようにするためには、酸化物５３０ａと酸化物５３０ｂとの界面、および酸化物５３０ｂと酸化物５３０ｃとの界面において形成される混合層の欠陥準位密度を低くするとよい。

［０１７２］

具体的には、酸化物５３０ａと酸化物５３０ｂ、酸化物５３０ｂと酸化物５３０ｃが、酸素以外に共通の元素を有する（主成分とする）ことで、欠陥準位密度が低い混合層を形成することができる。例えば、酸化物５３０ｂがＩｎ－Ｇａ－Ｚｎ酸化物の場合、酸化物５３０ａおよび酸化物５３０ｃとして、Ｉｎ－Ｇａ－Ｚｎ酸化物、Ｇａ－Ｚｎ酸化物、酸化ガリウムなどを用いるとよい。

［０１７３］

このとき、キャリアの主たる経路は酸化物５３０ｂとなる。酸化物５３０ａ、酸化物５３０ｃを上述の構成とすることで、酸化物５３０ａと酸化物５３０ｂとの界面、および酸化物５３０ｂと酸化物５３０ｃとの界面における欠陥準位密度を低くすることができる。そのため、界面散乱によるキャリア伝導への影響が小さくなり、トランジスタ５００は高いオン電流を得られる。

［０１７４］

酸化物５３０ｂ上には、ソース電極、およびドレイン電極として機能する導電体５４２（導電体５４２ａ、および導電体５４２ｂ）が設けられる。導電体５４２としては、アルミニウム、クロム、銅、銀、金、白金、タンタル、ニッケル、チタン、モリブデン、タングステン、ハフニウム、バナジウム、ニオブ、マンガン、マグネシウム、ジルコニウム、ベリリウム、インジウム、ルテニウム、イリジウム、ストロンチウム、ランタンから選ばれた金属元素、または上述した金属元素を成分とする合金か、上述した金属元素を組み合わせた合金等を用いることが好ましい。例えば、窒化タンタル、窒化チタン、タングステン、チタンとアルミニウムを含む窒化物、タンタルとアルミニウムを含む窒化物、酸化ルテニウム、窒化ルテニウム、ストロンチウムとルテニウムを含む酸化物、ランタンとニッケルを含む酸化物などを用いることが好ましい。また、窒化タンタル、窒化チタン、チタンとアルミニウムを含む窒化物、タンタルとアルミニウムを含む窒化物、酸化ルテニウム、窒化ルテニウム、ストロンチウムとルテニウムを含む酸化物、ランタンとニッケルを含む酸化物は、酸化しにくい導電性材料、または、酸素を吸収しても導電性を維持する材料であるため、好ましい。

［０１７５］

また、図６Ａに示すように、酸化物５３０の、導電体５４２との界面とその近傍には、低抵抗領域として、領域５４３（領域５４３ａ、および領域５４３ｂ）が形成される場合がある。このとき、領域５４３ａはソース領域またはドレイン領域の一方として機能し、領域５４３ｂはソース領域またはドレイン領域の他方として機能する。また、領域５４３ａと領域５４３ｂに挟まれる領域にチャネル形成領域が形成される。

［０１７６］

酸化物５３０と接するように上記導電体５４２を設けることで、領域５４３の酸素濃度が低減する場合がある。また、領域５４３に導電体５４２に含まれる金属と、酸化物５３０の成分とを含む金属化合物層が形成される場合がある。このような場合、領域５４３のキャリア密度が増加し、領域５４３は、低抵抗領域となる。

［０１７７］

絶縁体５４４は、導電体５４２を覆うように設けられ、導電体５４２の酸化を抑制する。このとき、絶縁体５４４は、酸化物５３０の側面を覆い、絶縁体５２４と接するように設けられてもよい。

［０１７８］

絶縁体５４４として、ハフニウム、アルミニウム、ガリウム、イットリウム、ジルコニウム、タングステン、チタン、タンタル、ニッケル、ゲルマニウム、または、マグネシウムなどから選ばれた一種、または二種以上が含まれた金属酸化物を用いることができる。

［０１７９］

特に、絶縁体５４４として、アルミニウム、またはハフニウムの一方または双方の酸化物を含む絶縁体である、酸化アルミニウム、酸化ハフニウム、アルミニウムおよびハフニウムを含む酸化物（ハフニウムアルミネート）などを用いることが好ましい。特に、ハフニウムアルミネートは、酸化ハフニウム膜よりも、耐熱性が高い。そのため、後の工程での熱処理において、結晶化しにくいため好ましい。なお、導電体５４２が耐酸化性を有する材料、または、酸素を吸収しても著しく導電性が低下しない場合、絶縁体５４４は、必須の構成ではない。求めるトランジスタ特性により、適宜設計すればよい。

［０１８０］

絶縁体５５０は、ゲート絶縁膜として機能する。絶縁体５５０は、酸化物５３０ｃの内側（上面および側面）に接して配置することが好ましい。絶縁体５５０は、加熱により酸素が放出される絶縁体を用いて形成することが好ましい。例えば、ＴＤＳ分析にて、酸素原子に換算しての酸素の脱離量が１．０×10^{18}ａｔｏｍｓ／ｃｍ^{3}以上、好ましくは１．０×10^{19}ａｔｏｍｓ／ｃｍ^{3}以上、さらに好ましくは２．０×10^{19}ａｔｏｍｓ／ｃｍ^{3}以上、または３．０×10^{20}ａｔｏｍｓ／ｃｍ^{3}以上である酸化物膜である。なお、上記ＴＤＳ分析時における膜の表面温度としては１００℃以上７００℃以下の範囲が好ましい。

［０１８１］

具体的には、過剰酸素を有する酸化シリコン、酸化窒化シリコン、窒化酸化シリコン、窒化シリコン、フッ素を添加した酸化シリコン、炭素を添加した酸化シリコン、炭素および窒素を添加した酸化シリコン、空孔を有する酸化シリコンを用いることができる。特に、酸化シリコン、および酸化窒化シリコンは熱に対し安定であるため好ましい。

［０１８２］

加熱により酸素が放出される絶縁体を、絶縁体５５０として、酸化物５３０ｃの上面に接して設けることにより、絶縁体５５０から、酸化物５３０ｃを通じて、酸化物５３０ｂのチャネル形成領域に効果的に酸素を供給することができる。また、絶縁体５２４と同様に、絶縁体５５０中の水または水素などの不純物濃度が低減されていることが好ましい。絶縁体５５０の膜厚は、１ｎｍ以上２０ｎｍ以下とするのが好ましい。

［０１８３］

また、絶縁体５５０が有する過剰酸素を、効率的に酸化物５３０へ供給するために、絶縁体５５０と導電体５６０との間に金属酸化物を設けてもよい。当該金属酸化物は、絶縁体５５０から導電体５６０への酸素拡散を抑制することが好ましい。酸素の拡散を抑制する金属酸化物を設けることで、絶縁体５５０から導電体５６０への過剰酸素の拡散が抑制される。つまり、酸化物５３０へ供給する過剰酸素量の減少を抑制することができる。また、過剰酸素による導電体５６０の酸化を抑制することができる。当該金属酸化物としては、絶縁体５４４に用いることができる材料を用いればよい。

［０１８４］

第１のゲート電極として機能する導電体５６０は、図６Ａ、図６Ｂでは２層構造として示しているが、単層構造でもよいし、３層以上の積層構造であってもよい。

［０１８５］

導電体５６０ａは、水素原子、水素分子、水分子、窒素原子、窒素分子、酸化窒素分子（N_2O、ＮＯ、NO_2など）、銅原子などの不純物の拡散を抑制する機能を有する導電性材料を用いることが好ましい。または、酸素（例えば、酸素原子、酸素分子などの少なくとも一つ）の拡散を抑制する機能を有する導電性材料を用いることが好ましい。導電体５６０ａが酸素の拡散を抑制する機能を持つことにより、絶縁体５５０に含まれる酸素により、導電体５６０ｂが酸化して導電率が低下することを抑制することができる。酸素の拡散を抑制する機能を有する導電性材料としては、例えば、タンタル、窒化タンタル、ルテニウム、または酸化ルテニウムなどを用いることが好ましい。

［０１８６］

また、導電体５６０ｂは、タングステン、銅、またはアルミニウムを主成分とする導電性材料を用いることが好ましい。また、導電体５６０ｂは、配線としても機能するため、導電性が高い導電体を用いることが好ましい。例えば、タングステン、銅、またはアルミニウムを主成分とする導電性材料を用いることができる。また、導電体５６０ｂは積層構造としてもよく、例えば、チタン又は窒化チタンと上記導電性材料との積層構造としてもよい。

［０１８７］

絶縁体５８０は、絶縁体５４４を介して、導電体５４２上に設けられる。絶縁体５８０は、過剰酸素領域を有することが好ましい。例えば、絶縁体５８０として、酸化シリコン、酸化窒化シリコン、窒化酸化シリコン、窒化シリコン、フッ素を添加した酸化シリコン、炭素を添加した酸化シリコン、炭素および窒素を添加した酸化シリコン、空孔を有する酸化シリコン、または樹脂などを有することが好ましい。特に、酸化シリコンおよび酸化窒化シリコンは、熱的に安定であるため好ましい。特に、酸化シリコン、空孔を有する酸化シリコンは、後の工程で、容易に過剰酸素領域を形成することができるため好ましい。

［０１８８］

絶縁体５８０は、過剰酸素領域を有することが好ましい。加熱により酸素が放出される絶縁体５８０を、酸化物５３０ｃと接して設けることで、絶縁体５８０中の酸素を、酸化物５３０ｃを通じて、酸化物５３０へと効率良く供給することができる。なお、絶縁体５８０中の水または水素などの不純物濃度が低減されていることが好ましい。

［０１８９］

絶縁体５８０の開口は、導電体５４２ａと導電体５４２ｂの間の領域に重畳して形成される。これにより、導電体５６０は、絶縁体５８０の開口、および導電体５４２ａと導電体５４２ｂに挟まれた領域に、埋め込まれるように形成される。

［０１９０］

半導体装置を微細化するに当たり、ゲート長を短くすることが求められるが、導電体５６０の導電性が下がらないようにする必要がある。そのために導電体５６０の膜厚を大きくすると、導電体５６０はアスペクト比が高い形状となりうる。本実施の形態では、導電体５６０を絶縁体５８０の開口に埋め込むように設けるため、導電体５６０をアスペクト比の高い形状にしても、工程中に導電体５６０を倒壊させることなく、形成することができる。

［０１９１］

絶縁体５７４は、絶縁体５８０の上面、導電体５６０の上面、および絶縁体５５０の上面に接して設けられることが好ましい。絶縁体５７４をスパッタリング法で成膜することで、絶縁体５５０お

よび絶縁体５８０へ過剰酸素領域を設けることができる。これにより、当該過剰酸素領域から、酸化物５３０中に酸素を供給することができる。

［０１９２］

例えば、絶縁体５７４として、ハフニウム、アルミニウム、ガリウム、イットリウム、ジルコニウム、タングステン、チタン、タンタル、ニッケル、ゲルマニウム、またはマグネシウムなどから選ばれた一種、または二種以上が含まれた金属酸化物を用いることができる。

［０１９３］

特に、酸化アルミニウムはバリア性が高く、０．５ｎｍ以上３．０ｎｍ以下の薄膜であっても、水素、および窒素の拡散を抑制することができる。したがって、スパッタリング法で成膜した酸化アルミニウムは、酸素供給源であるとともに、水素などの不純物のバリア膜としての機能も有することができる。

［０１９４］

また、絶縁体５７４の上に、層間膜として機能する絶縁体５８１を設けることが好ましい。絶縁体５８１は、絶縁体５２４などと同様に、膜中の水または水素などの不純物濃度が低減されていることが好ましい。

［０１９５］

また、絶縁体５８１、絶縁体５７４、絶縁体５８０、および絶縁体５４４に形成された開口に、導電体５４０ａおよび導電体５４０ｂを配置する。導電体５４０ａおよび導電体５４０ｂは、導電体５６０を挟んで対向して設ける。導電体５４０ａおよび導電体５４０ｂは、後述する導電体５４６および導電体５４８と同様の構成である。

［０１９６］

絶縁体５８１上には、絶縁体５８２が設けられている。絶縁体５８２は、酸素や水素に対してバリア性のある物質を用いることが好ましい。したがって、絶縁体５８２には、絶縁体５１４と同様の材料を用いることができる。例えば、絶縁体５８２には、酸化アルミニウム、酸化ハフニウム、酸化タンタルなどの金属酸化物を用いることが好ましい。

［０１９７］

特に、酸化アルミニウムは、酸素、およびトランジスタの電気特性の変動要因となる水素、水分などの不純物、の両方に対して膜を透過させない遮断効果が高い。したがって、酸化アルミニウムは、トランジスタの作製工程中および作製後において、水素、水分などの不純物のトランジスタ５００への混入を防止することができる。また、トランジスタ５００を構成する酸化物からの酸素の放出を抑制することができる。そのため、トランジスタ５００に対する保護膜として用いることに適している。

［０１９８］

また、絶縁体５８２上には、絶縁体５８６が設けられている。絶縁体５８６は、絶縁体３２０と同様の材料を用いることができる。また、比較的誘電率が低い材料を層間膜とすることで、配線間に生じる寄生容量を低減することができる。例えば、絶縁体５８６として、酸化シリコン膜や酸化窒化シリコン膜などを用いることができる。

［０１９９］

また、絶縁体５２０、絶縁体５２２、絶縁体５２４、絶縁体５４４、絶縁体５８０、絶縁体５７４、絶縁体５８１、絶縁体５８２、および絶縁体５８６には、導電体５４６、および導電体５４８等が埋め込まれている。

［０２００］

導電体５４６、および導電体５４８は、容量素子６００、トランジスタ５００、またはトランジスタ３００と接続するプラグ、または配線としての機能を有する。導電体５４６、および導電体５４８は、導電体３２８、および導電体３３０と同様の材料を用いて設けることができる。

［０２０１］

続いて、トランジスタ５００の上方には、容量素子６００が設けられている。容量素子６００は、導電体６１０と、導電体６２０、絶縁体６３０とを有する。

［０２０２］

また、導電体５４６、および導電体５４８上に、導電体６１２を設けてもよい。導電体６１２は、トランジスタ５００と接続するプラグ、または配線としての機能を有する。導電体６１０は、容量素子６００の電極としての機能を有する。なお、導電体６１２、および導電体６１０は、同時に形成することができる。

［０２０３］

導電体６１２、および導電体６１０には、モリブデン、チタン、タンタル、タングステン、アルミニウム、銅、クロム、ネオジム、スカンジウムから選ばれた元素を含む金属膜、または上述した元素を成分とする金属窒化物膜（窒化タンタル膜、窒化チタン膜、窒化モリブデン膜、窒化タングステン膜）等を用いることができる。または、インジウム錫酸化物、酸化タングステンを含むインジウム酸化物、酸化タングステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物、インジウム亜鉛酸化物、酸化ケイ素を添加したインジウム錫酸化物などの導電性材料を適用することもできる。

［０２０４］

図５では、導電体６１２、および導電体６１０は単層構造として示しているが、当該構成に限定されず、２層以上の積層構造でもよい。例えば、バリア性を有する導電体と導電性が高い導電体との間に、バリア性を有する導電体、および導電性が高い導電体に対して密着性が高い導電体を形成してもよい。

［０２０５］

絶縁体６３０を介して、導電体６１０と重畳するように、導電体６２０を設ける。なお、導電体６２０は、金属材料、合金材料、または金属酸化物材料などの導電性材料を用いることができる。耐熱性と導電性を両立するタングステンやモリブデンなどの高融点材料を用いることが好ましく、特にタングステンを用いることが好ましい。また、導電体などの他の構造と同時に形成する場合は、低抵抗金属材料であるＣｕ（銅）やＡｌ（アルミニウム）等を用いればよい。

［０２０６］

導電体６２０、および絶縁体６３０上には、絶縁体６５０が設けられている。絶縁体６５０は、絶縁体３２０と同様の材料を用いて設けることができる。また、絶縁体６５０は、その下方の凹凸形状を被覆する平坦化膜として機能してもよい。

［０２０７］

本構造を用いることで、酸化物半導体を有するトランジスタを用いた半導体装置において、電気特性の変動を抑制するとともに、信頼性を向上させることができる。または、オン電流が大きい酸化物半導体を有するトランジスタを提供することができる。または、オフ電流が小さい酸化物半導体を有するトランジスタを提供することができる。または、消費電力が低減された半導体装置を提供することができる。または、酸化物半導体を有するトランジスタを用いた半導体装置において、微細化または高集積化を図ることができる。

［０２０８］

＜トランジスタの構造例＞

なお、本実施の形態に示す半導体装置のトランジスタ５００は、上記の構造に限られるものではない。以下、トランジスタ５００に用いることができる構造例について説明する。

［０２０９］

＜トランジスタの構造例１＞

図７Ａ、図７Ｂおよび図７Ｃを用いてトランジスタ５１０Ａの構造例を説明する。図７Ａはトランジスタ５１０Ａの上面図である。図７Ｂは、図７Ａに一点鎖線Ｌ１－Ｌ２で示す部位の断面図である。図７Ｃは、図７Ａに一点鎖線Ｗ１－Ｗ２で示す部位の断面図である。なお、図７Ａの上面図では、図の明瞭化のために一部の要素を省いて図示している。

［０２１０］

図７Ａ、図７Ｂおよび図７Ｃでは、トランジスタ５１０Ａと、層間膜として機能する絶縁体５１１、絶縁体５１２、絶縁体５１４、絶縁体５１６、絶縁体５８０、絶縁体５８２、および絶縁体５８４を示している。また、トランジスタ５１０Ａと電気的に接続し、コンタクトプラグとして機能する導電体５４６（導電体５４６ａ、および導電体５４６ｂ）と、配線として機能する導電体５０３と、を示している。

［０２１１］

トランジスタ５１０Ａは、第１のゲート電極として機能する導電体５６０（導電体５６０ａ、および導電体５６０ｂ）と、第２のゲート電極として機能する導電体５０５（導電体５０５ａ、および導電体５０５ｂ）と、第１のゲート絶縁膜として機能する絶縁体５５０と、第２のゲート絶縁膜として機能する絶縁体５２１、絶縁体５２２、および絶縁体５２４と、チャネルが形成される領域を有する酸化物５３０（酸化物５３０ａ、酸化物５３０ｂ、および酸化物５３０ｃ）と、ソースまたはドレインの一方として機能する導電体５４２ａと、ソースまたはドレインの他方として機能する導電体５４２ｂと、絶縁体５７４とを有する。

［０２１２］

また、図７に示すトランジスタ５１０Ａでは、酸化物５３０ｃ、絶縁体５５０、および導電体５６０が、絶縁体５８０に設けられた開口部内に、絶縁体５７４を介して配置される。また、酸化物５３０ｃ、絶縁体５５０、および導電体５６０は、導電体５４２ａ、および導電体５４２ｂとの間に配置される。

［０２１３］

絶縁体５１１、および絶縁体５１２は、層間膜として機能する。

［０２１４］

層間膜としては、酸化シリコン、酸化窒化シリコン、窒化酸化シリコン、酸化アルミニウム、酸化ハフニウム、酸化タンタル、酸化ジルコニウム、チタン酸ジルコン酸鉛（ＰＺＴ）、チタン酸スト

ロンチウム（$SrTiO_3$）または（Ｂａ，Ｓｒ）TiO_3（ＢＳＴ）などの絶縁体を単層または積層で用いることができる。またはこれらの絶縁体に、例えば、酸化アルミニウム、酸化ビスマス、酸化ゲルマニウム、酸化ニオブ、酸化シリコン、酸化チタン、酸化タングステン、酸化イットリウム、酸化ジルコニウムを添加してもよい。またはこれらの絶縁体を窒化処理してもよい。上記の絶縁体に酸化シリコン、酸化窒化シリコンまたは窒化シリコンを積層して用いてもよい。

［０２１５］

例えば、絶縁体５１１は、水または水素などの不純物が、基板側からトランジスタ５１０Ａに混入するのを抑制するバリア膜として機能することが好ましい。したがって、絶縁体５１１は、水素原子、水素分子、水分子、銅原子などの不純物の拡散を抑制する機能を有する（上記不純物が透過しにくい）絶縁性材料を用いることが好ましい。または、酸素（例えば、酸素原子、酸素分子などの少なくとも一つ）の拡散を抑制する機能を有する（上記酸素が透過しにくい）絶縁性材料を用いることが好ましい。また、例えば、絶縁体５１１として酸化アルミニウムや窒化シリコンなどを用いてもよい。当該構成により、水素、水などの不純物が絶縁体５１１よりも基板側からトランジスタ５１０Ａ側に拡散するのを抑制することができる。

［０２１６］

例えば、絶縁体５１２は、絶縁体５１１よりも誘電率が低いことが好ましい。誘電率が低い材料を層間膜とすることで、配線間に生じる寄生容量を低減することができる。

［０２１７］

導電体５０３は、絶縁体５１２に埋め込まれるように形成される。ここで、導電体５０３の上面の高さと、絶縁体５１２の上面の高さは同程度にできる。なお導電体５０３は、単層とする構成について示しているが、本発明はこれに限られるものではない。例えば、導電体５０３を２層以上の多層膜構造としてもよい。なお、導電体５０３は、タングステン、銅、またはアルミニウムを主成分とする導電性が高い導電性材料を用いることが好ましい。

［０２１８］

トランジスタ５１０Ａにおいて、導電体５６０は、第１のゲート（トップゲート、ともいう）電極として機能する場合がある。また、導電体５０５は、第２のゲート（ボトムゲート、ともいう）電極として機能する場合がある。その場合、導電体５０５に印加する電位を、導電体５６０に印加する電位と連動させず、独立して変化させることで、トランジスタ５１０Ａのしきい値電圧を制御することができる。特に、導電体５０５に負の電位を印加することにより、トランジスタ５１０Ａのしきい値電圧を０Ｖより大きくし、オフ電流を低減することが可能となる。したがって、導電体５０５に負の電位を印加したほうが、印加しない場合よりも、導電体５６０に印加する電位が０Ｖのときのドレイン電流を小さくすることができる。

［０２１９］

また、例えば、導電体５０５と、導電体５６０とを重畳して設けることで、導電体５６０、および導電体５０５に電位を印加した場合、導電体５６０から生じる電界と、導電体５０５から生じる電界と、がつながり、酸化物５３０に形成されるチャネル形成領域を覆うことができる。

［０２２０］

つまり、第１のゲート電極としての機能を有する導電体５６０の電界と、第２のゲート電極としての機能を有する導電体５０５の電界によって、チャネル形成領域を電気的に取り囲むことができる。

すなわち、先に記載のトランジスタ５００と同様に、ｓｕｒｒｏｕｎｄｅｄ　ｃｈａｎｎｅｌ（Ｓ－ｃｈａｎｎｅｌ）構造である。

［０２２１］

絶縁体５１４、および絶縁体５１６は、絶縁体５１１または絶縁体５１２と同様に、層間膜として機能する。例えば、絶縁体５１４は、水または水素などの不純物が、基板側からトランジスタ５１０Ａに混入するのを抑制するバリア膜として機能することが好ましい。当該構成により、水素、水などの不純物が絶縁体５１４よりも基板側からトランジスタ５１０Ａ側に拡散するのを抑制することができる。また、例えば、絶縁体５１６は、絶縁体５１４よりも誘電率が低いことが好ましい。誘電率が低い材料を層間膜とすることで、配線間に生じる寄生容量を低減することができる。

［０２２２］

第２のゲートとして機能する導電体５０５は、絶縁体５１４および絶縁体５１６の開口の内壁に接して導電体５０５ａが形成され、さらに内側に導電体５０５ｂが形成されている。ここで、導電体５０５ａおよび導電体５０５ｂの上面の高さと、絶縁体５１６の上面の高さは同程度にできる。なお、トランジスタ５１０Ａでは、導電体５０５ａおよび導電体５０５ｂを積層する構成について示しているが、本発明はこれに限られるものではない。例えば、導電体５０５は、単層、または３層以上の積層構造として設ける構成にしてもよい。

［０２２３］

ここで、導電体５０５ａは、水素原子、水素分子、水分子、銅原子などの不純物の拡散を抑制する機能を有する（上記不純物が透過しにくい）導電性材料を用いることが好ましい。または、酸素（例えば、酸素原子、酸素分子などの少なくとも一つ）の拡散を抑制する機能を有する（上記酸素が透過しにくい）導電性材料を用いることが好ましい。なお、本明細書において、不純物、または酸素の拡散を抑制する機能とは、上記不純物、または上記酸素のいずれか一つ、または、すべての拡散を抑制する機能とする。

［０２２４］

例えば、導電体５０５ａが酸素の拡散を抑制する機能を持つことにより、導電体５０５ｂが酸化して導電率が低下することを抑制することができる。

［０２２５］

また、導電体５０５が配線の機能を兼ねる場合、導電体５０５ｂは、タングステン、銅、またはアルミニウムを主成分とする、導電性が高い導電性材料を用いることが好ましい。その場合、導電体５０３は、必ずしも設けなくともよい。なお、導電体５０５ｂを単層で図示したが、積層構造としてもよく、例えば、チタン又は窒化チタンと上記導電性材料との積層としてもよい。

［０２２６］

絶縁体５２１、絶縁体５２２、および絶縁体５２４は、第２のゲート絶縁膜としての機能を有する。

［０２２７］

また、絶縁体５２２は、バリア性を有することが好ましい。絶縁体５２２がバリア性を有することで、トランジスタ５１０Ａの周辺部からトランジスタ５１０Ａへの水素等の不純物の混入を抑制する層として機能する。

［０２２８］

絶縁体５２２は、例えば、酸化アルミニウム、酸化ハフニウム、アルミニウムおよびハフニウムを含む酸化物（ハフニウムアルミネート）、酸化タンタル、酸化ジルコニウム、チタン酸ジルコン酸

鉛（ＰＺＴ）、チタン酸ストロンチウム（$SrTiO_3$）または（Ｂａ，Ｓｒ）TiO_3（ＢＳＴ）などのいわゆるｈｉｇｈ－ｋ材料を含む絶縁体を単層または積層で用いることが好ましい。トランジスタの微細化、および高集積化が進むと、ゲート絶縁膜の薄膜化により、リーク電流などの問題が生じる場合がある。ゲート絶縁膜として機能する絶縁体にｈｉｇｈ－ｋ材料を用いることで、物理膜厚を保ちながら、トランジスタ動作時のゲート電位の低減が可能となる。

［０２２９］

また、絶縁体５２１は、熱的に安定していることが好ましい。例えば、酸化シリコンおよび酸化窒化シリコンは、熱的に安定であるため、好適である。また、ｈｉｇｈ－ｋ材料の絶縁体を酸化シリコン、または酸化窒化シリコンと組み合わせることで、熱的に安定かつ比誘電率の高い積層構造の絶縁体５２１を得ることができる。

［０２３０］

なお、図７には、第２のゲート絶縁膜として、３層の積層構造を示したが、２層以下、または４層以上の積層構造としてもよい。その場合、同じ材料からなる積層構造に限定されず、異なる材料からなる積層構造でもよい。

［０２３１］

チャネル形成領域として機能する領域を有する酸化物５３０は、酸化物５３０ａと、酸化物５３０ａ上の酸化物５３０ｂと、酸化物５３０ｂ上の酸化物５３０ｃと、を有する。酸化物５３０ｂ下に酸化物５３０ａを有することで、酸化物５３０ａよりも下方に形成された構造物から、酸化物５３０ｂへの不純物の拡散を抑制することができる。また、酸化物５３０ｂ上に酸化物５３０ｃを有することで、酸化物５３０ｃよりも上方に形成された構造物から、酸化物５３０ｂへの不純物の拡散を抑制することができる。酸化物５３０として、上述した金属酸化物の一種である酸化物半導体を用いることができる。

［０２３２］

なお、酸化物５３０ｃは、絶縁体５８０に設けられた開口部内に、絶縁体５７４を介して設けられることが好ましい。絶縁体５７４がバリア性を有する場合、絶縁体５８０からの不純物が酸化物５３０へと拡散することを抑制することができる。

［０２３３］

導電体５４２は、一方がソース電極として機能し、他方がドレイン電極として機能する。

［０２３４］

導電体５４２ａと、導電体５４２ｂとは、アルミニウム、チタン、クロム、ニッケル、銅、イットリウム、ジルコニウム、モリブデン、銀、タンタル、またはタングステンなどの金属、またはこれを主成分とする合金を用いることができる。特に、窒化タンタルなどの金属窒化物膜は、水素または酸素に対するバリア性があり、また、耐酸化性が高いため、好ましい。

［０２３５］

また、図７では単層構造を示したが、２層以上の積層構造としてもよい。例えば、窒化タンタル膜とタングステン膜を積層するとよい。また、チタン膜とアルミニウム膜を積層してもよい。また、タングステン膜上にアルミニウム膜を積層する二層構造、銅－マグネシウム－アルミニウム合金膜上に銅膜を積層する二層構造、チタン膜上に銅膜を積層する二層構造、タングステン膜上に銅膜を積層する二層構造としてもよい。

［０２３６］

また、チタン膜または窒化チタン膜と、そのチタン膜または窒化チタン膜上に重ねてアルミニウム膜または銅膜を積層し、さらにその上にチタン膜または窒化チタン膜を形成する三層構造、モリブデン膜または窒化モリブデン膜と、そのモリブデン膜または窒化モリブデン膜上に重ねてアルミニウム膜または銅膜を積層し、さらにその上にモリブデン膜または窒化モリブデン膜を形成する三層構造等がある。なお、酸化インジウム、酸化錫または酸化亜鉛を含む透明導電材料を用いてもよい。

［０２３７］

また、導電体５４２上に、バリア層を設けてもよい。バリア層は、酸素、または水素に対してバリア性を有する物質を用いることが好ましい。当該構成により、絶縁体５７４を成膜する際に、導電体５４２が酸化することを抑制することができる。

［０２３８］

バリア層には、例えば、金属酸化物を用いることができる。特に、酸化アルミニウム、酸化ハフニウム、酸化ガリウムなどの、酸素や水素に対してバリア性のある絶縁膜を用いることが好ましい。また、ＣＶＤ法で形成した窒化シリコンを用いてもよい。

［０２３９］

バリア層を有することで、導電体５４２の材料選択の幅を広げることができる。例えば、導電体５４２に、タングステンや、アルミニウムなどの耐酸化性が低い一方で導電性が高い材料を用いることができる。また、例えば、成膜、または加工がしやすい導電体を用いることができる。

［０２４０］

絶縁体５５０は、第１のゲート絶縁膜として機能する。絶縁体５５０は、絶縁体５８０に設けられた開口部内に、酸化物５３０ｃ、および絶縁体５７４を介して設けられることが好ましい。

［０２４１］

トランジスタの微細化、および高集積化が進むと、ゲート絶縁膜の薄膜化により、リーク電流などの問題が生じる場合がある。その場合、絶縁体５５０は、第２のゲート絶縁膜と同様に、積層構造としてもよい。ゲート絶縁膜として機能する絶縁体を、ｈｉｇｈ－ｋ材料と、熱的に安定している材料との積層構造とすることで、物理膜厚を保ちながら、トランジスタ動作時のゲート電位の低減が可能となる。また、熱的に安定かつ比誘電率の高い積層構造とすることができる。

［０２４２］

第１のゲート電極として機能する導電体５６０は、導電体５６０ａ、および導電体５６０ａ上の導電体５６０ｂを有する。導電体５６０ａは、導電体５０５ａと同様に、水素原子、水素分子、水分子、銅原子などの不純物の拡散を抑制する機能を有する導電性材料を用いることが好ましい。または、酸素（例えば、酸素原子、酸素分子などの少なくとも一つ）の拡散を抑制する機能を有する導電性材料を用いることが好ましい。

［０２４３］

導電体５６０ａが酸素の拡散を抑制する機能を持つことにより、導電体５６０ｂの材料選択性を向上することができる。つまり、導電体５６０ａを有することで、導電体５６０ｂの酸化が抑制され、導電率が低下することを防止することができる。

［０２４４］

酸素の拡散を抑制する機能を有する導電性材料としては、例えば、タンタル、窒化タンタル、ルテニウムまたは酸化ルテニウムなどを用いることが好ましい。また、導電体５６０ａとして、酸化物５３０として用いることができる酸化物半導体を用いることができる。その場合、導電体５６０ｂ

をスパッタリング法で成膜することで、導電体５６０ａの電気抵抗値を低下させて導電体とすることができる。これをＯＣ（Ｏｘｉｄｅ　Ｃｏｎｄｕｃｔｏｒ）電極と呼ぶことができる。

［０２４５］

導電体５６０ｂは、タングステン、銅、またはアルミニウムを主成分とする導電性材料を用いることが好ましい。また、導電体５６０は、配線として機能するため、導電性が高い導電体を用いることが好ましい。例えば、タングステン、銅、またはアルミニウムを主成分とする導電性材料を用いることができる。また、導電体５６０ｂは積層構造としてもよく、例えば、チタン又は窒化チタンと上記導電性材料との積層としてもよい。

［０２４６］

絶縁体５８０と、トランジスタ５１０Ａとの間に絶縁体５７４を配置する。絶縁体５７４は、水または水素などの不純物、および酸素の拡散を抑制する機能を有する絶縁性材料を用いるとよい。例えば、酸化アルミニウムまたは酸化ハフニウムなどを用いることが好ましい。また、他にも、例えば、酸化マグネシウム、酸化ガリウム、酸化ゲルマニウム、酸化イットリウム、酸化ジルコニウム、酸化ランタン、酸化ネオジムまたは酸化タンタルなどの金属酸化物、窒化酸化シリコンまたは窒化シリコンなどを用いることができる。

［０２４７］

絶縁体５７４を有することで、絶縁体５８０が有する水、および水素などの不純物が酸化物５３０ｃ、絶縁体５５０を介して、酸化物５３０ｂに拡散することを抑制することができる。また、絶縁体５８０が有する過剰酸素により、導電体５６０が酸化するのを抑制することができる。

［０２４８］

絶縁体５８０、絶縁体５８２、および絶縁体５８４は、層間膜として機能する。

［０２４９］

絶縁体５８２は、絶縁体５１４と同様に、水または水素などの不純物が、外部からトランジスタ５１０Ａに混入するのを抑制するバリア絶縁膜として機能することが好ましい。

［０２５０］

また、絶縁体５８０、および絶縁体５８４は、絶縁体５１６と同様に、絶縁体５８２よりも誘電率が低いことが好ましい。誘電率が低い材料を層間膜とすることで、配線間に生じる寄生容量を低減することができる。

［０２５１］

また、トランジスタ５１０Ａは、絶縁体５８０、絶縁体５８２、および絶縁体５８４に埋め込まれた導電体５４６などのプラグや配線を介して、他の構造と電気的に接続してもよい。

［０２５２］

また、導電体５４６の材料としては、導電体５０５と同様に、金属材料、合金材料、金属窒化物材料、または金属酸化物材料などの導電性材料を、単層または積層して用いることができる。例えば、耐熱性と導電性を両立するタングステンやモリブデンなどの高融点材料を用いることが好ましい。または、アルミニウムや銅などの低抵抗導電性材料で形成することが好ましい。低抵抗導電性材料を用いることで配線抵抗を低くすることができる。

［０２５３］

例えば、導電体５４６として、水素、および酸素に対してバリア性を有する導電体である窒化タンタル等と、導電性が高いタングステンとの積層構造を用いることで、配線としての導電性を保持したまま、外部からの不純物の拡散を抑制することができる。

［０２５４］

上記構造を有することで、オン電流が大きい酸化物半導体を有するトランジスタを用いた半導体装置を提供することができる。または、オフ電流が小さい酸化物半導体を有するトランジスタを用いた半導体装置を提供することができる。または、電気特性の変動を抑制し、安定した電気特性を有すると共に、信頼性を向上させた半導体装置を提供することができる。

［０２５５］

＜トランジスタの構造例２＞

図８Ａ、図８Ｂおよび図８Ｃを用いてトランジスタ５１０Ｂの構造例を説明する。図８Ａはトランジスタ５１０Ｂの上面図である。図８Ｂは、図８Ａに一点鎖線Ｌ１－Ｌ２で示す部位の断面図である。図８Ｃは、図８Ａに一点鎖線Ｗ１－Ｗ２で示す部位の断面図である。なお、図８Ａの上面図では、図の明瞭化のために一部の要素を省いて図示している。

［０２５６］

トランジスタ５１０Ｂはトランジスタ５１０Ａの変形例である。よって、説明の繰り返しを防ぐため、主にトランジスタ５１０Ａと異なる点について説明する。

［０２５７］

トランジスタ５１０Ｂは、導電体５４２（導電体５４２ａ、および導電体５４２ｂ）と、酸化物５３０ｃ、絶縁体５５０、および導電体５６０と、が重畳する領域を有する。当該構造とすることで、オン電流が高いトランジスタを提供することができる。また、制御性が高いトランジスタを提供することができる。

［０２５８］

第１のゲート電極として機能する導電体５６０は、導電体５６０ａ、および導電体５６０ａ上の導電体５６０ｂを有する。導電体５６０ａは、導電体５０５ａと同様に、水素原子、水素分子、水分子、銅原子などの不純物の拡散を抑制する機能を有する導電性材料を用いることが好ましい。または、酸素（例えば、酸素原子、酸素分子などの少なくとも一つ）の拡散を抑制する機能を有する導電性材料を用いることが好ましい。

［０２５９］

導電体５６０ａが酸素の拡散を抑制する機能を持つことにより、導電体５６０ｂの材料選択性を向上することができる。つまり、導電体５６０ａを有することで、導電体５６０ｂの酸化が抑制され、導電率が低下することを防止することができる。

［０２６０］

また、導電体５６０の上面および側面、絶縁体５５０の側面、および酸化物５３０ｃの側面を覆うように、絶縁体５７４を設けることが好ましい。なお、絶縁体５７４は、水または水素などの不純物、および酸素の拡散を抑制する機能を有する絶縁性材料を用いるとよい。例えば、酸化アルミニウムまたは酸化ハフニウムなどを用いることが好ましい。また、他にも、例えば、酸化マグネシウム、酸化ガリウム、酸化ゲルマニウム、酸化イットリウム、酸化ジルコニウム、酸化ランタン、酸化ネオジムまたは酸化タンタルなどの金属酸化物、窒化酸化シリコンまたは窒化シリコンなどを用いることができる。

［０２６１］

絶縁体５７４を設けることで、導電体５６０の酸化を抑制することができる。また、絶縁体５７４を有することで、絶縁体５８０が有する水、および水素などの不純物がトランジスタ５１０Ｂへ拡散することを抑制することができる。

［０２６２］

また、導電体５４６と、絶縁体５８０との間に、バリア性を有する絶縁体５７６（絶縁体５７６ａ、および絶縁体５７６ｂ）を配置してもよい。絶縁体５７６を設けることで、絶縁体５８０の酸素が導電体５４６と反応し、導電体５４６が酸化することを抑制することができる。

［０２６３］

また、バリア性を有する絶縁体５７６を設けることで、プラグや配線に用いられる導電体の材料選択の幅を広げることができる。例えば、導電体５４６に、酸素を吸収する性質を持つ一方で、導電性が高い金属材料を用いることで、低消費電力の半導体装置を提供することができる。具体的には、タングステンや、アルミニウムなどの耐酸化性が低い一方で導電性が高い材料を用いることができる。また、例えば、成膜、または加工がしやすい導電体を用いることができる。

［０２６４］

＜トランジスタの構造例３＞

図９Ａ、図９Ｂおよび図９Ｃを用いてトランジスタ５１０Ｃの構造例を説明する。図９Ａはトランジスタ５１０Ｃの上面図である。図９Ｂは、図９Ａに一点鎖線Ｌ１－Ｌ２で示す部位の断面図である。図９Ｃは、図９Ａに一点鎖線Ｗ１－Ｗ２で示す部位の断面図である。なお、図９Ａの上面図では、図の明瞭化のために一部の要素を省いて図示している。

［０２６５］

トランジスタ５１０Ｃはトランジスタ５１０Ａの変形例である。よって、説明の繰り返しを防ぐため、主にトランジスタ５１０Ａと異なる点について説明する。

［０２６６］

図９に示すトランジスタ５１０Ｃは、導電体５４２ａと酸化物５３０ｂの間に導電体５４７ａが配置され、導電体５４２ｂと酸化物５３０ｂの間に導電体５４７ｂが配置されている。ここで、導電体５４２ａ（導電体５４２ｂ）は、導電体５４７ａ（導電体５４７ｂ）の上面および導電体５６０側の側面を越えて延在し、酸化物５３０ｂの上面に接する領域を有する。ここで、導電体５４７は、導電体５４２に用いることができる導電体を用いればよい。さらに、導電体５４７の膜厚は、少なくとも導電体５４２より厚いことが好ましい。

［０２６７］

図９に示すトランジスタ５１０Ｃは、上記のような構成を有することにより、トランジスタ５１０Ａよりも、導電体５４２を導電体５６０に近づけることができる。または、導電体５４２ａの端部および導電体５４２ｂの端部と、導電体５６０を重ねることができる。これにより、トランジスタ５１０Ｃの実質的なチャネル長を短くし、オン電流および周波数特性の向上を図ることができる。

［０２６８］

また、導電体５４７ａ（導電体５４７ｂ）は、導電体５４２ａ（導電体５４２ｂ）と重畳して設けられることが好ましい。このような構成にすることで、導電体５４６ａ（導電体５４６ｂ）を埋め込む開口を形成するエッチングにおいて、導電体５４７ａ（導電体５４７ｂ）がストッパとして機能し、酸化物５３０ｂがオーバーエッチングされるのを防ぐことができる。

［０２６９］

また、図９に示すトランジスタ５１０Ｃは、絶縁体５４４の上に接して絶縁体５４５を配置する構成にしてもよい。絶縁体５４４としては、水または水素などの不純物や、過剰な酸素が、絶縁体５８０側からトランジスタ５１０Ｃに混入するのを抑制するバリア絶縁膜として機能することが好ましい。絶縁体５４５としては、絶縁体５４４に用いることができる絶縁体を用いることができる。また、絶縁体５４４としては、例えば、窒化アルミニウム、窒化アルミニウムチタン、窒化チタン、窒化シリコンまたは窒化酸化シリコンなどの、窒化物絶縁体を用いてもよい。

［０２７０］

また、図９に示すトランジスタ５１０Ｃは、図７に示すトランジスタ５１０Ａと異なり、導電体５０５を単層構造で設けてもよい。この場合、パターン形成された導電体５０５の上に絶縁体５１６となる絶縁膜を成膜し、当該絶縁膜の上部を、導電体５０５の上面が露出するまでＣＭＰ法などを用いて除去すればよい。ここで、導電体５０５の上面の平坦性を良好にすることが好ましい。例えば、導電体５０５上面の平均面粗さ（Ｒａ）を１ｎｍ以下、好ましくは０．５ｎｍ以下、より好ましくは０．３ｎｍ以下にすればよい。これにより、導電体５０５の上に形成される、絶縁層の平坦性を良好にし、酸化物５３０ｂおよび酸化物５３０ｃの結晶性の向上を図ることができる。

［０２７１］

＜トランジスタの構造例４＞

図１０Ａ、図１０Ｂおよび図１０Ｃを用いてトランジスタ５１０Ｄの構造例を説明する。図１０Ａはトランジスタ５１０Ｄの上面図である。図１０Ｂは、図１０Ａに一点鎖線Ｌ１－Ｌ２で示す部位の断面図である。図１０Ｃは、図１０Ａに一点鎖線Ｗ１－Ｗ２で示す部位の断面図である。なお、図１０Ａの上面図では、図の明瞭化のために一部の要素を省いて図示している。

［０２７２］

トランジスタ５１０Ｄは上記トランジスタの変形例である。よって、説明の繰り返しを防ぐため、主に上記トランジスタと異なる点について説明する。

［０２７３］

図１０Ａ乃至図１０Ｃでは、導電体５０３を設けずに、第２のゲートとしての機能を有する導電体５０５を配線としても機能させている。また、酸化物５３０ｃ上に絶縁体５５０を有し、絶縁体５５０上に金属酸化物５５２を有する。また、金属酸化物５５２上に導電体５６０を有し、導電体５６０上に絶縁体５７０を有する。また、絶縁体５７０上に絶縁体５７１を有する。

［０２７４］

金属酸化物５５２は、酸素拡散を抑制する機能を有することが好ましい。絶縁体５５０と、導電体５６０との間に、酸素の拡散を抑制する金属酸化物５５２を設けることで、導電体５６０への酸素の拡散が抑制される。つまり、酸化物５３０へ供給する酸素量の減少を抑制することができる。また、酸素による導電体５６０の酸化を抑制することができる。

［０２７５］

なお、金属酸化物５５２は、第１のゲートの一部としての機能を有してもよい。例えば、酸化物５３０として用いることができる酸化物半導体を、金属酸化物５５２として用いることができる。その場合、導電体５６０をスパッタリング法で成膜することで、金属酸化物５５２の電気抵抗値を低下させて導電層とすることができる。これをＯＣ（Ｏｘｉｄｅ　Ｃｏｎｄｕｃｔｏｒ）電極と呼ぶことができる。

［０２７６］

また、金属酸化物５５２は、ゲート絶縁膜の一部としての機能を有する場合がある。したがって、絶縁体５５０に酸化シリコンや酸化窒化シリコンなどを用いる場合、金属酸化物５５２は、比誘電率が高いｈｉｇｈ－ｋ材料である金属酸化物を用いることが好ましい。当該積層構造とすることで、熱に対して安定、かつ比誘電率の高い積層構造とすることができる。したがって、物理膜厚を保持したまま、トランジスタ動作時に印加するゲート電位の低減が可能となる。また、ゲート絶縁膜として機能する絶縁層の等価酸化膜厚（ＥＯＴ）の薄膜化が可能となる。

［０２７７］

トランジスタ５１０Ｄにおいて、金属酸化物５５２を単層で示したが、２層以上の積層構造としてもよい。例えば、ゲート電極の一部として機能する金属酸化物と、ゲート絶縁膜の一部として機能する金属酸化物とを積層して設けてもよい。

［０２７８］

金属酸化物５５２を有することで、ゲート電極として機能する場合は、導電体５６０からの電界の影響を弱めることなく、トランジスタ５１０Ｄのオン電流の向上を図ることができる。または、ゲート絶縁膜として機能する場合は、絶縁体５５０と、金属酸化物５５２との物理的な厚みにより、導電体５６０と、酸化物５３０との間の距離を保つことで、導電体５６０と酸化物５３０との間のリーク電流を抑制することができる。従って、絶縁体５５０、および金属酸化物５５２との積層構造を設けることで、導電体５６０と酸化物５３０との間の物理的な距離、および導電体５６０から酸化物５３０へかかる電界強度を、容易に適宜調整することができる。

［０２７９］

具体的には、金属酸化物５５２として、酸化物５３０に用いることができる酸化物半導体を低抵抗化することで、金属酸化物５５２として用いることができる。または、ハフニウム、アルミニウム、ガリウム、イットリウム、ジルコニウム、タングステン、チタン、タンタル、ニッケル、ゲルマニウム、または、マグネシウムなどから選ばれた一種、または二種以上が含まれた金属酸化物を用いることができる。

［０２８０］

特に、アルミニウム、またはハフニウムの一方または双方の酸化物を含む絶縁層である、酸化アルミニウム、酸化ハフニウム、アルミニウムおよびハフニウムを含む酸化物（ハフニウムアルミネート）などを用いることが好ましい。特に、ハフニウムアルミネートは、酸化ハフニウム膜よりも、耐熱性が高い。そのため、後の工程での熱処理において、結晶化しにくいため好ましい。なお、金属酸化物５５２は、必須の構成ではない。求めるトランジスタ特性により、適宜設計すればよい。

［０２８１］

絶縁体５７０は、水または水素などの不純物、および酸素の透過を抑制する機能を有する絶縁性材料を用いるとよい。例えば、酸化アルミニウムまたは酸化ハフニウムなどを用いることが好ましい。これにより、絶縁体５７０よりも上方からの酸素で導電体５６０が酸化するのを抑制することができる。また、絶縁体５７０よりも上方からの水または水素などの不純物が、導電体５６０および絶縁体５５０を介して、酸化物５３０に混入することを抑制することができる。

［０２８２］

絶縁体５７１はハードマスクとして機能する。絶縁体５７１を設けることで、導電体５６０の加工の際、導電体５６０の側面が概略垂直、具体的には、導電体５６０の側面と基板表面のなす角を、７５度以上１００度以下、好ましくは８０度以上９５度以下とすることができる。

［０２８３］

なお、絶縁体５７１に、水または水素などの不純物、および酸素の透過を抑制する機能を有する絶縁性材料を用いることで、バリア層としての機能を兼ねさせてもよい。その場合、絶縁体５７０は設けなくともよい。

［０２８４］

絶縁体５７１をハードマスクとして用いて、絶縁体５７０、導電体５６０、金属酸化物５５２、絶縁体５５０、および酸化物５３０ｃの一部を選択的に除去することで、これらの側面を略一致させて、かつ、酸化物５３０ｂ表面の一部を露出させることができる。

［０２８５］

また、トランジスタ５１０Ｄは、露出した酸化物５３０ｂ表面の一部に領域５３１ａおよび領域５３１ｂを有する。領域５３１ａまたは領域５３１ｂの一方はソース領域として機能し、他方はドレイン領域として機能する。

［０２８６］

領域５３１ａおよび領域５３１ｂの形成は、例えば、イオン注入法、イオンドーピング法、プラズマイマージョンイオン注入法、またはプラズマ処理などを用いて、露出した酸化物５３０ｂ表面にリンまたはボロンなどの不純物元素を導入することで実現できる。なお、本実施の形態などにおいて「不純物元素」とは、主成分元素以外の元素のことをいう。

［０２８７］

また、酸化物５３０ｂ表面の一部を露出させた後に金属膜を成膜し、その後加熱処理することにより、該金属膜に含まれる元素を酸化物５３０ｂに拡散させて領域５３１ａおよび領域５３１ｂを形成することもできる。

［０２８８］

酸化物５３０ｂの不純物元素が導入された領域は、電気抵抗率が低下する。このため、領域５３１ａおよび領域５３１ｂを「不純物領域」または「低抵抗領域」という場合がある。

［０２８９］

絶縁体５７１および／または導電体５６０をマスクとして用いることで、領域５３１ａおよび領域５３１ｂを自己整合（セルフアライメント）的に形成することができる。よって、領域５３１ａおよび／または領域５３１ｂと、導電体５６０が重ならず、寄生容量を低減することができる。また、チャネル形成領域とソースドレイン領域（領域５３１ａまたは領域５３１ｂ）の間にオフセット領域が形成されない。領域５３１ａおよび領域５３１ｂを自己整合（セルフアライメント）的に形成することにより、オン電流の増加、しきい値電圧の低減、動作周波数の向上などを実現できる。

［０２９０］

なお、オフ電流を更に低減するため、チャネル形成領域とソースドレイン領域の間にオフセット領域を設けてもよい。オフセット領域とは、電気抵抗率が高い領域であり、前述した不純物元素の導入が行なわれない領域である。オフセット領域の形成は、絶縁体５７５の形成後に前述した不純物元素の導入を行なうことで実現できる。この場合、絶縁体５７５も絶縁体５７１などと同様にマス

クとして機能する。よって、酸化物５３０ｂの絶縁体５７５と重なる領域に不純物元素が導入されず、該領域の電気抵抗率を高いままとすることができる。

［０２９１］

また、トランジスタ５１０Ｄは、絶縁体５７０、導電体５６０、金属酸化物５５２、絶縁体５５０、および酸化物５３０ｃの側面に絶縁体５７５を有する。絶縁体５７５は、比誘電率の低い絶縁体であることが好ましい。例えば、酸化シリコン、酸化窒化シリコン、窒化酸化シリコン、窒化シリコン、フッ素を添加した酸化シリコン、炭素を添加した酸化シリコン、炭素および窒素を添加した酸化シリコン、空孔を有する酸化シリコン、または樹脂などであることが好ましい。特に、酸化シリコン、酸化窒化シリコン、窒化酸化シリコン、空孔を有する酸化シリコンを絶縁体５７５に用いると、後の工程で絶縁体５７５中に過剰酸素領域を容易に形成できるため好ましい。また、酸化シリコンおよび酸化窒化シリコンは、熱的に安定であるため好ましい。また、絶縁体５７５は、酸素を拡散する機能を有することが好ましい。

［０２９２］

また、トランジスタ５１０Ｄは、絶縁体５７５、酸化物５３０上に絶縁体５７４を有する。絶縁体５７４は、スパッタリング法を用いて成膜することが好ましい。スパッタリング法を用いることにより、水または水素などの不純物の少ない絶縁体を成膜することができる。例えば、絶縁体５７４として、酸化アルミニウムを用いるとよい。

［０２９３］

なお、スパッタリング法を用いた酸化膜は、被成膜構造体から水素を引き抜く場合がある。従って、絶縁体５７４が酸化物５３０および絶縁体５７５から水素および水を吸収することで、酸化物５３０および絶縁体５７５の水素濃度を低減することができる。

［０２９４］

＜トランジスタの構造例５＞

図１１Ａ乃至図１１Ｃを用いてトランジスタ５１０Ｅの構造例を説明する。図１１Ａはトランジスタ５１０Ｅの上面図である。図１１Ｂは、図１１Ａに一点鎖線Ｌ１－Ｌ２で示す部位の断面図である。図１１Ｃは、図１１Ａに一点鎖線Ｗ１－Ｗ２で示す部位の断面図である。なお、図１１Ａの上面図では、図の明瞭化のために一部の要素を省いて図示している。

［０２９５］

トランジスタ５１０Ｅは上記トランジスタの変形例である。よって、説明の繰り返しを防ぐため、主に上記トランジスタと異なる点について説明する。

［０２９６］

図１１Ａ乃至図１１Ｃでは、導電体５４２を設けずに、露出した酸化物５３０ｂ表面の一部に領域５３１ａおよび領域５３１ｂを有する。領域５３１ａまたは領域５３１ｂの一方はソース領域として機能し、他方はドレイン領域として機能する。また、酸化物５３０ｂと、絶縁体５７４の間に、絶縁体５７３を有する。

［０２９７］

図１１に示す、領域５３１（領域５３１ａ、および領域５３１ｂ）は、酸化物５３０ｂに下記の元素が添加された領域である。領域５３１は、例えば、ダミーゲートを用いることで形成することができる。

［０２９８］

具体的には、酸化物５３０ｂ上にダミーゲートを設け、当該ダミーゲートをマスクとして用い、上記酸化物５３０ｂを低抵抗化する元素を添加するとよい。つまり、酸化物５３０が、ダミーゲートと重畳していない領域に、当該元素が添加され、領域５３１が形成される。なお、当該元素の添加方法としては、イオン化された原料ガスを質量分離して添加するイオン注入法、イオン化された原料ガスを質量分離せずに添加するイオンドーピング法、プラズマイマージョンイオンインプランテーション法などを用いることができる。

［０２９９］

なお、酸化物５３０を低抵抗化する元素としては、代表的には、ホウ素、またはリンが挙げられる。また、水素、炭素、窒素、フッ素、硫黄、塩素、チタン、希ガス等を用いてもよい。希ガスの代表例としては、ヘリウム、ネオン、アルゴン、クリプトン、及びキセノン等がある。当該元素の濃度は、二次イオン質量分析法（ＳＩＭＳ：Ｓｅｃｏｎｄａｒｙ Ｉｏｎ Ｍａｓｓ Ｓｐｅｃｔｒｏｍｅｔｒｙ）などを用いて測定すればよい。

［０３００］

特に、ホウ素、及びリンは、アモルファスシリコン、または低温ポリシリコンの製造ラインの装置を使用することができるため、好ましい。既存の設備を転用することができ、設備投資を抑制することができる。

［０３０１］

続いて、酸化物５３０ｂ、およびダミーゲート上に、絶縁体５７３となる絶縁膜、および絶縁体５７４となる絶縁膜を成膜してもよい。絶縁体５７３となる絶縁膜、および絶縁体５７４となる絶縁膜を積層して設けることで、領域５３１と、酸化物５３０ｃおよび絶縁体５５０とが重畳する領域を設けることができる。

［０３０２］

具体的には、絶縁体５７４となる絶縁膜上に絶縁体５８０となる絶縁膜を設けた後、絶縁体５８０となる絶縁膜にＣＭＰ（Ｃｈｅｍｉｃａｌ Ｍｅｃｈａｎｉｃａｌ Ｐｏｌｉｓｈｉｎｇ）処理を行うことで、絶縁体５８０となる絶縁膜の一部を除去し、ダミーゲートを露出する。続いて、ダミーゲートを除去する際に、ダミーゲートと接する絶縁体５７３の一部も除去するとよい。従って、絶縁体５８０に設けられた開口部の側面には、絶縁体５７４、および絶縁体５７３が露出し、当該開口部の底面には、酸化物５３０ｂに設けられた領域５３１の一部が露出する。次に、当該開口部に酸化物５３０ｃとなる酸化膜、絶縁体５５０となる絶縁膜、および導電体５６０となる導電膜を順に成膜した後、絶縁体５８０が露出するまでＣＭＰ処理などにより、酸化物５３０ｃとなる酸化膜、絶縁体５５０となる絶縁膜、および導電体５６０となる導電膜の一部を除去することで、図１１に示すトランジスタを形成することができる。

［０３０３］

なお、絶縁体５７３、および絶縁体５７４は必須の構成ではない。求めるトランジスタ特性により、適宜設計すればよい。

［０３０４］

図１１に示すトランジスタは、既存の装置を転用することができ、さらに、導電体５４２を設けないため、コストの低減を図ることができる。

［０３０５］

＜トランジスタの構造例６＞

図１２Ａ乃至図１２Ｃを用いてトランジスタ５１０Ｆの構造例を説明する。図１２Ａはトランジスタ５１０Ｆの上面図である。図１２Ｂは、図１２Ａに一点鎖線Ｌ１－Ｌ２で示す部位の断面図である。図１２Ｃは、図１２Ａに一点鎖線Ｗ１－Ｗ２で示す部位の断面図である。なお、図１２Ａの上面図では、図の明瞭化のために一部の要素を省いて図示している。

［０３０６］

トランジスタ５１０Ｆはトランジスタ５１０Ａの変形例である。よって、説明の繰り返しを防ぐため、主に上記トランジスタと異なる点について説明する。

［０３０７］

トランジスタ５１０Ａでは、絶縁体５７４の一部が絶縁体５８０に設けられた開口部内に設けられ、導電体５６０の側面を覆うように設けられている。一方で、トランジスタ５１０Ｆでは絶縁体５８０と絶縁体５７４の一部を除去して開口が形成されている。

［０３０８］

また、導電体５４６と、絶縁体５８０との間に、バリア性を有する絶縁体５７６（絶縁体５７６ａ、および絶縁体５７６ｂ）を配置してもよい。絶縁体５７６を設けることで、絶縁体５８０の酸素が導電体５４６と反応し、導電体５４６が酸化することを抑制することができる。

［０３０９］

なお、酸化物５３０として酸化物半導体を用いる場合は、各金属原子の原子数比が異なる酸化物により、積層構造を有することが好ましい。具体的には、酸化物５３０ａに用いる金属酸化物において、構成元素中の元素Ｍの原子数比が、酸化物５３０ｂに用いる金属酸化物における、構成元素中の元素Ｍの原子数比より大きいことが好ましい。また、酸化物５３０ａに用いる金属酸化物において、Ｉｎに対する元素Ｍの原子数比が、酸化物５３０ｂに用いる金属酸化物における、Ｉｎに対する元素Ｍの原子数比より大きいことが好ましい。また、酸化物５３０ｂに用いる金属酸化物において、元素Ｍに対するＩｎの原子数比が、酸化物５３０ａに用いる金属酸化物における、元素Ｍに対するＩｎの原子数比より大きいことが好ましい。また、酸化物５３０ｃは、酸化物５３０ａまたは酸化物５３０ｂに用いることができる金属酸化物を用いることができる。

［０３１０］

酸化物５３０ａ、酸化物５３０ｂ、および酸化物５３０ｃは、結晶性を有することが好ましく、特に、ＣＡＡＣ－ＯＳを用いることが好ましい。ＣＡＡＣ－ＯＳ等の結晶性を有する酸化物は、不純物や欠陥（酸素欠損等）が少なく、結晶性の高い、緻密な構造を有している。よって、ソース電極またはドレイン電極による、酸化物５３０ｂからの酸素の引き抜きを抑制することができる。これにより、熱処理を行っても、酸化物５３０ｂから酸素が引き抜かれることを低減できるので、トランジスタ５１０Ｆは、製造工程における高い温度（所謂サーマルバジェット）に対して安定である。

［０３１１］

なお、酸化物５３０ａおよび酸化物５３０ｃの一方または双方を省略してもよい。酸化物５３０を酸化物５３０ｂの単層としてもよい。酸化物５３０を、酸化物５３０ａ、酸化物５３０ｂ、および酸化物５３０ｃの積層とする場合は、酸化物５３０ａおよび酸化物５３０ｃの伝導帯下端のエネルギーが、酸化物５３０ｂの伝導帯下端のエネルギーより高くなることが好ましい。また、言い換えると、酸化物５３０ａおよび酸化物５３０ｃの電子親和力が、酸化物５３０ｂの電子親和力より小さいことが好ましい。この場合、酸化物５３０ｃは、酸化物５３０ａに用いることができる金属酸化物を用いることが好ましい。具体的には、酸化物５３０ｃに用いる金属酸化物において、構成元

素中の元素Mの原子数比が、酸化物５３０ｂに用いる金属酸化物における、構成元素中の元素Mの原子数比より大きいことが好ましい。また、酸化物５３０ｃに用いる金属酸化物において、Ｉｎに対する元素Mの原子数比が、酸化物５３０ｂに用いる金属酸化物における、Ｉｎに対する元素Mの原子数比より大きいことが好ましい。また、酸化物５３０ｂに用いる金属酸化物において、元素Mに対するＩｎの原子数比が、酸化物５３０ｃに用いる金属酸化物における、元素Mに対するＩｎの原子数比より大きいことが好ましい。

［０３１２］

ここで、酸化物５３０ａ、酸化物５３０ｂ、および酸化物５３０ｃの接合部において、伝導帯下端のエネルギー準位はなだらかに変化する。換言すると、酸化物５３０ａ、酸化物５３０ｂ、および酸化物５３０ｃの接合部における伝導帯下端のエネルギー準位は、連続的に変化または連続接合するともいうことができる。このようにするためには、酸化物５３０ａと酸化物５３０ｂとの界面、および酸化物５３０ｂと酸化物５３０ｃとの界面において形成される混合層の欠陥準位密度を低くするとよい。

［０３１３］

具体的には、酸化物５３０ａと酸化物５３０ｂ、酸化物５３０ｂと酸化物５３０ｃが、酸素以外に共通の元素を有する（主成分とする）ことで、欠陥準位密度が低い混合層を形成することができる。例えば、酸化物５３０ｂがＩｎ－Ｇａ－Ｚｎ酸化物の場合、酸化物５３０ａおよび酸化物５３０ｃとして、Ｉｎ－Ｇａ－Ｚｎ酸化物、Ｇａ－Ｚｎ酸化物、酸化ガリウム等を用いてもよい。また、酸化物５３０ｃを積層構造としてもよい。例えば、Ｉｎ－Ｇａ－Ｚｎ酸化物と、当該Ｉｎ－Ｇａ－Ｚｎ酸化物上のＧａ－Ｚｎ酸化物との積層構造、またはＩｎ－Ｇａ－Ｚｎ酸化物と、当該Ｉｎ－Ｇａ－Ｚｎ酸化物上の酸化ガリウムとの積層構造を用いることができる。別言すると、Ｉｎ－Ｇａ－Ｚｎ酸化物と、Ｉｎを含まない酸化物との積層構造を、酸化物５３０ｃとして用いてもよい。

［０３１４］

具体的には、酸化物５３０ａとして、Ｉｎ：Ｇａ：Ｚｎ＝１：３：４［原子数比］、または１：１：０．５［原子数比］の金属酸化物を用いればよい。また、酸化物５３０ｂとして、Ｉｎ：Ｇａ：Ｚｎ＝４：２：３［原子数比］、または３：１：２［原子数比］の金属酸化物を用いればよい。また、酸化物５３０ｃとして、Ｉｎ：Ｇａ：Ｚｎ＝１：３：４［原子数比］、Ｉｎ：Ｇａ：Ｚｎ＝４：２：３［原子数比］、Ｇａ：Ｚｎ＝２：１［原子数比］、またはＧａ：Ｚｎ＝２：５［原子数比］の金属酸化物を用いればよい。また、酸化物５３０ｃを積層構造とする場合の具体例としては、Ｉｎ：Ｇａ：Ｚｎ＝４：２：３［原子数比］と、Ｇａ：Ｚｎ＝２：１［原子数比］との積層構造、Ｉｎ：Ｇａ：Ｚｎ＝４：２：３［原子数比］と、Ｇａ：Ｚｎ＝２：５［原子数比］との積層構造、Ｉｎ：Ｇａ：Ｚｎ＝４：２：３［原子数比］と、酸化ガリウムとの積層構造等が挙げられる。

［０３１５］

このとき、キャリアの主たる経路は酸化物５３０ｂとなる。酸化物５３０ａ、酸化物５３０ｃを上述の構成とすることで、酸化物５３０ａと酸化物５３０ｂとの界面、および酸化物５３０ｂと酸化物５３０ｃとの界面における欠陥準位密度を低くすることができる。そのため、界面散乱によるキャリア伝導への影響が小さくなり、トランジスタ５１０Ｆは高いオン電流、および高い周波数特性を得ることができる。なお、酸化物５３０ｃを積層構造とした場合、上述の酸化物５３０ｂと、酸化物５３０ｃとの界面における欠陥準位密度を低くする効果に加え、酸化物５３０ｃが有する構成元素が、絶縁体５５０側に拡散するのを抑制することが期待される。より具体的には、酸化物５３

０ｃを積層構造とし、積層構造の上方にＩｎを含まない酸化物を位置させるため、絶縁体５５０側に拡散しうるＩｎを抑制することができる。絶縁体５５０は、ゲート絶縁体として機能するため、Ｉｎが拡散した場合、トランジスタの特性不良となる。したがって、酸化物５３０ｃを積層構造とすることで、信頼性の高い半導体装置を提供することが可能となる。

［０３１６］

酸化物５３０は、酸化物半導体として機能する金属酸化物を用いることが好ましい。例えば、酸化物５３０のチャネル形成領域となる金属酸化物としては、バンドギャップが２ｅＶ以上、好ましくは２．５ｅＶ以上のものを用いることが好ましい。このように、バンドギャップの大きい金属酸化物を用いることで、トランジスタのオフ電流を低減することができる。このようなトランジスタを用いることで、低消費電力の半導体装置を提供できる。

［０３１７］

＜トランジスタの構造例７＞

また、図５及び図６では、ゲートとしての機能を有する導電体５６０が、絶縁体５８０の開口の内部に形成されている構造例について説明したが、例えば、当該導電体の上方に、当該絶縁体が設けられた構造を用いることもできる。このようなトランジスタの構造例を、図１３、図１４に示す。

［０３１８］

図１３Ａはトランジスタの上面図であり、図１３Ｂはトランジスタの斜視図である。また、図１３ＡにおけるＸ１－Ｘ２の断面図を図１４Ａに示し、Ｙ１－Ｙ２の断面図を図１４Ｂに示す。

［０３１９］

図１３、図１４に示すトランジスタは、バックゲートとしての機能を有する導電体ＢＧＥと、ゲート絶縁膜としての機能を有する絶縁体ＢＧＩと、酸化物半導体Ｓと、ゲート絶縁膜としての機能を有する絶縁体ＴＧＩと、フロントゲートとしての機能を有する導電体ＴＧＥと、配線としての機能を有する導電体ＷＥと、を有する。また、導電体ＰＥは、導電体ＷＥと、酸化物Ｓ、導電体ＢＧＥ、又は導電体ＴＧＥと、を接続するためのプラグとしての機能を有する。なお、ここでは、酸化物半導体Ｓが、３層の酸化物Ｓ１、Ｓ２、Ｓ３によって構成されている例を示している。

［０３２０］

＜トランジスタの電気特性＞

次に、ＯＳトランジスタの電気特性について説明する。以下では一例として、第１のゲート及び第２のゲートを有するトランジスタについて説明する。第１のゲート及び第２のゲートを有するトランジスタは、第１のゲートと第２のゲートに異なる電位を印加することで、しきい値電圧を制御することができる。例えば、第２のゲートに負の電位を印加することにより、トランジスタのしきい値電圧を０Ｖより大きくし、オフ電流を低減することができる。つまり、第２のゲートに負の電位を印加することにより、第１の電極に印加する電位が０Ｖのときのドレイン電流を小さくすることができる。

［０３２１］

また、酸化物半導体は、水素などの不純物が添加されると、キャリア密度が増加する場合がある。例えば、酸化物半導体は、水素が添加されると、金属原子と結合する酸素と反応して水になり、酸素欠損を形成する場合がある。当該酸素欠損に水素が入ることで、キャリア密度が増加する。また、水素の一部が金属原子と結合する酸素と結合して、キャリアである電子を生成することがある。つまり、水素などの不純物が添加された酸化物半導体は、ｎ型となり、低抵抗化される。

［０３２２］

したがって、酸化物半導体を選択的に低抵抗化することができる。つまり、酸化物半導体に、キャリア密度が低く、チャネル形成領域として機能する半導体として機能する領域と、キャリア密度が高く、ソース領域、またはドレイン領域として機能する低抵抗化した領域と、を設けることができる。

［０３２３］

ここで、第１のゲートと第２のゲートに異なる電位を印加する場合、酸化物半導体に設ける低抵抗領域、および高抵抗領域の構成が、トランジスタの電気特性に与える影響を評価する。

［０３２４］

［トランジスタ構造］

図１５Ａおよび図１５Ｃは、電気特性の評価に用いたトランジスタの断面図である。なお、図１５Ａおよび図１５Ｃでは、図の明瞭化のために一部の要素を省いて図示している。

［０３２５］

図１５Ａおよび図１５Ｃに示すトランジスタは、第１のゲートとして機能する導電体ＴＧＥと、第１のゲート絶縁膜として機能する絶縁体ＴＧＩと、第１のゲートの側面に設けられたサイドウォールとして機能する絶縁体ＳＷと、酸化物半導体Ｓと、第２のゲートとして機能する導電体ＢＧＥと、第２のゲート絶縁膜として機能する絶縁体ＢＧＩと、を有する。絶縁体ＢＧＩは、導電体ＢＧＥと接する第１層、第１層上の第２層、第２層上の第３層、からなる３層構造とする。なお、第３層は酸化物半導体Ｓと接する。

［０３２６］

ここで、図１５Ａに記載のトランジスタが有する酸化物半導体Ｓは、n^+領域と、導電体ＴＧＥと重畳するｉ領域を有する。一方、図１５Ｃに記載のトランジスタが有する酸化物半導体Ｓは、n^+領域と、導電体ＴＧＥと重畳するｉ領域と、n^+領域とｉ領域との間のn^-領域と、を有する。

［０３２７］

なお、n^+領域は、ソース領域またはドレイン領域として機能し、キャリア密度が高い、低抵抗化した領域である。また、ｉ領域は、チャネル形成領域として機能し、n^+領域よりもキャリア密度が低い高抵抗領域である。また、n^-領域は、n^+領域よりもキャリア密度が低い、かつ、ｉ領域よりもキャリア密度が高い領域である。

［０３２８］

また、図示しないが、酸化物半導体Ｓのn^+領域は、ソースまたはドレインとして機能するＳ／Ｄ電極と接する構造である。

［０３２９］

［電気特性の評価結果］

図１５Ａに示すトランジスタ、および図１５Ｃに示すトランジスタにおいて、Ｉｄ－Ｖｇ特性を計算し、トランジスタの電気特性を評価した。

［０３３０］

ここで、トランジスタの電気特性の指標として、トランジスタのしきい値電圧（以下、Ｖｓｈともいう）の変化量（以下、ΔＶｓｈともいう）を用いた。なお、Ｖｓｈとは、Ｉｄ－Ｖｇ特性において、Ｉｄ＝１．０×10^{-12}［Ａ］の時のＶｇの値と定義する。

［０３３１］

なお、Ｉｄ－Ｖｇ特性とは、トランジスタの第１のゲートとして機能する導電体ＴＧＥに印加する電位（以下、ゲート電位（Ｖｇ）ともいう）を、第１の値から第２の値まで変化させたときの、ソースとドレインとの間の電流（以下、ドレイン電流（Ｉｄ）ともいう）の変動特性である。

［０３３２］

ここでは、ソースとドレインとの間の電位（以下、ドレイン電位Ｖｄともいう）を＋０．１Ｖとし、ソースと、第１のゲートとして機能する導電体ＴＧＥとの間の電位を－１Ｖから＋４Ｖまで変化させたときのドレイン電流（Ｉｄ）の変動を評価した。

［０３３３］

また、計算は、Ｓｉｌｖａｃｏ社デバイスシミュレータＡＴＬＡＳを用いた。また、下表には、計算に用いたパラメータを示す。なお、Ｅｇはエネルギーギャップ、Ｎｃは伝導帯の実効状態密度、Ｎｖは価電子帯の実効状態密度を示す。

［０３３４］

［表１］

ソフトウェア		Silvaco社Atlas 2D		
構造		チャネル長(L)	350	nm
		チャネル幅(W)	350	nm
BGE		仕事関数	5.0	eV
		膜厚(配線)	20	nm
		L方向長さ	510	nm
BGI	第3層	比誘電率	4.1	
		膜厚	10	nm
	第2層	比誘電率	16.4	
		膜厚	10	nm
	第1層	比誘電率	4.1	
		膜厚	10	nm
OS		電子親和力	4.5	eV
		Eg	2.9	eV
		比誘電率	15	
		電子移動度	20	cm^2/Vs
		正孔移動度	0.01	cm^2/Vs
		Nc	5E+18	cm^{-3}
		Nv	5E+18	cm^{-3}
		膜厚	15	nm
n+領域		L方向長さ	655 or 700	nm
		キャリア濃度	5E+18	cm^{-3}
n-領域		L方向長さ	45 or 0	nm
		キャリア濃度	1E+17	cm^{-3}
TGI		比誘電率	4.1	
		膜厚	10	nm
SW		比誘電率	4.1	
		幅	15	nm
TGE		仕事関数	5.0	eV
		膜厚	20	nm
		L方向長さ	350	nm
S/D電極		仕事関数	4.5	eV

［０３３５］

図１５Ａに示すトランジスタは、片側のｎ$^+$領域を７００ｎｍとし、片側のｎ$^-$領域を０ｎｍと設定した。また、図１５Ｃに示すトランジスタは、片側のｎ$^+$領域を６５５ｎｍとし、片側のｎ$^-$領域を４５ｎｍと設定した。また、図１５Ａに示すトランジスタ、および図１５Ｃに示すトランジスタにおいて、第２のゲートは、ｉ領域よりも大きい構造とした。なお、本評価においては、第２のゲー

トとして機能する導電体ＢＧＥの電位（以下、バックゲート電位（Ｖｂｇ）ともいう）を、０．００Ｖ、－３．００Ｖ、または－６．００Ｖと設定した。

［０３３６］

図１５Ｂに、図１５Ａに示すトランジスタの計算によって得られたＩｄ－Ｖｇ特性の結果を示す。バックゲート電位を－３．００Ｖとした場合、０．００Ｖとした時と比較して、トランジスタのしきい値電圧の変動量（ΔＶｓｈ）は、＋１．２Ｖであった。また、バックゲート電位を－６．００Ｖとした場合、０．００Ｖとした時と比較して、トランジスタのしきい値電圧の変動量（ΔＶｓｈ）は、＋２．３Ｖであった。つまり、バックゲート電位を－６．００Ｖとした場合、－３．００Ｖとした時と比較して、トランジスタのしきい値電圧の変動量（ΔＶｓｈ）は、＋１．１Ｖであった。従って、第２のゲートとして機能する導電体ＢＧＥの電位（の絶対値）を大きくしても、トランジスタのしきい値電圧の変動量の変化はほとんどなかった。また、バックゲート電位（の絶対値）を大きくしても、立ち上がり特性に変化は見られなかった。

［０３３７］

図１５Ｄに、図１５Ｃに示すトランジスタの計算によって得られたＩｄ－Ｖｇ特性の結果を示す。バックゲート電位を－３．００Ｖとした場合、０．００Ｖとした時と比較して、トランジスタのしきい値電圧の変動量（ΔＶｓｈ）は、＋１．２Ｖであった。また、バックゲート電位を－６．００Ｖとした場合、０．００Ｖとした時と比較して、トランジスタのしきい値電圧の変動量（ΔＶｓｈ）は、＋３．５Ｖであった。つまり、バックゲート電位を－６．００Ｖとした場合、－３．００Ｖとした時と比較して、トランジスタのしきい値電圧の変動量（ΔＶｓｈ）は、＋２．３Ｖであった。従って、第２のゲートとして機能する導電体ＢＧＥの電位（の絶対値）を大きくするほど、トランジスタのしきい値電圧の変動量が大きくなった。一方、バックゲート電位（の絶対値）を大きくするほど、立ち上がり特性が悪化した。

［０３３８］

上記より、図１５Ｃに示すトランジスタは、第２のゲートとして機能する導電体ＢＧＥの電位（の絶対値）を大きくするほど、トランジスタのしきい値電圧の変動量が大きくなることがわかった。一方で、図１５Ａに示すトランジスタは、第２のゲートとして機能する導電体ＢＧＥの電位（の絶対値）を大きくしても、トランジスタのしきい値電圧の変動量の変化はほとんど見られなかった。

［０３３９］

なお、本実施の形態は、本明細書に記載する他の実施の形態と適宜組み合わせて実施することができる。

［０３４０］

（実施の形態３）

本実施の形態では、上記実施の形態で説明したＯＳトランジスタに用いることができる金属酸化物の構成について説明する。

［０３４１］

＜金属酸化物の構成＞

本明細書等において、ＣＡＡＣ（ｃ－ａｘｉｓ　ａｌｉｇｎｅｄ　ｃｒｙｓｔａｌ）、及びＣＡＣ（Ｃｌｏｕｄ－Ａｌｉｇｎｅｄ　Ｃｏｍｐｏｓｉｔｅ）と記載する場合がある。なお、ＣＡＡＣは結晶構造の一例を表し、ＣＡＣは機能、または材料の構成の一例を表す。

［０３４２］

ＣＡＣ－ＯＳまたはＣＡＣ－ｍｅｔａｌ　ｏｘｉｄｅとは、材料の一部では導電性の機能と、材料の一部では絶縁性の機能とを有し、材料の全体では半導体としての機能を有する。なお、ＣＡＣ－ＯＳまたはＣＡＣ－ｍｅｔａｌ　ｏｘｉｄｅを、トランジスタのチャネル形成領域に用いる場合、導電性の機能は、キャリアとなる電子（またはホール）を流す機能であり、絶縁性の機能は、キャリアとなる電子を流さない機能である。導電性の機能と、絶縁性の機能とを、それぞれ相補的に作用させることで、スイッチングさせる機能（Ｏｎ／Ｏｆｆさせる機能）をＣＡＣ－ＯＳまたはＣＡＣ－ｍｅｔａｌ　ｏｘｉｄｅに付与することができる。ＣＡＣ－ＯＳまたはＣＡＣ－ｍｅｔａｌ　ｏｘｉｄｅにおいて、それぞれの機能を分離させることで、双方の機能を最大限に高めることができる。

［０３４３］

また、ＣＡＣ－ＯＳまたはＣＡＣ－ｍｅｔａｌ　ｏｘｉｄｅは、導電性領域、及び絶縁性領域を有する。導電性領域は、上述の導電性の機能を有し、絶縁性領域は、上述の絶縁性の機能を有する。また、材料中において、導電性領域と、絶縁性領域とは、ナノ粒子レベルで分離している場合がある。また、導電性領域と、絶縁性領域とは、それぞれ材料中に偏在する場合がある。また、導電性領域は、周辺がぼけてクラウド状に連結して観察される場合がある。

［０３４４］

また、ＣＡＣ－ＯＳまたはＣＡＣ－ｍｅｔａｌ　ｏｘｉｄｅにおいて、導電性領域と、絶縁性領域とは、それぞれ０．５ｎｍ以上１０ｎｍ以下、好ましくは０．５ｎｍ以上３ｎｍ以下のサイズで材料中に分散している場合がある。

［０３４５］

また、ＣＡＣ－ＯＳまたはＣＡＣ－ｍｅｔａｌ　ｏｘｉｄｅは、異なるバンドギャップを有する成分により構成される。例えば、ＣＡＣ－ＯＳまたはＣＡＣ－ｍｅｔａｌ　ｏｘｉｄｅは、絶縁性領域に起因するワイドギャップを有する成分と、導電性領域に起因するナローギャップを有する成分と、により構成される。当該構成の場合、キャリアを流す際に、ナローギャップを有する成分において、主にキャリアが流れる。また、ナローギャップを有する成分が、ワイドギャップを有する成分に相補的に作用し、ナローギャップを有する成分に連動してワイドギャップを有する成分にもキャリアが流れる。このため、上記ＣＡＣ－ＯＳまたはＣＡＣ－ｍｅｔａｌ　ｏｘｉｄｅをトランジスタのチャネル形成領域に用いる場合、トランジスタのオン状態において高い電流駆動力、つまり大きなオン電流、及び高い電界効果移動度を得ることができる。

［０３４６］

すなわち、ＣＡＣ－ＯＳまたはＣＡＣ－ｍｅｔａｌ　ｏｘｉｄｅは、マトリックス複合材（ｍａｔｒｉｘ　ｃｏｍｐｏｓｉｔｅ）、または金属マトリックス複合材（ｍｅｔａｌ　ｍａｔｒｉｘ　ｃｏｍｐｏｓｉｔｅ）と呼称することもできる。

［０３４７］

＜金属酸化物の構造＞

酸化物半導体は、単結晶酸化物半導体と、それ以外の非単結晶酸化物半導体と、に分けられる。非単結晶酸化物半導体としては、例えば、ＣＡＡＣ－ＯＳ（ｃ－ａｘｉｓ　ａｌｉｇｎｅｄ　ｃｒｙｓｔａｌｌｉｎｅ　ｏｘｉｄｅ　ｓｅｍｉｃｏｎｄｕｃｔｏｒ）、多結晶酸化物半導体、ｎｃ－ＯＳ（ｎａｎｏｃｒｙｓｔａｌｌｉｎｅ　ｏｘｉｄｅ　ｓｅｍｉｃｏｎｄｕｃｔｏｒ）、擬似非晶質

酸化物半導体（ａ－ｌｉｋｅ　ＯＳ：ａｍｏｒｐｈｏｕｓ－ｌｉｋｅ　ｏｘｉｄｅ　ｓｅｍｉｃｏｎｄｕｃｔｏｒ）および非晶質酸化物半導体などがある。

［０３４８］

トランジスタの半導体に用いる酸化物半導体として、結晶性の高い薄膜を用いることが好ましい。該薄膜を用いることで、トランジスタの安定性または信頼性を向上させることができる。該薄膜として、例えば、単結晶酸化物半導体の薄膜または多結晶酸化物半導体の薄膜が挙げられる。しかしながら、単結晶酸化物半導体の薄膜または多結晶酸化物半導体の薄膜を基板上に形成するには、高温またはレーザー加熱の工程が必要とされる。よって、製造工程のコストが増加し、さらに、スループットも低下してしまう。

［０３４９］

２００９年に、ＣＡＡＣ構造を有するＩｎ－Ｇａ－Ｚｎ酸化物（ＣＡＡＣ－ＩＧＺＯ、と呼ぶ）が発見されたことが、非特許文献１および非特許文献２で報告されている。ここでは、ＣＡＡＣ－ＩＧＺＯは、ｃ軸配向性を有する、結晶粒界が明確に確認されない、低温で基板上に形成可能である、ことが報告されている。さらに、ＣＡＡＣ－ＩＧＺＯを用いたトランジスタは、優れた電気特性および信頼性を有することが報告されている。

［０３５０］

また、２０１３年には、ｎｃ構造を有するＩｎ－Ｇａ－Ｚｎ酸化物（ｎｃ－ＩＧＺＯ、と呼ぶ）が発見された（非特許文献３参照）。ここでは、ｎｃ－ＩＧＺＯは、微小な領域（例えば、１ｎｍ以上３ｎｍ以下の領域）において原子配列に周期性を有し、異なる該領域間で結晶方位に規則性が見られないことが報告されている。

［０３５１］

非特許文献４および非特許文献５では、上記のＣＡＡＣ－ＩＧＺＯ、ｎｃ－ＩＧＺＯ、および結晶性の低いＩＧＺＯのそれぞれの薄膜に対する電子線の照射による平均結晶サイズの推移が示されている。結晶性の低いＩＧＺＯの薄膜において、電子線が照射される前でさえ、１ｎｍ程度の結晶サイズの結晶性ＩＧＺＯが観察されている。よって、ここでは、ＩＧＺＯにおいて、完全な非晶質構造（ｃｏｍｐｌｅｔｅｌｙ　ａｍｏｒｐｈｏｕｓ　ｓｔｒｕｃｔｕｒｅ）の存在を確認できなかった、と報告されている。さらに、結晶性の低いＩＧＺＯの薄膜と比べて、ＣＡＡＣ－ＩＧＺＯの薄膜およびｎｃ－ＩＧＺＯの薄膜は電子線照射に対する安定性が高いことが示されている。よって、トランジスタの半導体として、ＣＡＡＣ－ＩＧＺＯの薄膜またはｎｃ－ＩＧＺＯの薄膜を用いることが好ましい。

［０３５２］

ＣＡＡＣ－ＯＳは、ｃ軸配向性を有し、かつａ－ｂ面方向において複数のナノ結晶が連結し、歪みを有した結晶構造となっている。なお、歪みとは、複数のナノ結晶が連結する領域において、格子配列の揃った領域と、別の格子配列の揃った領域と、の間で格子配列の向きが変化している箇所を指す。

［０３５３］

ナノ結晶は、六角形を基本とするが、正六角形状とは限らず、非正六角形状である場合がある。また、歪みにおいて、五角形、および七角形などの格子配列を有する場合がある。なお、ＣＡＡＣ－ＯＳにおいて、歪み近傍においても、明確な結晶粒界（グレインバウンダリー、ともいう）を確認することはできない。即ち、格子配列の歪みによって、結晶粒界の形成が抑制されていることがわ

かる。これは、ＣＡＡＣ－ＯＳが、ａ－ｂ面方向において酸素原子の配列が稠密でないことや、金属元素が置換することで原子間の結合距離が変化することなどによって、歪みを許容することができるためと考えられる。

［０３５４］

また、ＣＡＡＣ－ＯＳは、インジウム、および酸素を有する層（以下、Ｉｎ層）と、元素Ｍ、亜鉛、および酸素を有する層（以下、（Ｍ，Ｚｎ）層）とが積層した、層状の結晶構造（層状構造、ともいう）を有する傾向がある。なお、インジウムと元素Ｍは、互いに置換可能であり、（Ｍ，Ｚｎ）層の元素Ｍがインジウムと置換した場合、（Ｉｎ，Ｍ，Ｚｎ）層と表すこともできる。また、Ｉｎ層のインジウムが元素Ｍと置換した場合、（Ｉｎ，Ｍ）層と表すこともできる。

［０３５５］

ＣＡＡＣ－ＯＳは結晶性の高い酸化物半導体である。一方、ＣＡＡＣ－ＯＳは、明確な結晶粒界を確認することはできないため、結晶粒界に起因する電子移動度の低下が起こりにくいといえる。また、酸化物半導体の結晶性は不純物の混入や欠陥の生成などによって低下する場合があるため、ＣＡＡＣ－ＯＳは不純物や欠陥（酸素欠損など）の少ない酸化物半導体ともいえる。従って、ＣＡＡＣ－ＯＳを有する酸化物半導体は、物理的性質が安定する。そのため、ＣＡＡＣ－ＯＳを有する酸化物半導体は熱に強く、信頼性が高い。また、ＣＡＡＣ－ＯＳは、製造工程における高い温度（所謂サーマルバジェット）に対しても安定である。したがって、ＯＳトランジスタにＣＡＡＣ－ＯＳを用いると、製造工程の自由度を広げることが可能となる。

［０３５６］

ｎｃ－ＯＳは、微小な領域（例えば、１ｎｍ以上１０ｎｍ以下の領域、特に１ｎｍ以上３ｎｍ以下の領域）において原子配列に周期性を有する。また、ｎｃ－ＯＳは、異なるナノ結晶間で結晶方位に規則性が見られない。そのため、膜全体で配向性が見られない。したがって、ｎｃ－ＯＳは、分析方法によっては、ａ－ｌｉｋｅ　ＯＳや非晶質酸化物半導体と区別が付かない場合がある。

［０３５７］

ａ－ｌｉｋｅ　ＯＳは、ｎｃ－ＯＳと非晶質酸化物半導体との間の構造を有する酸化物半導体である。ａ－ｌｉｋｅ　ＯＳは、鬆または低密度領域を有する。即ち、ａ－ｌｉｋｅ　ＯＳは、ｎｃ－ＯＳおよびＣＡＡＣ－ＯＳと比べて、結晶性が低い。

［０３５８］

酸化物半導体は、多様な構造をとり、それぞれが異なる特性を有する。本発明の一形態の酸化物半導体は、非晶質酸化物半導体、多結晶酸化物半導体、ａ－ｌｉｋｅ　ＯＳ、ｎｃ－ＯＳ、ＣＡＡＣ－ＯＳのうち、二種以上を有していてもよい。

［０３５９］

＜酸化物半導体を有するトランジスタ＞

続いて、上記酸化物半導体をトランジスタに用いる場合について説明する。

［０３６０］

なお、上記酸化物半導体をトランジスタに用いることで、高い電界効果移動度のトランジスタを実現することができる。また、信頼性の高いトランジスタを実現することができる。

［０３６１］

また、上記酸化物半導体を用いたトランジスタは、非導通状態において極めてリーク電流が小さい、具体的には、トランジスタのチャネル幅１μｍあたりのオフ電流がｙＡ／μｍ（10^{-24}Ａ／μｍ）

オーダである、ことが非特許文献６に示されている。例えば、酸化物半導体を用いたトランジスタのリーク電流が低いという特性を応用した低消費電力のＣＰＵなどが開示されている（非特許文献７参照）。

［０３６２］

また、酸化物半導体を用いたトランジスタのリーク電流が低いという特性を利用した、該トランジスタの表示装置への応用が報告されている（非特許文献８参照）。表示装置では、表示される画像が１秒間に数十回切り換っている。１秒間あたりの画像の切り換え回数はリフレッシュレートと呼ばれている。また、リフレッシュレートを駆動周波数と呼ぶこともある。このような人の目で知覚が困難である高速の画面の切り換えが、目の疲労の原因として考えられている。そこで、表示装置のリフレッシュレートを低下させて、画像の書き換え回数を減らすことが提案されている。また、リフレッシュレートを低下させた駆動により、表示装置の消費電力を低減することが可能である。このような駆動方法を、アイドリング・ストップ（ＩＤＳ）駆動と呼ぶ。

［０３６３］

また、トランジスタには、キャリア密度の低い酸化物半導体を用いることが好ましい。酸化物半導体膜のキャリア密度を低くする場合においては、酸化物半導体膜中の不純物濃度を低くし、欠陥準位密度を低くすればよい。本明細書等において、不純物濃度が低く、欠陥準位密度の低いことを高純度真性または実質的に高純度真性と言う。

［０３６４］

また、高純度真性または実質的に高純度真性である酸化物半導体膜は、欠陥準位密度が低いため、トラップ準位密度も低くなる場合がある。なお、本発明の一形態に用いることのできる酸化物半導体のキャリア密度については、実施の形態２に記載の範囲とすればよい。

［０３６５］

また、酸化物半導体のトラップ準位に捕獲された電荷は、消失するまでに要する時間が長く、あたかも固定電荷のように振る舞うことがある。そのため、トラップ準位密度の高い酸化物半導体にチャネル形成領域が形成されるトランジスタは、電気特性が不安定となる場合がある。

［０３６６］

従って、トランジスタの電気特性を安定にするためには、酸化物半導体中の不純物濃度を低減することが有効である。また、酸化物半導体中の不純物濃度を低減するためには、近接する膜中の不純物濃度も低減することが好ましい。不純物としては、水素、窒素、アルカリ金属、アルカリ土類金属、鉄、ニッケル、シリコン等がある。

［０３６７］

＜不純物＞

ここで、酸化物半導体中における各不純物の影響について説明する。

［０３６８］

酸化物半導体において、第１４族元素の一つであるシリコンや炭素が含まれると、酸化物半導体において欠陥準位が形成される。このため、酸化物半導体におけるシリコンや炭素の濃度と、酸化物半導体との界面近傍のシリコンや炭素の濃度（二次イオン質量分析法（ＳＩＭＳ：Ｓｅｃｏｎｄａｒｙ　Ｉｏｎ　Ｍａｓｓ　Ｓｐｅｃｔｒｏｍｅｔｒｙ）により得られる濃度）を、2×10^{18}ａｔｏｍｓ／ｃｍ^{3}以下、好ましくは2×10^{17}ａｔｏｍｓ／ｃｍ^{3}以下とする。

［０３６９］

また、酸化物半導体にアルカリ金属またはアルカリ土類金属が含まれると、欠陥準位を形成し、キャリアを生成する場合がある。従って、アルカリ金属またはアルカリ土類金属が含まれている酸化物半導体を用いたトランジスタはノーマリーオン特性となりやすい。このため、酸化物半導体中のアルカリ金属またはアルカリ土類金属の濃度を低減することが好ましい。具体的には、ＳＩＭＳにより得られる酸化物半導体中のアルカリ金属またはアルカリ土類金属の濃度を、1×10^{18}ａｔｏｍｓ／ｃｍ^{3}以下、好ましくは2×10^{16}ａｔｏｍｓ／ｃｍ^{3}以下にする。

［０３７０］

また、酸化物半導体において、窒素が含まれると、キャリアである電子が生じ、キャリア密度が増加し、ｎ型化しやすい。この結果、窒素が含まれている酸化物半導体を用いたトランジスタはノーマリーオン特性となりやすい。従って、該酸化物半導体において、窒素はできる限り低減されていることが好ましい。例えば、酸化物半導体中の窒素濃度は、ＳＩＭＳにおいて、5×10^{19}ａｔｏｍｓ／ｃｍ^{3}未満、好ましくは5×10^{18}ａｔｏｍｓ／ｃｍ^{3}以下、より好ましくは1×10^{18}ａｔｏｍｓ／ｃｍ^{3}以下、さらに好ましくは5×10^{17}ａｔｏｍｓ／ｃｍ^{3}以下とする。

［０３７１］

また、酸化物半導体に含まれる水素は、金属原子と結合する酸素と反応して水になるため、酸素欠損を形成する場合がある。該酸素欠損に水素が入ることで、キャリアである電子が生成される場合がある。また、水素の一部が金属原子と結合する酸素と結合して、キャリアである電子を生成することがある。従って、水素が含まれている酸化物半導体を用いたトランジスタはノーマリーオン特性となりやすい。このため、酸化物半導体中の水素はできる限り低減されていることが好ましい。具体的には、酸化物半導体において、ＳＩＭＳにより得られる水素濃度を、1×10^{20}ａｔｏｍｓ／ｃｍ^{3}未満、好ましくは1×10^{19}ａｔｏｍｓ／ｃｍ^{3}未満、より好ましくは5×10^{18}ａｔｏｍｓ／ｃｍ^{3}未満、さらに好ましくは1×10^{18}ａｔｏｍｓ／ｃｍ^{3}未満とする。

［０３７２］

不純物が十分に低減された酸化物半導体をトランジスタのチャネル形成領域に用いることで、安定した電気特性を付与することができる。

［０３７３］

ＣＡＡＣ構造およびｎｃ構造の発見は、ＣＡＡＣ構造またはｎｃ構造を有する酸化物半導体を用いたトランジスタの電気特性および信頼性の向上、ならびに、製造工程のコスト低下およびスループットの向上に貢献している。また、該トランジスタのリーク電流が低いという特性を利用した、該トランジスタの表示装置およびＬＳＩへの応用研究が進められている。

［０３７４］

なお、本実施の形態は、本明細書に記載する他の実施の形態と適宜組み合わせて実施することができる。

［符号の説明］

［０３７５］

Ｂ１１：二次電池：、：Ｂ１１＿１：二次電池：、：Ｂ１１＿２：二次電池：、：ＣＭ０＿ＩＮ：入力端子：、：ＣＭ１＿ＩＮ：入力端子：、：ＣＭ１＿ＯＵＴ：出力端子：、：ＣＰ０＿ＩＮ：入力端子：、：ＣＰ０＿ＯＵＴ：出力端子：、：ＣＰ１＿ＩＮ：入力端子：、：ＣＰ１＿ＯＵＴ：出力端子：、：Ｎ１１：ノード：、：Ｎ１２：ノード：、：Ｎ１３：ノード：、：Ｒ１１：抵抗素子：、：Ｒ１２：抵抗素子：、：Ｒ２１：抵抗素子：、：Ｒ２２：抵抗素子：、：Ｓ１：酸化

物：、：ＶＢ１＿ＩＮ：配線：、：ＶＢ２＿ＩＮ：配線：、：ＶＤ１：高電源電位：、：ＶＤ１＿ＩＮ：配線：、：ＶＤ２：高電源電位：、：ＶＤ２＿ＩＮ：配線：、：１１：トランジスタ：、：１２：トランジスタ：、：１３：トランジスタ：、：１４：トランジスタ：、：１５：トランジスタ：、：２１：トランジスタ：、：２２：トランジスタ：、：２３：トランジスタ：、：２４：トランジスタ：、：２５：トランジスタ：、：２６：トランジスタ：、：２７：トランジスタ：、：２８：トランジスタ：、：２９：トランジスタ：、：５０：コンパレータ：、：５１：アンプ：、：１００：半導体装置：、：１１０：異常検知回路：、：１１０＿１：異常検知回路：、：１１０＿２：異常検知回路：、：３００：トランジスタ：、：３１１：基板：、：３１３：半導体領域：、：３１４ａ：低抵抗領域：、：３１４ｂ：低抵抗領域：、：３１５：絶縁体：、：３１６：導電体：、：３２０：絶縁体：、：３２２：絶縁体：、：３２４：絶縁体：、：３２６：絶縁体：、：３２８：導電体：、：３３０：導電体：、：３５０：絶縁体：、：３５２：絶縁体：、：３５４：絶縁体：、：３５６：導電体：、：３６０：絶縁体：、：３６２：絶縁体：、：３６４：絶縁体：、：３６６：導電体：、：３７０：絶縁体：、：３７２：絶縁体：、：３７４：絶縁体：、：３７６：導電体：、：３８０：絶縁体：、：３８２：絶縁体：、：３８４：絶縁体：、：３８６：導電体：、：５００：トランジスタ：、：５０３：導電体：、：５０３ａ：導電体：、：５０３ｂ：導電体：、：５０５：導電体：、：５０５ａ：導電体：、：５０５ｂ：導電体：、：５１０：絶縁体：、：５１０Ａ：トランジスタ：、：５１０Ｂ：トランジスタ：、：５１０Ｃ：トランジスタ：、：５１０Ｄ：トランジスタ：、：５１０Ｅ：トランジスタ：、：５１０Ｆ：トランジスタ：、：５１１：絶縁体：、：５１２：絶縁体：、：５１４：絶縁体：、：５１６：絶縁体：、：５１８：導電体：、：５２０：絶縁体：、：５２１：絶縁体：、：５２２：絶縁体：、：５２４：絶縁体：、：５３０：酸化物：、：５３０ａ：酸化物：、：５３０ｂ：酸化物：、：５３０ｃ：酸化物：、：５３１：領域：、：５３１ａ：領域：、：５３１ｂ：領域：、：５４０ａ：導電体：、：５４０ｂ：導電体：、：５４２：導電体：、：５４２ａ：導電体：、：５４２ｂ：導電体：、：５４３：領域：、：５４３ａ：領域：、：５４３ｂ：領域：、：５４４：絶縁体：、：５４５：絶縁体：、：５４６：導電体：、：５４６ａ：導電体：、：５４６ｂ：導電体：、：５４７：導電体：、：５４７ａ：導電体：、：５４７ｂ：導電体：、：５４８：導電体：、：５５０：絶縁体：、：５５２：金属酸化物：、：５６０：導電体：、：５６０ａ：導電体：、：５６０ｂ：導電体：、：５７０：絶縁体：、：５７１：絶縁体：、：５７３：絶縁体：、：５７４：絶縁体：、：５７５：絶縁体：、：５７６：絶縁体：、：５７６ａ：絶縁体：、：５７６ｂ：絶縁体：、：５８０：絶縁体：、：５８１：絶縁体：、：５８２：絶縁体：、：５８４：絶縁体：、：５８６：絶縁体：、：６００：容量素子：、：６１０：導電体：、：６１２：導電体：、：６２０：導電体：、：６３０：絶縁体：、：６５０：絶縁体

請求の範囲

［請求項１］

第１ソースフォロワと、

第２ソースフォロワと、

コンパレータと、を有し、

前記第１ソースフォロワには、第２高電源電位および低電源電位が供給され、

前記第２ソースフォロワには、第１高電源電位および前記低電源電位が供給され、

前記コンパレータには、前記第１高電源電位および前記低電源電位が供給され、

前記第１高電源電位は、前記低電源電位より、高い電位であり、

前記第２高電源電位は、前記第１高電源電位より、高い電位であり、

前記第１ソースフォロワには、前記第２高電源電位および前記第１高電源電位を用いて、ハイレベルまたはローレベルが表されるデジタル信号が入力され、

前記コンパレータは、前記第１ソースフォロワの出力電位と、前記第２ソースフォロワの出力電位を、比較し、

前記コンパレータは、前記第１高電源電位および前記低電源電位を用いて、ハイレベルまたはローレベルが表されるデジタル信号を出力する、半導体装置。

［請求項２］

第１ソースフォロワと、

第２ソースフォロワと、

コンパレータと、を有し、

前記第１ソースフォロワには、第２高電源電位および低電源電位が供給され、

前記第２ソースフォロワには、第１高電源電位および前記低電源電位が供給され、

前記コンパレータには、前記第１高電源電位および前記低電源電位が供給され、

前記第１高電源電位は、前記低電源電位より、高い電位であり、

前記第２高電源電位は、前記第１高電源電位より、高い電位であり、

前記第１ソースフォロワには、前記第２高電源電位および前記第１高電源電位を用いて、ハイレベルまたはローレベルが表されるデジタル信号が入力され、

前記第１ソースフォロワの出力電位が、前記第２ソースフォロワの出力電位より高い場合、前記コンパレータは、前記第１高電源電位を出力し、

前記第１ソースフォロワの出力電位が、前記第２ソースフォロワの出力電位より低い場合、前記コンパレータは、前記低電源電位を出力する、半導体装置。

［請求項３］

第１ソースフォロワと、

第２ソースフォロワと、

コンパレータと、を有し、

前記第１ソースフォロワには、第２高電源電位および低電源電位が供給され、

前記第２ソースフォロワには、第１高電源電位および前記低電源電位が供給され、

前記コンパレータには、前記第１高電源電位および前記低電源電位が供給され、

前記第１高電源電位は、前記低電源電位より、高い電位であり、

前記第２高電源電位は、前記第１高電源電位より、高い電位であり、

前記第１ソースフォロワには、前記第２高電源電位および前記第１高電源電位を用いて、ハイレベルまたはローレベルが表されるデジタル信号が入力され、

前記第２ソースフォロワには、所定の電位が入力され、

前記第１ソースフォロワの出力電位が、前記第２ソースフォロワの出力電位より高い場合、前記コンパレータは、前記第１高電源電位を出力し、

前記第１ソースフォロワの出力電位が、前記第２ソースフォロワの出力電位より低い場合、前記コンパレータは、前記低電源電位を出力する、半導体装置。

［請求項４］

請求項１乃至請求項３のいずれか一項において、

前記第１ソースフォロワを構成するトランジスタ、前記第２ソースフォロワを構成するトランジスタ、および、前記コンパレータを構成するトランジスタは、ｎチャネル型である、半導体装置。

［請求項５］

請求項１乃至請求項３のいずれか一項において、

前記第１ソースフォロワを構成するトランジスタ、前記第２ソースフォロワを構成するトランジスタ、および、前記コンパレータを構成するトランジスタは、チャネル形成領域に金属酸化物を有する、半導体装置。

図1A 100

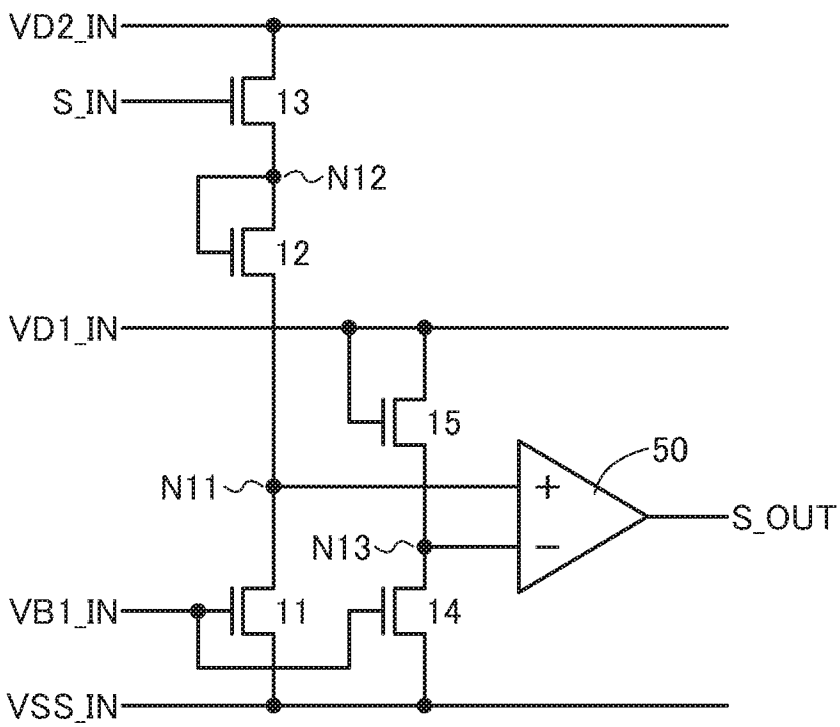


図1B

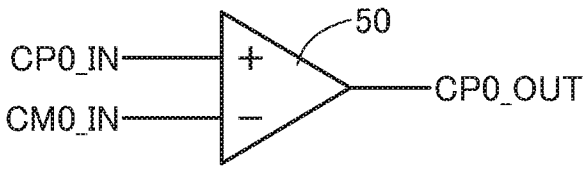


図1C 50

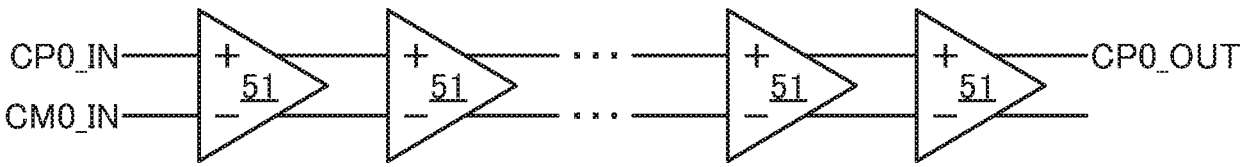


図2A

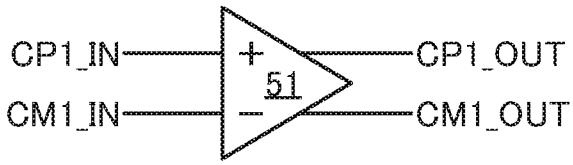


図2B 51

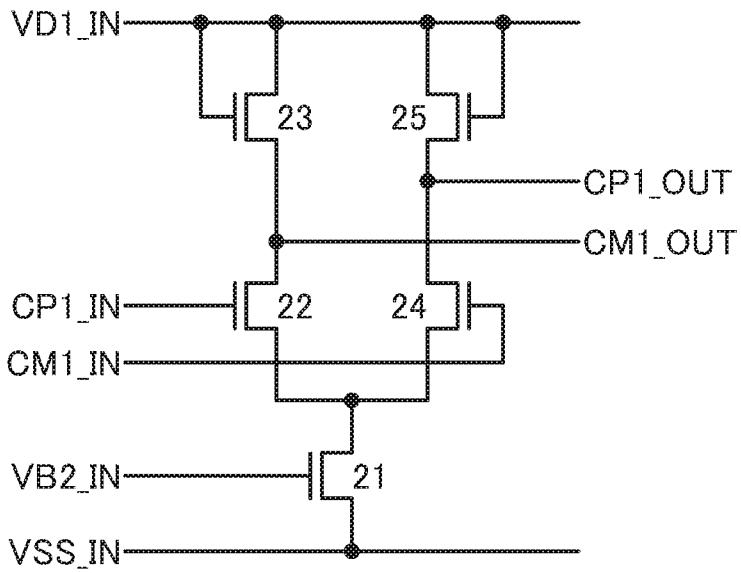


図2C 51

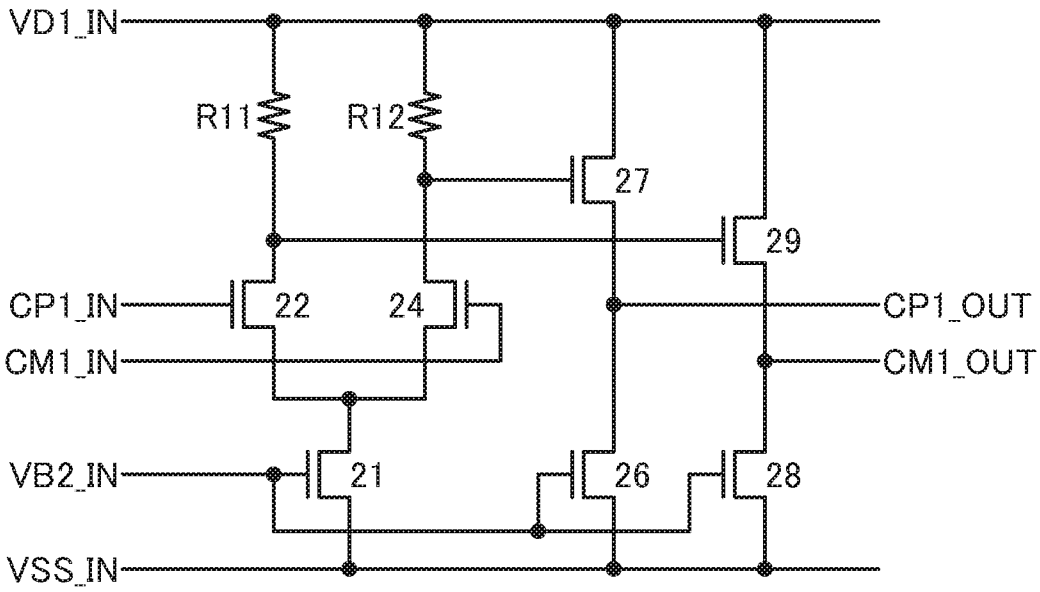


図3

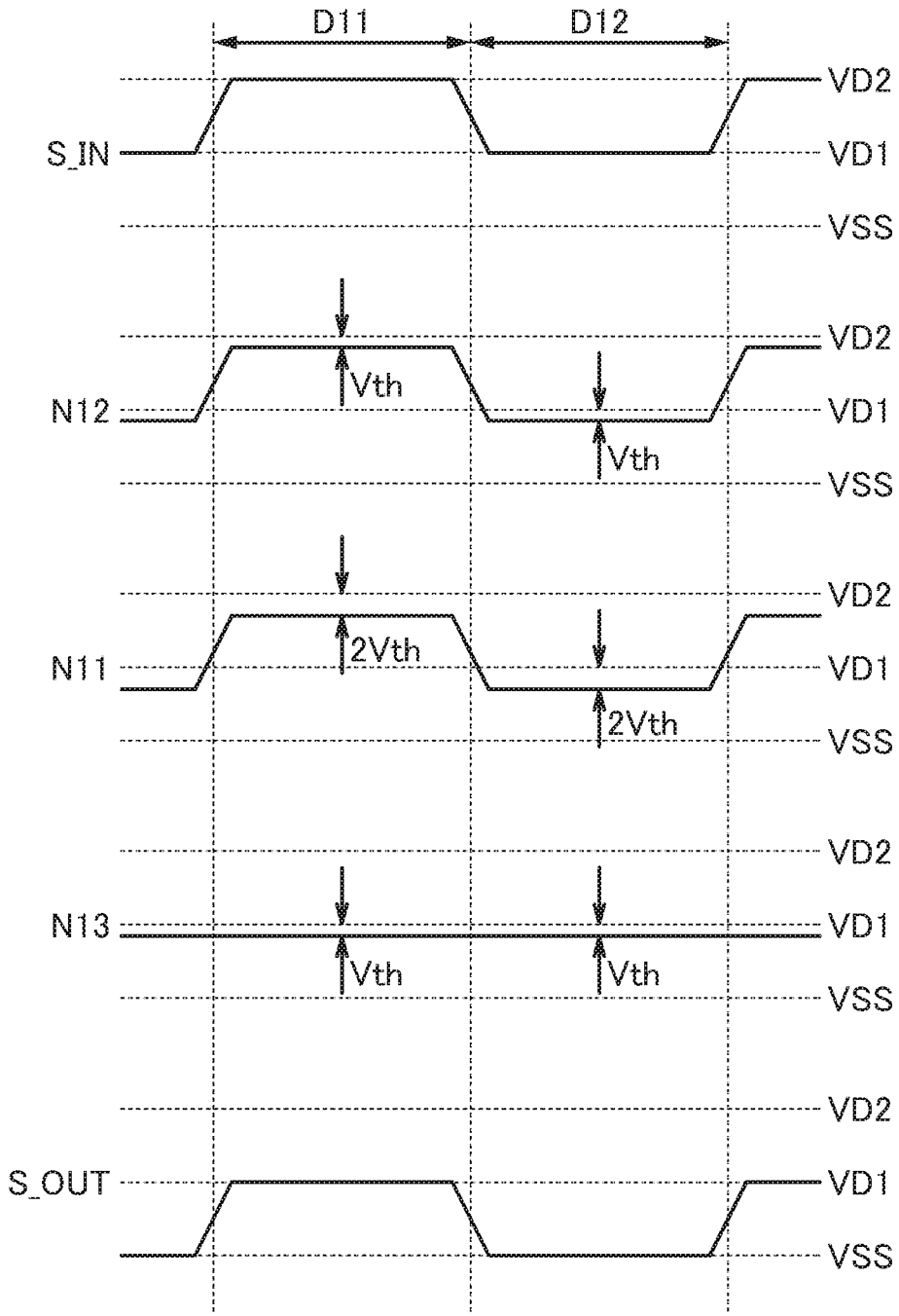

D11
D12
S_IN
VD2
VD1
VSS
N12
Vth
Vth
N11
2Vth
2Vth
N13
Vth
Vth
S_OUT

図4A

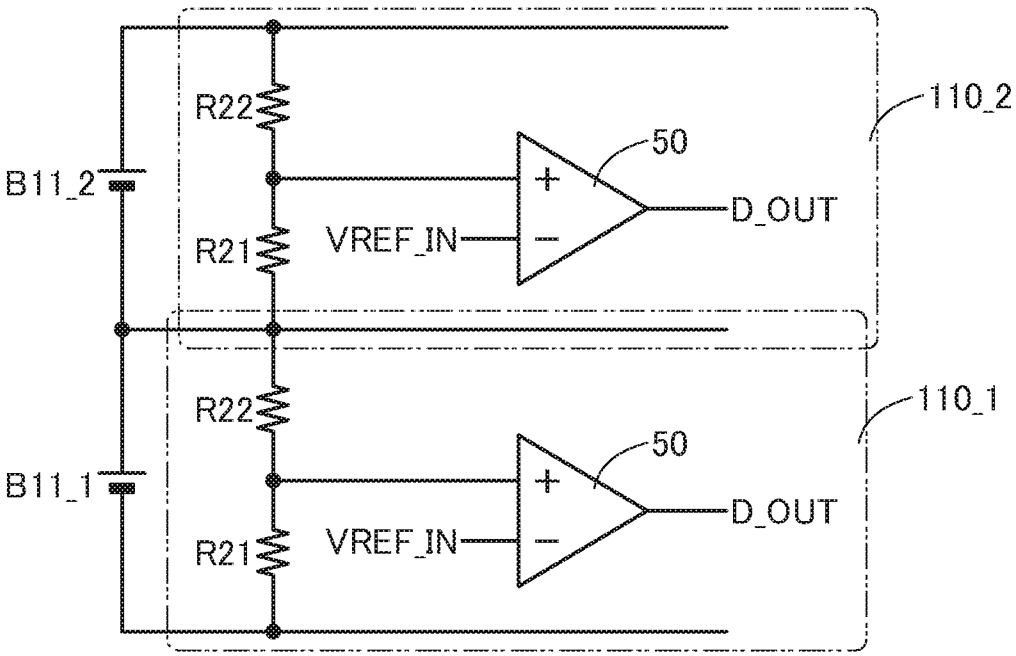

R22
B11_2
R21
VREF_IN
50
D_OUT
110_2
R22
B11_1
R21
VREF_IN
50
D_OUT
110_1

図4B

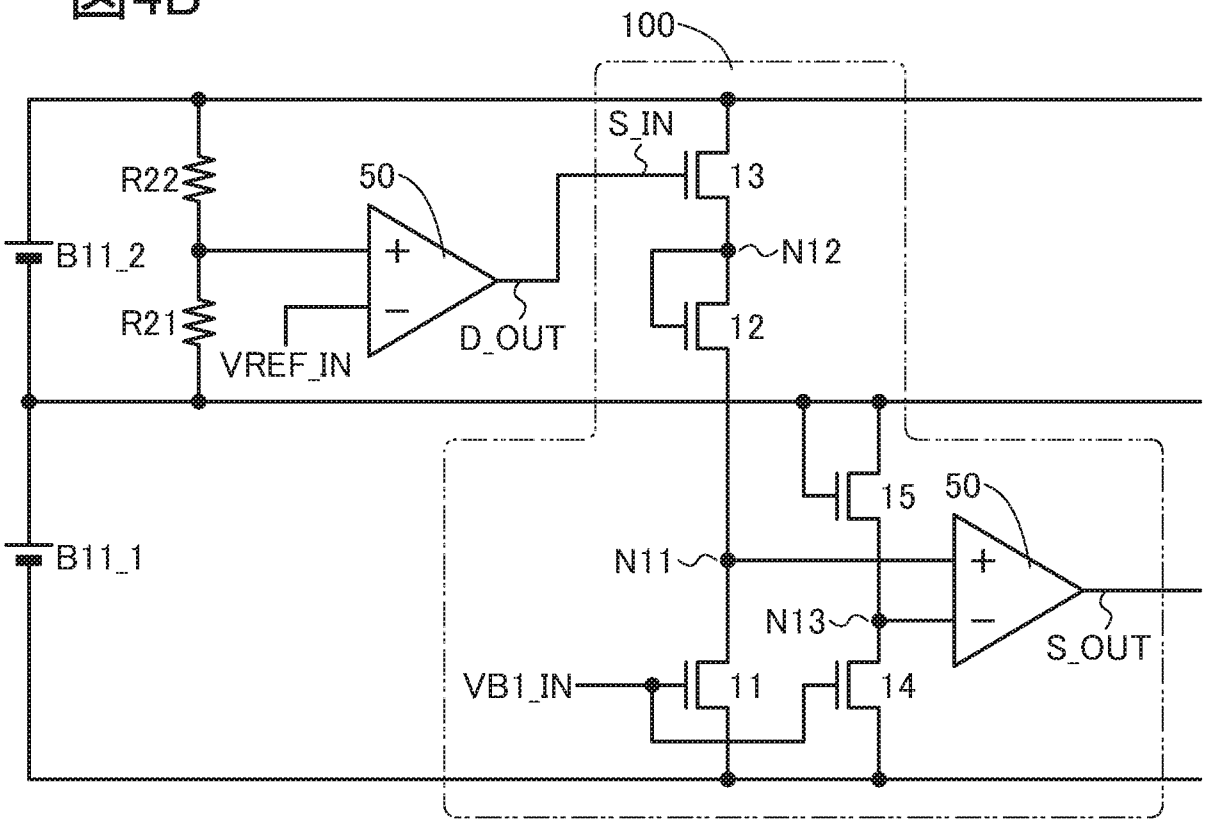

100
S_IN
13
R22
50
B11_2
N12
R21
VREF_IN
D_OUT
12
15
50
B11_1
N11
N13
S_OUT
VB1_IN
11
14

図5

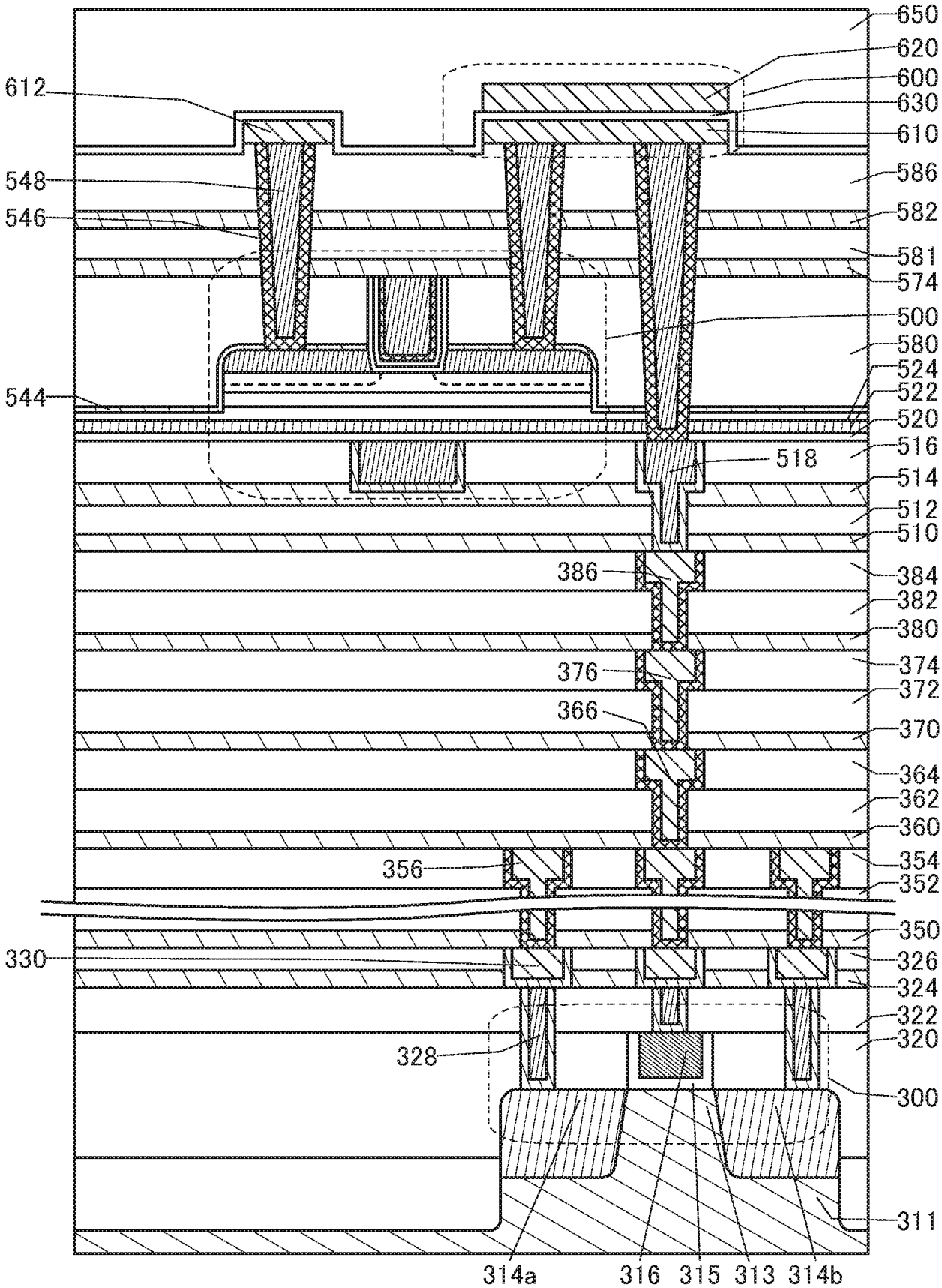

650
620
600
630
610
612
586
548
582
546
581
574
500
580
524
544
522
520
516
518
514
512
510
386
384
382
380
376
374
372
366
370
364
362
360
356
354
352
350
330
326
324
322
320
328
300
311
314a
316
315
313
314b

図6A 500

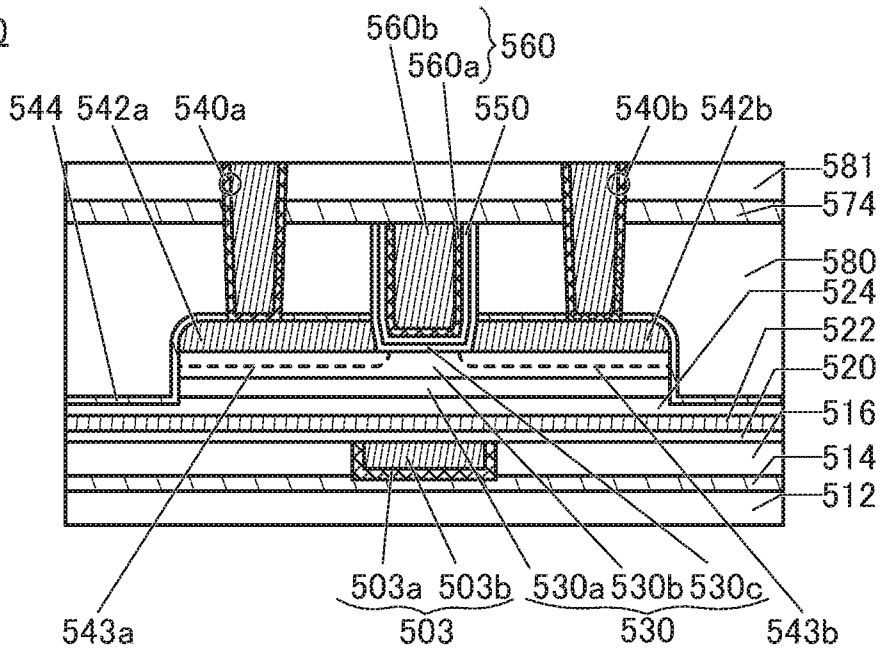


図6B 500

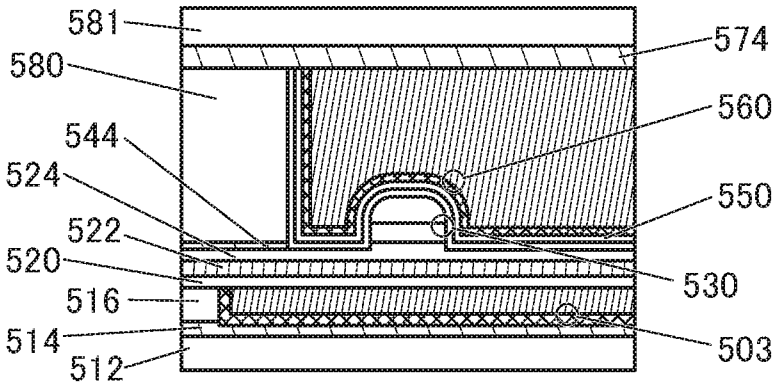


図6C 300

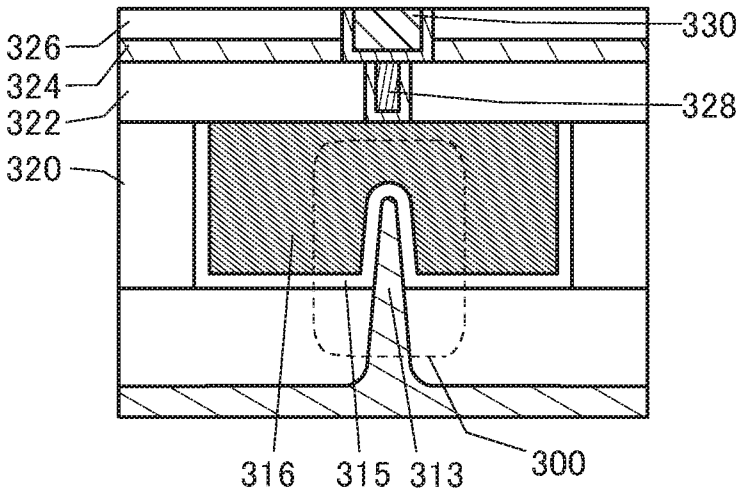


図7A

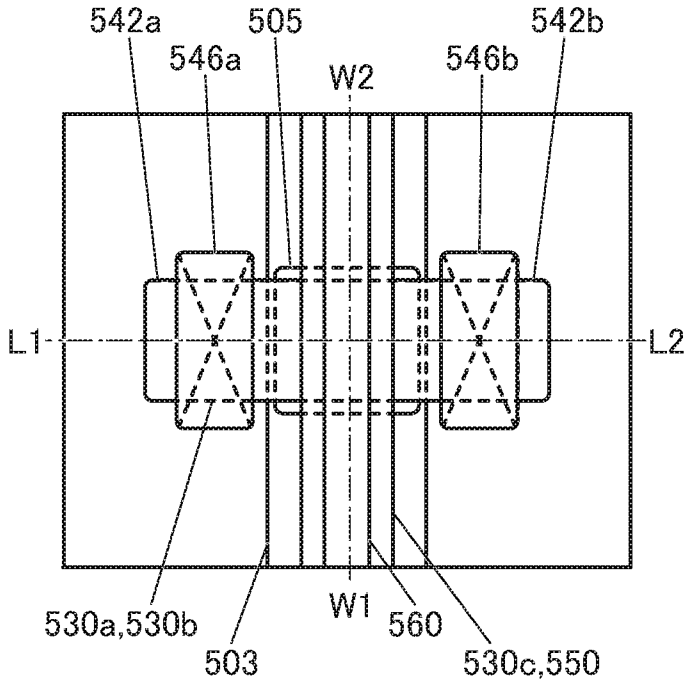

510A
542a
505
542b
546a
W2
546b
L1
L2
530a,530b
503
W1
560
530c,550

図7C

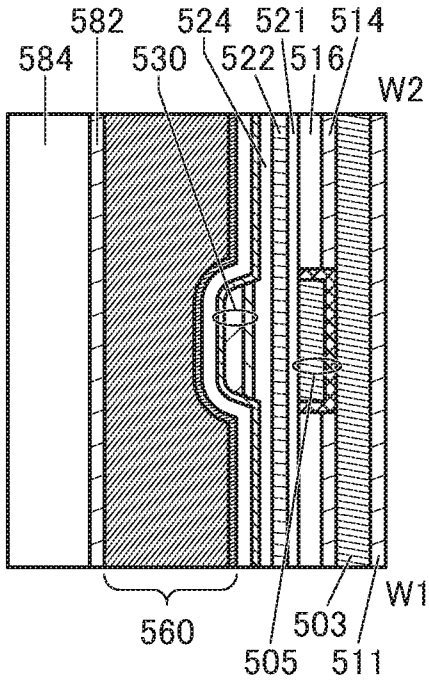

582
524
521
514
584
530
522
516
W2
560
503
W1
505
511

図7B

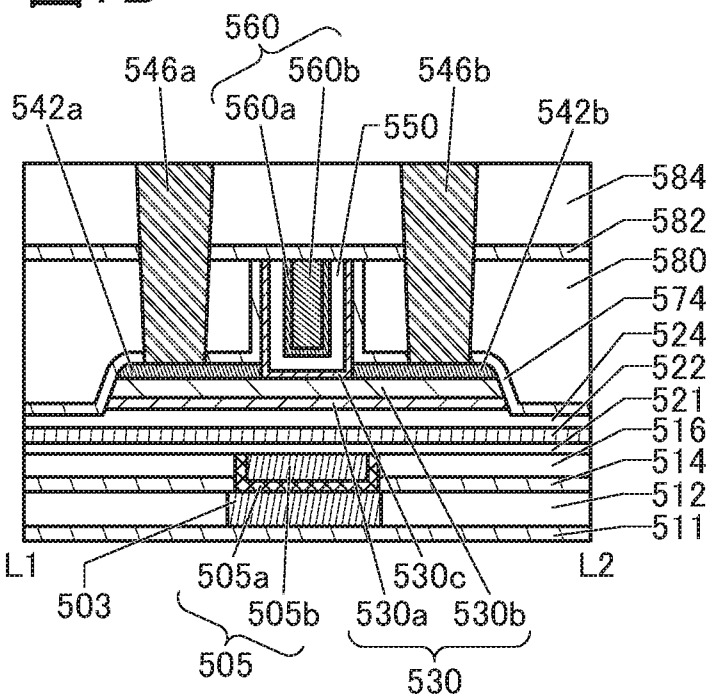

560
546a
560b
546b
542a
560a
550
542b
584
582
580
574
524
522
521
516
514
512
511
L1
L2
505a
530c
503
505b
530a
530b
505
530

図8A

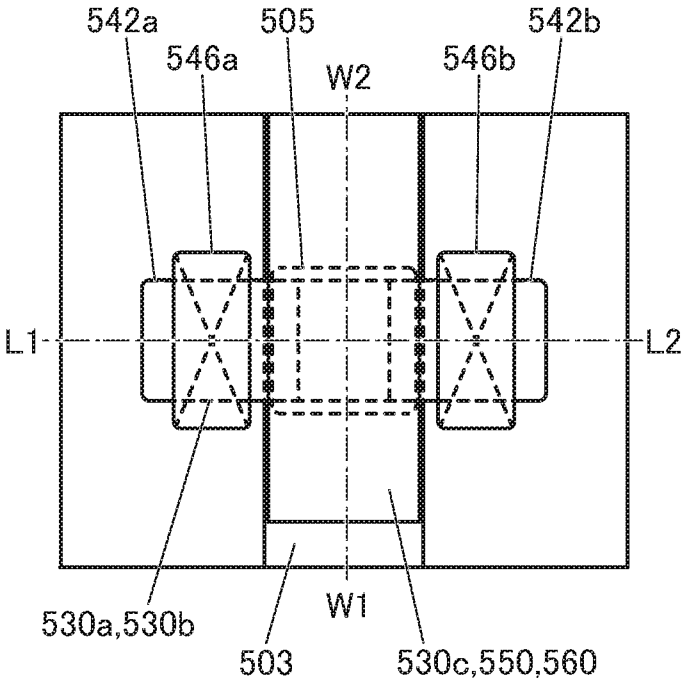

510B
542a
546a
505
W2
546b
542b
L1
L2
530a,530b
503
W1
530c,550,560

図8C

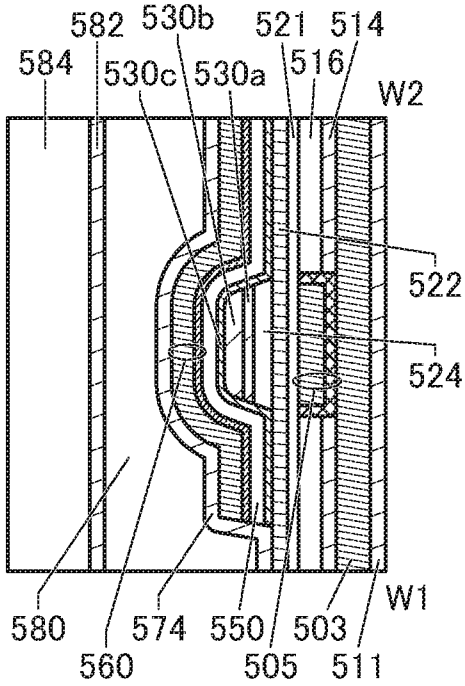

582
530b
521
514
584
530c
530a
516
W2
522
524
580
574
550
503
W1
560
505
511

図8B

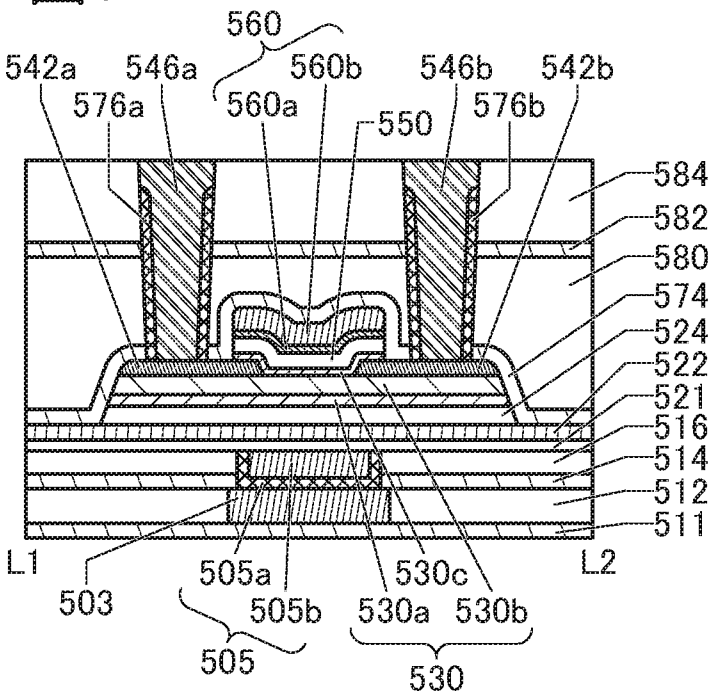

560
542a
546a
560b
546b
542b
576a
560a
550
576b
584
582
580
574
524
522
521
516
514
512
511
L1
L2
503
505a
505b
530c
530a
530b
505
530

図9A

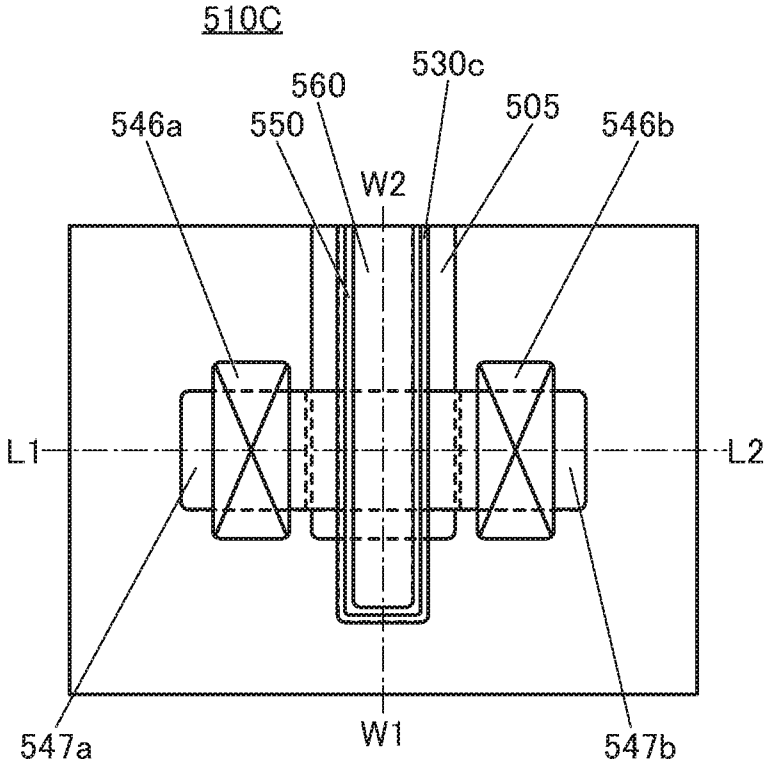

510C
560
530c
505
546a
550
546b
W2
L1
L2
547a
W1
547b

図9C

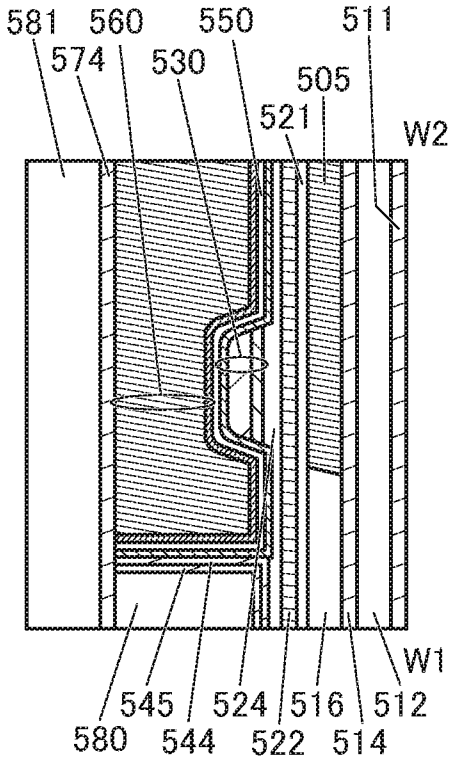

581
560
550
511
574
530
505
521
W2
W1
580
545
544
524
522
516
514
512

図9B

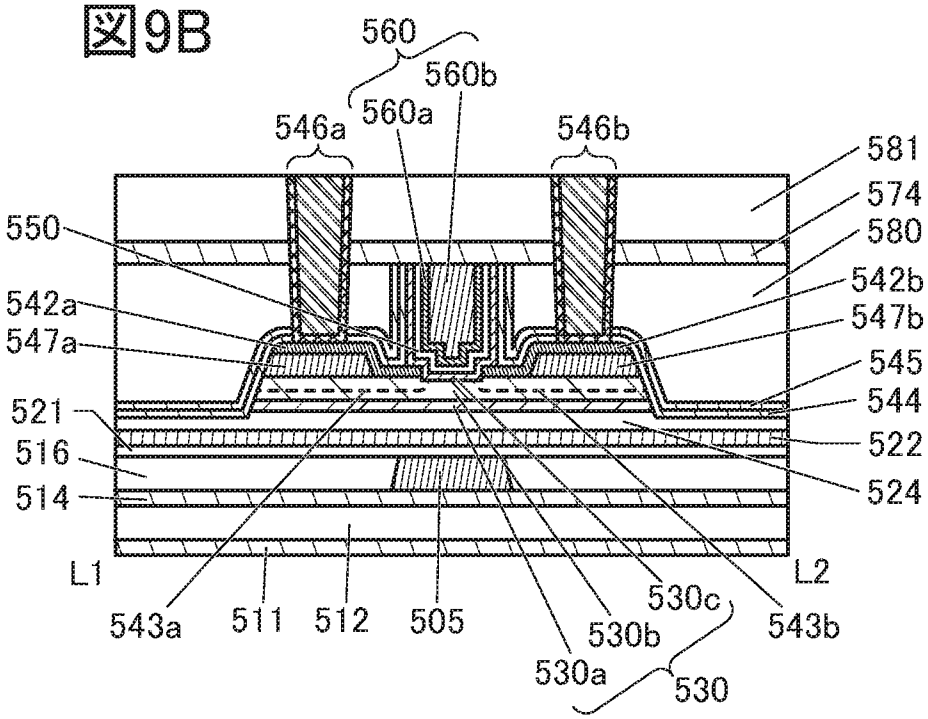

560
560b
546a
560a
546b
581
574
550
580
542b
542a
547b
547a
545
544
521
522
516
524
514
L1
L2
543a
511
512
505
530c
530b
543b
530a
530

図10A

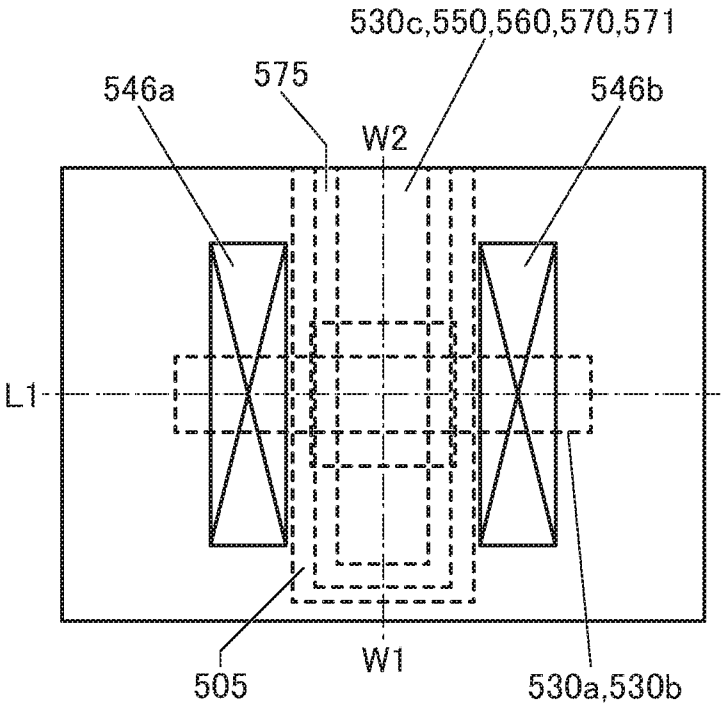


図10C

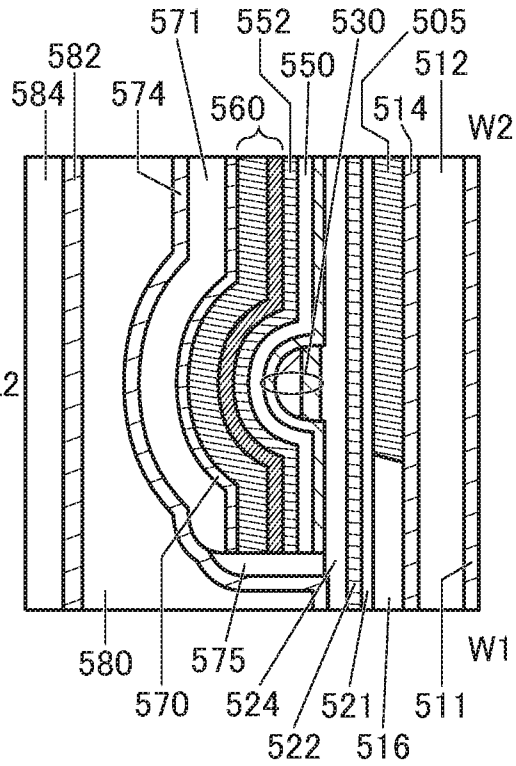


図10B

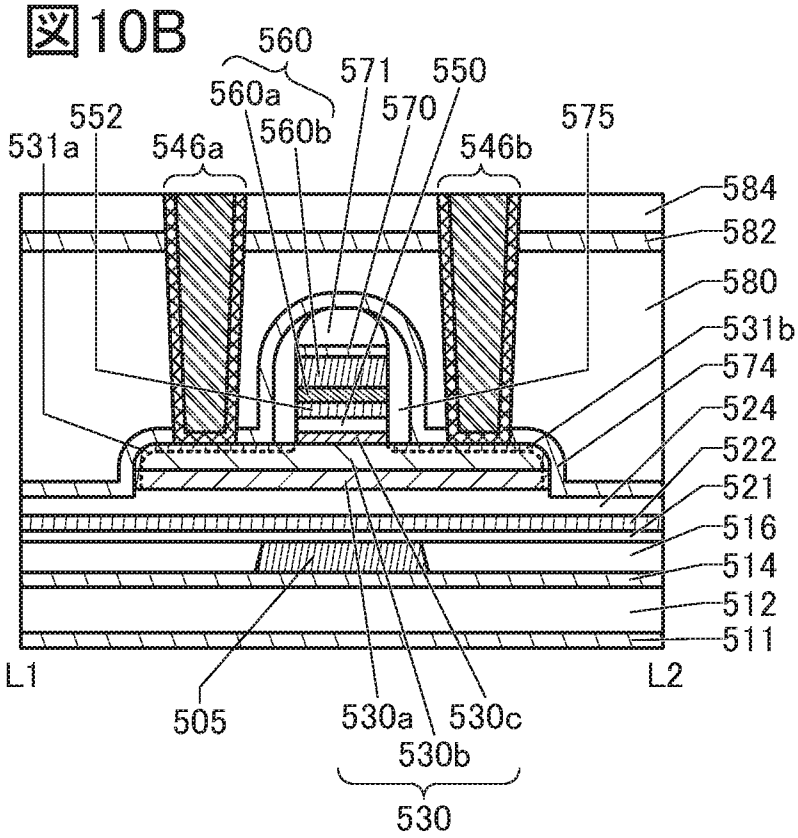


図11A

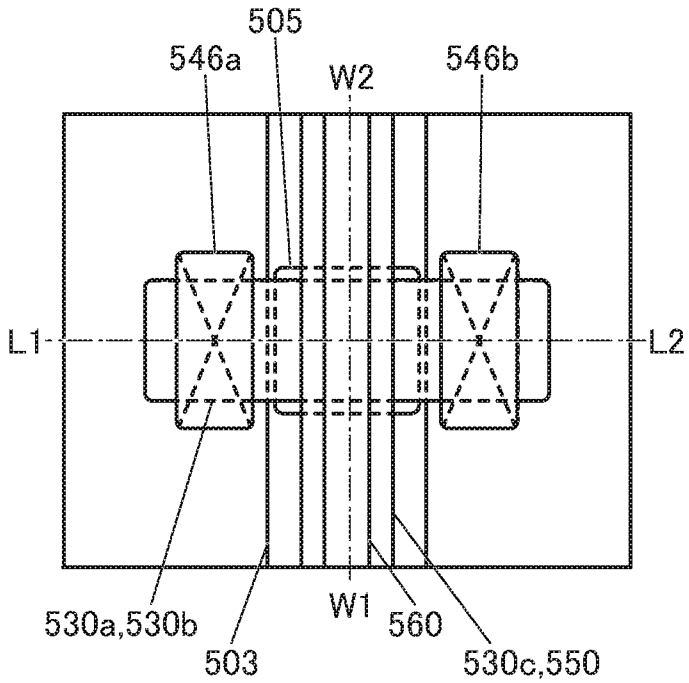


図11C

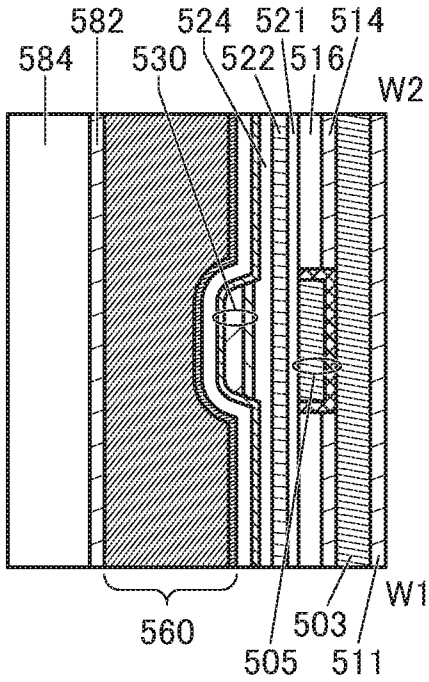


図11B

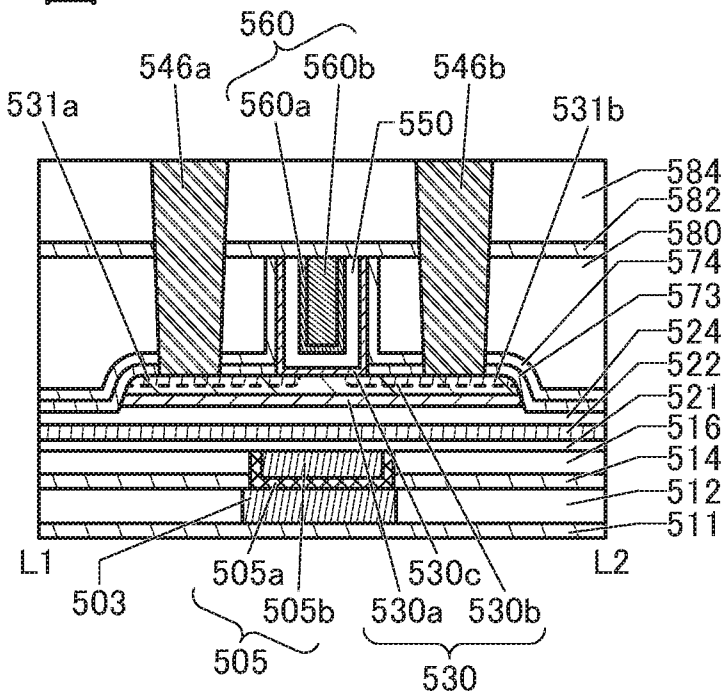


図12A

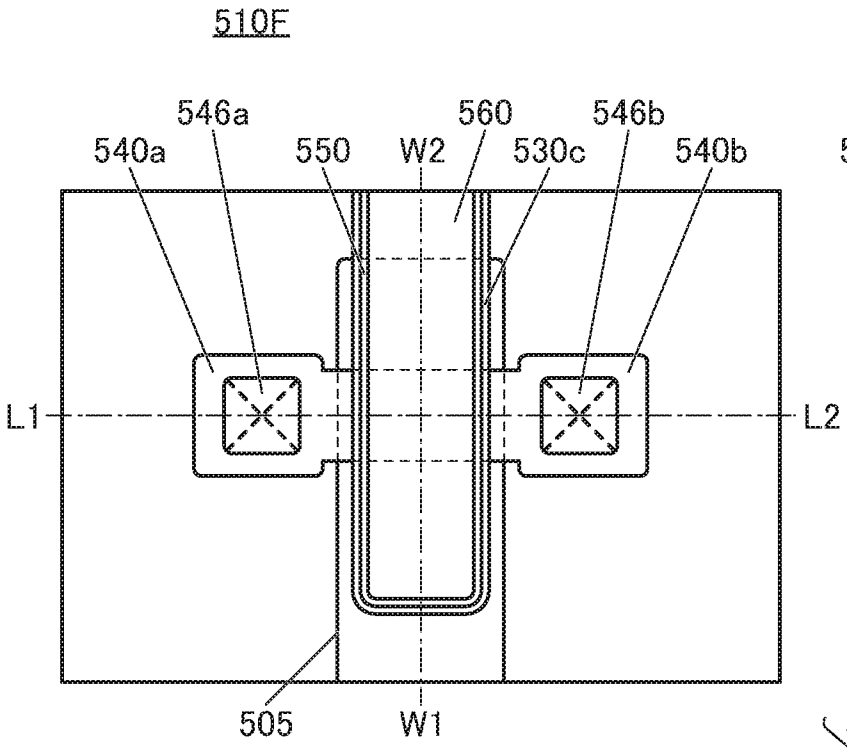


図12C

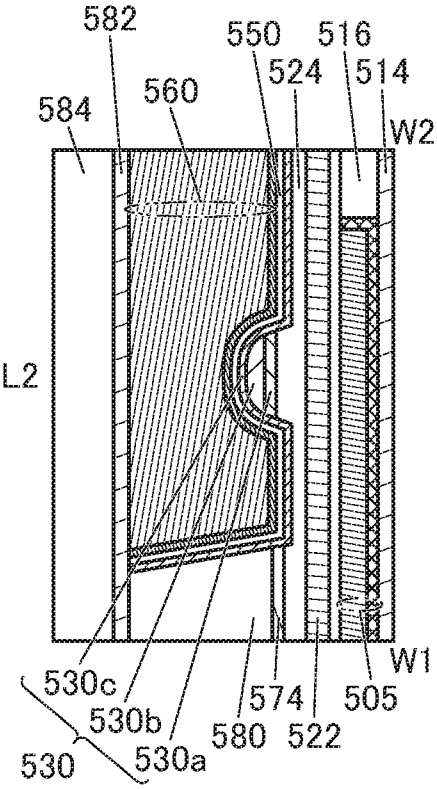


図12B

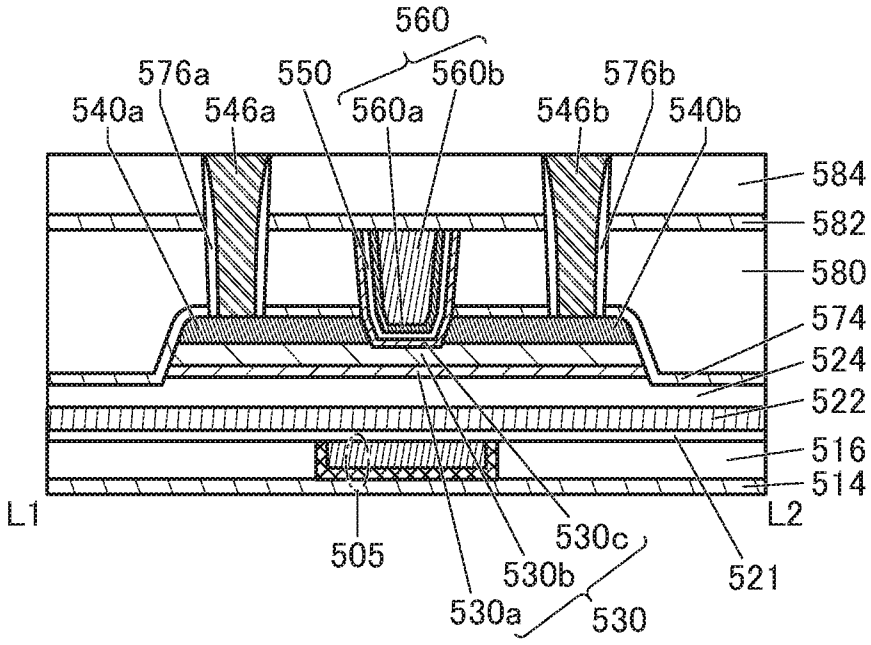


図13A

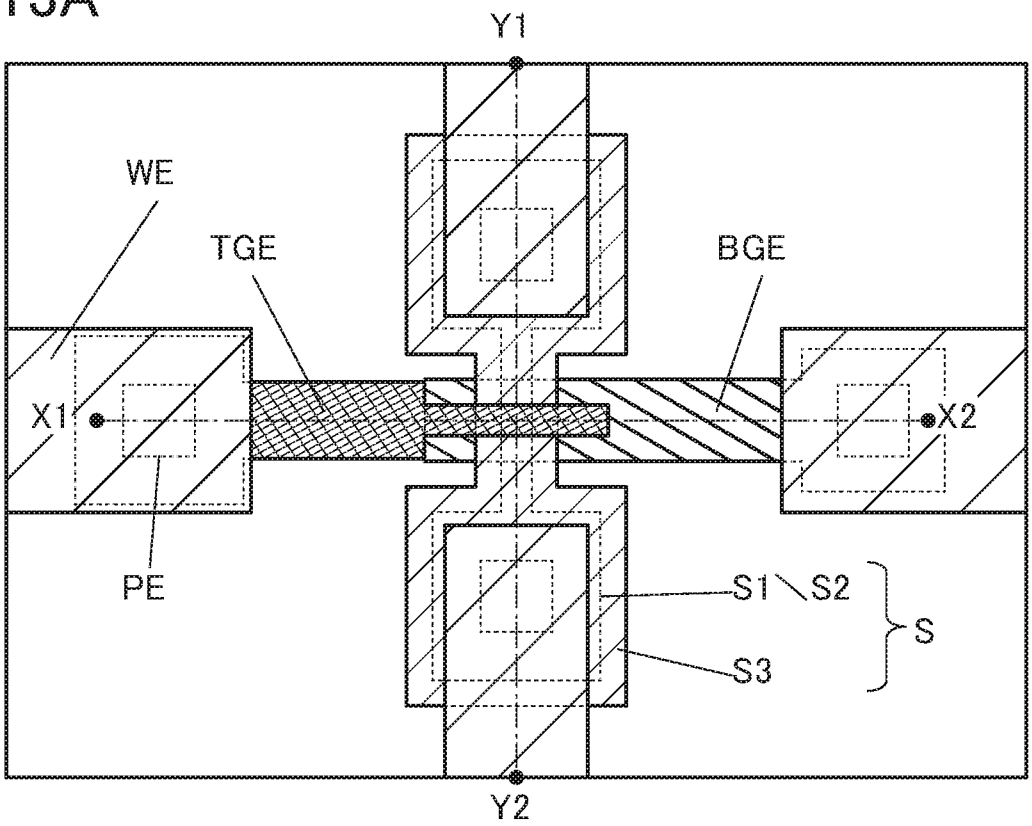


図13B

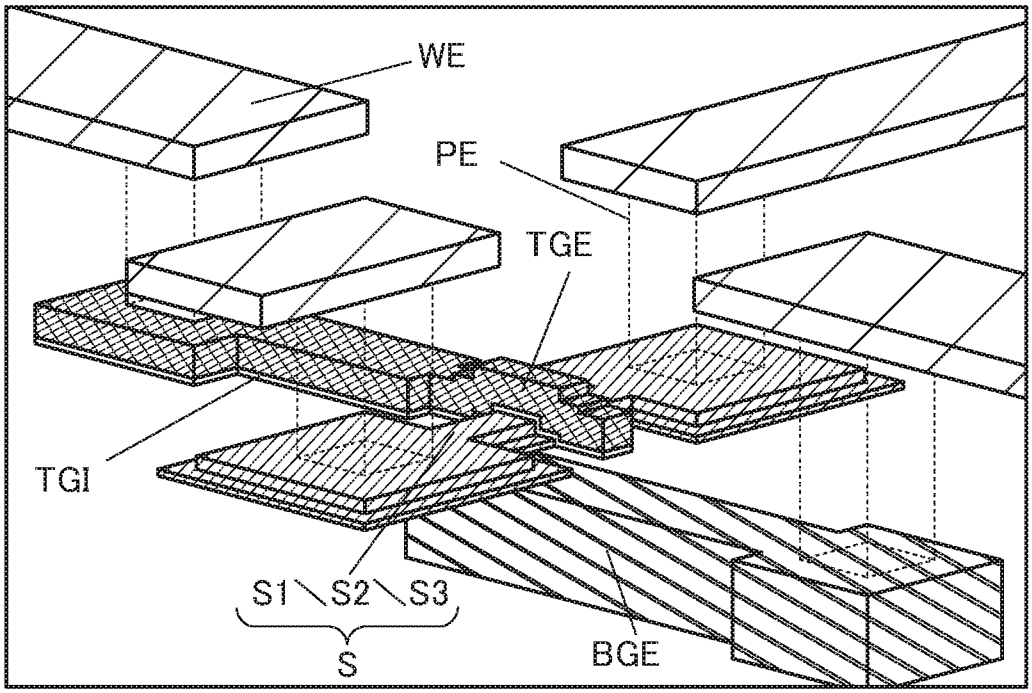


図14A

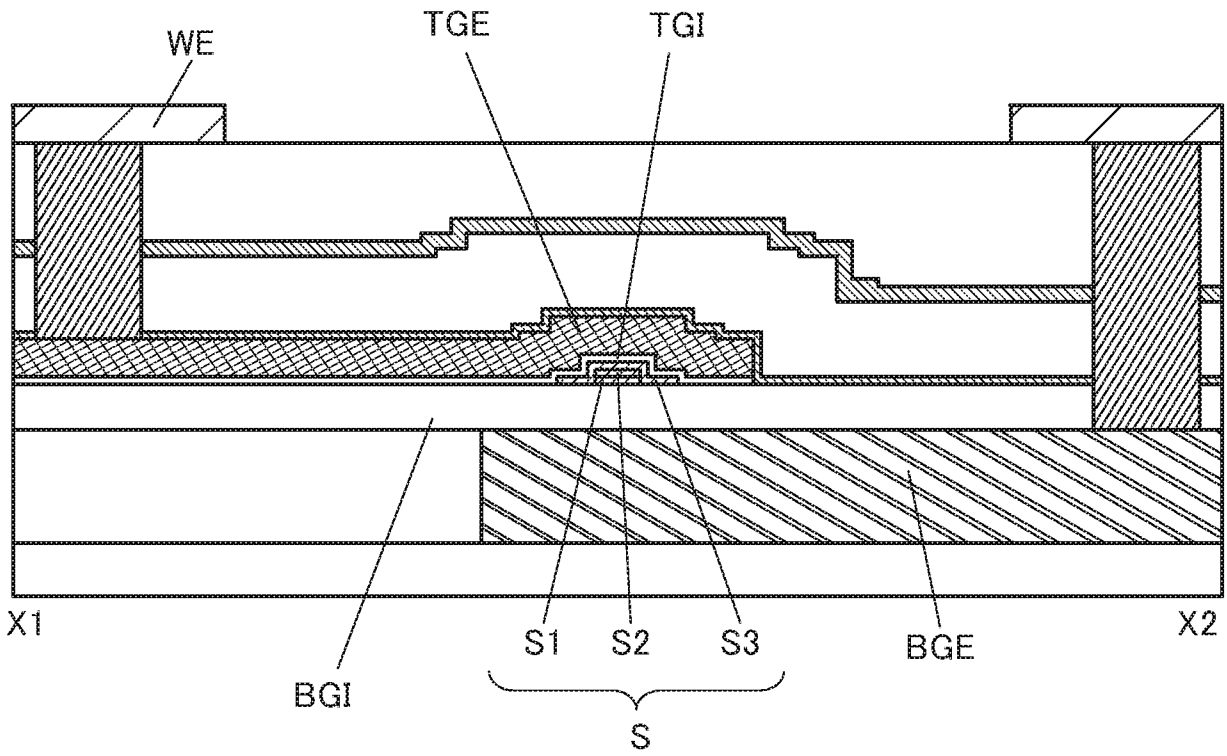

WE
TGE
TGI
X1
X2
BGI
S1
S2
S3
BGE
S

図14B

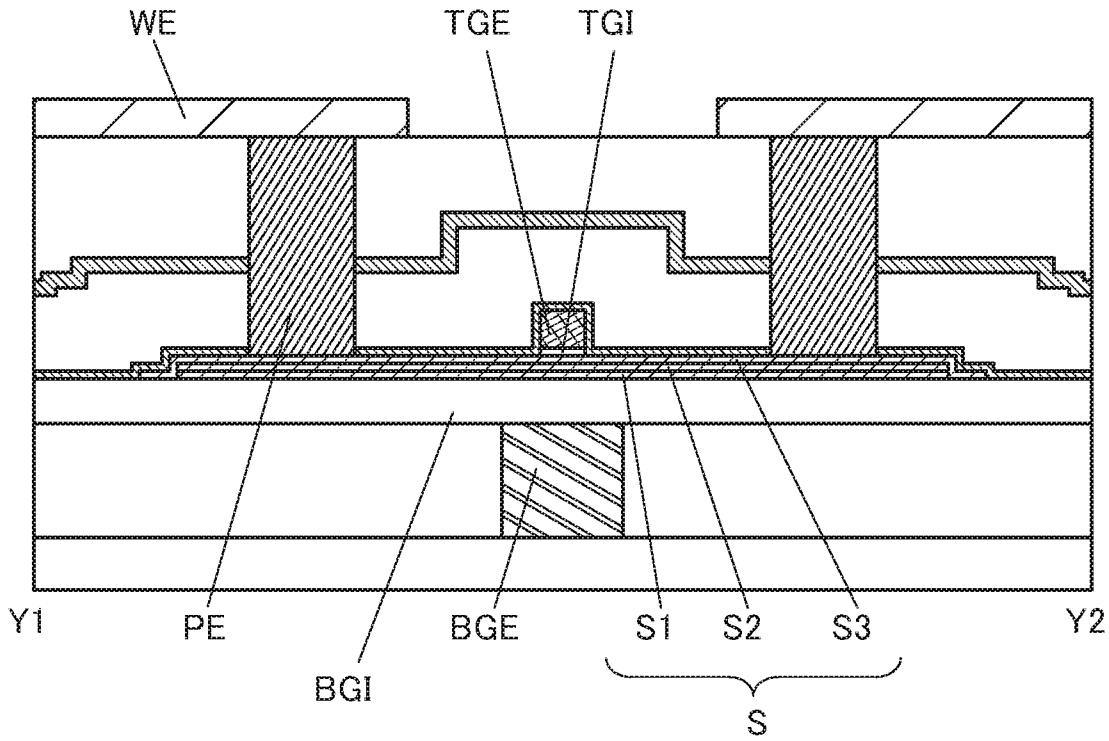

WE
TGE
TGI
Y1
Y2
PE
BGE
BGI
S1
S2
S3
S

図15A

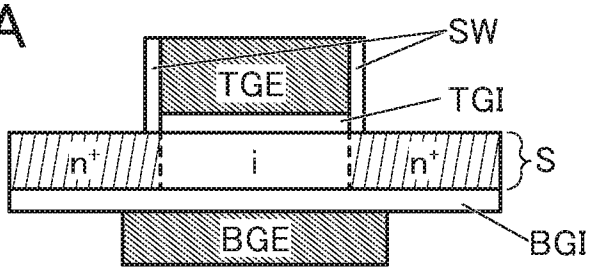


図15B

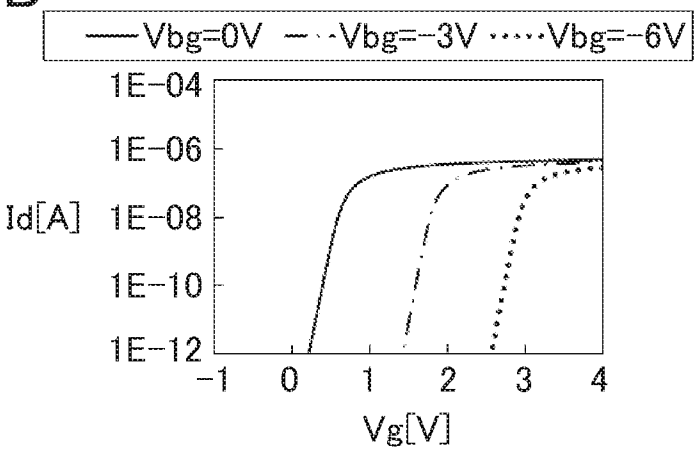


図15C

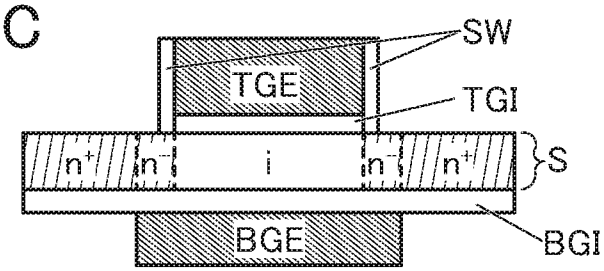
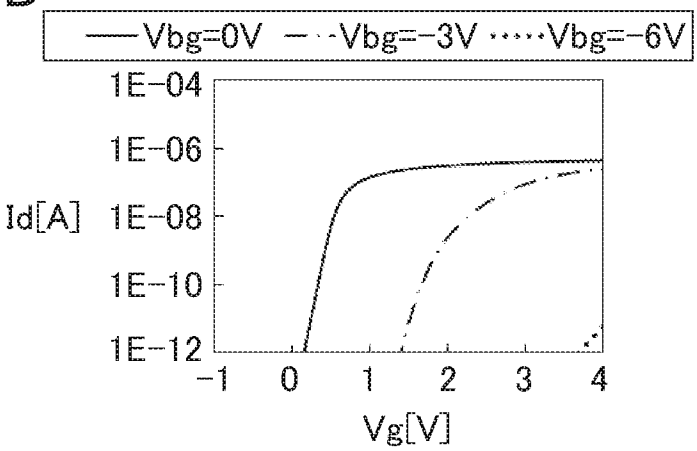


図15D



INTERNATIONAL SEARCH REPORT

International application No.
PCT/IB2019/058800

A. CLASSIFICATION OF SUBJECT MATTER
H01L 21/336(2006.01)i; H01L 29/786(2006.01)i; H03K 19/0185(2006.01)i; H03K 19/0944(2006.01)i
FI: H03K19/0185 210; H03K19/0944; H01L29/78 618
According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
H01L21/336; H01L29/786; H03K19/0185; H03K19/0944

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan	1922-1996
Published unexamined utility model applications of Japan	1971-2020
Registered utility model specifications of Japan	1996-2020
Published registered utility model applications of Japan	1994-2020

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	WO 2013/046898 A1 (SHARP CORP.) 04.04.2013 (2013-04-04) entire text, all drawings	1-5
A	WO 2014/171190 A1 (SHARP CORP.) 23.10.2014 (2014-10-23) entire text, all drawings	1-5

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
22 January 2020 (22.01.2020)	04 February 2020 (04.02.2020)

Name and mailing address of the ISA/	Authorized officer
Japan Patent Office 3-4-3, Kasumigaseki, Chiyoda-ku, Tokyo 100-8915, Japan	Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/IB2019/058800

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
WO 2013/046898 A1	04 Apr. 2013	US 2014/0347116 A1 entire text, all drawings EP 2763320 A1 CN 103843251 A TW 201315150 A	
WO 2014/171190 A1	23 Oct. 2014	US 2015/0358003 A1 entire text, all drawings CN 105144584 A	

国際調査報告

国際出願番号
PCT/IB2019/058800

A. 発明の属する分野の分類（国際特許分類（ＩＰＣ））

H01L 21/336(2006.01)i; H01L 29/786(2006.01)i; H03K 19/0185(2006.01)i; H03K 19/0944(2006.01)i
FI: H03K19/0185 210; H03K19/0944; H01L29/78 618

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

H01L21/336; H01L29/786; H03K19/0185; H03K19/0944

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	１９２２－１９９６年
日本国公開実用新案公報	１９７１－２０２０年
日本国実用新案登録公報	１９９６－２０２０年
日本国登録実用新案公報	１９９４－２０２０年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献のカテゴリー*	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
A	WO 2013/046898 A1 (シャープ株式会社) 04.04.2013 (2013-04-04) 全文全図	１－５
A	WO 2014/171190 A1 (シャープ株式会社) 23.10.2014 (2014-10-23) 全文全図	１－５

☐ Ｃ欄の続きにも文献が列挙されている。

☑ パテントファミリーに関する別紙を参照。

＊ 引用文献のカテゴリー
“A” 特に関連のある文献ではなく、一般的技術水準を示すもの
“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
“O” 口頭による開示、使用、展示等に言及する文献
“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献
“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの
“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
“Y” 特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
“&” 同一パテントファミリー文献

国際調査を完了した日	国際調査報告の発送日
22.01.2020	04.02.2020

名称及びあて先
日本国特許庁(ISA/JP)
〒100-8915
日本国
東京都千代田区霞が関三丁目４番３号

権限のある職員（特許庁審査官）
工藤　一光 5W 9274

電話番号 03-3581-1101 内線 3576

国際調査報告
パテントファミリーに関する情報

国際出願番号
PCT/IB2019/058800

引用文献	公表日	パテントファミリー文献	公表日
WO 2013/046898 A1	04.04.2013	US 2014/0347116 A1 全文全図 EP 2763320 A1 CN 103843251 A TW 201315150 A	
WO 2014/171190 A1	23.10.2014	US 2015/0358003 A1 全文全図 CN 105144584 A	