

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

H01L 21/3065 (2006.01)

C23F 1/00 (2006.01)

H05H 1/00 (2006.01)



[12] 发明专利说明书

专利号 ZL 200410003858.X

[45] 授权公告日 2008年4月2日

[11] 授权公告号 CN 100378924C

[22] 申请日 1997.1.23

[21] 申请号 200410003858.X

分案原申请号 97197108.0

[30] 优先权

[32] 1996.7.3 [33] US [31] 08/675,093

[73] 专利权人 泰格尔公司

地址 美国加利福尼亚州

[72] 发明人 斯蒂芬·P·德奥尼拉斯

艾尔弗德·科弗 罗伯特·C·韦尔

[56] 参考文献

US 4,963,242 A 1990.10.16

US 4,579,618 A 1986.4.1

US 4,464,223 A 1984.8.7

JP2-119124 1990.5.7

US 4,774,437 A 1988.9.27

审查员 曹轶乐

[74] 专利代理机构 北京市柳沈律师事务所

代理人 黄小临 王志森

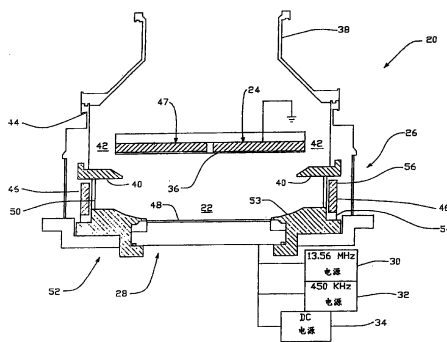
权利要求书4页 说明书12页 附图10页

[54] 发明名称

等离子腐蚀反应器

[57] 摘要

一种等离子体腐蚀反应器，包括：反应室；上电极；下电极；与所述下电极相连的第一电源，其产生第一频率的功率；与所述下电极相连的第二电源，其产生第二频率的功率；所述下电极关联于适于固定要处理的晶片的夹盘；所述第一电源产生高频功率；所述第二电源产生低频功率；及侧壁外围电极，与产生低频功率的第三电源相连。等离子体腐蚀反应器能够腐蚀用于高密度半导体器件的新出现的膜。



1. 一种等离子体腐蚀反应器，包括：
反应室；
上电极；
下电极；
与所述下电极相连的第一电源，其产生第一频率的功率；
与所述下电极相连的第二电源，其产生第二频率的功率；
所述下电极关联于适于固定要处理的晶片的夹盘；
所述第一电源产生高频功率；
所述第二电源产生低频功率；及
侧壁外围电极，与产生低频功率的第三电源相连。
2. 如权利要求1所述的等离子体腐蚀反应器，包括：
磁限制装置，适于在所述反应器中包含等离子体。
3. 如权利要求2所述的等离子体腐蚀反应器，包括：
所述反应室包括上壁、下壁和位于所述上壁和所述下壁之间的外围侧壁；
所述下电极邻近所述下壁，并且所述限制装置邻近所述外围侧壁。
4. 如权利要求3所述的等离子体腐蚀反应器，包括：
所述限制装置还邻近所述顶壁。
5. 如权利要求3所述的等离子体腐蚀反应器，其中：
所述限制装置包括多个磁体，所述磁体基本平行并绕所述外围侧壁定位。
6. 如权利要求3所述的等离子体腐蚀反应器，其中：
所述限制装置包括多个磁体；并且
所述磁体是稀土磁体。
7. 如权利要求3所述的等离子体腐蚀反应器，其中：
所述限制装置包括多个磁体；
所述反应室具有中心；并且
所述磁体是具有北极和南极面的极面磁体，并且所述磁体交替排列，使得首先一个磁体的北极面然后第二个磁体的南极面指向所述反应室的中

心。

8. 如权利要求 3 所述的等离子体腐蚀反应器, 其中:
所述限制装置包括与所述外围侧壁关联的多个磁体;
所述上电极与所述上壁关联; 并且
9. 如权利要求 8 所述的等离子体腐蚀反应器, 其中:
所述上壁具有中心; 并且
所述限制装置包括多个磁体;
与所述上壁关联的所述另外多个磁体沿着从所述上壁的中心延伸出的弧放置。
10. 如权利要求 2 所述的等离子体腐蚀反应器, 包括:
磁限制装置, 与所述反应室关联。
11. 如权利要求 10 所述的等离子体腐蚀反应器, 其中:
所述磁限制由稀土磁体构成。
12. 如权利要求 11 所述的等离子体腐蚀反应器, 其中:
所述稀土磁体是钐钴磁体。
13. 如权利要求 2 所述的等离子体腐蚀反应器, 包括:
所述限制装置具有绕所述反应室定位的一个或多个磁体; 及
每个所述磁体在表面具有 1500 高斯到 2500 高斯的强度。
14. 如权利要求 13 所述的等离子体腐蚀反应器, 其中:
由所述稀土磁体建立的磁场是对称的。
15. 如权利要求 1 所述的等离子体腐蚀反应器, 其中:
所述反应器能够腐蚀高导电性材料。
16. 如权利要求 1 所述的等离子体腐蚀反应器, 其中:
所述反应器能够将高导电性材料腐蚀到亚微米尺寸。
17. 如权利要求 1 所述的等离子体腐蚀反应器, 其中:
所述反应器能够将锆钛酸铅、铂、铌、钛酸锶铌、钛酸锶钡、氧化铌、钒、和氧化钒中的至少一种的膜腐蚀到亚微米尺寸。
18. 如权利要求 1 所述的等离子体腐蚀反应器, 其中:
所述反应器能够腐蚀用于铁电随机存取存储器(FRAM)的晶片。
19. 如权利要求 1 所述的等离子体腐蚀反应器, 其中:
所述第一电源产生 2MHz 到 950MHz 的高频功率; 及

所述第二电源产生 10KHz 到 1MHz 的低频功率。

20. 如权利要求 1 所述的等离子体腐蚀反应器，其中：

所述第一电源产生 10W 直至 2000W；及

所述第二电源产生 100W 直至 3000W。

21. 如权利要求 1 所述的等离子体腐蚀反应器，其中：

所述反应室能够工作在 150 毫米或以下。

22. 如权利要求 1 所述的等离子体腐蚀反应器，其中：

所述上电极是电浮置或接地的一种。

23. 如权利要求 1 所述的等离子体腐蚀反应器，其中：

所述第二电源产生 1MHz 或以下的功率；及

所述第一电源产生 2MHz 或以上的功率。

24. 如权利要求 1 所述的等离子体腐蚀反应器，其中：

所述第一电源产生 13.56MHz 的功率；及

所述第二电源产生 450KHz 的功率。

25. 如权利要求 1 所述的等离子体腐蚀反应器，包括：

磁限制装置，适于在所述反应器中包含等离子体；及

与所述下电极相连的第四电源，所述第四电源是 DC 电源，

其中所述上电极是一个电浮置或接地的电极。

26. 如权利要求 25 所述的等离子体腐蚀反应器，其中：

所述第二电源产生 1MHz 或以下的功率；及

所述第一电源产生 2MHz 或以上的功率。

27. 如权利要求 25 所述的等离子体腐蚀反应器，其中：

所述第一电源产生 13.56MHz 的功率；及

所述第二电源产生 450KHz 的功率。

28. 如权利要求 1 所述的等离子体腐蚀反应器，其中：

所述下电极与所述上电极隔开；

所述反应室包括上壁、下壁和位于所述上壁和所述下壁之间的外围侧壁；

所述下电极邻近所述下壁；及

所述侧壁外围电极邻近所述外围侧壁。

29. 如权利要求 28 所述的等离子体腐蚀反应器，包括：

磁限制装置，适于在所述反应器中包含等离子体。

等离子腐蚀反应器

本申请是申请日为1997年1月23日、申请号为97197108.0、发明名称为“等离子腐蚀反应器及用于新出现的膜的方法”的专利申请的分案申请。

技术领域

本发明涉及改进的等离子腐蚀反应设备及方法，具体涉及等离子腐蚀反应器。

背景技术

一组新的新出现的膜(emerging film)正有益地用于如高密度 DRAM 等 高密度半导体芯片的开发中。这些材料通过使存储器件的各结构的尺寸减小提供较高容量的器件。因此，需要提高选择性和外形控制。

过去，人们使用作为慢物理处理的离子铣在半导体晶片上建立所要求外形。这种离子铣的缺点是在半导体晶片上形成的外形对离子铣束的角度敏感，所以不得不精确地定位离子铣束，以获得所要求的外形。然而，在实现这些外形时，出现了从所要求的外形的边缘立起的大遮盖物或肋条。因此，离子铣不适用于新出现的膜。

用于新出现的膜的等离子腐蚀工艺较快，但这些工艺在某种程度上导致了不能接受的结构外形。因此，需要提供能够快速精确地处理用于最新半导体产品的新出现的膜的工艺。

发明内容

本发明针对一种等离子腐蚀反应器，它能够成功地处理用于高密度半导体器件的新出现的膜。

本发明提供的等离子反应器具有反应室和接地的上电极，与高频电源和低频电源连接的下电极，定位于上下电极之间的外围或环形电极。所述的外围或环形电极的电位能够浮置。另外，环形电极可以接地。这种反应

器可成功地处理用于高密度半导体产品的最新出现的膜。

本发明再一目的是提供带有磁体的反应室，所述磁体用于产生高磁场，并由此产生足够密度的等离子体，用于成功地腐蚀最新出现的膜。

本发明再一目的是具有受一种或更多的电源控制的等离子体的密度和腐蚀特性。

为了实现上述目的，本发明提供一种等离子体腐蚀反应器，包含：反应室；上电极；下电极；与所述下电极相连的第一电源，其产生第一频率的功率；与所述下电极相连的第二电源，其产生第二频率的功率；所述下电极关联于适于固定要处理的晶片的夹盘；所述第一电源产生高频功率；所述第二电源产生低频功率；及侧壁外围电极，与产生低频功率的第三电源相连。

本发明还提供一种增强的等离子体腐蚀反应器，包括：反应室；上电极；下电极；与所述下电极相连的第一 AC 电源，其产生第一频率的功率；与所述下电极相连的第二 AC 电源，其产生第二频率的功率；及第三 DC 电源，与所述下电极相连。

本发明还提供一种等离子体腐蚀反应器，包括：反应室；上电极；下电极；所述上电极是一个电浮置或接地的电极；与所述下电极相连的第一电源，其产生高频率的功率；与所述下电极相连的第二电源，其产生低频率的功率；磁限制装置，适于在所述反应器中包含等离子体；所述下电极关联于适于固定要处理的晶片的夹盘；与所述第三电源相连的侧壁外围电极，所述第三电源产生低频率的功率；所述第一电源、所述第二电源和所述第三电源是 AC 电源；及与所述下电极相连的第四电源，所述第四电源是 DC 电源。

本发明还提供一种增强的等离子体腐蚀反应器，包括：反应室；上电极；与所述上电极隔开的下电极；与所述下电极相连的第一电源，其产生第一频率的功率；与所述下电极相连的第二电源，其产生第二频率的功率；所述下电极关联于适于固定要处理的晶片的夹盘；及至少一气体物质的固态源。

本发明还提供一种增强的等离子体腐蚀反应器，包括：反应室；上电极；与所述上电极隔开的下电极；与所述下电极相连的第一电源，其产生第一频率的功率；与所述下电极相连的第二电源，其产生第二频率的功率；

所述下电极关联于适于固定要处理的晶片的夹盘；所述反应室包括上壁、下壁和位于所述上壁和所述下壁之间的外围侧壁；所述下电极邻近所述下壁；邻近所述外围侧壁的侧壁外围电极；所述第一电源产生高频功率；所述第二电源产生低频功率；及第三电源，与邻近所述外围侧壁的所述侧壁外围电极相连，所述第三电源产生低频功率。

从以下的说明书、权利要求书及附图中可以得到本发明的其它目的和优点。

附图说明

图 1 是本发明等离子腐蚀反应器的剖面图。

图 2 是带有附加增强处理气引入喷嘴与图 1 类似的示图。

图 3a 和 3b 分别是本发明喷嘴的优选实施例的端部和侧面剖面图。

图 4a - 4d 分别是本发明喷嘴的另一优选实施例的示意图、侧面剖面图、部分放大侧剖图和端部示图。

图 5a - 5c 分别是本发明喷嘴的再一优选实施例的侧剖图、部分放大的剖面图、端部示图。

图 6a - 6c 分别是本发明喷嘴的又一优选实施例的侧剖图、部分放大的剖面图、端部示图。

图 7 是本发明实施例的与外围电极有关的磁体设置的透视图。

图 8 所示是与图 7 的磁体有关联的本发明实施例的与上电极有关的磁体的设置的透视图。

具体实施方式

参考各附图，具体参考图 1，该图是本发明等离子腐蚀反应器 20 的实施例的侧剖图。该反应器 20 是对美国专利 4464223 中所描绘和记载的反应器的改进和提高，在此引入该专利作为参考。

反应器 20 包括由接地的上电极 24、侧壁外围电极 26 和下电极 28 界定的反应室 22。侧壁外围电极 26 接地或具有浮置电位，工作时可以利用等离子体充电。在优选实施例中，下电极 28 与电源 30 连接，电源 30 给下电极 28 提供频率最好是 13.56MHz(或其数倍)和功率最好是 900W 且电压最好是 1200V 的功率。在优选实施例中，高频电源可以工作于 10W 至高达 2000W。

应理解，这是一种高频电源(最好在射频范围)，且频率最好可以在 2MHz - 40MHz 范围且高达约 900MHz。最好还可以在 100W - 3000W 的范围和电压为 200 - 5000V 的条件下供电。

另外第二电源 32 与下电极 28 连接。第二电源 32 最好工作在 450KHz，最好在 100W 和 300V 的电压下供电。这是一种低频电源。应理解，这种电源(最好在射频范围)可以工作在约 100KHz 至约 950KHz(最好为 1MHz 以下)，功率为 10W - 2000W，电压为 10V-5000V。与下电极 28 连接的还有 DC 电源 34。高频电源控制离子流，而低频电源独立地控制离子能量。

控制电源且主要是控制高频电源，可有利地控制腐蚀等离子体的密度，从而提供优秀的腐蚀特性。另外，反应器 20 设计成可以提供增强的等离子体密度范围，并且可以通过控制电源从该范围内选择最佳等离子体密度。

有关接地的上电极 24 是一种中心喷嘴 36，其作用是向反应室 22 中喷入指向半导体晶片 48 的处理气体射流。如以下将更具体讨论的，来自喷嘴 36 的处理气射流能够有效地到达半导体晶片 48 的表面，在半导体晶片 48 的整个表面上提供新鲜且均匀分布的处理气。

在接地的上电极 24 和喷嘴 36 正上方的是排气管 38，用于从反应室 22 排放所消耗的气体。应理解，为了从反应室 22 抽空气体物质，给排气管 38 安装一泵(未示出)。

如图 1 所示，在上电极 24 和喷嘴 36 正下方的是伸出的外围挡板 40。挡板 40 由绝缘材料构成，如以下所述，其伸到喷嘴 36 和等离子体腐蚀反应器 20 的外壳 44 之间的排气通道 42 中。伸出的挡板 40 确保了来自喷嘴 36 和反应室 22 中的固态源 50 的各种气体能很好地混合。

位于伸出的挡板 40 正下方且在该实施例中引入到侧壁外围电极 26 中的是一个磁体或多个磁体 46。另外最好在上电极 24 中引入一个磁体或多个磁体 47。如以下将讨论的，这些磁体 46 和 47 中的一种或两种限定了绕反应室 22 且与其相符的磁限制室。该磁限制室确保了反应室中带电的离子不会从中泄漏，并且带电的离子集中在半导体晶片 48 周围。这种磁限制室禁止带电离子聚集在反应室 22 的壁上。

侧壁外围固态源 50 覆盖侧壁外围电极 26 和磁体 46。在不给侧壁外围电极 26 供电时，该优选实施例中不需要这种固态源 50。然而，如果除上述电源外，给固态源 50 提供高频电源，则该固态源 50 将提供气体形式的新

型源，这种源可以通过例如射频激发的离子的轰击进行溅射，所述离子将来自固态源 50 的气体物质的原子撞击或冲刷(erode)到反应室 22 中。来自固态源表面的气体物质的冲刷会受电源脉冲的影响。关于另一优点，在固态源的表面部分冲刷时，不会因气体物质的结合而在冲刷表面上形成颗粒。所以避免了在固态源的冲刷部分上形成这种颗粒污染。以下讨论各种固态源 50。

晶片夹盘 52 位于固态源 50 正下方，用于相对于反应室 22 定位半导体晶片 48。晶片夹 53 固定晶片夹盘 52 上的晶片 48。该实施例中，晶片夹盘 52 及下电极 28 可以垂直向下移动，以便插入和取出晶片 48。

该实施例中，如果需要，可以利用冷却水歧管 54 冷却侧壁外围电极 26 和磁体 46。还应理解，如果需要，还可以利用热水歧管 56 加热固态源 50。加热固态源 50 特别是其暴露的前表面的其它方法有电阻加热、感应加热、及由灯和其它光子源提供的辐射热能。

伸出的挡板 40 及磁体的结构，以及来自喷嘴的处理气体射流和从固态源冲刷出的气体物质(如果电源与侧壁外围电极 26 连接的话)在半导体晶片的表面附近提供了高密度等离子体。这种结构极大地提高了可以在反应室 22 内获得的密度范围。

现有装置不可能有上述工作范围。应理解，一个以上的上述特征可用于扩大等离子体密度范围，并由此改进腐蚀工艺，它们属于本发明的精神范畴和本发明的范围。

反应器 20 的另一实施例如图 2 所示，其中与上述类似的元件用类似的数字表示。图 2 中，改变了喷嘴 36，以便提高反应室 22 中的气体物质的混合均匀性。如图 2 所示，喷嘴 36 包括可以在数个方向引导处理气射流的歧管 70。歧管 70 具有水平且平行于上电极 24 引导处理气射流的水平开口 72 和 74。开口 76 引导垂直向下到晶片 48 上的气体射流。开口 78 和 80 以偏离水平方向的方向主要是向着晶片 48 的外围引导处理气射流，以确保处理气的均匀分布和/或气体物质的很好混合。该实施例中，歧管 70 的各开口与伸出的挡板 40 结合可以确保(1)从固态源 50 溅射或冲刷的气体物质(如果电源与侧壁外围电极 26 连接)与(2)来自喷嘴的各开口的处理气能在半导体晶片 48 的表面上很好地混合。

现有技术的装置一般在 300 - 500 毫毛下进行腐蚀，该范围比由本发明

反应器实现的低压高一到两个数量级。关于现有技术的半导体器件需要的亚微米结构的腐蚀，要求低压操作。然而，低压下，更难保持高密度等离子体。

关于图 1 和 2 的实施例，本发明实现了含有低压(3 - 5 毫托)、高等离子体密度(晶片处为 10^{11}cm^3)且低离子能量(低于 15 - 30 电子伏特)等离子体的磁场。一般情况下，低压操作在约 150 毫托或约 100 毫托以下，最好在约 20 毫托或约 10 毫托以下。关于亚微米(亚微米指 0.5 微米)器件，等离子体源必须以晶片处的低压、及高密度的激发气体及低离子能量进行操作，以便得到优良的腐蚀结果。通过减少对整体成品率有相反影响的钻蚀晶片结构及微负载效应(比低密度结构更快地腐蚀高密度结构)，低压等离子体改善了腐蚀的整体质量。然而，低压要求在晶片处有高密度等离子体，以增加与正在腐蚀的半导体晶片上的膜反应的等离子体的数量，以保持很快的腐蚀速率。很快的腐蚀速率是实现高平均产量的一个因素。而且，低离子能量导致了腐蚀选择性的提高，并减少了晶片损伤，两者都提高了整体成品率。可以预计本实施例可以在约 150 毫托以下操作。

本发明的反应器 20 可用于腐蚀要求不同腐蚀化学试剂或方法的不同衬底或薄膜。本发明的实施例主要用于腐蚀新出现的膜。一般情况下，这种化学试剂包括两种以上的如下气体：氦气、含氦气体、惰性气体、和二价气体。

下面更具体地介绍上述各结构。

固态源

另外，应记住，只有在电源与侧壁外围电极 26 连接的情况，固态源才进行工作。然而，在另一实施例中如果电源，高频电源最好如电源 30 与侧壁外围电极 26 连接，则如下进行。

已确定从固态源 50 冲刷或溅射的气体物质或没有从固态源 50 冲刷或溅射的气体物质对于在等离子腐蚀反应器 20 中进行的腐蚀工艺都具有显著的影响。例如，固态源 50 可以由如二氧化硅(SiO_2)或石英等介质材料构成，射频激发离子的轰击将来自固态源的硅和氧气体离子提供到反应室。另一类型的介质源可以包括如氧化铝(Al_2O_3)等陶瓷。在被激发气体离子撞击时，这种陶瓷具有低溅射或冲刷率，适用于不需要或要求有来自固态源的附加分布的情况。具体说，关于氧化铝，对于约 600V 峰到峰的电场，观察到很

少或观察不到溅射。在该阈值以上，从氧化铝固态源发出溅射。

一般情况下，固态源可以由半导体材料、介质材料或导体构成。实际上，可以用包括电极的材料作为固态源，这些材料可以被冲刷提供对于反应室中的等离子体合适的气体物质。除氧化铝外的其它金属氧化除外，合适的介质材料还包括氮化硅(Si_3N_4)。半导体材料可以包括碳化硅(SiC)。

固态源 50 的表面温度最好在 80°C 以上，以便提供合适的溅射。此温度下，合适的激发离子冲刷这些固态源的表面，固态源不会变成由如这里所述的气体物质形成颗粒的冷沉(cooling sink)，这些颗粒能分裂并能污染反应室 22。如上所述，从固态源 50 的气体物质的冲刷或溅射率可以由高频电源(未示出，但与电源 30 类似)控制。通过提高电源(未示出，但与电源 30 类似)，可以用较高能量的离子轰击固态源 50，以便为了腐蚀工艺的目的增大从固态源的气体物质的冲刷率。例如，用二氧化硅固态源时，由于从二氧化硅溅射的气体物质可以钝化半导体晶片的垂直表面，从而使这种表面不会被气体腐蚀剂钻蚀，所以增强的轰击可以增强各向异性腐蚀。

气体源

除相对从固态源冲刷出的气体物质介绍的上述益处之外，还可以通过向处理气中引入具有源于从固态源的表面冲刷出的气体物质的效果的气体实现这种益处。例如，可以利用处理气引入气体形式的四乙氧基原硅烷 (TEOS)。TEOS 是腐蚀过程中硅和氧的来源。处理室中的 TEOS 提供了与具有这里所述对腐蚀工艺有利的优点的二氧化硅(SiO_2)固态源相同的气体物质。另外，应注意，固态源和这种物质的气态源的组合也属于本发明的精神范畴和范围。

喷嘴

图 3a - 3b、4a - 4d、5a - 5c、6a - 6c 展示了可用于上述发明的喷嘴装置的另外的优选实施例。常规喷嘴装置一般构成为具有 200 个开口的“喷头”结构，处理气从这些开口中喷出。这种装置可以确保处理室内处理气，特别是正在处理的半导体晶片表面气体的均匀分布。已发现现有技术的装置会产生已与晶片表面反应的所用气体的滞流层，所以降低了流向该表面的新处理气体的均匀性。本发明改进了现有技术的这种喷嘴。本发明包括产生单独且准直的处理气射流的喷嘴，这些处理气在晶片表面附近聚合在一起，在晶片表面处形成均匀分布。气体的速度和喷射量应确保新鲜处理气到达晶片的表面。于是，新鲜处理气均匀分布于半导体晶片表面。这些处理气的射流激起了晶片表面的气体，产生了处理气和来自固态源的冲刷气物质的均匀分布。

图 3a 和 3b 展示了具有标记为 92 的开口的单开口喷嘴 90。该喷嘴最好由氧化铝构成。由于该装置，一个气体射流射向半导体晶片。

图 4a - 4d 展示了本发明另一优选实施例的喷嘴 94，该喷嘴也由氧化铝构成。该实施例中，喷嘴 94 包括限定指向半导体晶片的数个处理气射流的十二个开口。各射流最好以偏移垂直方向的角度取向，每个射流的中心线指向晶片的外围边缘。这种装置对于确保新的处理气在晶片表面的均匀分布也是有益的。如 4d 所示，各开口分布于喷嘴表面的外围。

图 5a - 5c 展示了本发明又一实施例的喷嘴 98。该实施例中，示出开口 99 呈星形，某些开口设置于喷嘴 98 表面的外围(图 5c)，而另一些开口中心设置，喷嘴中心线上有一个开口。与源于图 4a 的喷嘴的气体相同，图 5a 的喷嘴的射流相对于垂直方向呈一角度，所以既指向半导体晶片的主体，也指向半导体晶片的边缘，从而提供均匀分布的处理气体。

图 6a - 6c 展示了本发明又一再一优选实施例的喷嘴 100。该实施例中，开口 102 基本上指向垂直于嘴喷与半导体晶片间的垂直线的方向。该实施例中，喷嘴指向侧壁上的固态源，用以确保来自固态源的气体物质与处理气很好地混合。

新出现的膜

应注意，上述反应器特别适于腐蚀用于新芯片设计的一类新出现的膜。例如，这些反应器结构适于腐蚀一般用于高密度 DRAM 器件开发的铂(Pt)。另外，这些反应器还适于一般用于非易失性铁电随机存取存储(FRAM)器件的开发的锆钛酸铅(PZT)。此外，该反应器还适于腐蚀铱(Ir)。另外，可利用该装置和方法成功地腐蚀的另一新出现的膜由钛酸锶铋(BST)构成，尽管这些新膜对于改进电路性能有利，但它们独特的特性使得它们很难腐蚀，因此，需要本发明的更先进的腐蚀工艺技术。可用本优选实施例处理其它的新出现的膜包括钛酸锶钡(Y-1)、氧化铱(IrO_2)、钌(Ru)和氧化钌(RuO_4)。

应理解，这些新出现的膜对于最新的半导体器件具有显著的优点。例如，用于老半导体器件的介质具有 2 - 4 的介电常数。而 PZT 的介电常数为 1400。所以利用这种膜的新存储器件可以相当小(具有较小的结构)和更大的存储容量。另外，这种膜可用于形成可代替如 EPROM、SRAM 等器件的 DRAM 和非易失性存储器的电容。

已观察到，下电极 28 的双频有利于成功地腐蚀最新半导体产品的新出现的膜。这种配置可用于腐蚀适于各向异性侧壁外形的器件结构，从而与为约 0.25 微米以下的亚微米范围的减小临界尺相适应。

磁限制

上述相同的磁体 46、47 绕反应室 22 提供磁限制，以确保可以低压形成高密度等离子体。应记住，等离子体是通过气体原子与电子的碰撞产生的，产生离子以在低压下形成高密度的等离子体。本发明通过增大电子通过等离子体的总路径长度并将离子到反应器壁的损失减至最小，实现在低压下产生高密度的等离子体。向等离子体行进的电子被磁场反射回进入等离子体，由此加长了电子路径的长度。

关于本发明，磁体可以是电磁体或永久磁体，两者都属于本发明的精神和范围。这些围绕腐蚀室的磁体产生一个静磁场罩。磁场的作用仅存在于反应壁附近，实际上晶片上没有磁场，所以产生了固有的均匀等离子体。

由于利用了较强的磁限制，磁体具有保护电极的作用，几乎不发生对电极的侵蚀。较弱的限制对电极和固态源有较大的侵蚀。

如此设计由磁体 46、47 形成的磁限制以聚集等离子体，并可以具有保护处理室部件的作用，包括各电极不被等离子体侵蚀。所以，由于减少了替换电极的花费，极大地节约了成本。

图 7 和 8 展示了分别与侧壁电极 26 和上电极 24 有关的磁体 46、47 的设置。如图 7 所示，具有多个相对于电极 26 建立的狭缝 60。在优选实施例中，每个狭缝 60 中都填有磁体 46。这些位于固态源 50 后的磁体影响了来自固态源 50 的气体物质的冲刷率。如上所述，在没有磁体的情况下，可能会有太多的气体物质从固态源冲刷出来，并因而影响了腐蚀速率。

应注意，这些磁体是极面磁体，其北极和南极在磁体的表面 62 和相对表面 64 上。另外磁体可设置成首先使一个磁体 46 的北极面指向处理室中心，然后使第二磁体 46 的南极面指向处理室的中心。这样绕电极 26 的外围重复设置。

图 8 展示了与上电极 24 有关的磁体 47 的设置。另外，这些磁体是极面磁体。其北极和南极从磁体的侧面延伸。对于图 8 的结构，磁体交替设置，首先使北极然后使南极面向处理室。

关于该实施例，本发明的磁限制室最好用强稀土磁体，以便在反应室内提供对等离子体的最佳限制。稀土磁体将电子和气体离子从反应室 22 中的泄漏效应减到最小。这有助于增大等离子体的密度。在一个优选实施例中，稀土磁体由钐钴构成。这些磁体的表面最好具有 2000 高斯至 2200 高斯之间的磁场强度。然而，一般情况下，这些稀土磁体的表面可以具有 1500 - 2500 高斯的磁场强度。

在一个特定实施例中，外围电极 26 具有在反应器 20 的外围边到边设置的十八个这种稀土磁体(图 7, 8)。一个优选实施例中，接地的上电极 24 具有有关的二十四个这种稀土磁体(图 8)。这些磁体设置成在反应室 22 中提供对称的磁场，关于与接地的上电极 24 有关的稀土磁体 47，这些磁体绕中心点按所述的方式设置。该设置包括从中心点向外围延伸的磁体和从外围向短距离的中心点延伸的较短磁体。如上所述，这种稀土磁体对反应室 22 壁处的带电颗粒和电子具有最大的排斥力。利用这种结构，没有过多的气体物质的溅射或冲刷(特别是在外围电极 26 接地或浮置时)，所以可以用二

氧化硅(SiO_2)作固态源, 而不用更昂贵的氧化铝(Al_2O_3)。

反应室

如上和下所述, 为提高等离子体的均匀性, 特地设计了本发明的反应室, 关于反应室 22 的物理特性, 如上所述, 挡板 40 和喷嘴 36、70 的设置对反应室 22 内处理气体的均匀性有作用。挡板 40 确保了从固态源 50 的表面冲刷出来的气体物质(特别是在电源与外围电极 26 连接时)不会通过排气管 38 立即被泵抽出, 但可以与反应室中半导体晶片 48 附近的气体混合。另外, 具有垂直、水平和以偏斜角度引导气体射流的开口的喷嘴 38, 确保了来自固态源的任何气体物质与来自喷嘴的处理气体充分混合, 给半导体晶片 48 提供这种均匀的混合物。

可以使从喷嘴到半导体晶片表面的反应室的高度最佳化。现有技术装置的高度为 $5\frac{1}{4}$ "。已发现, 具有上述高度, 也可以使喷嘴设置最佳化, 以便来自喷嘴的气体射流在半导体晶片的表面产生均匀的处理气分布。所以, 也考虑改变反应器的高度, 可以相对腐蚀工艺包括利用固态源的腐蚀工艺最佳化与室压力相比的喷嘴型式。尽管在优选实施例中, 反应室的直径约为 $14\frac{1}{2}$ " , 但该高度与反应室的直径无关。例如, 关于在反应室 22 中, 在二到三毫米的压力下的优选操作, 反应室的高度最好约为 4"。在高度小于 4" 时, 射流仍将准直, 所以导致了晶片表面上不均匀的散布。在高度大于 4" 时, 射流在半导体晶片的表面上结合在一起, 所以不能在晶片形成处理气体的均匀分布。

关于给定的喷嘴结构, 已发现, 在处理室内有压力的反应室 22 的高度应恒定, 以便提供最佳性能。所以, 如上所述, 高度为 4" 和压力为二到三毫米时, 可以实现最佳性能。为了实现最佳性能, 压力和高度值的范围包括对应于 100 毫米高度为 1/10 英寸至对应于一毫米压力高度为 10 英寸。也就是说, 随着反应室内压力增大, 反应室的高度可以减小, 随着压力减小, 高度将增大, 以提供(1)从固态源的冲刷出的气体、(2)入射的处理气体、与(3)来自晶片表面的反应产物最好地混合。

上述本发明的效果在于(1)提高了选择率(即例如保护氧化衬底), (2)加强了腐蚀工艺的外形控制, 及(3)加强了线宽控制(即, 保护了光刻胶不被腐蚀, 以便从光刻将正确的线宽传递到晶片上)。

综上所述, 可以得知, 本发明提供了一种能够成功地腐蚀用于制造如

高密度半导体存储器等高密度半导体器件的新出现的膜的装置和方法。

通过阅读附图和权利要求书可以得到本发明的其它特征、方案和目的。

应理解，可以开发出本发明的其它实施例，但它们都将属于本发明的精神范畴和本发明的范围。

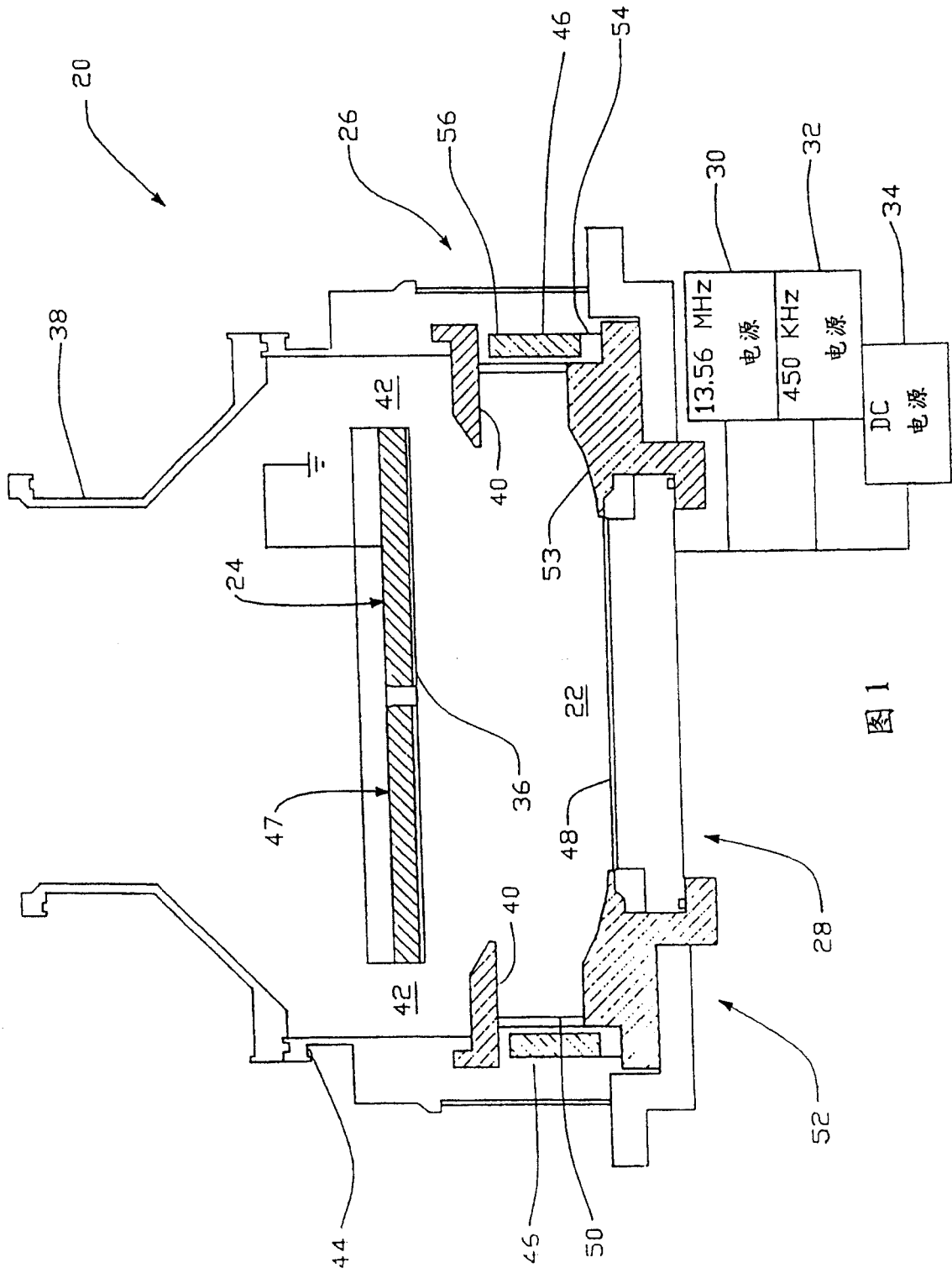


图 1

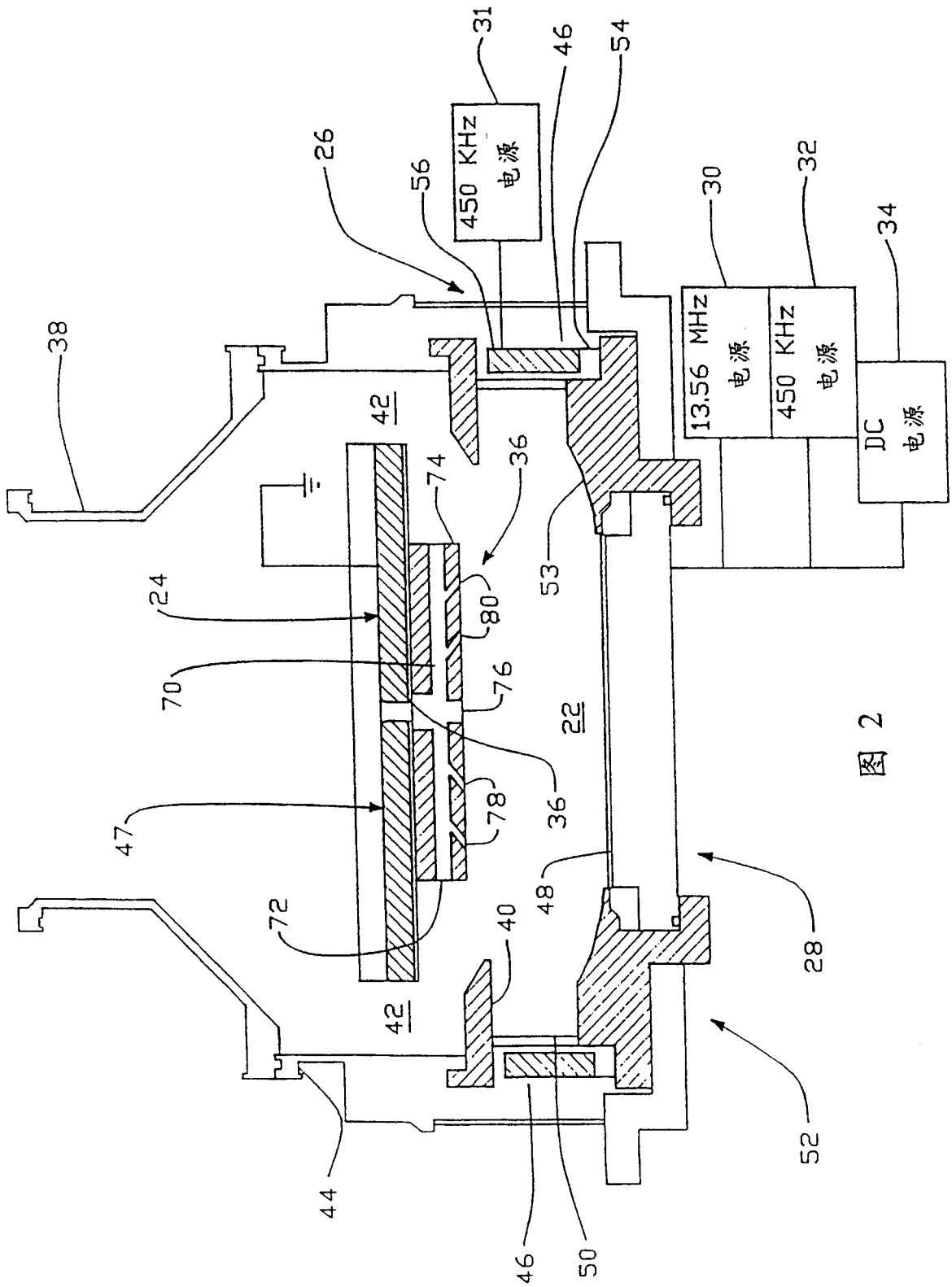


图 2

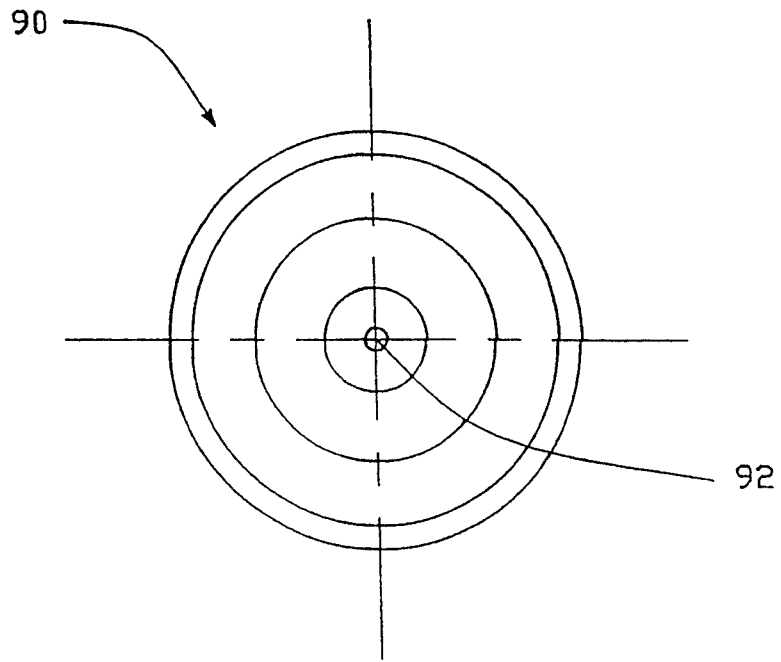


图 3a

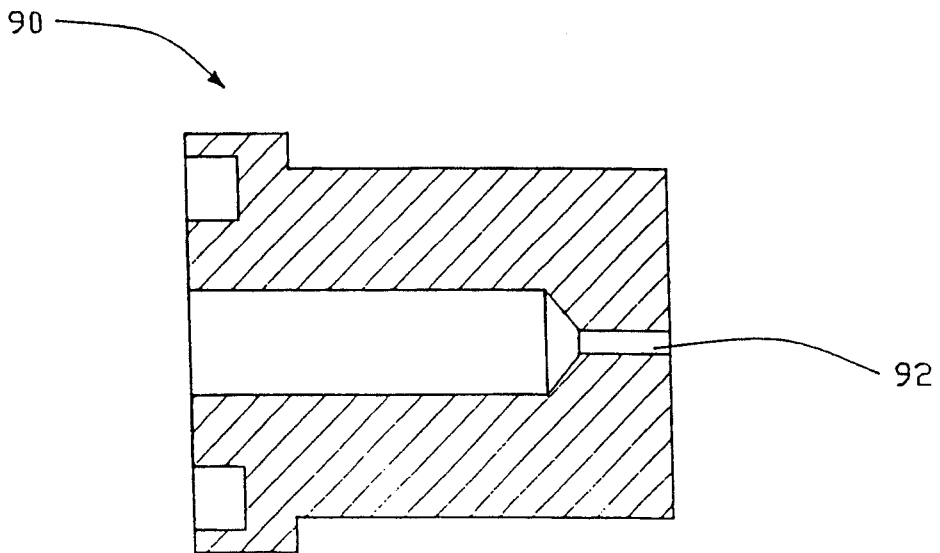


图 3b

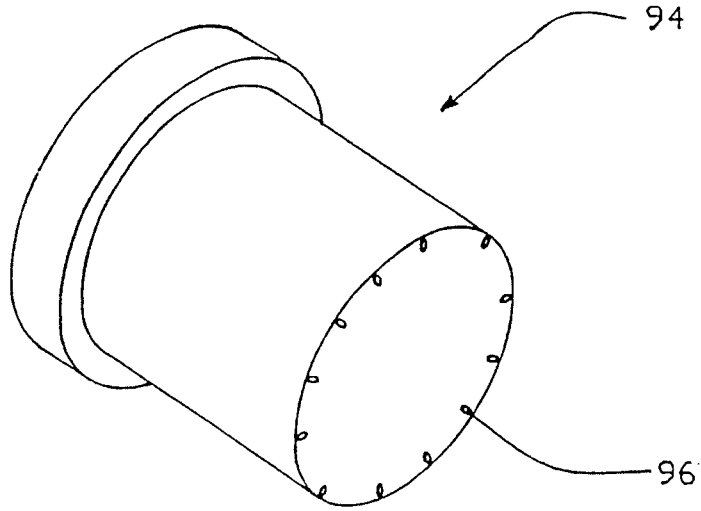


图 4a

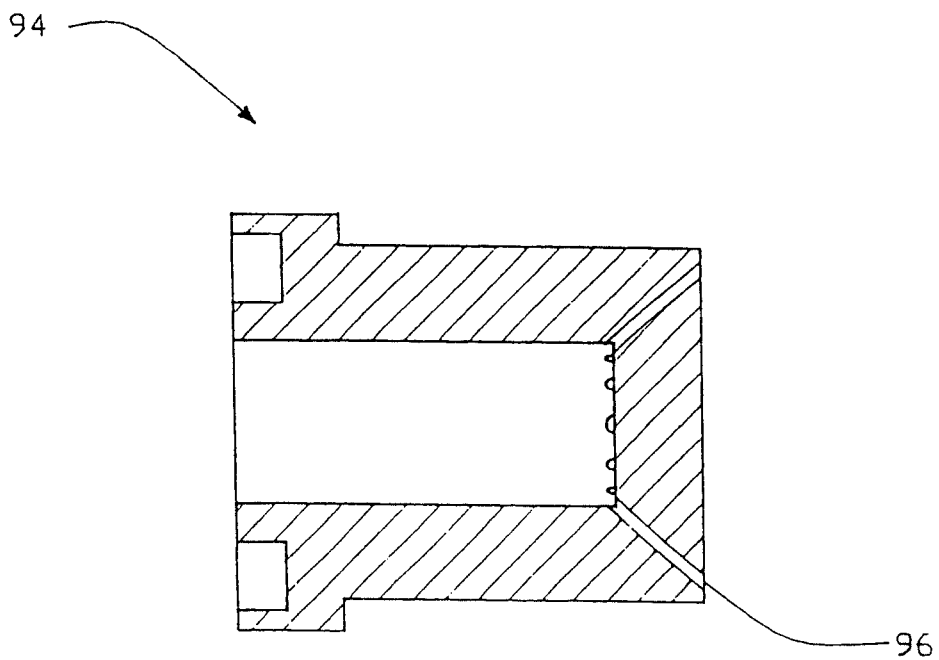


图 4b

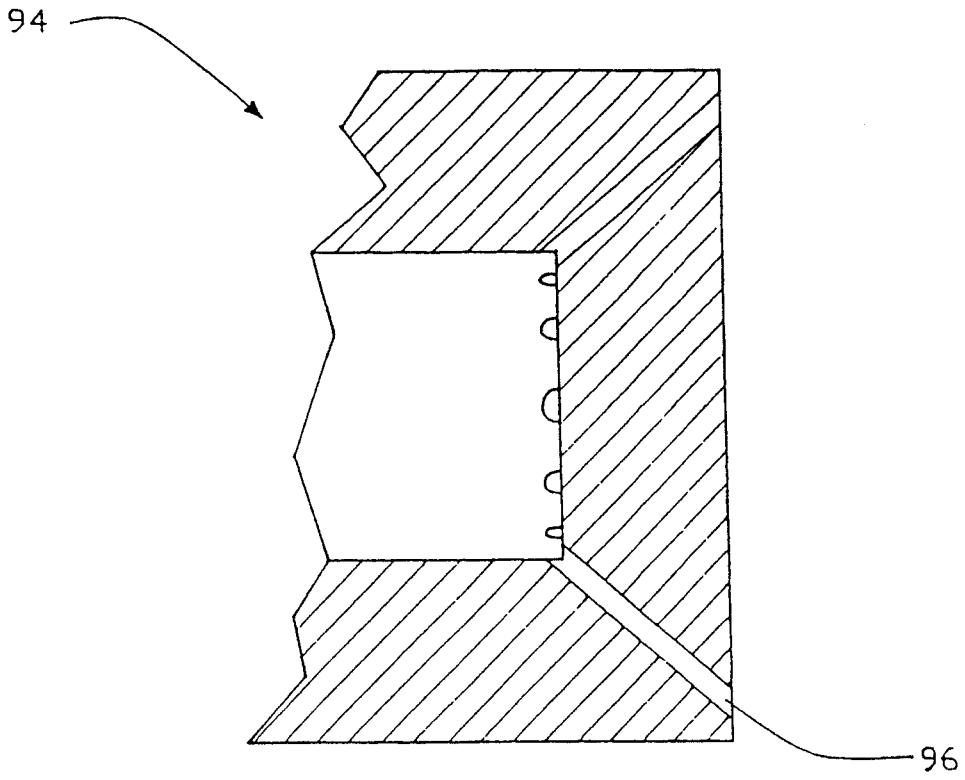


图 4c

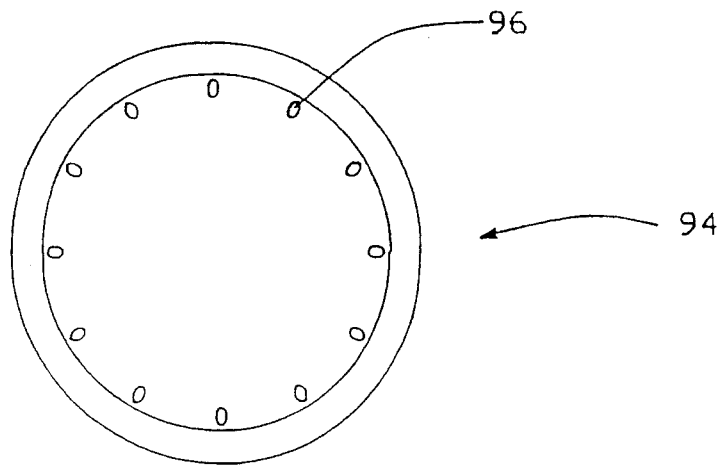


图 4d

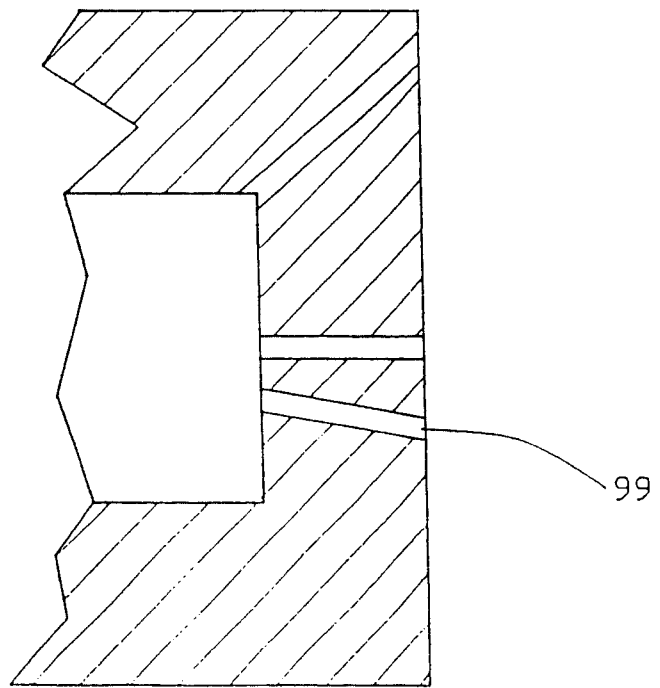
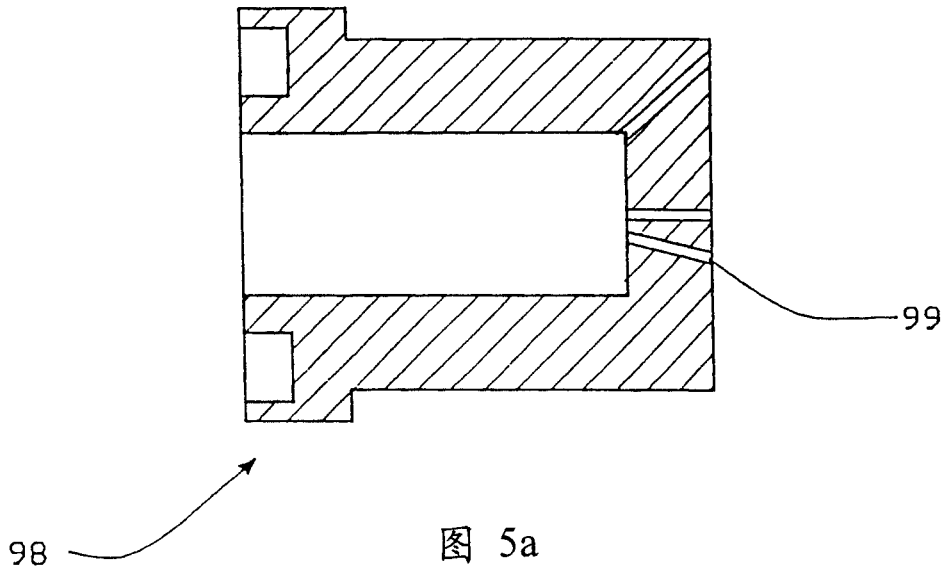


图 5b

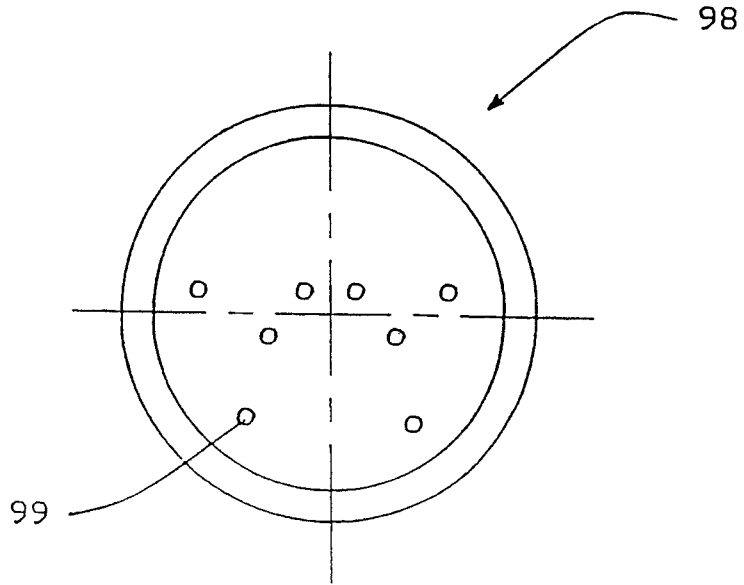


图 5c

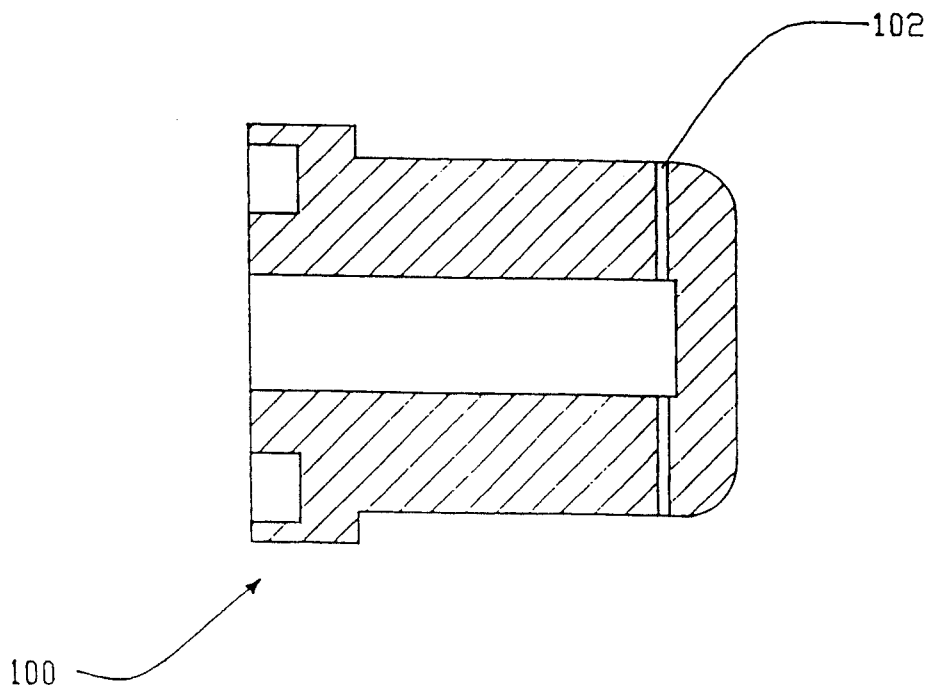


图 6a

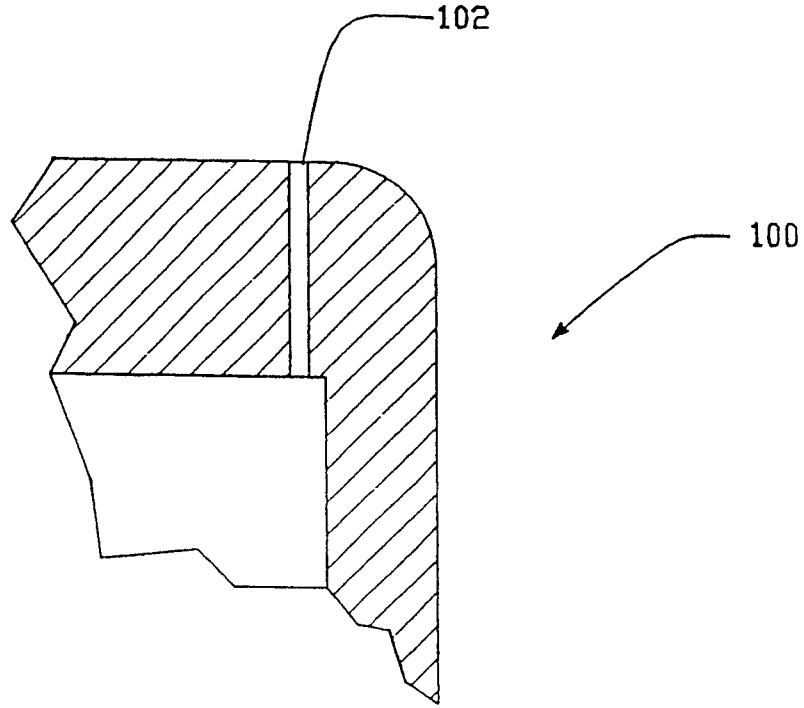


图 6b

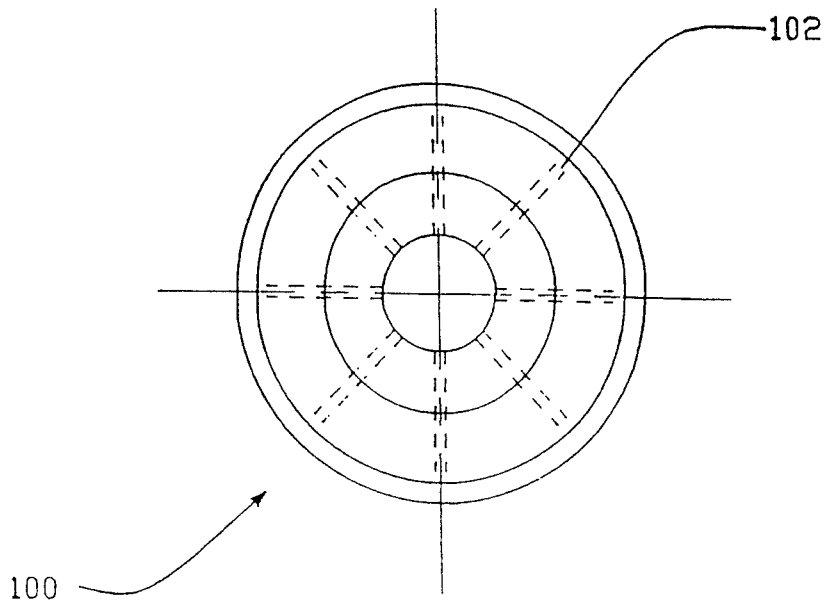


图 6c

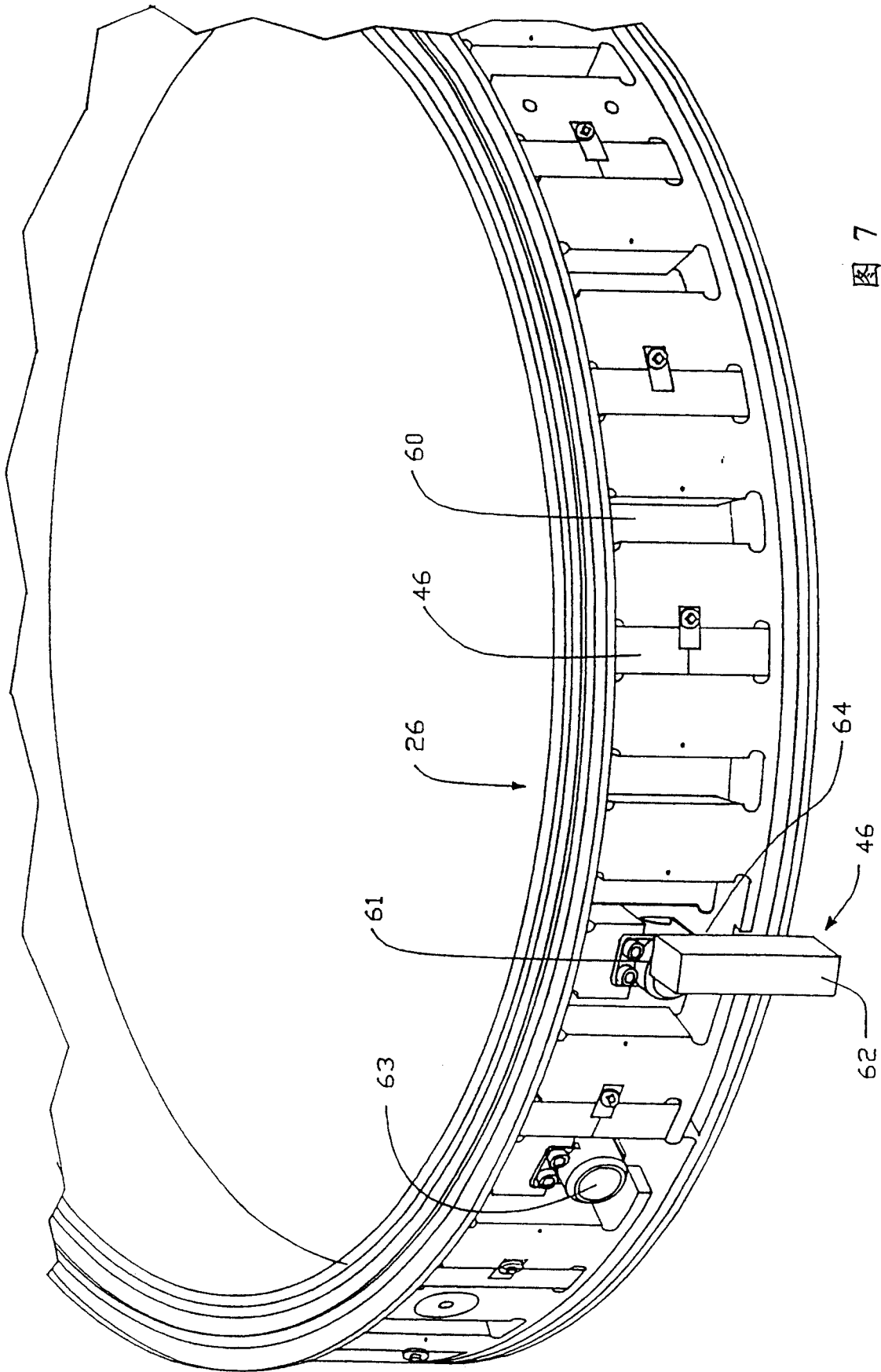


图 7

