

【特許請求の範囲】

【請求項 1】

1 対の電源端子に印加された電源電圧により駆動されて制御信号に対応した動作を行う電子回路に接続され、該電子回路の特性を検査する検査回路であって、

電源回路から第 1 の電圧と該第 1 の電圧よりも高い第 2 の電圧とが印加される 1 対の入力端子と、

前記入力端子の一方と前記電源端子の一方との間に電源ラインを介して接続され、該電子回路に流れる電流を検出する測定部と、

前記入力端子の他方と前記電源端子の他方とを接続する電源接続手段と、

前記 1 対の入力端子間に接続され、前記制御信号を生成して前記電子回路に与える制御回路とを備え、

前記制御回路は、前記測定部及び前記電源ラインに前記電流が流れることにより発生する電圧降下の分前記第 1 の電圧よりも高い電圧と、前記電源接続手段に該電流が流れることにより発生する電圧降下の分前記第 2 の電圧よりも低い電圧との間の電圧値をとる前記制御信号を生成すること、

を特徴とする検査回路。

【請求項 2】

前記制御回路は、前記第 1 の電圧と前記第 2 の電圧との間を分圧した第 3 の電圧及び第 4 の電圧を生成し、該第 3 の電圧と第 4 の電圧とを信号レベルとする二値の前記制御信号を生成することを特徴とする請求項 1 に記載の検査回路。

【請求項 3】

前記電源接続手段は、前記入力端子の他方と前記電源端子の他方との間に第 2 の電源ラインを介して接続され、前記電子回路に流れる電流を検出する第 2 の測定部を備えること、を特徴とする請求項 1 又は 2 に記載の検査回路。

【請求項 4】

前記電子回路は、ドライバであることを特徴とする請求項 1 乃至 3 のいずれか 1 項に記載の検査回路。

【請求項 5】

前記電子回路は、液晶素子を駆動するドライバであることを特徴とする請求項 1 乃至 4 のいずれか 1 項に記載の検査回路。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、電子装置の特性を検査するための検査回路に関し、特に液晶表示装置の消費電流を測定するための検査回路に関する。

【背景技術】

【0002】

携帯電話やノートパソコン等に用いる表示用デバイスとして、液晶表示パネルが用いられている。液晶表示パネルは、パネルに接続されたドライバや基板等と組み合わされて液晶モジュールという形で製品化されている。液晶モジュールは、液晶表示パネルの需要の拡大に伴い、ますます高精細で高品質なものが求められている。そのため、液晶モジュールの特性を検査するための様々な方法が考えられている（例えば、特許文献 1）。

【0003】

こうした液晶モジュールの検査方法のうち、液晶モジュールの消費電流を測定する方法として、図 4 に示すように電源回路 E とタイミング発生回路 T とに接続された検査回路を形成し、電源回路 E と液晶モジュールのドライバ D とを接続する配線（電源ライン）に電流計 K 1 及び K 2 を接続することによって電流を測定する手法が一般的に用いられている。

【特許文献 1】特開 2000 - 180809 号公報

【発明の開示】

【発明が解決しようとする課題】**【0004】**

上述したように、図4に示すような検査回路では、電源回路Eと被測定体（液晶モジュール）のドライバDとの間に電流計K1及びK2を接続して、測定を行う。このため、電源回路EとドライバDの間には、電流計K1及びK2の内部抵抗分のインピーダンスが介在することになる。また、電源回路EとドライバDとを接続する電源ラインの配線抵抗によっても、そのインピーダンスが発生する。

【0005】

電源回路Eは、正電源電圧VDDと負電源電圧VSSとを、ドライバDに供給する。しかし、前述した電流計K1及びK2と電源ラインの配線抵抗とにより発生するインピーダンスのため電圧降下が起こり、実際にドライバDに供給される電圧は、図5に示すように、その電圧降下分だけ電圧の絶対値が低いものとなる。 10

【0006】

一方、タイミング発生回路TがドライバDに供給する駆動信号P（駆動波形P）は、図示の通り、正電源電圧VDDと負電源電圧VSSとをピークに持つ、パルス信号である。また、タイミング発生回路TとドライバDとの接続ラインでは、ドライバDとの接続部分（信号の入力部分）の抵抗値が高いため、接続ライン上での電圧降下が発生しない。したがって、タイミング発生回路Tからの駆動信号のピーク電圧の絶対値が、前述した電圧降下の影響を受けた電源電圧の絶対値を超えることになる。これにより、ドライバDには過大な駆動信号が供給され、液晶モジュールがラッチアップや誤動作を起こしたり、時には破壊されてしまうという問題があった。 20

【0007】

本発明は、上記実情に鑑みてなされたものであり、回路の接続によって発生するインピーダンスに起因する電源電圧の電圧降下の影響を防止しつつ被検査体を検査することが可能な検査回路を実現することを目的とする。

【課題を解決するための手段】**【0008】**

上記目的を達成するために、本発明の第1の観点に係る検査回路は、

1対の電源端子に印加された電源電圧により駆動されて制御信号に対応した動作を行う電子回路に接続され、該電子回路の特性を検査する検査回路であって、 30

電源回路から第1の電圧と該第1の電圧よりも高い第2の電圧とが印加される1対の入力端子と、

前記入力端子の一方と前記電源端子の一方との間に電源ラインを介して接続され、該電子回路に流れる電流を検出する測定部と、

前記入力端子の他方と前記電源端子の他方とを接続する電源接続手段と、

前記1対の入力端子間に接続され、前記制御信号を生成して前記電子回路に与える制御回路とを備え、

前記制御回路は、前記測定部及び前記電源ラインに前記電流が流れることにより発生する電圧降下の分前記第1の電圧よりも高い電圧と、前記電源接続手段に該電流が流れることにより発生する電圧降下の分前記第2の電圧よりも低い電圧との間の電圧値をとる前記 40

制御信号を生成すること、

を特徴とする検査回路。

【0009】

なお、前記制御回路は、前記第1の電圧と前記第2の電圧との間を分圧した第3の電圧及び第4の電圧を生成し、該第3の電圧と第4の電圧とを信号レベルとする二値の前記制御信号を生成してもよい。

【0010】

また、前記電源接続手段は、前記入力端子の他方と前記電源端子の他方との間に第2の電源ラインを介して接続され、前記電子回路に流れる電流を検出する第2の測定部を備えてもよい。

【 0 0 1 1 】

また、前記電子回路は、ドライバであってもよい。

【 0 0 1 2 】

また、前記電子回路は、液晶素子を駆動するドライバであってもよい。

【 発明の効果 】

【 0 0 1 3 】

本発明によれば、回路の接続によって発生するインピーダンスに起因する電源電圧の電圧降下の影響を防止しつつ被検査体を検査することが可能な検査回路を実現することが可能となる。

【 発明を実施するための最良の形態 】

10

【 0 0 1 4 】

本発明の実施形態に係る液晶モジュール検査回路 1 は、図 1 に示すように、レベルシフト回路 2 と、電流計 K 1 及び K 2 とから構成され、電源回路 E と、液晶モジュール M (被検査体) の駆動ドライバであるドライバ D とに接続される。レベルシフト回路 2 内にはアナログスイッチ S が設けられ、該アナログスイッチ S には、タイミング発生回路 T から所定のパルス信号が与えられる。

【 0 0 1 5 】

レベルシフト回路 2 は、抵抗 R 1、R 2 及び R 3 と、アナログスイッチ S と、それらを接続する配線とから構成される。ここで、抵抗 R 1、R 2 及び R 3 は、それぞれ同一の抵抗値を有する抵抗であり、直列に接続されている。レベルシフト回路 2 は、電源回路 E とドライバ D とに接続され、またアナログスイッチ S を介してタイミング発生回路 T と接続されている。尚、アナログスイッチ S は、トランジスタ等の素子から構成される半導体スイッチである。

20

【 0 0 1 6 】

電流計 K 1 及び K 2 は、電源回路 E とドライバ D とを接続する配線 (電源ライン) に挿入されており、電源ラインに流れる電流値を測定する。また、電流計 K 1 及び K 2 は、所定の内部抵抗 (インピーダンス) を有している。

【 0 0 1 7 】

電源回路 E は、液晶モジュール M の電源として動作する回路であり、正電源電圧 V D D と負電源電圧 V S S とをドライバ D に提供する。尚、電源回路 E とドライバ D とを接続する配線 (電源ライン) 上には配線抵抗 R が生じている。

30

【 0 0 1 8 】

タイミング発生回路 T は、一定の周期を持つパルス信号を発生してアナログスイッチ S に与える回路であり、アナログスイッチ S から所定の駆動波形 P を持つ駆動信号 (制御信号) をドライバ D に供給する。

【 0 0 1 9 】

図 2 に示すように、抵抗 R 1 は正電源ライン L 1 に接続され、抵抗 R 3 は負電源ライン L 4 に接続されている。ここで、正電源ライン L 1 は電源回路 E の正電源端子 (図示せず) とドライバ D とを接続する配線であり、負電源ライン L 4 は電源回路 E の負電源端子 (図示せず) とドライバ D とを接続する配線である。尚、正電源ライン L 1 と負電源ライン L 2 とは、所定の配線抵抗 (インピーダンス) を有している。また、抵抗 R 1 及び R 2 は分圧ライン L 2 に接続され、抵抗 R 2 及び R 3 は分圧ライン L 3 に接続されている。分圧ライン L 2 及び L 3 は、アナログスイッチ S を介して信号送信ライン L 5 と接続されている。また、抵抗 R 1 と抵抗 R 2 との間から分圧ライン L 2 が延伸し、同様に抵抗 R 2 と抵抗 R 3 との間から分圧ライン L 3 が延伸して、アナログスイッチ S を介して信号送信ライン L 5 と接続されている。信号送信ライン L 5 は、アナログスイッチ S からの駆動信号をドライバ D に供給する配線ラインである。信号送信ライン L 5 とドライバ D との接続部 (ドライバ D の信号入力端子) は入力インピーダンスが高く、このため信号送信ライン L 5 には配線抵抗によるインピーダンスが発生しない。

40

【 0 0 2 0 】

50

前述した回路構成により、分圧ライン L 2 の電圧は、正電源ライン L 1 の電圧 V D D よりも V R 1 (抵抗 R 1 による電圧降下) の分だけシフトした電圧 V D D - S となる。また、分圧ライン L 3 の電圧は負電源ライン L 4 の電圧 V S S よりも V R 3 (抵抗 R 3 による電圧降下) の分だけシフトした電圧 V S S - S となる。

【 0 0 2 1 】

タイミング発生回路 T は、図 1 に示すように、アナログスイッチ S を介して分圧ライン L 2 又は分圧ライン L 3 と接続される。タイミング発生回路 T からのパルス信号でアナログスイッチ S が切り替わることにより、信号送信ライン L 5 の電圧は V D D - S と V S S - S とに周期的に切り替わる (レベルシフトされる) 。したがって、信号送信ライン L 5 を伝わってドライバ D に供給される駆動信号の駆動波形 P は、図 3 に示すように、電圧 V D D - S と V S S - S とをピークとする波形となる。 10

【 0 0 2 2 】

一方、電源回路 E からドライバ D に供給される電源電圧は、電流計 K 1 及び K 2 のインピーダンスと、正電源ライン L 1 及び負電源ライン L 4 のインピーダンスとにより、電圧 V D D 及び V S S よりも若干電圧降下したものとなる。しかし、抵抗 R 1 及び R 3 の抵抗値を調整し、前述した駆動信号の信号レベル (ピーク電圧 V D D - S と V S S - S) とを、電圧降下後の電源電圧 V D D 及び V S S よりも波形レベル (電圧の絶対値) の小さなものとする事により、駆動信号の駆動波形 P のピークが電源電圧を超えることによるドライバのラッチアップや破壊を防止することが可能となる。

【 0 0 2 3 】

尚、本発明は上記実施形態で示したものに限定されず、様々な変形及び応用が可能である。例えば、上記実施形態では、抵抗 R 1、R 2 及び R 3 を接続して電源電圧を分圧し、駆動信号の信号レベルを低下させたが、その方法はこれに限定されず、例えば既存の減衰装置等を接続して駆動信号を減衰させるものであってもよい。 20

【 0 0 2 4 】

また、上記実施形態では、電源回路 E が供給する電源電圧は正の電源電圧 (V D D) と負の電源電圧 (V S S) であるとしたが、この「正負」は絶対的な電位としての正負を意味するものではなく、電圧の基準値をどこに取るかによって変化する相対的な概念である。例えば、V D D = 5 V、V S S = 0 V (G N D レベル) のように、相対的に高い電位と低い電位とを有するものであれば、これらを正の電源電圧、負の電源電圧とみなすことが可能である。 30

【 0 0 2 5 】

尚、上記実施形態では、電源回路 E やタイミング発生回路 T 等の各回路についての詳細な回路構成を明記していないが、これらはそれぞれの役割を果たす構成を有するものであればよい。すなわち、電源回路 E は所定の正電源電圧 V D D と負電源電圧 V S S とをドライバ D に供給し、タイミング発生回路 T は所定の駆動信号をドライバ D に供給するものであればよい。

【 0 0 2 6 】

また、上記実施形態では、液晶モジュールを被検査体として用いたが、これに限定されず、様々な電子装置を被検査体として、本実施の形態に係る検査回路を応用することが可能である。 40

【 図面の簡単な説明 】

【 0 0 2 7 】

【 図 1 】 本実施形態に係る検査回路と液晶モジュールとが接続された際の回路構成を示す図である。

【 図 2 】 図 1 の検査回路の構成を説明するための図である。

【 図 3 】 図 1 の検査回路の電源電圧と駆動信号の信号波形との関係を示す図である。

【 図 4 】 従来の液晶モジュール検査回路の回路構成を示す図である。

【 図 5 】 従来の検査回路の電源電圧と駆動信号の信号波形との関係を示す図である。

【 符号の説明 】

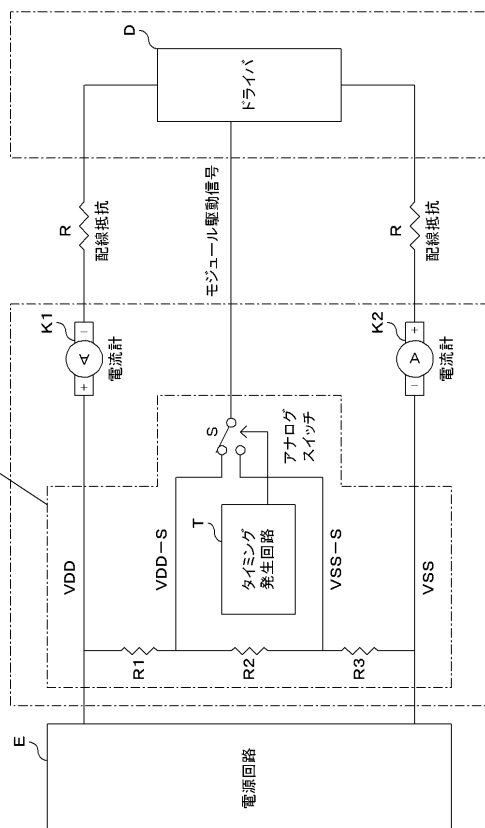
【 0 0 2 8 】

1・・・液晶モジュール検査回路、2・・・レベルシフト回路、E・・・電源回路、T・・・タイミング発生回路、M・・・液晶モジュール、D・・・ドライバ

【 图 1 】

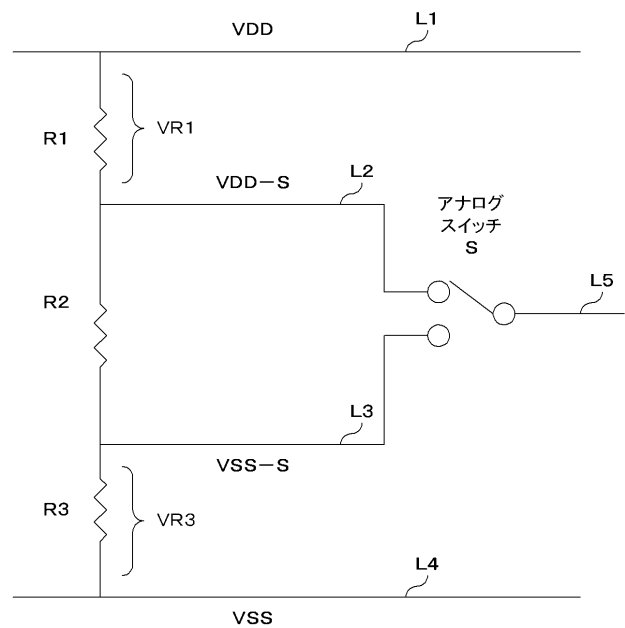
液晶モジュール M(被検査体)

液晶モジュール検査回路 1 レベルシフト回路 2

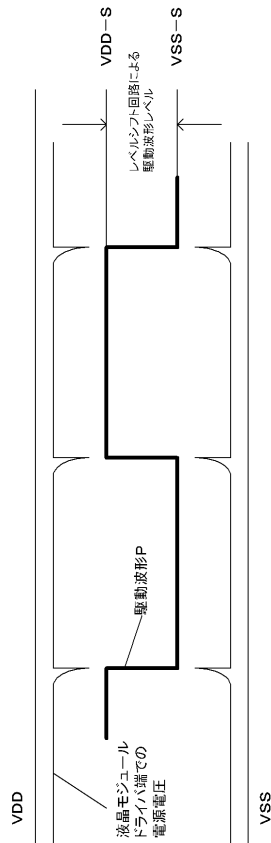


【圖 2】

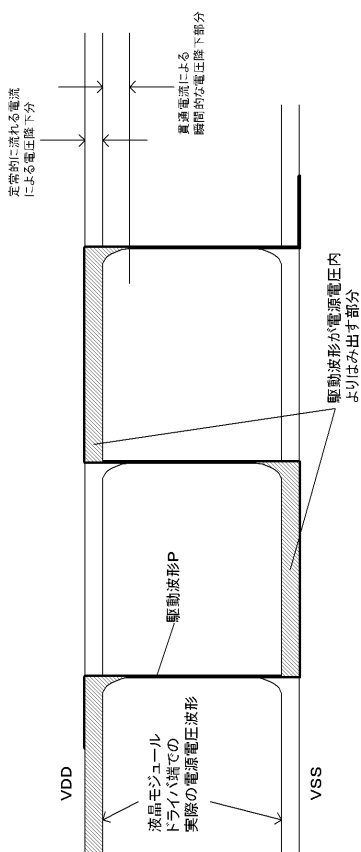
レベルシフト回路 2



【 図 3 】



【 図 5 】



【 図 4 】

