

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3670102号  
(P3670102)

(45) 発行日 平成17年7月13日(2005.7.13)

(24) 登録日 平成17年4月22日(2005.4.22)

(51) Int.Cl.<sup>7</sup>

H O 1 L 25/10

H O 1 L 25/18

F I

H O 1 L 25/10

Z

請求項の数 9 (全 10 頁)

|           |                         |           |                     |
|-----------|-------------------------|-----------|---------------------|
| (21) 出願番号 | 特願平9-10054              | (73) 特許権者 | 591220850           |
| (22) 出願日  | 平成9年1月4日(1997.1.4)      |           | 新潟精密株式会社            |
| (65) 公開番号 | 特開平10-199909            |           | 新潟県上越市西城町2丁目5番13号   |
| (43) 公開日  | 平成10年7月31日(1998.7.31)   | (74) 代理人  | 100103171           |
| 審査請求日     | 平成15年12月25日(2003.12.25) |           | 弁理士 雨貝 正彦           |
|           |                         | (72) 発明者  | 池田 孝市               |
|           |                         |           | 新潟県上越市西城町二丁目5番13    |
|           |                         | (72) 発明者  | 池田 毅                |
|           |                         |           | 東京都大田区山王2丁目5番6-213  |
|           |                         | 審査官       | 市川 篤                |
|           |                         | (56) 参考文献 | 特開平04-151861(JP, A) |
|           |                         |           | 特開平08-153834(JP, A) |
|           |                         |           | 特開平08-153846(JP, A) |
|           |                         |           | 最終頁に続く              |

(54) 【発明の名称】 半導体装置およびその製造方法

(57) 【特許請求の範囲】

【請求項1】

両面にチップが実装されたメイン基板を有する半導体装置において、  
半導体ウエハから切り出された1つ以上の第1のベアチップがボンディングワイヤを用いて実装されたモジュール基板と、前記メイン基板と前記モジュール基板との間に埋め込まれた放熱用の金属片とを備え、

前記モジュール基板を前記メイン基板の一方の面に実装し、その反対側の面に半導体ウエハから切り出された1つ以上の第2のベアチップを前記ボンディングワイヤを用いて実装したことを特徴とする半導体装置。

【請求項2】

請求項1において、  
前記金属片は、前記モジュール基板の面積とほぼ等しい領域に形成されていることを特徴とする半導体装置。

【請求項3】

請求項1において、  
前記金属片は、前記モジュール基板から部分的に露出させて形成されていることを特徴とする半導体装置。

【請求項4】

請求項1～3のいずれかにおいて、  
前記メイン基板の前記一方の面の前記ボンディングワイヤの配線領域の少なくとも一部

10

20

と、その反対側の面の前記ボンディングワイヤの配線領域の少なくとも一部とが前記メイン基板を挟んで正反対の位置に配置されるように、前記モジュール基板と前記第2のベアチップとを前記メイン基板に実装したことを特徴とする半導体装置。

【請求項5】

請求項1～4のいずれかにおいて、

前記モジュール基板のチップ実装面の反対側の面を前記メイン基板に対向させて前記モジュール基板を前記メイン基板に実装したことを特徴とする半導体装置。

【請求項6】

請求項1～5のいずれかにおいて、

前記メイン基板の前記一方の面側には、高さの異なる第1および第2の基板面が形成され、

前記第1の基板面よりも高さが高い前記第2の基板面に外部接続端子を設け、前記第1の基板面に前記モジュール基板を実装したことを特徴とする半導体装置。

【請求項7】

請求項1～6のいずれかにおいて、

前記メイン基板および前記モジュール基板には、半導体ウエハから切り出されたメモリ用ベアチップが実装されており、

前記メイン基板の両面に前記メモリ用ベアチップと前記モジュール基板とを実装した場合の前記メイン基板の外形寸法がSO-DIMM(Single Outline Dual Inline Memory Module)の規格の範囲内に収まるように、前記メイン基板および前記モジュール基板の形状を定めたことを特徴とする半導体装置。

【請求項8】

請求項1～7のいずれかにおいて、

前記メイン基板の前記一方の面に前記モジュール基板以外の部品を実装したことを特徴とする半導体装置。

【請求項9】

両面にチップが実装されたメイン基板を有する半導体装置の製造方法において、

半導体ウエハから切り出された1つ以上の第1のベアチップを前記メイン基板の一方の面にボンディングワイヤを用いて実装する第1の工程と、

半導体ウエハから切り出された1つ以上の第2のベアチップがボンディングワイヤを用いて実装されたモジュール基板を、前記メイン基板と前記モジュール基板との間に放熱用の金属片を埋め込んだ状態で、前記メイン基板の他方の面に実装する第2の工程とを備えることを特徴とする半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、プリント配線板等の両面にチップを実装した半導体装置およびその製造方法に関する。

【0002】

【従来の技術】

半導体ウエハ上に形成されたチップは通常、個別に切り出されてパッケージングされた状態でプリント配線板に実装される。チップをパッケージングすると、チップ自体の大きさに比べてはるかに外形寸法が大きくなるため、実装密度を上げるのにも一定の限界がある。

【0003】

このため、最近では、ベアチップをパッケージングせずにそのままプリント配線板に実装する例が増えてきた。このような実装方法として、COB(Chip On Board)実装とフリップチップ実装がよく知られている。COB実装は、ベアチップのパッドとプリント配線板のパッドとをボンディングワイヤにより接続するものである。一方、フリップチップ実装は、ベアチップのパッドに半田ボール等のバンブを取り付けてバンブを介してベアチップ

10

20

30

40

50

のパッドとプリント配線板のパッドとを接続するものである。このようなC O B実装やフリップチップ実装を行えば、パッケージングされたチップを実装する場合に比べてはるかに実装面積を小さくでき、高密度実装が可能となる。

【0004】

【発明が解決しようとする課題】

ところで、C O B実装を行う場合には、ボンディングワイヤがパッドに付きやすくするために、チップ実装面の反対側の面をヒータで暖めてチップ実装面を均一な温度に設定してワイヤボンディングを行うのが一般的である。ところが、すでにC O B実装された面をヒータで暖めることは技術的に難しいため、プリント配線板の両面をC O B実装することは事実上困難であり、プリント配線板全体の実装密度は思ったほどには上がらない。フリップチップ実装を行う場合も事情は同じで、バンパとパッドとを確実に接合させるためには、チップ実装面の反対側の面にヒータを当てたり、特殊な光を照射する必要がある。

10

【0005】

また、フリップチップ実装を行う場合には、実装前に予めベアチップやプリント配線板のパッドにバンパを形成しておく必要があり、パッドの数が多くなるにつれて、バンパを原因とする不良が多くなる。例えば、バンパの大きさにばらつきが生じたり、バンパがパッド位置から少しずれて付いたりする。C O B実装を行う場合には、ボンディングワイヤに断線等の不良が発生しても、不良の起こったボンディングワイヤのみを取り替えることが比較的容易に行えるが、フリップチップ実装の場合には、実装後に一部のバンパだけを取り替えることは簡単には行えない。したがって、プリント配線板上に実装されるチップのうち、フリップチップ実装を行うものは現状では一部に限られ、両面にフリップチップ実装を行うことも歩留まりを考慮すると製品レベルでは現実的でない。

20

【0006】

本発明は、このような点に鑑みて創作されたものであり、その目的は、プリント配線板等のメイン基板の両面にボンディングワイヤを用いた実装を行って実装密度の向上を図った半導体装置およびその製造方法を提供することにある。

【0007】

【課題を解決するための手段】

上述した課題を解決するために、請求項1の半導体装置は、両面にチップが実装されたメイン基板を有しており、半導体ウエハから切り出された1つ以上の第1のベアチップがボンディングワイヤを用いて実装されたモジュール基板と、メイン基板とモジュール基板との間に埋め込まれた放熱用の金属片とを備え、モジュール基板をメイン基板の一方の面に実装し、その反対側の面に半導体ウエハから切り出された1つ以上の第2のベアチップをボンディングワイヤを用いて実装している。モジュール基板には、第1のベアチップがボンディングワイヤを用いて実装されており、結局、メイン基板の両面にボンディングワイヤを用いてベアチップを実装したことと同じ結果になる。したがって、実装密度を向上できる。また、第1のベアチップで発生した熱を金属片に逃がすことができる。

30

請求項2の半導体装置では、金属片は、モジュール基板の面積とほぼ等しい領域に形成されている。また、請求項3の半導体装置では、金属片は、モジュール基板から部分的に露出させて形成されている。

40

【0008】

請求項4の半導体装置は、メイン基板の両面の正反対の位置にボンディングワイヤの配線領域を設ける。従来は、ワイヤボンディングを行う面の反対側の面にヒータを当てる必要があることから、メイン基板の両面の正反対の位置にはボンディングワイヤを接続できなかったが、本発明はメイン基板の一方の面にはすでにワイヤボンディングされたモジュール基板を実装するため、正反対の位置でもボンディングワイヤの配線領域を設けることができる。

【0009】

請求項5の半導体装置は、モジュール基板のチップ実装面を上にしてメイン基板に実装する。したがって、メイン基板に直接ベアチップを実装した場合と同じ方向にボンディン

50

グワイヤが取り付けられる。

【0010】

請求項6の半導体装置は、モジュール基板を実装しても半導体装置の高さが高くなりすぎないように、メイン基板上のモジュール基板の実装箇所付近は高さを低くする。

【0011】

請求項7の半導体装置は、SO-DIMMの規格に沿うようにメイン基板とモジュール基板の形状を定めて、メイン基板の一方の面にモジュール基板を、その反対側の面にメモリ用ベアチップをCOB実装するため、結局、両面にメモリ用ベアチップをCOB実装したことと同じ結果になり、従来のSO-DIMMよりもメモリ容量を増やすことができる。

10

【0012】

請求項8の半導体装置は、メイン基板の一方の面に、モジュール基板以外の部品、例えばSMT部品やCOB実装部品などを実装するため、メモリ基板やマザーボードなどの広範囲の基板に適用できる。

【0013】

請求項9の半導体装置の製造方法は、基板の一方の面にボンディングワイヤを用いてベアチップを実装した後に、その反対側の面にモジュール基板を実装するため、一方の面にベアチップを実装する際には、従来と同様にその反対側の面にヒータを当てながら実装することができる。したがって、製造方法を大幅に変更しなくて済む。また、モジュール基板に実装されたベアチップで発生した熱を金属片に逃がすことができる。

20

【0014】

【発明の実施の形態】

以下、本発明を適用した半導体装置について、図面を参照しながら具体的に説明する。

【0015】

まず最初に、本発明の特徴である放熱用の金属片を有しない半導体装置に関する参考形態について説明する。

図1(a)は参考形態の半導体装置の概略を示す上面図、図1(b)はその下面図、図1(c)は図1(a)のA方向から見た図である。参考形態の半導体装置は、SO-DIMM(Single Outline Dual Inline Memory Module)と呼ばれるメモリ基板の規格に沿った外形寸法を有し、プリント配線板の両面に半導体ウエハから切り出されたメモリ用ベアチップを実装している。

30

【0016】

図1(b)に示すように、プリント配線板11の下面側には、半導体ウエハから切り出された複数のメモリ用ベアチップ1がCOB実装されている。一方、プリント配線板11の上面側には、図1(a)、(c)に示すように、高さの異なる第1の基板面11aおよび第2の基板面11bが設けられ、第1の基板面11aよりも高さが高い第2の基板面11bには外部接続端子11cが一体に形成されている。この外部接続端子11cはSO-DIMMの規格で定めた外形寸法を有し、不図示のマザーボードやメモリボードのコネクタに嵌合されて、各種信号のやり取りを行う。

【0017】

また、プリント配線板11の上面側の第1の基板面11aには後述するLSIモジュール10が一つ以上実装される。

40

【0018】

図2はLSIモジュール10を拡大して示した平面図、図3はLSIモジュール10の斜視図である。図2に示すように、LSIモジュール10は、半導体ウエハから1個あるいは数個単位で切り出した4個のメモリ用ベアチップ1をモジュール基板2上にCOB実装したものである。各メモリ用ベアチップ1は、例えば4×4Mbitのメモリ容量を有するDRAMであり、いずれのメモリ用ベアチップ1も長方形形状をしており、その長辺に沿って一列に入出力パッド3が形成されている。

【0019】

50

また、モジュール基板 2 上の中央付近には、長手方向に沿って一列にパッド 4 が形成され、モジュール基板 2 のパッド 4 とメモリ用ベアチップ 1 のパッド 3 はそれぞれボンディングワイヤ 5 により接続されている。

【 0 0 2 0 】

ボンディングワイヤ 5 を接続する際、ボンディングワイヤ 5 がメモリ用ベアチップ 1 の外表面に接触すると、短絡や熱による断線等の原因となり、逆にボンディングワイヤ 5 とメモリ用ベアチップ 1 との距離を離しすぎると L S I モジュール 1 0 の高さが高くなりすぎるため、ボンディングワイヤ 5 がメモリ用ベアチップ 1 に接触しないぎりぎりの高さでワイヤボンディングを行うのが望ましい。

【 0 0 2 1 】

参考形態の L S I モジュール 1 0 は、図 1 ( c ) に示すように、ワイヤボンディングされたメモリ用ベアチップ 1 の上面を樹脂 6 で覆って断線等の防止を図っている。樹脂 6 を厚く形成すると、L S I モジュール 1 0 の高さが高くなりすぎるため、モジュール基板 2 の外周近傍に所定高さの封止枠 7 を取り付け、この封止枠 7 の内部に樹脂 6 を流し込み、樹脂厚が封止枠 7 の高さに一致するようにしている。これにより、L S I モジュール 1 0 の高さのばらつきを確実に抑えることができる。

【 0 0 2 2 】

なお、プリント配線板 1 1 の上面側の第 1 の基板面 1 1 a には、L S I モジュール 1 0 の他に、ノイズ除去用の複数のコンデンサ 1 2 が S M T (Surface Mount Technology) 方式で実装されている。

【 0 0 2 3 】

次に、図 4 を用いて参考形態の半導体装置の製造工程を説明する。まず、図 4 ( a ) に示すように、プリント配線板 1 1 の下面側にメモリ用ベアチップ 1 を C O B 実装する。より詳細には、チップ実装面の反対側の面 1 1 a にヒータを当ててプリント配線板 1 1 を一定温度 (例えば、150 ) に設定した状態で、ベアチップ 1 上のパッドとプリント配線板 1 1 上のパッドとをボンディングワイヤ 5 により接続する。

【 0 0 2 4 】

なお、プリント配線板 1 1 の下面側に C O B 実装されるメモリ用ベアチップ 1 の種類と、モジュール基板 2 上に実装されるメモリ用ベアチップ 1 の種類は必ずしも同じでなくてもよい。

【 0 0 2 5 】

次に図 4 ( b ) に示すように、プリント配線板 1 1 の上面側の第 1 の基板面 1 1 a に図 2 に示した L S I モジュール 1 0 を実装する。L S I モジュール 1 0 の側面には、図 3 に示すように外部接続端子として利用される複数の凹部 8 が形成され、これら凹部 8 の周囲には、L S I モジュール 1 0 のパッドと導通を取るための幅広のパターン 9 が形成されている。L S I モジュール 1 0 をプリント配線板 1 1 に実装する場合は、図 3 に示す凹部 8 をプリント配線板 1 1 上のパッドと位置合わせして凹部 8 に半田を流し込む。これにより、半田がパターンの方向に流れ込み、L S I モジュール 1 0 はプリント配線板 1 1 と接合される。

【 0 0 2 6 】

L S I モジュール 1 0 の側面に形成された凹部 8 に半田を流し込んで固定する実装方法は L C C (Leadless Chip Carrier) 方式とも呼ばれ、実装面積がモジュールの外周面積にほぼ一致することから、最新のメモリ実装技術の一つである C S P (Chip Size Package) 方式よりも一歩進んだ C S M (Chip Size Module) 方式による実装が実現できる。

【 0 0 2 7 】

このように、参考形態の半導体装置は、プリント配線板 1 1 の一方の面にメモリ用ベアチップ 1 を C O B 実装した後に、メモリ用ベアチップ 1 が予め C O B 実装された L S I モジュール 1 0 をプリント配線板 1 1 の他方の面に実装するため、結局、プリント配線板 1 1 の両面に C O B 実装したことと同じ結果になり、プリント配線板 1 1 の両面には C O B 実装できないという従来の製造上の問題を解消でき、高密度実装が可能となる。また、L

10

20

30

40

50

ＳＩモジュール１０は、ＬＣＣ方式によりプリント配線板１１に実装されるため、ほぼモジュールサイズでの実装が可能であり、その反対側の面の実装密度とほぼ同密度でＣＯＢ実装することができる。

【００２８】

また、図３では、ＬＳＩモジュール１０の側面に凹部８を形成してＬＣＣ方式によりプリント配線板１１に実装を行う例について説明したが、ＢＧＡ(Ball Grid Array)方式による実装を行ってもよい。

【００２９】

上述した参考形態では、ＳＯ－ＤＩＭＭの規格に沿った半導体装置を製造する例を説明したが、本発明は、ＳＩＭＭやＤＩＭＭ等の各種のメモリ基板や、ＣＰＵ等が実装されるマザーボードやドーターボード等にも適用可能である。

10

【００３０】

図５はコンピュータ機器のマザーボードに本発明を適用した例を示す図であり、図５（ａ）はマザーボード２０の上面図、図５（ｂ）は下面図を示している。マザーボード２０の上面側には、図５（ａ）に示すようにＬＳＩモジュール１０'が実装されており、このＬＳＩモジュール１０'上にはＣＰＵとその周辺ＬＳＩがベアチップの状態でＣＯＢ実装されている。この他、マザーボード２０の上面側には、複数のＬＳＩ２１がＣＯＢ実装され、一部のＬＳＩ２２やコンデンサ２３などはＳＭＴ方式で実装されている。

【００３１】

一方、マザーボードの下面側には、図５（ｂ）に示すようにＳＲＡＭやＤＲＡＭなどのメモリ用ベアチップ１がＣＯＢ実装され、各チップに対応してコンデンサ１２がＳＭＴ方式で実装されている。

20

【００３２】

このように、ＣＯＢ実装あるいはフリップチップ実装された部品と、それ以外の実装方法で実装された部品とをプリント配線板１１上で混在させることができるため、プリント配線板のレイアウト設計の自由度が広がり、設計時間を短縮できる。

【００３３】

なお、上述した参考形態では、メモリ用ベアチップ１をプリント配線板１１上にＣＯＢ実装する例を説明したが、本発明は、ガラス基板上にＣＯＧ(Chip On Glass)実装する場合や、フィルム上にＣＯＦ(Chip On Film)実装する場合にも、同様に適用可能である。

30

次に、上述した参考形態に工夫を加えた本実施形態の半導体装置について説明する。

【００３４】

ところで、図２に示したＬＳＩモジュール１０上には、複数のメモリ用ベアチップ１が実装されているため、かなりの熱が発生するおそれがある。そこで、図６に示すように、プリント配線板１１とモジュール基板２の接触面に円柱状の金属片３１を埋め込んで、この金属片３１に熱を逃がすようにしてもよい。

【００３５】

図７は、図６に示す半導体装置の製造工程を説明する図である。まず、図７（ａ）に示すように、プリント配線板１１の下面側にメモリ用ベアチップ１をＣＯＢ実装し、上面側に複数の溝３２を形成する。次に、図７（ｂ）および図７（ｃ）に示すように、溝３２と略同径の円柱状の金属片３１を溝３２の内部に収納する。なお、図７（ｂ）はプリント配線板１１の平面図であり、図７（ｃ）は縦断面図である。次に、図７（ｄ）に示すように、金属片３１の外径と略同径の溝３３が予め形成されたＬＳＩモジュール１０''を、溝３２の位置を基準としてプリント配線板１１上に実装する。

40

【００３６】

図６に示すように、ＬＳＩモジュール１０''の下面に金属片３１を接触させれば、ＬＳＩモジュール１０''で発生した熱を効率よく逃がすことができ、メモリ用ベアチップ１の熱暴走を確実に防げる。

【００３７】

なお、放熱のための具体的方法は図６に限定されず、例えばプリント配線板１１上に格子

50

状に溝を形成して、この溝に図8に示すようにプレスした金属片31'を埋め込んでもよい。あるいは、プリント配線板11上のLSIモジュール10の接触面に、図9のような放熱用のベタパターン34を形成してもよい。放熱用のパターンとしては、図10のような放射線状のパターン35でもよく、あるいは格子状のパターンでもよい。

【0038】

また、上述した図6～図10では、LSIモジュール10"の面積とほぼ等しい領域に金属片31やパターン34、35を形成するようにしたが、放熱性を向上させるためにはこれら金属片31やパターン34、35をLSIモジュール10"から部分的に露出させて形成することが望ましい。

【0039】

また、LSIモジュール10に金属を接触させて放熱させるのではなく、図11(a)に示すようにLSIモジュール10"の下面に溝33を形成しておき、このLSIモジュール10"をプリント配線板11に実装したときにできる空洞を利用して熱を逃がすようにしてもよい。あるいは、図11(b)に示すようにプリント配線板11にも溝32を形成して、熱の逃げ道を広げてよい。

【0040】

【発明の効果】

以上詳細に説明したように、本発明によれば、第1のペアチップが実装されたモジュール基板をメイン基板の一方の面に実装し、他方の面に第2のペアチップをボンディングワイヤを用いて実装するため、メイン基板の両面にボンディングワイヤを用いて実装したことと同じ結果になり、実装密度を大幅に向上できる。また、第1のペアチップで発生した熱を金属片に逃がすことができる。また、ペアチップが実装されたモジュール基板を予め用意しておけば、プリント配線板上にモジュール基板を実装するだけで済むため、メイン基板の片面だけについてボンディングワイヤを取り付ければよく、半導体装置の製造工程が簡略化する。

【0041】

また、メイン基板上にモジュール基板を実装する前にペアチップを実装すれば、ペアチップ実装面の反対側の面をヒータで暖めながら実装できるため、従来のCOB実装方法をそのまま利用でき、製造方法の変更が少なくて済む。

【図面の簡単な説明】

【図1】 (a)は参考形態の半導体装置の概略を示す上面図、(b)は下面図、(c)は図1(a)のA方向から見た平面図である。

【図2】 LSIモジュールを拡大して示した平面図である。

【図3】 LSIモジュールの斜視図である。

【図4】 半導体装置の製造工程を説明する図である。

【図5】 本発明をコンピュータ機器のマザーボードに適用した例を示す図で、(a)はマザーボードの上面図、(b)は下面図である。

【図6】 放熱対策を施した本実施形態の半導体装置を示す図である。

【図7】 図6に示す半導体装置の製造工程を示す図である。

【図8】 プリント配線板上に格子状に金属片を埋め込んだ図である。

【図9】 プリント配線板上にベタパターンを形成した図である。

【図10】 プリント配線板上に放射状にパターンを形成した図である。

【図11】 (a)はLSIモジュールに溝を形成した図、(b)はLSIモジュールとプリント配線板の双方に溝を形成した図である。

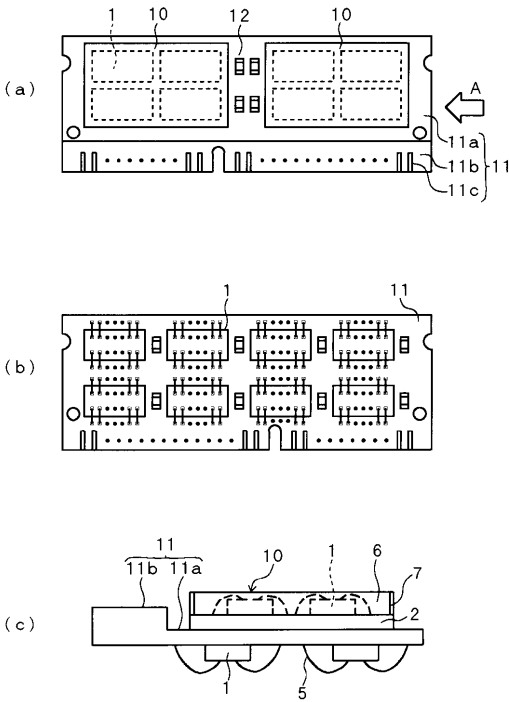
10

20

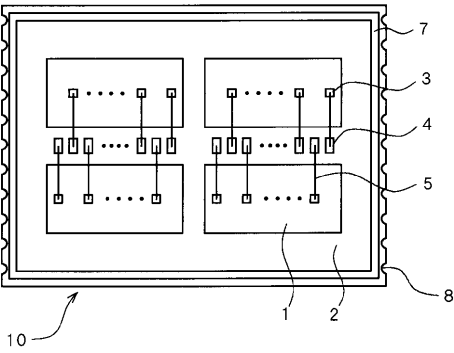
30

40

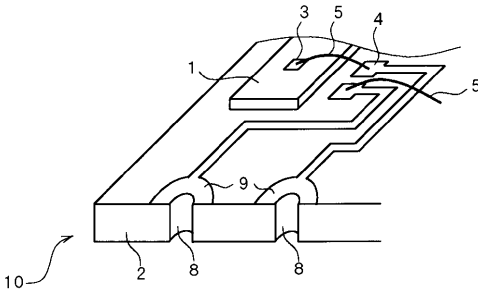
【 図 1 】



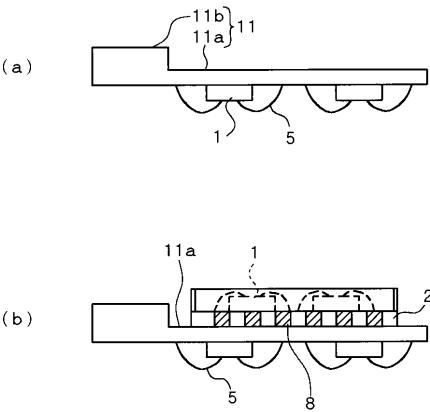
【 図 2 】



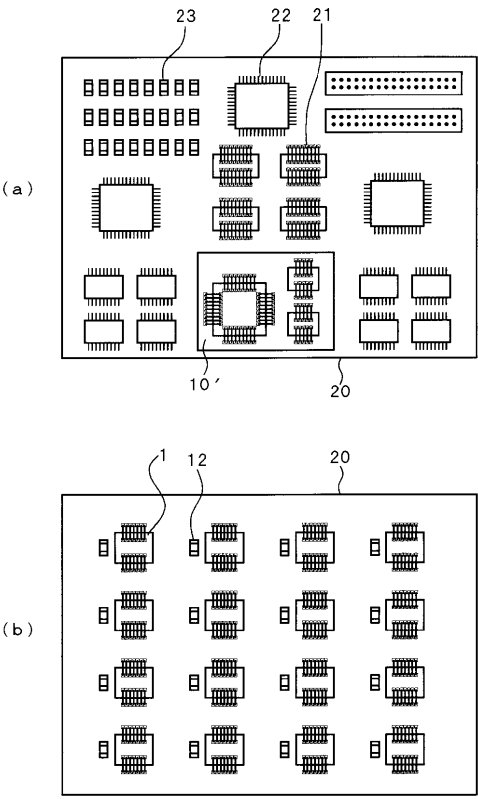
【 図 3 】



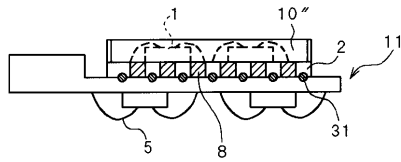
【 図 4 】



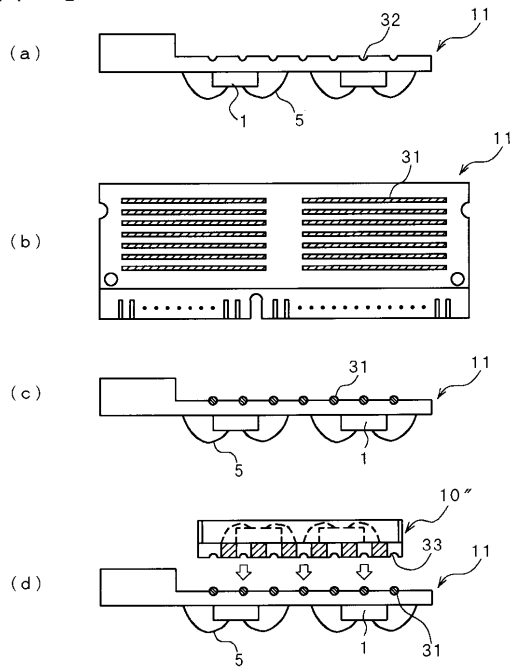
【 図 5 】



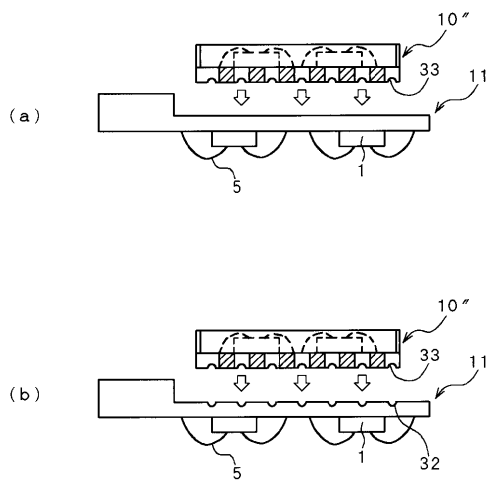
【図 6】



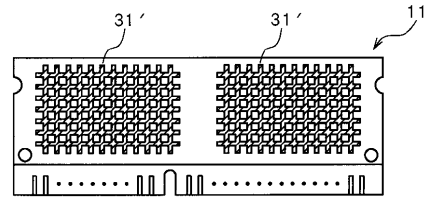
【図 7】



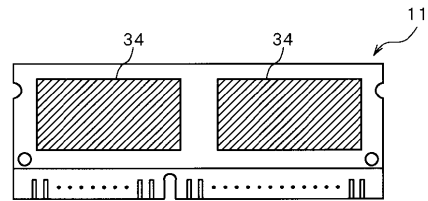
【図 11】



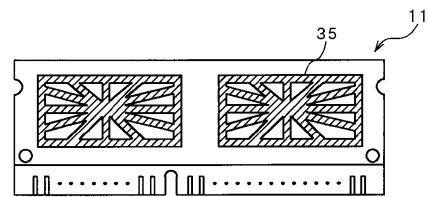
【図 8】



【図 9】



【図 10】



---

フロントページの続き

(58)調査した分野(Int.Cl.<sup>7</sup>, D B 名)

H01L 21/60

H01L 23/36

H01L 25/04-25/075

H01L 25/10