

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2005-292852

(P2005-292852A)

(43) 公開日 平成17年10月20日(2005.10.20)

(51) Int.Cl.⁷

G09G 3/28

G09G 3/20

G09G 3/288

F I

G09G 3/28

H

G09G 3/20

611A

G09G 3/20

621F

G09G 3/20

622D

G09G 3/20

624N

テーマコード (参考)

5C080

5C580

審査請求 有 請求項の数 4 O L (全 20 頁) 最終頁に続く

(21) 出願番号 特願2005-158231 (P2005-158231)

(22) 出願日 平成17年5月30日 (2005.5.30)

(62) 分割の表示 特願2002-155247 (P2002-155247)
の分割

原出願日 平成14年5月29日 (2002.5.29)

(71) 出願人 000005016

パイオニア株式会社

東京都目黒区目黒1丁目4番1号

(74) 代理人 100099830

弁理士 西村 征生

(72) 発明者 溝端 英司

山梨県中巨摩郡田富町西花輪2680番地

パイオニア株式会社内

Fターム(参考) 5C080 AA05 BB05 DD03 DD08 DD26

HH02 HH04 HH05 JJ04 JJ06

5C580 AA03 BA01 BA02 BA03 BA05

BA09 BA10 BA17 BA18 BA19

CA07

(54) 【発明の名称】 プラズマディスプレイパネルの駆動方法

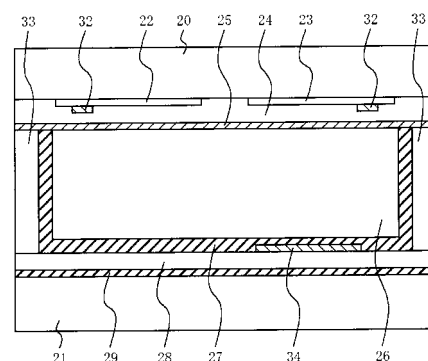
(57) 【要約】

【課題】 走査パルス幅を短縮した場合に、自走査電極ラインの走査パルス印加終了後に、他走査電極ラインのデータパルスが印加された場合にも、維持パルス電圧を高くすることなく駆動ができるプラズマディスプレイパネルの駆動方法を提供する。

【解決手段】 維持電極23と放電空間セル26を介して対向する位置に電位固定電極34を設け、走査期間中の維持電極23と電位固定電極34の電位差を維持電極23を陰極としたときの対向放電開始電圧以上にしている。また、従来の3電極型セルにおいても、走査期間中の維持電極23とデータ電極29の電位を常に維持電極23を陰極としたときの対向放電開始電圧以上にしている。

。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

第一の絶縁基板と第二の絶縁基板とが互いに対向配置され、前記第一の絶縁基板には、走査電極と維持電極とが互いに平行に並べられて構成される電極対が複数配置され、かつ、前記第二の絶縁基板には、前記走査電極及び維持電極に直交する複数のデータ電極が配置されたプラズマディスプレイパネルを駆動する方法であって、

映像信号に対応して走査電極毎にデータを書き込む走査期間において、個別の前記走査電極に線順次で走査パルス印加し、前記走査パルスと同期させて、前記映像信号に対応したデータパルス印加することにより各画素に信号を書き込み、

前記走査パルス終了後、所定の期間以内に、前記維持電極と前記データ電極の電位を前記維持電極の方を高くし、前記維持電極と前記データ電極の電位差を、他の前記走査電極に前記走査パルスが印加されているタイミングで印加される前記データパルスの印加状態にかかわらず、前記維持電極と前記データ電極間の前記維持電極側を陰極電位としたときの対向放電開始電圧以上に設定する一方、前記維持電極と前記データ電極の間に前記維持電極側を陽極電位としたときに放電が発生しない電圧にする一定期間以上の対向壁電荷形成期間を設けることを特徴とするプラズマディスプレイパネルの駆動方法。 10

【請求項 2】

前記所定の期間が 2 μ sec 以内であることを特徴とする請求項 1 記載のプラズマディスプレイパネルの駆動方法。

【請求項 3】

前記一定期間以上の対向壁電荷形成期間が 2 μ sec 以上であることを特徴とする請求項 1 又は 2 記載のプラズマディスプレイパネルの駆動方法。 20

【請求項 4】

前記各種電極が、誘電体層に被覆されて、放電ガスには直接露出されず、交流放電の状態で駆動されることを特徴とする請求項 1、2 又は 3 記載のプラズマディスプレイパネルの駆動方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、プラズマディスプレイパネルの駆動方法に関し、特に、AC 型プラズマディスプレイパネルの駆動方法に関する。 30

【背景技術】

【0002】

近年、携帯電話を初めとする情報電子機器が、世の中に広く用いられていることは、周知の事実である。また、これらの情報電子機器のうち、壁掛けテレビや公共表示板などの表示装置もよく知られている。

【0003】

さらにまた、壁掛けテレビや公共表示板などの表示装置は、フラットディスプレイとして、注目を浴びていることも周知の事実である。

【0004】

そして、一般的に、フラットディスプレイとして、上述した壁掛けテレビや公共表示板などに利用されているプラズマディスプレイパネル（以下、PDP と略称する）も、よく知られている。 40

【0005】

この PDP は、薄型で大画面表示が比較的容易にできること、視野角が広いこと、応答速度が速いことなど、数多くの特長を有している。

【0006】

このため、上述したように、この PDP は、フラットディスプレイとして、壁掛けテレビや公共表示板などとして利用されている。

【0007】

PDPは、その動作方式により、電極が放電空間（放電ガス）に露出して直流放電の状態で動作させる直流放電型（DC型）と、電極が誘電体層に被覆されて放電ガスには直接露出させず、交流放電の状態で動作させる交流放電型（AC型）とに分類される。DC型では電圧が印加されている期間中放電が発生し、AC型では電圧の極性を反転させることにより放電を持続させる。さらに、AC型には、1セル内の電極数が2電極のものと3電極のものがある。

【0008】

ここで、従来の3電極AC型プラズマディスプレイパネルの構造及び駆動方法について述べる。図15は従来のプラズマディスプレイパネルの一例を示すセル断面図である。

【0009】

AC3電極型プラズマディスプレイパネルは、相互に対向する前面基板20と背面基板21と、双方の基板間20、21間に配置された複数の走査電極22、維持電極23及びデータ電極29と、走査電極22、維持電極23及びデータ電極29の各交差部分に行列状に配置された表示セルとを有する。

【0010】

前面基板20としてガラス基板等を用い、走査電極22と維持電極23が所定の間隔を隔てて設けられている。走査電極22と維持電極23の上には配線抵抗を下げるために金属電極32が積層されている。これらの上には透明誘電体層24と、透明誘電体層24を放電から保護するMgO等からなる保護層25が形成されている。一方、背面基板21としてガラス基板等を用い、データ電極29が走査電極22や維持電極23と直交するように設けられている。さらに、データ電極29上には白色誘電体層28、蛍光体層27が設けられている。2枚のガラス基板の間には各セルを囲うように井桁の間隔33が形成されている。隔壁は放電空間26を確保するとともに画素を区切る役割を果たしている。放電空間26内にはHe、Ne、Xe等の混合ガスが放電ガスとして封入されている。

【0011】

図14に従来の3電極AC型プラズマディスプレイパネルの平面図を示す。走査電極22の個々の電極Si及び維持電極23の個々の電極Ci（ $i=1\sim m$ ）と、データ電極29の個々の電極Dj（ $j=1\sim n$ ）との各交差部分に、表示セル31が行列状に配置される。

【0012】

次にPDPの駆動方法について説明する。現在、主流なのが走査期間と維持期間が分離されている走査維持分離方式（ADS方式）である。以下、この走査維持分離方式の駆動方法について説明する。図16は、3電極AC型プラズマディスプレイパネルの1サブフィールド（以下、SFと略称する）の駆動波形図の一例である。1サブフィールドは予備放電期間2、走査期間3、及び維持期間4の3つの期間で構成されている。

【0013】

まず、予備放電期間2について説明する。予備放電期間2の前には、前サブフィールドの維持期間1が存在し、そこで維持放電が行なわれているかいないかで、セル内の各電極上の誘電体層の上に、放電によって発生する電荷である壁電荷の形成量が異なる。

【0014】

このまま次の書込みを行なうと、この異なる壁電荷量の影響を受け、書込み放電をしづらくなったり、誤って書込みを行なってしまうたりする。予備放電期間2の役割の一つは、このような前サブフィールドの維持期間1での点灯状態によって異なるセル内の誘電体層上に放電によって発生する電荷である壁電荷状態を初期化リセットすることである。また、この他、表示データに基づいて線順次にデータを書込む際に放電を行ないやすくするプライミング効果を発生させる役割がある。

【0015】

次に走査期間3に入る。走査ベース電圧 V_{bw} は80～110V程度であり、維持電圧 V_s は170V程度である。走査期間3では、走査電極22の個々の電極（ $S_1\sim S_m$ ）に順次、走査パルス6が印加される。この走査パルス6に合わせて、データ電極29の個々の

10

20

30

40

50

電極 (D1 ~ Dn) に表示パターンに応じてデータパルス7が印加される。

【0016】

データパルス7が印加された画素では、走査電極22とデータ電極29の間に高い電圧が印加されるので、電圧印加後、ある程度の遅れ(放電遅れと呼ぶ)を伴って走査電極22とデータ電極29の間で書込放電が発生し、走査電極22側には正の壁電荷が形成される。この放電に伴い、正極性電位に大きくバイアスされている維持電極23と走査電極22の間でも電荷の移動が発生し、維持電極23には負の壁電荷が形成される。

【0017】

一方、データパルス7が印加されない画素では、印加電圧が低くなるので放電が発生せず、壁電荷の状況は変化しない。このように、データパルス7の有無により、2種類の壁電荷の状況を作り出すことができる。

【0018】

走査パルス6を全ラインに印加し終わると維持期間4に移る。維持パルスは全走査電極22と全Y電極23に交互に印加される。維持パルスの電圧値Vsは、書込み放電の発生しなかった画素では、走査電極22と維持電極23との間の放電(面放電と呼ぶ)が開始しない電圧に設定してある。ここでは170Vである。

【0019】

一方、書込放電が発生した画素では、走査電極22側には正壁電荷があり、維持電極23側には負壁電荷が存在するため、走査電極22に印加されるはじめての正の維持パルス(第一維持パルスと呼ぶ)に、この正負の壁電荷が重畳され、放電開始電圧以上の電圧が放電空間に印加され、維持放電が発生する。この放電により、走査電極22側には負の壁電荷が蓄積され、維持電極23側には正の壁電荷が蓄積される。

【0020】

次の維持パルス(第二維持パルスと呼ぶ)は維持電極23側に印加され、上記の壁電荷が重畳されることから維持放電がここでも発生し、第一維持パルスとは逆の極性の壁電荷が、走査電極22側と維持電極23側に蓄積される。これ以降も同様の原理で放電が持続的に発生する。つまりx回目の維持放電により発生した壁電荷による電位差が、(x+1)回目の維持パルスに重畳され維持放電が持続している。この維持放電の持続回数により発光輝度が決定される。

【0021】

以上の予備放電期間2、走査期間3、維持期間4を合わせてサブフィールドと呼ぶ。階調表示を行う場合、1画面の画像情報を表示する期間である1フィールドが、この複数のサブフィールドから構成されている。各サブフィールドの維持パルス数を変え、各サブフィールドを点灯させるか非点灯にするかによって階調表示を行うことができる。

【特許文献1】特開平07-295507号

【発明の開示】

【発明が解決しようとする課題】

【0022】

ところで、上記のような走査維持分離AC型プラズマディスプレイパネルの駆動方法では、各走査ラインに画像信号に対応して書込み放電を発生させるために、画像信号に対応して、データパルスが順次、走査期間中に印加される。

【0023】

したがって、データ電極電位は、走査期間中、画像信号に対応して変動することになる。書込み放電により、各電極上に形成される壁電荷は、走査パルス終了後の各電極の電位に影響される。

【0024】

したがって、書込み放電の終了した走査電極ライン以降のデータパルスの印加状態によって、各電極上に形成される壁電荷は異なってくる。特に走査パルス幅を短くした場合は影響が大きい。パネルが高精細になり、走査ライン本数の増加に伴い、走査パルス幅の縮小をしなくてはならなくなると、この走査パルス印加終了後に次の走査電極ラインに書込

み放電を発生させるためのデータパルスが印加されない場合は正常に動作していても、データパルスが印加されると、書込み放電は発生するものの、維持期間において維持放電が発生しなくなったり、表示がちらついたりする。これを改善するためには、維持パルス電圧を高くしなければならない。しかし、維持パルス電圧を高くすると、消費電力の増大を招いたり、高耐压の高価なドライバーを使わなくてはならずコストの増大を招いたりする。

【 0 0 2 5 】

本発明の目的は、走査パルス幅を短縮した場合に、自走査電極ラインの走査パルス印加終了後に、他走査電極ラインのデータパルスが印加された場合にも、維持パルス電圧を高くすることなく駆動ができるプラズマディスプレイの駆動方法を提供することにある。

10

【課題を解決するための手段】

【 0 0 2 6 】

上記課題を解決するために、請求項 1 記載の発明は、第一の絶縁基板と第二の絶縁基板とが互いに対向配置され、前記第一の絶縁基板には、走査電極と維持電極とが互いに平行に並べられて構成される電極対が複数配置され、かつ、前記第二の絶縁基板には、前記走査電極及び維持電極に直交する複数のデータ電極が配置されたプラズマディスプレイパネルの駆動方法に係り、映像信号に対応して走査電極毎にデータを書き込む走査期間において、個別の前記走査電極に線順次で走査パルスを印加し、前記走査パルスと同期させて、前記映像信号に対応したデータパルスを印加することにより各画素に信号を書き込み、前記走査パルス終了後、所定の期間以内に、前記維持電極と前記データ電極の電位を前記維持電極の方を高くし、前記維持電極と前記データ電極の電位差を、他の前記走査電極に前記走査パルスが印加されているタイミングで印加される前記データパルスの印加状態にかかわらず、前記維持電極と前記データ電極間の前記維持電極側を陰極電位としたときの対向放電開始電圧以上に設定する一方、前記維持電極と前記データ電極の間で前記維持電極側を陽極電位としたときに放電が発生しない電圧にする一定期間以上の対向壁電荷形成期間を設けることを特徴とする。

20

【発明の効果】

【 0 0 2 7 】

以上説明したように、本発明の構成によれば、走査パルスを短縮しても、正常に駆動できる最低の維持電圧 V_{dsmin} を低く抑えることができるようになった。具体的には、走査パルスを $1 \mu sec$ にまで短縮すると、従来、走査パルス終了後にデータパルスが印加されることも考慮すると維持パルス電圧を最低でも $176V$ にまで上げなければならなかったが、本発明のプラズマディスプレイパネルの駆動方法を用いれば、維持パルス電圧を $143V$ にまで下げることが可能となった。

30

【発明を実施するための最良の形態】

【 0 0 2 8 】

映像信号に対応したデータパルスを印加することにより各画素に信号を書き込み、走査パルスの印加終了後、所定の期間以内に、前記維持電極と前記データ電極の電位を前記維持電極の方を高くし、前記維持電極と前記データ電極の電位差を、他の前記走査電極に前記走査パルスが印加されているタイミングで印加される前記データパルスの印加状態にかかわらず、前記維持電極と前記データ電極間の前記維持電極側を陰極電位としたときの対向放電開始電圧以上に設定する一方、前記維持電極と前記データ電極の間で前記維持電極側を陽極電位としたときに放電が発生しない電圧にする一定期間以上の対向壁電荷形成期間を設けるようにする。

40

すなわち、電位供給手段が、電位固定電極に一定電位を供給して、前記電位固定電極の電位を前記維持電極の電位よりも低く設定すると共に、前記維持電極と前記電位固定電極の電位差を、前記維持電極側を陰極としたとき、前記維持電極と前記電位固定電極間の対向放電開始電圧以上に設定する一方、前記維持電極側を陽極としたとき、前記維持電極と前記電位固定電極間で対向放電が発生しない電圧に設定する。

【実施例 1】

50

【 0 0 2 9 】

次に、本発明の第一の実施例について図を参照して詳細に説明する。図 1 に、本発明の第一の実施例のプラズマディスプレイパネルの 1 セルの断面図を示し、図 2 に平面図を示す。図 1 の断面図は、図 2 の A - A 間の断面を示している。

【 0 0 3 0 】

パネル全体の平面構造は、図 1 4 の従来のプラズマディスプレイパネルの平面図に、電位固定電極 3 4 が維持電極 2 3 と同方向に形成されている構造となっている。

【 0 0 3 1 】

具体的寸法について、セルピッチが横方向 0 . 2 7 m m、縦方向 0 . 8 1 m m の場合を例に述べる。上下 2 枚の絶縁性基板 2 0、2 1 としては、例えば、厚さ 2 ~ 5 m m 程度のソーダライムガラス基板を用いる。上部絶縁性基板 2 0 には走査電極 2 2 と維持電極 2 3 として、酸化スズ又は酸化インジウムからなる透明電極が対になる形で設けられ、電極幅は 2 5 0 ~ 3 0 0 μ m 程度とし、放電ギャップは 7 0 ~ 1 2 0 μ m 程度とした。各透明電極の上の一部には配線抵抗を下げるために金属電極 3 2 を設けている。電極の上には誘電体層 2 4 を 1 0 ~ 5 0 μ m 程度形成し、さらにその上には M g O が保護層 2 5 として形成されている。

【 0 0 3 2 】

一方、下部絶縁性基板 2 1 には A g などデータ電極 2 9 が電極幅 1 0 0 ~ 1 5 0 μ m で形成されている。その上には白色誘電体層 2 8 が設けられている。この上に A g などデータ電極 2 9 と直交するように電位固定電極 3 4 を形成する。電位固定電極 3 4 の電極幅は 1 0 0 ~ 2 0 0 μ m 程度とした。さらにその上に、隔壁 3 3 を高さ 1 0 0 ~ 1 5 0 μ m 程度で形成し、最後に蛍光体 9 を塗布する。このときセル毎に蛍光体の種類を R G B (赤、緑、青) に塗り分けると、フルカラー表示が可能となる。上記の 2 枚の絶縁性基板を張り合わせ、放電ガスとして H e、N e、X e の混合ガスを 2 0 0 ~ 6 0 0 torr 封入し、封止することにより完成する。

【 0 0 3 3 】

次に、本発明の第一の実施例のプラズマディスプレイパネルの駆動方法について説明する。図 1 0 に 1 サブフィールドの駆動波形を示す。本発明では、電位固定電極 3 4 を常に接地電位 (波形 F m) としている。予備放電期間 2 及び維持期間 4 の走査電極波形 (S 1 ~ S m)、維持電極波形 (C 1 ~ C m)、データ電極波形 (D 1 ~ D n) のそれぞれは、図 1 6 の従来駆動波形と同じである。また、この期間の電位固定電極波形 (F 1 ~ F m) はデータ電極波形 (D 1 ~ D m) と同じであるので、この期間での駆動状態はほぼ従来と同じであると考えられる。

【 0 0 3 4 】

一方、走査期間 3 においては、映像信号に応じて、データパルス 7 が印加されたり、されなかったりする。図 1 5 に示すような従来のセル構造においては、このデータパルス 6 の印加状態によって、データ電極 2 9 の電位が変動する。これに対して、本発明の第一の実施例のように、電位固定電極 3 4 をデータ電極上に配置し、維持電極 2 3 とともに電位を固定することにより、走査期間 3 中の維持電極 2 3 と電位固定電極 3 4 の対向間電位差は一定となる。

【 0 0 3 5 】

次に、走査パルス 6 が印加された際に、データパルス 7 が印加され、書込み放電が発生した場合の、壁電荷形成状態について述べる。書込み放電は、走査電極 2 2 とデータ電極 2 9 の間の対向放電空間に、外部から印加される電圧に加え壁電荷による電圧である壁電圧も含めて、走査電極 2 2 を陰極としてデータ電極 2 9 との間で放電が発生する最小の電圧である対向放電開始電圧 (以下、特に断らない場合は、走査電極 2 2 又は維持電極 2 3 を陰極として、対向する基板上にあるデータ電極 2 9 や電位固定電極との間で放電が発生する、放電空間に印加される最小の電圧を単に、対向放電開始電圧と呼ぶ) を超える電圧が対向放電空間に印加されることにより、走査電極 2 2 とデータ電極 2 9 の間で放電が発生する。この放電により、放電空間内には多くの空間電荷が発生するため、セル内の他の

10

20

30

40

50

電極間でも、この放電をトリガーとして放電が発生したり、電界により電荷が引き寄せられることにより壁電荷が形成される。ここで、走査パルス6幅が短く、走査パルス6期間内では、ほとんど放電が発生するだけの場合を考えると、壁電荷の形成量は走査パルス6終了後の電極電位に大きく影響される。書込み放電のような強い放電が発生した場合、放電箇所と電極の位置にもよるが、各電極間には、おおよそ外部から印加された電圧分の壁電圧が形成されると考えられる。

【0036】

したがって、図16に示すような従来のプラズマディスプレイの駆動波形の場合、走査電極22と維持電極23の間には、おおよそ($V_s - V_{bw}$)の壁電圧が形成されることになる。一方、維持電極23とデータ電極34との間に形成される壁電圧については、次走査ラインの書込み時のデータパルス7の有無により変化すると考えられる。データパルス7が印加されると、維持電極23とデータ電極29の間には、おおよそ($V_s - V_d$)の壁電圧が形成され、データパルスが印加されないと、おおよそ V_s の壁電圧が形成される。

10

【0037】

この違いにより、維持期間4での最初の維持パルスによる維持放電(第一維持と呼ぶ)の強度が異なり、第一維持による走査電極22と維持電極23の間に形成される壁電荷量が異なってくる。

【0038】

これは、壁電圧が V_s となると、第一維持において、走査電極22と維持電極23の間で発生する面放電の他に、維持電極23とデータ電極29が共に接地された際に、上記壁電圧により、維持電極23とデータ電極29の間で弱い対向放電が発生するためである。これに対し、 $V_s - V_d$ の場合は、電位差が小さいため、ほとんどこの弱い対向放電が発生せず、維持放電が弱くなり、その後の維持パルスによって維持放電が安定的に持続しなくなる。

20

【0039】

図17に、走査パルス6終了後のデータ電極電位 V_{da} を模擬的に変化させたときの、最小維持電圧 V_{dsmin} を○で示す。最小維持電圧 V_{dsmin} とは、点灯表示が正常に表示できる、最小の維持電圧 V_s のことである。走査パルス幅は1 μ secである。

【0040】

図17で、 $V_{da} = 0$ Vのときが、次走査ライン書込み時にデータパルスが印加されなかった場合である。これに対し、データパルス電圧 V_d を6.5 Vとすると、 $V_{da} = 6.5$ Vのときが、次走査ライン書込み時にデータパルスが印加された場合となる。データパルスが印加された場合は、されなかった場合に比べて約6 Vの最小維持電圧 V_{dsmin} の上昇が見られる。

30

【0041】

これに対して、本発明の第一の実施例のプラズマディスプレイの場合、維持電極23及び電位固定電極34の電位差は、走査期間3の間、常に壁電圧 V_s に固定されている。このため、書込み放電により、維持電極23と電位固定電極34の間には、おおよそ V_s の壁電圧が形成される。

【0042】

このように、電位固定電極23を設けることにより、データパルスの有無により、データ電極29の電位が変動しても、維持電極23と電位固定電極34の対向電極間電位は一定となり、一定量の壁電圧を形成することができる。図17に、 V_{dsmin} の走査パルス終了後のデータ電極電位 V_{da} 依存性を▲で示す。図からも分るように、走査パルス終了後のデータ電極電位 V_{da} が上昇しても、○で示す従来のように V_{dsmin} が上昇することはない。

40

【0043】

また、図10の駆動波形を、さらに図11のように、走査期間3の維持電極23電位を維持電圧 V_s より高い電圧 V_{sw} とすると V_{dsmin} をさらに引き下げることができる。特に、電圧 V_{sw} を、維持電極23を陰極としたときの、維持電極23と電位固定電極34の間の

50

対向放電開始電圧以上に設定する。ここでの対向放電開始電圧とは、壁電荷が形成されていない状態で対向電極間にその電圧以上の電圧が印加された場合に放電が開始する電圧と考えてよい。

【0044】

この対向放電開始電圧は、印加する電圧の極性によって大きく異なる。維持電極23の誘電体層上には保護層25としてMgO膜が形成されており、この保護層が形成されている側を陰極とすると、正電荷の衝突により2次電子が放出され、新たな電子が放電空間に供給され、低い電圧で放電が持続する。

【0045】

一方、陰極側にMgO層が存在しないと、新たな2次電子の供給がないため、高い電圧を印加しないと放電が持続しなくなる。したがって、維持電極23を陰極としたときの維持電極23と電位固定電極34の間の対向放電開始電圧に電圧 V_{sw} を設定しても、走査期間3では、誤放電は発生せず、書き込み放電が発生しない限り放電は発生しない。

【0046】

実際には、走査期間3では、維持電極23と電位固定電極34には、走査電極22と維持電極23の間で維持放電の発生する放電ギャップから遠い位置にほぼ同等の壁電圧が形成されており、ここでの対向放電空間にかかる電位差が最も高いと考えられるので、維持電極23を陽極としたときの維持電極23と電位固定電極34の間の対向放電開始電圧未満に設定すれば、放電は発生しない。

【0047】

書き込み放電発生後には、維持電極23と電位固定電極34とに形成される壁電圧の合計はほぼ両者の電極の電位差に等しくなる。したがって、上記のように電圧 V_{sw} を設定することにより、書き込み放電後の維持電極23と電位固定電極34とに形成される壁電圧の合計は、ほぼ、維持電極23と電位固定電極34の間の電位差を、維持電極23を陰極としたときの、維持電極23と電位固定電極34の間の対向放電開始電圧以上にすることができる。

【0048】

このような壁電圧が形成された状態で、維持期間4での第一維持において、維持電極23の低電位側の電位と電位固定電極34の電位を等しくすることにより、この対向空間には壁電圧 V_{sw} だけの壁電荷が印加される。

【0049】

壁電圧 V_{sw} は、維持電極23を陰極としたときの、維持電極23と電位固定電極34の間の対向放電開始電圧以上であることから、第一維持では、対向放電が確実に発生する。このように走査電極22と維持電極23の間の面放電の発生に加え、第一維持で確実に対向放電が発生することにより、放電強度が大きくなり、十分な壁電荷量が走査電極22と維持電極23上に形成され、それ以降の維持パルスによって確実に維持放電が持続するようになる。

【0050】

本発明の第一の実施例での最小維持電圧 V_{dsmin} を図17に●で示す。走査パルス終了後のデータ電極電位 V_{da} の影響を受けず、 V_{da} に対して一定の V_{dsmin} となっているとともに、従来の V_{dsmin} に比べ、大きく電圧が低くなっている。これは、 V_{sw} を維持電極23を陰極としたときの、維持電極23と電位固定電極34の間の対向放電開始電圧以上にしているためである。

【0051】

この対向放電開始電圧以上にしている期間は、必ずしも走査期間3の全期間である必要はない。走査パルス印加前の電圧を V_s に下げてもまったく同様の V_{dsmin} 特性が得られた。また、走査パルス印加終了直後から10 μ sec以上経ってから、維持電極23の電位を V_{sw} から V_s に引き下げても影響はない。一方、走査パルス終了から2 μ sec以上経ってから、維持電極電位を V_s から V_{sw} に引き上げても、 V_{dsmin} は170Vとなり、電圧 V_{sw} に引き上げた効果は得られない。また、たとえ走査パルス印加終了後、2 μ sec以内に維持

10

20

30

40

50

電極電位を電圧 V_{sw} に引き上げたとしても、 V_{sw} 電位を $2\ \mu\text{sec}$ 以上継続しなければ、その効果はきわめて弱いものとなり、 V_{dsmin} を引き下げることがほとんどできなかった。

【0052】

このように本発明の第一の実施例を用いれば、データパルスの印加の有無による影響を受けないばかりか、電圧 V_{sw} を、維持電極 23 を陰極としたときの、維持電極 23 と電位固定電極 34 の間の対向放電開始電圧以上に設定することにより、最小維持電圧 V_{dsmin} を大幅に低くすることができ、走査パルス幅が短い場合でも、低い耐圧の維持ドライバを用いることができる。

【0053】

次に、具体的電圧の設定値について説明する。はじめに、前サブフィールドの維持期間 1 が終了すると、予備放電期間 2 になる。ここでの波形は、基本的に図 16 の従来波形と同じであり、 V_s を 160 V 、 V_p を 380 V とした。各鋸歯状波のスロープの幅は $50\ \mu\text{sec}$ 程度とした。予備放電期間 2 は、前 SF の維持放電によって誘電体層上に蓄積された電荷（壁電荷）をリセットし、さらに書込み放電を起しやすくさせるためのプライミング放電を発生させる期間である。主に、最初の鋸歯状波で維持期間に形成された壁電荷のリセットが行なわれ、後ろの 2 つの鋸歯状波でプライミング放電を発生させ、その後プライミング放電で発生した壁電荷を調整している。

【0054】

次に、走査期間 3 に移行する。走査電極 22 には、走査ベース電圧 V_{bw} が印加されており、線順次で走査パルス 6 が順次印加されている。走査ベース電圧 V_{bw} は 110 V 程度とし、走査パルス幅は $1\ \mu\text{sec}$ とし、電位は GND とした。維持電極 23 の電位は V_{sw} 固定としている。また、電位固定電極 34 は接地されている。ここで、本セルの対向放電開始電圧であるが、走査電極 22 とデータ電極 29 の間、維持電極 23 と電位固定電極 34 の間ともに 185 V であった。図 18 に最小維持電圧 V_{dsmin} の電圧 V_{sw} 依存性を示す。

【0055】

電圧 V_{sw} を 185 V 以上にすると急激に最小維持電圧 V_{dsmin} が減少することが分る。本発明の第一の実施例では、電圧 V_{sw} がこの対向放電開始電圧以上になるように、電圧 V_{sw} を $190\sim 210\text{ V}$ とした。

【0056】

最後に、維持期間 4 に入る。ここは従来と同様であり、走査期間 3 で書込み放電が発生した場合のみ、走査電極 22 と維持電極 23 の面放電ギャップ近傍に大きな壁電荷が形成されているため維持放電が発生し、点灯状態となる。このようにして、点灯、非点灯を制御することができる。維持パルスの電圧は、 $V_s = 160\text{ V}$ としている。

【実施例 2】

【0057】

次に、本発明の第二の実施例について、図 3 のセル平面図を参照しながら説明する。本発明の第二の実施例の駆動波形は、本発明の第一の実施例の駆動波形と同じである。

【0058】

本発明の第一の実施例では、データ電極 29 と電位固定電極 34 が、誘電体層 28 を介して対向する部分の面積が大きく、この電極間容量が大きくなってしまったため、データ電極電位の変動による無効電力が大きくなり、データドライバの発熱が問題となる。

【0059】

本発明の第二の実施例では、このデータ電極 29 と電位固定電極 34 の間の容量を減らすとともに、書込み放電に関しては、確実に放電が発生するような構造となっている。

【0060】

本発明の第二の実施例のセル構造は、データ電極 29 の形状が、電位固定電極 34 と対向する部分では細く、走査電極 22 と対向する部分では太くなっている以外は本発明の第一の実施例と同じである。維持電極 23 と電位固定電極 34 が対向する部分の面積は、本発明の第一の実施例と同じであり、 V_{dsmin} は本発明の第一の実施例と同じ値が得られた。

【 0 0 6 1 】

データ電極 2 9 の線幅は、電位固定電極 3 4 と対向する部分を $40 \sim 80 \mu\text{m}$ 、走査電極 2 2 と対向する部分を $120 \sim 170 \mu\text{m}$ とした。このようにすることにより、電位固定電極 3 4 とデータ電極 2 9 間の容量を小さくすることができ、無効電流が減少し、消費電力を低減することができ、発熱を抑えることができた。また走査電極 2 2 と対向するデータ電極 2 9 の面積は大きくとっているので、書込み放電の確率を高めることができ、放電遅れを小さくすることができた。

【 実施例 3 】

【 0 0 6 2 】

次に、本発明の第三の実施例について図 4 のセル平面図を参照しながら説明する。本発明の第三の実施例の駆動波形は本発明の第一の実施例と同じである。 10

【 0 0 6 3 】

本発明の第三の実施例のセル構造は、電位固定電極 3 4 の線幅を細くし、放電ギャップ寄りに設けたこと以外は本発明の第二の実施例と同じである。維持放電への移行性では、書込み放電時の放電ギャップ寄りの壁電荷の形成状態が重要となってくる。データ電極 2 9 及び維持電極 2 3 との容量を減らすために、電位固定電極 3 4 の線幅をできるだけ細くし、放電ギャップ寄りの維持電極 2 3 と電位固定電極 3 4 の対向間に所望の壁電圧を形成するために、電極位置を放電ギャップ寄りにしている。電位固定電極 3 4 の幅は、 $40 \sim 50 \mu\text{m}$ 程度とした。このような構造でも、本発明の第二の実施例とほぼ同様の V_{dsmin} が得られた。また、無効電流を減らすことができ、消費電力を低減することができた。 20

【 実施例 4 】

【 0 0 6 4 】

次に、本発明の第四の実施例について図 5 のセル平面図を参照しながら説明する。本発明の第四の実施例の駆動波形は本発明の第一の実施例と同じである。

【 0 0 6 5 】

本発明の第四の実施例のセル構造は、本発明の第三の実施例の電位固定電極 3 4 と同じ線幅の電極を、もう一本、電位固定電極として追加したこと以外は本発明の第三の実施例と同じである。2 つの電位固定電極 3 4 の間隔は $40 \sim 60 \mu\text{m}$ 程度とした。

【 0 0 6 6 】

このように、電極を追加することにより、データ電極 2 9、維持電極 2 3 と電位固定電極 3 4 との線間容量は増大するものの、2 つに分離されているので、本発明の第二の実施例よりは線間容量は小さい。 30

【 0 0 6 7 】

一方、電位固定電極 3 4 をもう一本追加することで、壁電荷の蓄積状態としては、実効的に間にスリットの入っていないべたの 1 枚電極と同じ状態とすることができた。

【 0 0 6 8 】

このことにより、第一維持での放電が本発明の第三の実施例よりも、強く確実なものとなった。従来のセルや、本発明の第三の実施例では、維持放電では、第一維持から 10 回目の維持パルス印加ぐらいまでは、維持期間 4 後半の維持放電に比べ弱い放電であり、不安定な状態である。 40

【 0 0 6 9 】

これに対し、本発明の第四の実施例のように、電位固定電極 3 4 をさらにもう一本追加することにより、第一維持からほぼ定常的な維持放電に近い強さの維持放電を発生させることができた。このように、第一維持から安定的な放電にすることができるとともに、 V_{dsmin} の値は、本発明の第二の実施例とまったく同じ値を得ることができたとともに、維持パルス数の少ない、下位の階調のサブフィールドでも、安定的な表示が得られるようになった。

【 実施例 5 】

【 0 0 7 0 】

次に、本発明の第五の実施例について図 6 のセル平面図を参照しながら説明する。本発 50

明の第五の実施例は、データ電極 29 や維持電極 23 と電位固定電極 34 との間の容量は低く抑えながら、実効的な電位固定電極 34 の面積は広く取り、維持電極 23 と電位固定電極 34 の間に形成される壁電荷を、放電ギャップから離れた領域まで形成することができる本発明の第四の実施例の別の形態である。

【0071】

本発明の第五の実施例の駆動波形は本発明の第一の実施例と同じである。本発明の第五の実施例のセル構造は、電位固定電極 34 の形状が、データ電極 29 と交差する部分の線幅を細くしている以外は、本発明の第二の実施例とおなじである。このように交差部分の面積を小さくしているのは、電位固定電極 34 とデータ電極 29 間の容量を小さくするためである。細い部分は、面放電ギャップ寄りに寄せてあり、書き込み時に維持電極 23 と電位固定電極 34 の間に形成される壁電荷をなるべく放電ギャップ寄りに形成するようにしている。電位固定電極 34 の幅は、太い部分で 100 ~ 200 μm 程度であり、交差部分の細い部分は 50 μm 程度とした。本実施例では本発明の第四の実施例とほぼ同様の V_{dsmin} を得ることができ、また、維持パルス数の少ない、下位の階調のサブフィールドでも、安定的な表示が得られた。

10

【実施例 6】

【0072】

次に、本発明の第六の実施例について図 7 のセル平面図を参照しながら説明する。本発明の第六の実施例も、電極間容量を低く抑えつつ、壁電荷は維持電極 23 と対向するほぼ全面に形成できるような、本発明の第四及び第五の実施例の別の実施形態である。

20

【0073】

本発明の第六の実施例の駆動波形は本発明の第一の実施例と同じである。本発明の第六の実施例のセル構造は、電位固定電極 34 の形状が、メッシュ状になっている以外は、本発明の第二の実施例と同じである。

【0074】

このようにメッシュ状にすることにより、交差部分の面積を小さくし、電位固定電極 34 とデータ電極 29 間の容量及び電位固定電極 34 と維持電極 23 間の容量を小さくしている。メッシュ状の線幅は 10 ~ 40 μm 程度とし、メッシュ状の穴の部分は 40 ~ 50 μm 角となるようにした。

【0075】

このようなメッシュ形状の電極とすることにより、容量は減少するが、穴の部分が 50 μm 角以下であれば、書き込み放電による放電の広がり状態は、電位固定電極 34 の形状が、本発明の第二の実施例のように大きな電極面積を持ったものとほぼ同様の状態を得ることができた。このようなメッシュ電極構造にすることにより、線間容量を低く抑え、かつ、本発明の第五の実施例と同様の V_{dsmin} や、維持放電の安定性を得ることができた。

30

【実施例 7】

【0076】

次に、本発明の第七の実施例について図 8 のセル平面図を参照しながら説明する。本発明の第七の実施例の駆動波形は、本発明の第一の実施例と同じである。

【0077】

また、本発明の第七の実施例のセル構造は、電位固定電極 34 以外は本発明の第二の実施例とおなじであり、データ電極 29 を形成する際に、データ電極 29 と同層に電位固定電極 34 が形成されている。

40

【0078】

したがって、電位固定電極 34 の端子取り出しは、データ電極 29 と同じ、図 6 紙面上下方向となる。このような構造にすることにより、電位固定電極 34 とデータ電極 29 を一度に形成することができ、プロセス数を増やすことなく電位固定電極 34 を追加することができる。

【0079】

データ電極 29 の線幅を維持電極 23 と対向する部分で 50 μm 程度に細くしてある。

50

データ電極 29 との間隔が $30\ \mu\text{m}$ 程度できるように電位固定電極 34 が形成されている。これにより、維持電極 23 と対向する部分の面積では、データ電極 29 よりも電位固定電極 34 の方が大きくすることができる。これにより、データ電極 29 の電位の変動による、対向放電空間にかかる電圧の変動を抑制することができる。これにより、本発明の第一の実施例とほぼ同等の最小維持電圧 V_{dsmin} 特性を得ることができた。

【実施例 8】

【0080】

次に、本発明の第八の実施例について図 9 のセル平面図を参照しながら説明する。本発明の第八の実施例の駆動波形は本発明の第一の実施例と同じである。

【0081】

本発明の第八の実施例のセル構造は、電位固定電極 34 形状及びデータ電極 29 形状以外は、本発明の第七の実施例とおなじであり、本発明の第七の実施例と同様に、データ電極 29 を形成する際に、データ電極 29 と同層に電位固定電極 34 が形成されている。走査電極 22 及び維持電極 23 の線幅は、隔壁 33 交差する部分を細くしてある。

【0082】

これは、データ電極 29 や電位固定電極 34 との容量を小さくするためであり、これまでの本発明の第一から第五の実施例にも適用できる。セルの放電空間部分では、維持電極 23 は電位固定電極としか対向しておらず、本発明の第七の実施例より、確実にデータ電極電位の影響を排除することができる。

【実施例 9】

【0083】

次に、本発明の第九の実施例について図 12 の駆動波形を参照しながら説明する。本発明の第九の実施例の駆動波形は、上述の本発明の第一から第八の実施例のいずれの形状のセルにも適用できる。

【0084】

本駆動波形は、走査期間 3 の維持電極 23 の電位を維持パルス電圧の V_s と同じにすることにより、維持電極 23 の電源電位数を減らす代わりに、電位固定電極 34 の電位を負電位にしている。ここで、電位固定電極 34 の電位 V_{fw} は、維持電極 23 と電位固定電極 34 の電位差が対向放電開始電圧の 185 V 以上になるように設定した。

【0085】

具体的には、維持パルス電圧 V_s を 160 V に設定し、電位 V_{fw} は $-30 \sim -60\text{ V}$ とした。このようにすることにより、図 11 の駆動波形と同じように、書込み時に維持電極 23 と電位固定電極 34 との間に、おおよそ $(V_s - V_{\text{fw}})$ の壁電圧を形成することができ、第一維持でこの 2 電極間で対向放電が発生するようにでき、図 8 と同様の最小維持電圧 V_{dsmin} を得ることができる。

【実施例 10】

【0086】

次に、本発明の第十の実施例について図 13 の駆動波形を参照しながら説明する。本発明の第十の実施例のセル構造は従来のセル構造と同じである。本発明の第十の実施例のセルの対向放電開始電圧は 185 V である。本発明の第十の実施例の駆動波形の維持期間 4 の波形は従来の駆動波形と同じである。

【0087】

走査期間 3 の維持電極 23 の電圧 V_{sw} は、データパルス 7 が印加されても、維持電極 23 とデータ電極 29 との間にかかる電圧が対向放電開始電圧以上になるよう、 V_{sw} を高くしてある。このように維持電極 23 の電位を高くすると、走査パルス 6 が印加されるタイミングでは、走査電極 22 と維持電極 23 の間にも高い電圧 V_{sw} が印加される。

【0088】

本発明の第十の実施例では、走査パルス印加時にこのような高い電圧が印加されても、走査電極 22 と維持電極 23 の間で誤放電が発生しないように、予備放電期間 2 で走査電極 22 と維持電極 23 の間の放電ギャップ近傍の壁電荷を調整している。

10

20

30

40

50

【 0 0 8 9 】

本発明の第十の実施例の予備放電期間 2 の駆動波形は、図 1 6 の従来の駆動波形と比較すると、走査期間 3 の直前の走査電極 2 2 と維持電極 2 3 の電位差が V_{sw} と高い電位差になるように設計されている。予備放電期間 2 では、走査電極 2 2 に V_p 電圧が印加された時点で、走査電極 2 2 上には大きな負の壁電圧が形成され、維持電極 2 3 には正の壁電圧が形成されていると考えられる。

【 0 0 9 0 】

その後、走査電極 2 2 と維持電極 2 3 の電極電位の極性を反転させ、走査電極 2 2 の電位を徐々に引き下げていくことにより、走査電極 2 2 とデータ電極 2 9 の間で弱い持続的な放電（弱放電と呼ぶ）が発生すると共に、走査電極 2 2 と維持電極 2 3 との間でも弱放電が発生する。 10

【 0 0 9 1 】

この走査電極 2 2 と維持電極 2 3 の間の弱放電により、面放電ギャップ近傍の走査電極 2 2 の負壁電圧は減少し、維持電極 2 3 側には負の壁電圧が形成されるようになる。このときのランプ波形の最終到達電位差である V_{sw} を大きくすることにより、より走査電極 2 2 の負壁電圧は減少し、維持電極 2 3 の負壁電圧は増大する。放電ギャップ近傍の維持電極 2 3 の負壁電圧を走査電極 2 2 の負壁電圧より大きくすることにより、走査電極 2 2 と維持電極 2 3 の面放電空間にかかる電圧は V_{sw} よりも小さくすることができる。

【 0 0 9 2 】

本発明の第十の実施例例では、このようにして走査パルス印加時の誤放電を防止している。走査電極 2 2 に印加されているランプ波形が V_p 電圧から直接下がるような波形になっているのは、維持電極 2 3 への V_{sw} 印加と同時に走査電極 2 2 の電位を引き下げることによる、走査電極 2 2 と維持電極 2 3 の面の誤放電を防止するためである。 20

【 0 0 9 3 】

具体的な駆動波形の設定電圧は以下の通りである。維持パルス電圧は 1 6 0 V、データパルス電圧は 6 5 V とした。走査期間 3 の維持電極 2 3 の電位 V_{sw} は、データパルス 6 が印加されても、維持電極 2 3 とデータ電極 2 9 の電位差が対向放電開始電圧以上になるように 2 5 0 V ~ 2 7 0 V とした。

【 0 0 9 4 】

これにより、6 5 V のデータパルスが印加されても、維持電極 2 3 とデータ電極 2 9 の間には 1 8 5 V ~ 2 0 5 V の電圧が印加されることになる。 30

【 0 0 9 5 】

さらにデータパルスが印加されなければ、2 5 0 V ~ 2 7 0 V の電圧が印加されることになる。したがって、いずれの場合も、対向放電開始電圧以上の壁電圧が、書込み放電によっておおそ形成され、第一維持に対向放電が発生する。

【 0 0 9 6 】

維持電極 2 3 側を陽極にした場合の対向放電開始電圧は 3 5 0 V 程度であるので、これだけの電圧が印加されても、書込み放電が発生しなければ維持電極 2 3 とデータ電極 2 9 の間では放電は発生しない。この対向放電開始電圧以上にしている期間は、必ずしも走査期間 3 の全期間である必要はない。走査パルス印加前の電圧を V_s に下げてもまったく同様の V_{dsmin} 特性が得られた。また、走査パルス印加終了直後から 10 μ sec 以上経ってから、維持電極 2 3 の電位を電圧 V_{sw} から電圧 V_s に引き下げても影響はない。 40

【 0 0 9 7 】

一方、走査パルス終了から 2 μ sec 以上経ってから、維持電極電位を電圧 V_s から電圧 V_{sw} に引き上げても、 V_{dsmin} は 1 7 0 V となり、電圧 V_{sw} に引き上げた効果は得られない。また、たとえ走査パルス印加終了後、2 μ sec 以内に維持電極電位を V_{sw} に引き上げたとしても、 V_{sw} 電位を 2 μ sec 以上継続しなければ、その効果はきわめて弱いものとなり、 V_{dsmin} を引き下げることがほとんどできなかった。

【 0 0 9 8 】

このような波形を用いることにより、電位固定電極 3 4 がない従来のセル構造でも、本 50

発明の第一の実施例と同様の V_{dsmin} 特性を得ることができる。

【図面の簡単な説明】

【0099】

【図1】本発明の第1実施形態におけるプラズマディスプレイパネルの1セルの断面図である。

【図2】本発明の第1実施形態におけるプラズマディスプレイパネルの1セルの平面図である。

【図3】本発明の第2実施形態におけるプラズマディスプレイパネルの1セルの平面図である。

【図4】本発明の第3実施形態におけるプラズマディスプレイパネルの1セルの平面図である。 10

【図5】本発明の第4実施形態におけるプラズマディスプレイパネルの1セルの平面図である。

【図6】本発明の第5実施形態におけるプラズマディスプレイパネルの1セルの平面図である。

【図7】本発明の第6実施形態におけるプラズマディスプレイパネルの1セルの平面図である。

【図8】本発明の第7実施形態におけるプラズマディスプレイパネルの1セルの平面図である。

【図9】本発明の第8実施形態におけるプラズマディスプレイパネルの1セルの平面図である。 20

【図10】本発明の第1実施形態におけるプラズマディスプレイパネルの駆動波形を示す図である。

【図11】本発明の第1実施形態におけるプラズマディスプレイパネルの他の駆動波形を示す図である。

【図12】本発明の第9実施形態におけるプラズマディスプレイパネルの駆動波形を示す図である。

【図13】本発明の第10実施形態におけるプラズマディスプレイパネルの駆動波形を示す図である。

【図14】従来の3電極AC型プラズマディスプレイパネルの平面図である。 30

【図15】従来の3電極AC型プラズマディスプレイパネルの1セルの断面図である。

【図16】従来の3電極AC型プラズマディスプレイパネルの駆動波形示す図である。

【図17】走査パルス終了後のデータ電極電位 V_{da} と最小維持電圧 V_{dsmin} の関係を示した図である。

【図18】最小維持電圧 V_{dsmin} の V_{sw} 依存性を示す図である。

【符号の説明】

【0100】

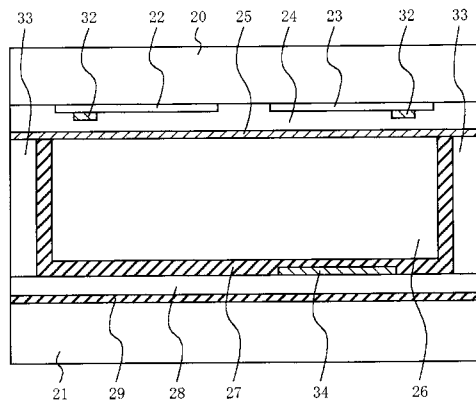
- 1 前サブフィールド維持期間
- 2 予備放電期間
- 3 走査期間
- 4 維持期間
- 5 1サブフィールド
- 6 走査パルス
- 7 データパルス
- 8 書込み壁電荷形成パルス
- 9 維持ベース電圧
- 20 上部絶縁性基板
- 21 下部絶縁性基板
- 22 走査電極
- 23 維持電極

40

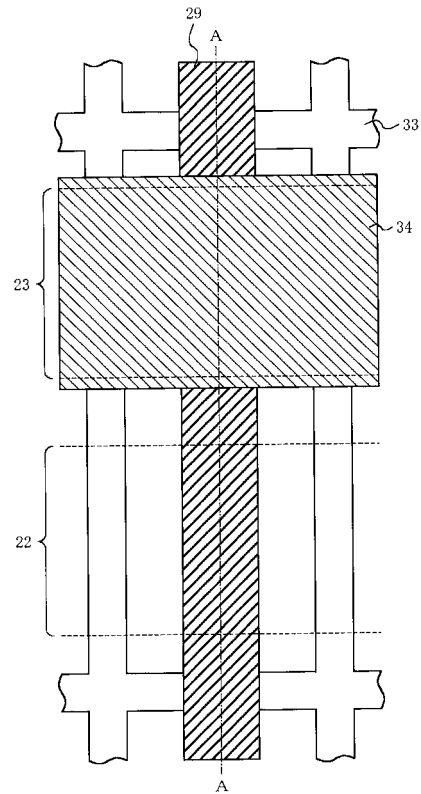
50

- 2 4 透明誘電体層
- 2 5 保護層
- 2 6 放電空間セル
- 2 7 蛍光体層
- 2 8 白色誘電体層
- 2 9 データ電極
- 3 0 ディスプレイ表示画面
- 3 1 1セル
- 3 2 金属トレース電極
- 3 3 隔壁
- 3 4 電位固定電極
- 3 5 放電ギャップ
- 3 6 非放電ギャップ

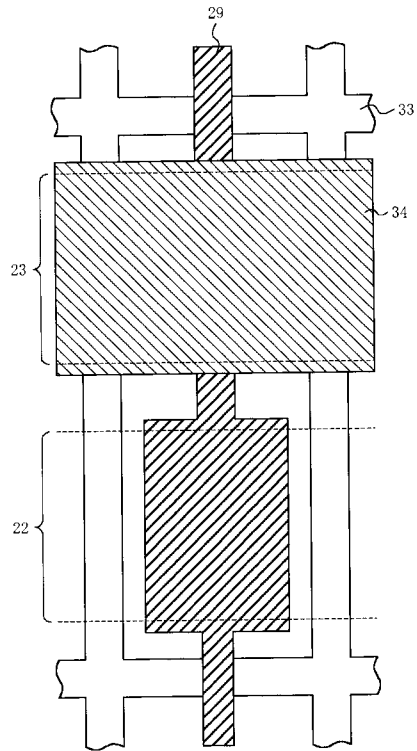
【図 1】



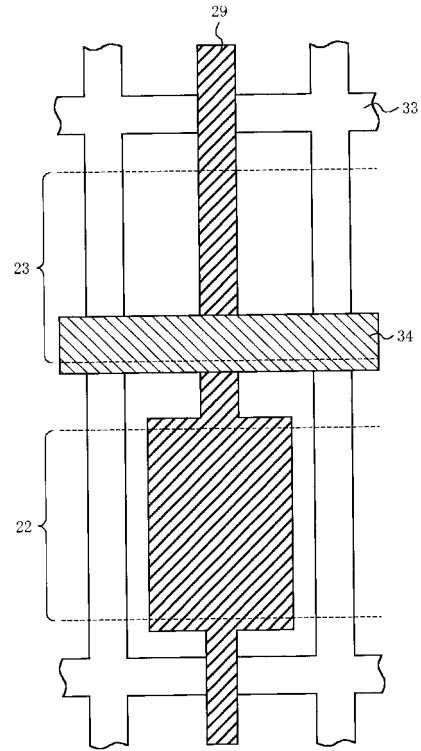
【図 2】



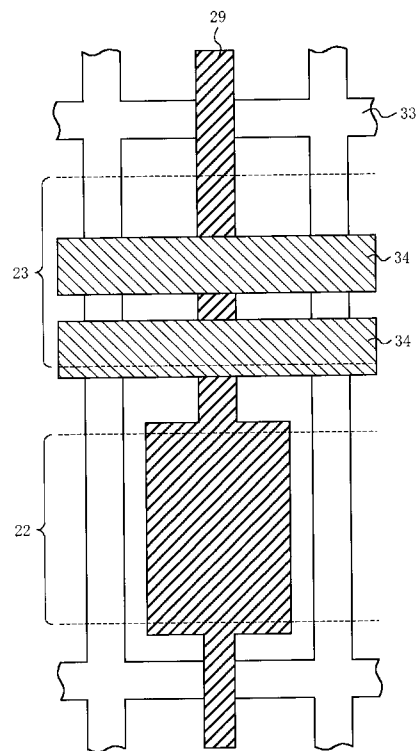
【図 3】



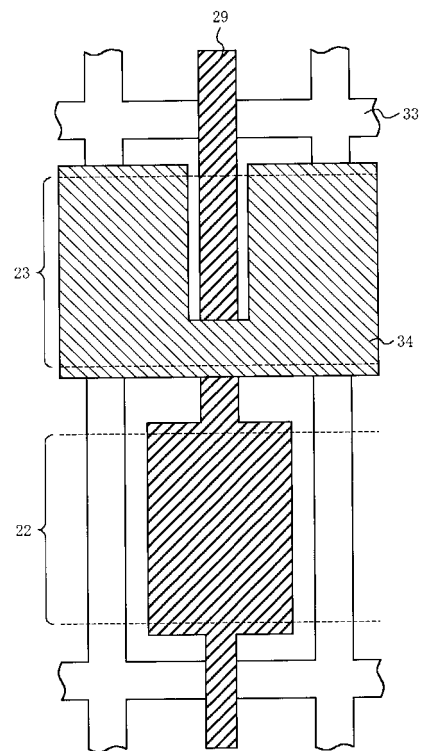
【図 4】



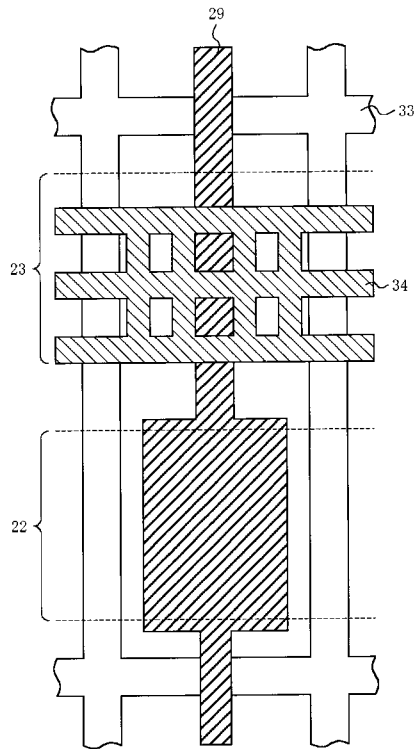
【図 5】



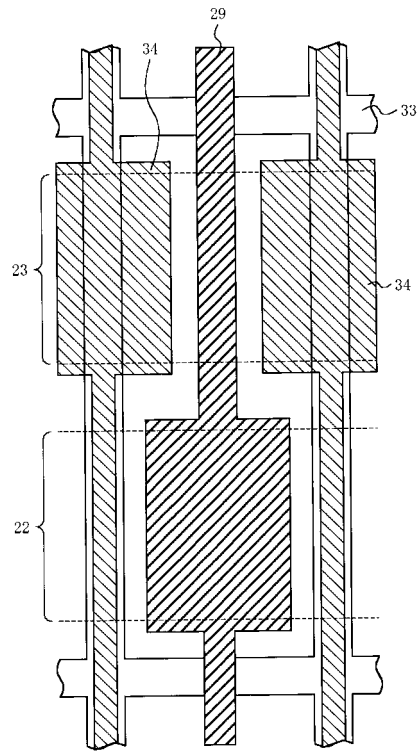
【図 6】



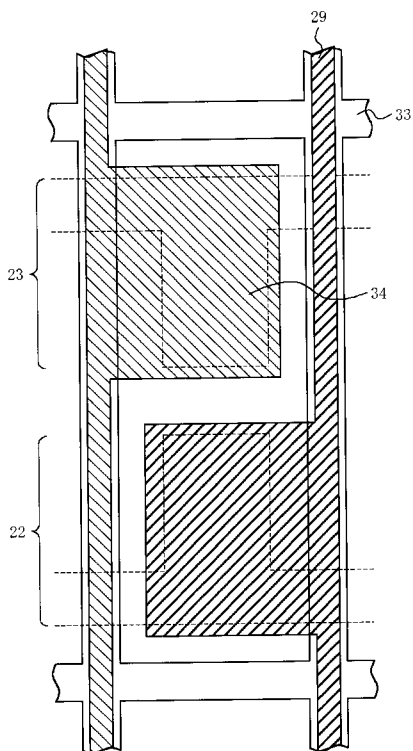
【図 7】



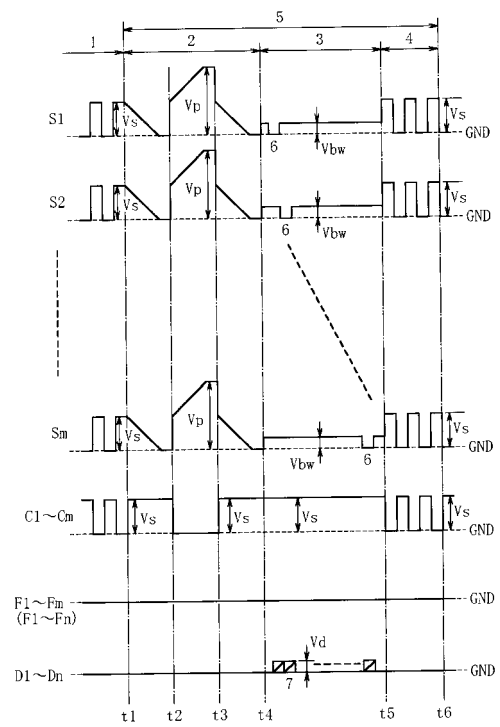
【図 8】



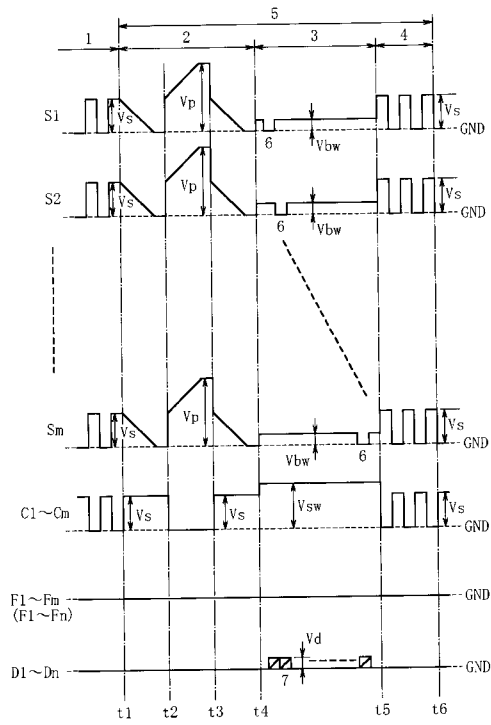
【図 9】



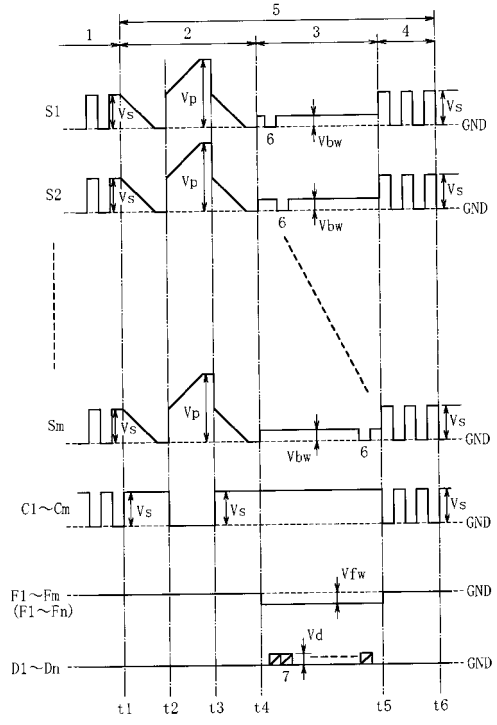
【図 10】



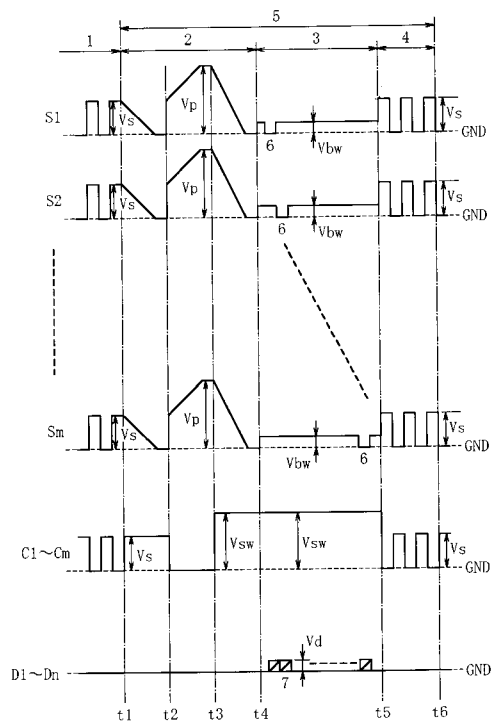
【図 1 1】



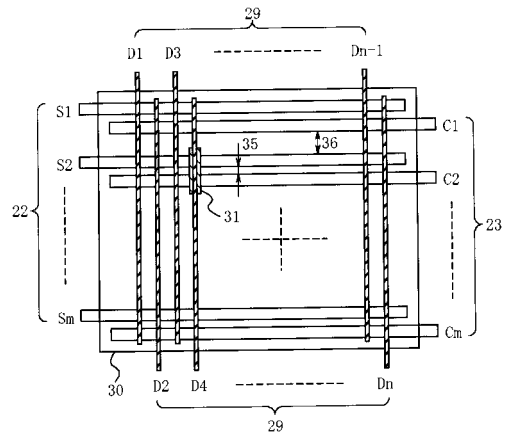
【図 1 2】



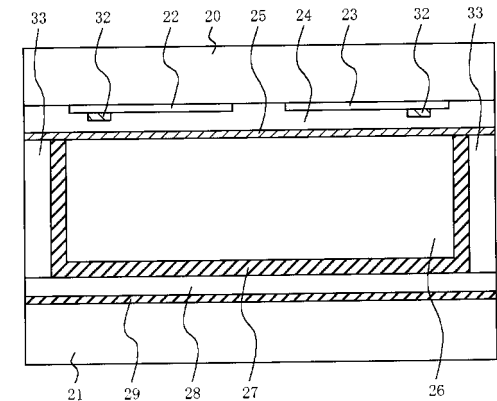
【図 1 3】



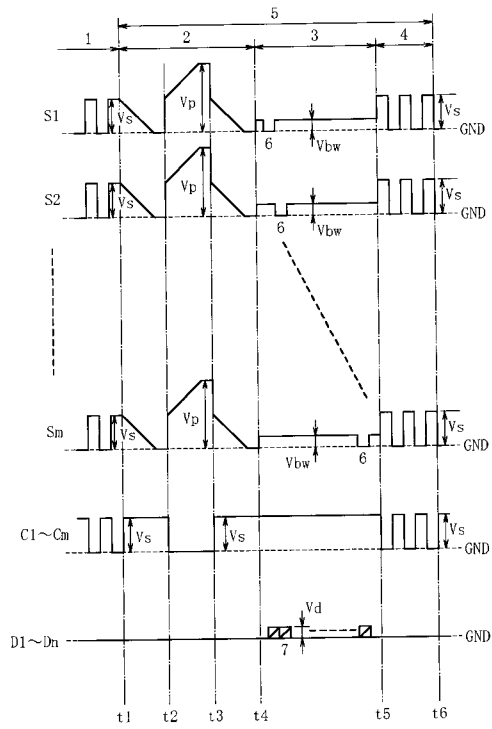
【図 1 4】



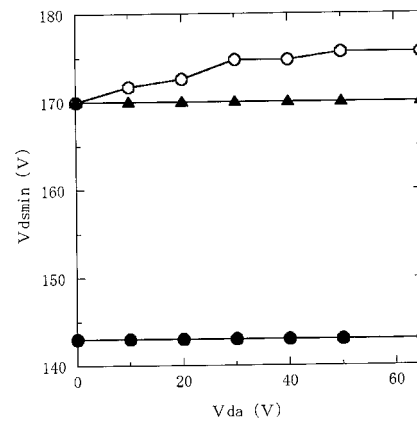
【図 1 5】



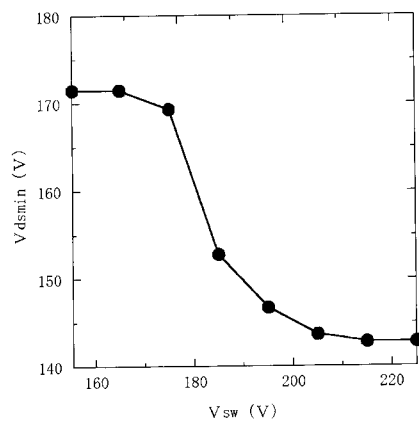
【図 16】



【図 17】



【図 18】



フロントページの続き(51) Int.Cl.⁷

F I

テーマコード (参考)

G 0 9 G	3/20	6 4 2 C
G 0 9 G	3/28	B
G 0 9 G	3/28	E