

PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告 (条約第21条(3))

so that a peak value of a current flowing through the control switch is proportional to the input voltage. The control circuit turns on/off the control switch and the synchronous rectification switch in order to adjust a reverse excitation amount that reversely excites the reactor by causing a current, flowing through a reactor, to flow backward from an output voltage side to an input voltage side, wherein the reverse excitation amount is adjusted to a second prescribed value regardless of an input voltage V_i .

(57) 要約: 力率改善回路は、交流電源の入力電圧を整流する整流回路2の両端にリアクトルLと制御スイッチQ1とが直列に接続された直列回路と、制御スイッチの2つの主端子に同期整流スイッチQ2と出力コンデンサC1との直列回路と、出力コンデンサの出力電圧が第1所定値になるように制御スイッチと同期整流スイッチとを交互にオンオフさせ制御スイッチに流れる電流のピーク値が入力電圧に比例するように制御スイッチのオン時間を制御する制御回路10とを備え、制御回路は、リアクトルに流れる電流を出力電圧側から入力電圧側に逆流させてリアクトルを逆励磁する逆励磁量を調節するように制御スイッチと同期整流スイッチとをオンオフさせ、逆励磁量は入力電圧 V_i に関わりなく第2所定値に調節される。

明 細 書

発明の名称： 力率改善回路

技術分野

[0001] 本発明は、力率改善回路に関する。

背景技術

[0002] 同期整流を行う従来の臨界型力率改善（PFC）回路では、入力電圧の瞬時値 V_{in} と出力電圧 V_o との比が所定値以上（ $2V_{in} \leq V_o$ ）でないと、ゼロ電圧スイッチング（ZVS）ができなかった。また、入力電圧に応じて周波数が変化するため、高い効率を得ることができなかった。

[0003] そこで、特許文献1は、同期整流の昇圧チョッパ回路に対して、出力電流が定格値以下のときにスイッチングの1周期内において、出力チョークコイルを流れるチョークコイル電流が正方向と負方向の双方に流れるような所定の値に設定されている。このため、出力チョークコイルの電流がマイナス方向を向いている状態で整流素子をオフさせることで主スイッチング素子の寄生容量を引き抜くことができる。

[0004] 即ち、主スイッチング素子がオフの時、出力から整流素子を介して出力チョークコイルを逆励磁するので、主スイッチング素子の電圧が低下し、ゼロ電圧スイッチングが可能となる。

[0005] しかしながら、特許文献1では、交流を入力し力率を改善する力率改善動作については考慮されず、制御の際に逆励磁量は調節されていない。

[0006] そこで特許文献2では、入力電圧の瞬時値と出力電圧の値に関係なく、ゼロ電圧スイッチングができる力率改善回路として、逆流電流を計算して得ている。ここで、特許文献2の力率改善回路の回路構成例を図14に示す。

[0007] 特に特許文献2では、以下の式1（特許文献2の式7）から、

[0008] [数1]

$$I_r \geq \sqrt{\frac{C}{L} V_o (2V_{in} - V_o)}$$

… (式 1)

[0009] 以下の式 2 (特許文献 2 の式 9) のような逆流電流の漸近線を得ている。

[0010] [数 2]

$$I_R = I_R(V_{in}) = \sqrt{\frac{C}{L}} V_{in}$$

… (式 2)

[0011] ここで、入力電圧 V_{in} は、交流入力電圧の瞬時値であるから、式 2 の逆流電流 I_R を設けるということは、交流入力電圧瞬時値に対して、少なくとも常に以下の式 3 (特許文献 2 の式 10) で示す固定の数値以上逆流させれば、入力電圧 V_{in} が出力電圧 V_o よりも低いどんな電圧でもゼロ電圧スイッチングが可能となる。

[0012] [数 3]

$$\sqrt{C/L}$$

… (式 3)

[0013] 即ち、逆流電流 I_R が式 3 で示す固定の数値以上である場合に、ゼロ電圧スイッチングが可能となるというものである。

先行技術文献

特許文献

[0014] 特許文献 1 : 特開 2016-220342 号公報

特許文献 2 : 特開 2021-052578 号公報

発明の概要

発明が解決しようとする課題

[0015] しかしながら、特許文献 2 の力率改善回路では、上述の式 2 から、交流入力電圧 V_{in} の位相角が 0 度 (または 180 度) 付近において、逆流電流 I_R の量はほぼゼロであり、このとき入力電流 I_{in} もほぼゼロである。その

ため、特許文献2に記載されている以下の式4（特許文献2の式13）より、力率を制御する制御スイッチQ1のオン時間 t_{onQ1} もほぼゼロである。

[0016] [数4]

$$t_{onQ1} = \frac{2L}{V_{in}} (I_{in} + IR) = \frac{2L}{V_{in}} \left(I_{in} + \sqrt{\frac{C}{L}} V_{in} \right) = 2 \left(L \frac{I_{in}}{V_{in}} + \sqrt{LC} \right)$$

…（式4）

[0017] よって、以下の式5（特許文献2の式14）から、同期整流スイッチQ2のオン時間 t_{onQ2} もほぼゼロとなる。

[0018] [数5]

$$t_{onQ2} = \frac{V_p}{V_o - V_p} t_{onQ1}$$

…（式5）

[0019] すなわち、特許文献2の力率改善回路では、交流入力電圧 V_{in} の位相角が0度（または180度）付近において、スイッチング周期が非常に小さくなり、高いスイッチング周波数となる。特許文献2の力率改善回路では、位相角が0度付近では入力電圧 V_{in} も入力電流 I_{in} も低い、周波数が高いとスイッチング損失が目立つようになり、高効率化を期待できない。

[0020] 更に、上述の式4より、制御スイッチQ1のオン時間 t_{onQ1} がほぼゼロであるから、リアクトルの励磁エネルギーも小さく、制御スイッチQ1のオフ後の同期整流スイッチQ2がオンになるまでのデッドタイム期間中に、寄生コンデンサないし外付けコンデンサCを出力電圧 V_o に到達させるほどの充電ができない。よって、同期整流スイッチQ2がオンのときにリアクトル励磁エネルギーを出力側に送れないので、入力側から出力側にエネルギーを送ることが出来ず、入力電流が途切れて電流歪みを生じてしまう（図16参照）。これが高調波電流歪み要因となり、力率を低下させ、高調波歪みを増大さ

せてしまう。

[0021] 特許文献2の力率改善回路は、臨界方式と言われるものである。図14の力率改善回路定数においては、図15のように交流位相角に対するスイッチング周波数の最高値は最低値の約3.5倍である。これは、従来例の臨界型力率改善回路と比べてもあまり変わらないスイッチング周波数特性であり、スイッチング損失を低減できず、スイッチ寄生容量などの充放電により循環損失もあまり低減できなかった。

[0022] 本発明の一態様は、入力電圧の瞬時値と出力電圧の値に関係なく、制御スイッチのゼロ電圧スイッチングが行える力率改善回路を提供する。

課題を解決するための手段

[0023] 上記課題を解決するために、本発明の一態様に係る力率改善回路は、交流電源の入力電圧を整流する整流回路と、前記整流回路の両端にリアクトルと制御スイッチとが直列に接続された第1直列回路と、前記制御スイッチの2つの主端子に同期整流スイッチと出力コンデンサとが直列に接続された第2直列回路と、前記出力コンデンサの出力電圧が第1所定値になるように前記制御スイッチと前記同期整流スイッチとを交互にオンオフさせ前記制御スイッチに流れる電流のピーク値が前記入力電圧に比例するように前記制御スイッチのオン時間を制御する制御回路とを備え、前記制御回路は、前記リアクトルに流れる電流を出力電圧側から入力電圧側に逆流させて前記リアクトルを逆励磁する逆励磁量を調節するように前記制御スイッチと前記同期整流スイッチとをオンオフさせ、前記逆励磁量は前記入力電圧に関わりなく第2所定値に調節される。

[0024] ここで「調節」とは、指令値（例えば、固定値または計算値）に近づくことであってもよいし、出力電圧などの測定値に応じた値に近づくことであってもよい。

図面の簡単な説明

[0025] [図1]図1は、第1実施形態に係る力率改善回路の回路構成図である。

[図2]図2は、第1実施形態に係る力率改善回路の交流位相角とスイッチング

周波数の関係($\alpha = 1$ の場合)を示す図である。

[図3]図3は、第1実施形態に係る力率改善回路の交流入力電流と、スイッチングリアクトル電流と、スイッチングリアクトル電流ピーク値包絡線を示す図である。

[図4]図4は、第1実施形態に係る力率改善回路の交流位相角とスイッチング周波数の関係($\alpha = 1.5$ の場合)を示す図である。

[図5]図5は、第1実施形態の変形例に係る力率改善回路の回路構成図である。

[図6]図6は、第1実施形態の変形例に係る力率改善回路の交流位相角とスイッチング周波数の関係を示す図である。

[図7]図7は、第1実施形態の変形例に係る力率改善回路の交流入力電流と、スイッチングリアクトル電流ピーク値包絡線を示す図である。

[図8]図8は、第2実施形態に係る力率改善回路の回路構成図である。

[図9]図9は、図8に示す力率改善回路の制御スイッチ、同期整流スイッチの寄生容量及び外付けコンデンサを図示した回路構成図である。

[図10]図10は、図8に示す力率改善回路において、交流入力電圧が正電圧のときの制御スイッチ、同期整流スイッチ、極性切替スイッチを示す図である。

[図11]図11は、図8に示す力率改善回路において、交流入力電圧が負電圧のときの制御スイッチ、同期整流スイッチ、極性切替スイッチを示す図である。

[図12]図12は、第3実施形態に係る力率改善回路の回路構成図である。

[図13]図13は、第4実施形態に係る力率改善回路の回路構成図である。

[図14]図14は、特許文献2に記載の従来例の力率改善回路の回路構成図である。

[図15]図15は、図14に示す従来例の力率改善回路の交流位相角とスイッチング周波数の関係を示す図である。

[図16]図16は、図14に示す従来例の力率改善回路の入力電圧 V_{in} と入

力電流 I_{in} の関係、および入力電流不連続領域を示す図である。

発明を実施するための形態

[0026] 以下、本発明の実施形態に係る力率改善回路について、図面を参照しながら詳細に説明する。

[0027] 実施形態に係る力率改善回路は、交流電圧の全位相角で制御スイッチがオフ時のゼロ電圧スイッチングを可能とし、歪みの少ない力率改善を可能にする。また、力率改善回路は、逆励磁量の調節によって負荷が変動しても制御スイッチのオン時間を一定にし、歪みの少ない力率改善を可能とする。

実施形態に係る臨界型力率改善回路は、電流をリアクトルに逆流させて共振動作（ソフトスイッチング）するため、既存の比較的安価な FET を用いた場合でも、スイッチング損失を小さい値に抑制できる。この臨界型力率改善回路に、比較的高価な最新の或いは次世代のスイッチングデバイスを用いた場合、デバイスの特徴を損なうことなく高効率を維持できる。

[0028] （第 1 実施形態）

第 1 実施形態に係る力率改善回路を、回路構成図を用いて説明する。

[0029] 図 1 は、第 1 実施形態に係る力率改善回路の回路構成図である。力率改善回路は、交流電源 1 と、交流電源 1 の入力電圧を全波整流する全波整流回路 2 と、全波整流回路 2 の両端に接続された入力コンデンサ C 2 とを備える。

[0030] 全波整流回路 2 の両端には、リアクトル L と、MOSFET（metal-oxide-semiconductor field-effect transistor）からなる制御スイッチ Q 1 が直列に接続されている。

[0031] 制御スイッチ Q 1 のドレイン端子とソース端子には、同期整流スイッチ Q 2 と出力コンデンサ C 1 が直列に接続されている。出力コンデンサ C 1 の両端からは、出力電圧 V_o が出力される。

[0032] 制御回路 10 は、エラーアンプ 11、コンパレータ 12、17、RS フリップフロップ回路 14、18、演算器 15 を備える。エラーアンプ 11 は、出力電圧 V_o と基準電圧 V_{ref} との誤差電圧を増幅し、コンパレータ 12 の反転入力端子に出力する。電流センサ 13 は、制御スイッチ Q 1 に流れる

ドレイン電流を検出する。

[0033] コンパレータ 12 は、エラーアンプ 11 からの誤差電圧が電流センサ 13 で検出した電流に基づく電圧以上であるときはローレベルを RS フリップフロップ回路 14 のリセット端子 R に出力する。このとき、RS フリップフロップ回路 14 の出力端子 Q からハイレベルが出力されるので、制御スイッチ Q1 はオンする。RS フリップフロップ回路 14 の反転出力端子からローレベルが RS フリップフロップ回路 18 のセット端子 S に出力されるので、同期整流スイッチ Q2 はオフする。

[0034] コンパレータ 12 は、エラーアンプ 11 からの誤差電圧が電流センサ 13 で検出した電流に基づく電圧未満であるときはハイレベルを RS フリップフロップ回路 14 のリセット端子 R に出力する。このとき、RS フリップフロップ回路 14 の出力端子 Q からローレベルが出力されるので、制御スイッチ Q1 はオフする。RS フリップフロップ回路 14 の反転出力端子からハイレベルが RS フリップフロップ回路 18 のセット端子 S に出力されるので、同期整流スイッチ Q2 はオンする。こうして、制御スイッチ Q1 と同期整流スイッチ Q2 とを交互にオンオフさせることで出力コンデンサ C1 の出力電圧 V_o が第 1 所定値になるように制御することができる。

[0035] また、制御回路 10 は、制御スイッチ Q1 に流れる電流のピーク値が入力電圧 V_{in} に比例するように制御スイッチ Q1 のオン時間を制御する。このため、演算器 15 が出力電圧 V_o を演算増幅し、演算増幅された出力電圧 V_o をコンパレータ 17 を介して RS フリップフロップ回路 18 の反転出力端子から RS フリップフロップ回路 14 のセット端子 S に出力し制御スイッチ Q1 をオンさせている。

[0036] また、制御回路 10 は、リアクトル L に流れる電流を出力電圧 V_o 側から入力電圧 V_{in} 側に逆流させてリアクトル L を逆励磁する逆励磁量を調節するように制御スイッチ Q1 と同期整流スイッチ Q2 とをオンオフさせる。

[0037] 即ち、同期整流スイッチ Q2 のターンオンによりリアクトル L の励磁エネルギーを放出した直後に、引き続き同期整流スイッチ Q2 のオンを継続して出

力コンデンサC 1 から電流を入力電圧V_{i n}側に逆流させる。

[0038] 逆流させる電流量は、リアクトルLのインダクタンス値Lと昇圧用の制御スイッチQ 1の寄生容量値Cによる係数と、出力電圧V_oを少なくとも用いて決定される。

[0039] これによって、昇圧用の制御スイッチQ 1の寄生容量Cに充電された電荷を吸収させるだけのエネルギーをリアクトルLに蓄える。

[0040] 逆励磁量を調節するために、図1に示す力率改善回路は、演算器15と、電流センサ16と、コンパレータ17を備えている。演算器15は、出力電圧V_oを演算増幅し、演算増幅された出力電圧V_oをコンパレータ17の反転入力端子に出力する。演算器15は、出力電圧V_oを演算増幅することで、式6に示すように入力電圧V_iに関わりなく逆流電流I_rの指令値（第2所定値）を求めている。

[0041] [数6]

$$I_r = \sqrt{\frac{C}{L}} V_o \cdot \alpha$$

…（式6）

[0042] ここで、 α は、1以上の大きさの実数である第1の項を表す。出力電圧V_oは、直流電圧であるため一定の値（第1所定値）とる。そのため、式6による計算は、瞬時値が変化する入力電圧V_{i n}を逆流電流I_rの計算に用いる場合に比べ、計算負荷が小さい。

[0043] 電流センサ16は、逆励磁電流検出部に相当し、リアクトルLが逆励磁されたときに流れる逆励磁電流を検出する。コンパレータ17は、ゼロ電圧スイッチング判定部に相当し、電流センサ16で検出された逆励磁電流の値が、演算器15からの出力以上であるときに制御スイッチQ 1のゼロ電圧スイッチングが可能であると判定し、RSフリップフロップ回路18のリセット端子Rにハイレベルを出力する。

[0044] このため、RSフリップフロップ回路18の出力端子Qからは同期整流ス

スイッチQ2のローレベルが出力されて同期整流スイッチQ2はオフし、逆流電流が停止する。

[0045] このように、出力電圧 V_o に式6に示す固定の数値を乗算した値の電流をリアクトルLに逆流させるべく、制御スイッチQ1と同期整流スイッチQ2とのオンオフを制御する。これにより、従来の臨界型力率改善回路から回路構成を変更することなく容易に、正弦波で変化する入力電圧の全ての位相角範囲において、制御スイッチQ1のゼロ電圧スイッチングが可能となる。

[0046] 制御スイッチQ1、同期整流スイッチQ2は、デッドタイムを設けて相補的にオン、オフするように制御する。

[0047] 特許文献2では、逆流電流 I_r は、比例定数に入力電圧 V_{in} の瞬時値を乗じたものであった。

[0048] これに対して、第1実施形態に係る力率改善回路では、式6のように、直流出力電圧 V_o （あるいはそれ以上の値 $V_o\alpha$ ）を比例定数（式3）に乗じて、逆流電流 I_r を固定値にする。

[0049] これにより、第1実施形態に係る力率改善回路では、図2（ $\alpha=1$ の場合）に示すように、図15に示す従来例（特許文献2）の力率改善回路と比べて、十分に低い周波数でスイッチングができ、特に位相角ゼロ度付近で周波数を大幅に下げることができる。

[0050] 図2は、式6において第1の項 $\alpha=1$ としたときの交流入力位相角に対するスイッチング周波数を示すグラフである。図3は、交流入力電流と、スイッチングリアクトル電流と、スイッチングリアクトル電流ピーク値包絡線を示す図である。スイッチングリアクトル電流の逆流時のピーク値（負のピーク値）、即ち図3における下側の電流包絡線が、直線又はほぼ直線になっている。このことが、逆励磁量が入力電圧に関わりなく第2所定値に調節されていることを意味する。図3のスイッチングリアクトル電流と入力電流 I_{in} を参照し、第1の項 $\alpha>1$ のときはさらに逆流量が増える分、 I_{in} を維持するために制御スイッチQ1のオン時間 t_{onQ1} 、同期整流スイッチQ2のオン時間 t_{onQ2} を増やしスイッチング周波数を下げることができる。

。

[0051] 図4は $\alpha = 1.5$ としたときの交流位相角とスイッチング周波数の関係を示す。例えば、図4のように $\alpha = 1.5$ とすることで、さらにスイッチング周波数を下げて、スイッチング損失と寄生容量による循環損失も大幅に下げることが可能となる。

[0052] また、図4のように $\alpha = 1.5$ とすることで、位相角ゼロ度付近でスイッチング周波数を下げることができる。すなわち、 $\alpha = 1.5$ とすることで、式4（特許文献2の式13）での制御スイッチQ1のオン時間 t_{onQ1} を増やすことが出来て、リアクトルLの励磁エネルギーは増え、制御スイッチQ1オフ後の同期整流スイッチQ2オンになるまでのデッドタイム期間中に、寄生コンデンサないし外付けコンデンサCを出力電圧 V_o に到達させることができる。このため、同期整流スイッチQ2がオンのときにリアクトル励磁エネルギーを出力側に送る、すなわち入力側から出力側にエネルギーを送ることができるので、入力電流 I_{in} の途切れが改善されて力率は向上し、高調波歪みも低減できる。

[0053] （第1実施形態の変形例）

次に、第1実施形態の変形例に係る力率改善回路を図5を参照しながら説明する。

[0054] 図5に示す変形例に係る力率改善回路は、図1に示す第1実施形態に係る力率改善回路に比べて、演算器15に全波整流回路2の出力が更に入力されている。変形例に係る力率改善回路のその他の構成は、第1実施形態に係る力率改善回路と同一なため、詳細な説明は省略する。

[0055] 演算器15に全波整流回路2の出力が更に入力されていることにより、逆流電流 I_r を以下の式7のように設定することができる。

[0056] [数7]

$$I_r = \sqrt{\frac{C}{L}} (V_o \cdot \alpha + \beta)$$

…（式 7）

[0057] ここで、第 2 の項 β は、角周波数 ω で交番する交流入力電圧 V_{in} の 3 倍の高調波成分である。図 5 のように演算器 15 の中で交流入力電圧 V_{in} の周波数を位相同期回路などで 3 倍の高調波としたものを逆流電流 I_r に加えることにより、図 6 のように、スイッチング周波数が入力位相角に対してコントロールされたフラットな形状になり、スイッチング周波数が下がることで、スイッチング損失を低減することができる。また、さまざまな周波数を持たないので、他回路への特定周波数干渉などの実害を防ぐこともできる。

[0058] 図 7 は、第 1 実施形態の変形例に係る力率改善回路のスイッチング電流包絡線と入力電流を示す。逆流電流 I_r は、交流入力の 3 倍の高調波が加算されている。図 7 における下側の電流包絡線に交流入力の 3 倍の高調波が加算されて、第 2 所定値に調節されている波形が現れる。

[0059] 第 2 の項 β は、交流入力電圧 V_{in} の 3 倍の高調波成分だけでなく、5 倍、7 倍などの奇数の高次の高調波成分を含んでいてもよい。第 2 の項 β が、交流入力電圧 V_{in} の 3 倍の高調波成分だけでなく、5 倍、7 倍などの奇数の高次の高調波成分を含んでいることにより、図 6 に示したスイッチング周波数が入力位相角に対して更にフラットな形状になり、スイッチング周波数が更に下がることで、スイッチング損失を更に低減することができる。

[0060] （第 2 実施形態）

第 2 実施形態に係る臨界型力率改善回路を、図 8 を参照しながら説明する。第 2 実施形態の力率改善回路は、トータムポールブリッジレス力率改善回路であり、交流電源、リアクトル L 、電流センサ 13a, 16a、スイッチ $Q1 - Q4$ 、出力コンデンサ C_o 、制御回路 10a を備える。

全波整流回路 2（図 1、図 5 参照）を用いないため、全波整流回路による損失が生じない。すなわち、交流電圧の全位相角で（オールレンジで）ゼロ電圧スイッチングが可能な、ブリッジレス臨界型力率改善回路が提供される。

この力率改善回路におけるスイッチングリアクトル電流ピーク値包絡線は

、図3または図7に示した包絡線と、その包絡線を上下反転させた包絡線とが交互に現れる、交流のような波形を示す。

[0061] 電流センサ13aは、リアクトルLに直列に接続され、リアクトルLに流れる電流を検出する。

[0062] スイッチQ1とスイッチQ2とは直列に接続され、スイッチQ1とスイッチQ2との接続端にはリアクトルLの一端が接続される。スイッチQ1とスイッチQ2との直列回路の両端にはスイッチQ3とスイッチQ4との直列回路が接続されている。スイッチQ3とスイッチQ4との直列回路の両端には出力コンデンサC_oの両端が接続され、出力コンデンサC_oから出力電圧V_oが得られる。

[0063] スイッチQ1とスイッチQ2はデッドタイムを設けて相補的にオン、オフし、スイッチQ3とスイッチQ4はデッドタイムを設けて相補的に極性切替する。

[0064] 制御回路10aは、エラーアンプ11、コンパレータ12、17、RSフリップフロップ回路14a、18a、演算器15、極性判別部19、極性切替部20-22を備える。

[0065] 図8に示すエラーアンプ11、コンパレータ12、17、演算器15の機能は、図1に示すそれらと同一であるので、ここでは、それらの説明は省略する。

[0066] RSフリップフロップ回路14aの出力端子Qは、極性切替部21の一方の入力端子に接続され、RSフリップフロップ回路18aの出力端子Qは、極性切替部21の他方の入力端子に接続される。

[0067] 極性判別部19は、入力電圧V_{in}の正又は負の極性を判定し、正又は負の極性を極性切替部20-22に出力する。極性切替部21は、極性判別部19で判定された極性が正である場合には、Q1を制御スイッチに切り替え、Q2を同期整流スイッチに切り替える。制御スイッチQ1は、RSフリップフロップ回路14aの出力端子Qからの出力によりオンオフする。同期整流スイッチQ2は、RSフリップフロップ回路18aの出力端子Qからの出

力によりオンオフする。

[0068] 極性切替部 21 は、極性判別部 19 で判定された極性が負である場合には、Q1 を同期整流スイッチに切り替え、Q2 を制御スイッチに切り替える。同期整流スイッチ Q1 は、RS フリップフロップ回路 14a の出力端子 Q からの出力によりオンオフする。制御スイッチ Q2 は、RS フリップフロップ回路 18a の出力端子 Q からの出力によりオンオフする。

[0069] 極性切替部 22 は、極性判別部 19 で判定された極性が正である場合には、極性切替スイッチ Q3 をオンに切り替え、極性切替スイッチ Q4 をオフに切り替える。極性切替部 22 は、極性判別部 19 で判定された極性が負である場合には、極性切替スイッチ Q3 をオフに切り替え、極性切替スイッチ Q4 をオンに切り替える。

[0070] 図 9 に、図 8 に示す力率改善回路のスイッチ Q1 - Q4 の寄生容量（点線で示すコンデンサ）及び外付けコンデンサ C1 - C4 を図示した。

[0071] 次に、図 10 に示す第 2 実施形態に係る力率改善回路において、交流入力電圧 V_{in} が正電圧のときの動作を説明する。このときには、極性判別部 19 と極性切替部 21 の動作により、図 10 に示すように、Q1 が制御スイッチ、Q2 が同期整流スイッチとして動作し、極性切替スイッチ Q3 がオンし、極性切替スイッチ Q4 がオフする。

[0072] このときの閉回路を簡単にするために、図 10 では、制御スイッチ Q1 の容量 $C = C1 + C2$ とし、極性切替スイッチ Q4 の容量 $C4$ としている。極性切替スイッチ Q3 がオンし、 C と $C4$ とは並列に接続されているから、逆流電流 I_R は、式 8 で表される。

[0073] [数 8]

$$IR = \sqrt{\frac{C + C4}{L}} V_o$$

… (式 8)

[0074] 逆流時には、 $C4 \rightarrow Q2 \rightarrow L \rightarrow V_{in} \rightarrow C4$ の第 1 の経路でコンデンサ C

4の電荷を引き抜く。また、 $C \rightarrow L \rightarrow V_{in} \rightarrow Q_3 \rightarrow C$ の第2の経路でコンデンサCの電荷を引き抜く。さらに、 $C_o \rightarrow Q_2 \rightarrow L \rightarrow V_{in} \rightarrow Q_3 \rightarrow C_o$ の第3の経路でコンデンサC、C4による逆励磁では足りない分を逆励磁させる。

[0075] 次に、交流入力電圧 V_{in} が負電圧のときの動作を説明する。このときには、極性判別部19と極性切替部21の動作により、図11に示すように、 Q_1 が同期整流スイッチ、 Q_2 が制御スイッチとして動作し、極性切替スイッチ Q_3 がオフし、極性切替スイッチ Q_4 がオンする。

[0076] このときの閉回路を簡単にするために、図11では、制御スイッチ Q_2 の容量 $C = C_1 + C_2$ とし、極性切替スイッチ Q_3 の容量 C_3 としている。極性切替スイッチ Q_4 がオンし、Cと C_3 とは並列に接続されているから逆流電流 I_R は、式9で表される。

[0077] [数9]

$$I_R = \sqrt{\frac{C + C_3}{L}} V_o$$

… (式9)

[0078] 逆流時には、 $C_3 \rightarrow v_{in} \rightarrow L \rightarrow Q_1 \rightarrow C_3$ の第1の経路でコンデンサ C_3 の電荷を引き抜く。また、 $C \rightarrow Q_4 \rightarrow V_{in} \rightarrow L \rightarrow C$ の第2の経路でコンデンサCの電荷を引き抜く。さらに、 $C_o \rightarrow Q_4 \rightarrow V_{in} \rightarrow L \rightarrow Q_1 \rightarrow C_o$ の第3の経路でコンデンサC、 C_3 による逆励磁では足りない分を逆励磁させる。

[0079] このように第2実施形態に係る力率改善回路によれば、第1実施形態に係る力率改善回路と同様な制御で、高力率でゼロ電圧スイッチングによる高効率を得ることができる。

[0080] (第3実施形態)

次に、第3実施形態に係る力率改善回路を図12を参照しながら説明する。第1実施形態に係る力率改善回路および第2実施形態に係る力率改善回路

では、電流センサ 16 を設けて、リアクトル L が逆励磁されたときに流れる逆励磁電流を検出していた。

[0081] これに対して、図 12 に示す第 3 実施形態に係る力率改善回路は、図 1 に示す電流センサ 16 を削除し、従来の臨界型の PFC のオン時間に、リアクトル L と制御スイッチ Q1 の寄生容量値 C とを用いて決定される固定値をデジタル制御により加算することで制御スイッチ Q1 のオン時間を算出してゼロ電圧スイッチングを実現したことを特徴とする。

[0082] 図 12 に示す力率改善回路は、入力電圧 V_{in} の両端には、リアクトル L と電流センサ 13a と MOSFET からなる制御スイッチ Q1 とが直列に接続されている。制御スイッチ Q1 のドレイン端子とソース端子には、同期整流スイッチ Q2 と出力コンデンサ C0 とが直列に接続されている。出力コンデンサ C0 の両端には抵抗 R1 と抵抗 R2 との直列回路が接続されている。出力コンデンサ C0 の両端からは、出力電圧 V_o が出力される。

[0083] 制御回路 10b は、 t_{onQ1} 計算器 31、 t_{onQ2} 計算器 32、乗算器 33、加算器 34、のこぎり波生成回路 35、コンパレータ 36、インバータ 37 を備えている。

[0084] 電流センサ 13a は、リアクトル L に直列に接続され、リアクトル L に流れる入力電流 I_{in} を検出する。

[0085] スwitching 1 周期の平均電流を入力電流 I_{in} とすれば、制御スイッチ Q1 のオン時間 t_{onQ1} は、式 10 で表される。 t_{onQ1} 計算器 31 は、式 10 により制御スイッチ Q1 のオン時間 t_{onQ1} を算出する。

[0086] [数10]

$$tonQ1 = \frac{2L}{V_{in}} (I_{in} + IR) = \frac{2L}{V_{in}} \left(I_{in} + \sqrt{\frac{C}{L}} V_o \right)$$

… (式 10)

[0087] 従来の臨界型 PFC の制御スイッチ Q1 の第 1 オン時間は、式 10 の第 1 項に相当する。式 10 の第 2 項は、リアクトル L と制御スイッチ Q1 の寄生

容量 C と入力電圧 V_{in} と出力電圧 V_o とを用いて決定される第2オン時間であり、式6に示す逆励磁量を表す。

[0088] 即ち、本願発明のスイッチ Q_1 のオン時間 $t_{on Q1}$ は、従来の臨界型PFCの制御スイッチ Q_1 の第1オン時間に、リアクトル L のインダクタンス値と制御スイッチ Q_1 の寄生容量値 C と出力電圧 V_o を用いて決定される第2オン時間を加算した時間である。

[0089] このため、 $t_{on Q1}$ 計算器31は、電流センサ13aで検出された入力電流 I_{in} と入力電圧 V_{in} とリアクトル L のリアクタンス値とに基づき制御スイッチ Q_1 の第1オン時間を算出し、第1オン時間にリアクトル L のインダクタンス値と制御スイッチ Q_1 の寄生容量値 C と入力電圧 V_{in} と出力電圧 V_o とを用いて決定される第2オン時間を加算して制御スイッチ Q_1 のオン時間 $t_{on Q1}$ を得る。

[0090] 即ち、入力電流 I_{in} と入力電圧 V_{in} とリアクトル L のリアクタンス値とに基づき算出される時間に、リアクトル L のリアクタンス値と制御スイッチ Q_1 の寄生容量値 C と入力電圧 V_{in} と出力電圧 V_o とを用いて決定される所定値を加算することで、逆励磁量を考慮した制御スイッチ Q_1 のオン時間 $t_{on Q1}$ を得ることができる。

[0091] 従って、式6に示されるような逆流電流（逆励磁量）を電流センサ16で検出せずとも、逆励磁量を考慮した制御スイッチ Q_1 のオン時間 $t_{on Q1}$ を得ることで、制御スイッチ Q_1 のゼロ電圧スイッチングを実現できる。

[0092] $t_{on Q2}$ 計算器32は、入力電圧 V_{in} (V_p) と出力電圧 V_o との差電圧 ($V_o - V_p$) を算出し、入力電圧 V_p を差電圧 ($V_o - V_p$) で除算した除算値を求める。

[0093] また、スイッチ Q_2 のオン時間 $t_{on Q2}$ は、リアクトル L の電圧時間積の関係から、乗算器33は、制御スイッチ Q_1 のオン時間 $t_{on Q1}$ に、 $t_{on Q2}$ 計算器32で得られた除算値を乗算する。即ち、乗算器33は、式11により、スイッチ Q_2 のオン時間 $t_{on Q2}$ を算出する。

[0094]

[数11]

$$tonQ2 = \frac{Vp}{Vo - Vp} tonQ1$$

… (式 11)

[0095] 加算器 34 は、制御スイッチ Q1 のオン時間 $tonQ1$ に、乗算器 33 からのスイッチ Q2 のオン時間 $tonQ2$ を加算して時間 T を得る。時間 T によって、スイッチング周期 T が決定される。

[0096] のこぎり波生成回路 35 は、加算器 34 からの時間 T に基づき、ピーク値が T である、のこぎり波信号を生成する。コンパレータ 36 は、反転入力端子に、のこぎり波生成回路 35 からのこぎり波信号を入力し、非反転入力端子に、 $tonQ1$ 計算器 31 から制御スイッチ Q1 のオン時間 $tonQ1$ を入力する。

[0097] コンパレータ 36 は、 $tonQ1$ 計算器 31 からの制御スイッチ Q1 のオン時間 $tonQ1$ が、のこぎり波生成回路 35 からの、のこぎり波信号の値以上の場合にハイレベルの信号を制御スイッチ Q1 のゲートに印加して制御スイッチ Q1 をオンさせる。

[0098] また、コンパレータ 36 は、 $tonQ1$ 計算器 31 からの制御スイッチ Q1 のオン時間 $tonQ1$ が、のこぎり波生成回路 35 からの、のこぎり波信号の値以上の場合にハイレベルの信号をインバータ 37 で反転させてローレベルの信号を、スイッチ Q2 のゲートに印加してスイッチ Q2 をオフさせる。

[0099] コンパレータ 36 は、 $tonQ1$ 計算器 31 からの制御スイッチ Q1 のオン時間 $tonQ1$ が、のこぎり波生成回路 35 からの、のこぎり波信号の値未満の場合にローレベルの信号を制御スイッチ Q1 のゲートに印加して制御スイッチ Q1 をオフさせる。

[0100] また、コンパレータ 36 は、 $tonQ1$ 計算器 31 からの制御スイッチ Q1 のオン時間 $tonQ1$ が、のこぎり波生成回路 35 からの、のこぎり波信

号の値未満の場合にローレベルの信号をインバータ 37 で反転させてハイレベルの信号を、スイッチ Q2 のゲートに印加してスイッチ Q2 をオンさせる。また、スイッチ Q1, Q2 はデッドタイムを設けて、のこぎり波生成回路 35 とコンパレータ 36 の動作によって相補的にオン、オフするように制御する。

[0101] このように第 3 実施形態に係る力率改善回路によれば、電流センサ 16 を削除し、従来の臨界型の PFC のオン時間に、リアクトル L と寄生容量値 C とを用いて決定される所定値をデジタル制御により加算することでスイッチ Q1 のオン時間を算出してゼロ電圧スイッチングを実現することができる。

[0102] (第 4 実施形態)

次に、第 4 実施形態に係る力率改善回路を図 13 を参照しながら説明する。図 13 に示す第 4 実施形態に係る力率改善回路は、図 8 に示す電流センサ 16a を削除し、従来の臨界型の PFC のオン時間に、リアクトル L と制御スイッチ Q1 の寄生容量値 C とを用いて決定される所定値をデジタル制御により加算することで制御スイッチ Q1 のオン時間を算出してゼロ電圧スイッチングを実現したことを特徴とする。

[0103] 制御回路 10c は、全波整流回路 2、極性判別部 19、極性切替部 20-22、 t_{onQ1} 計算器 31a、 t_{onQ2} 計算器 32、乗算器 33、加算器 34、のこぎり波生成回路 35、コンパレータ 36a、インバータ 37a を備えている。全波整流回路 2、極性判別部 19、極性切替部 20-22 は、図 9 で説明したので、ここではその説明は省略する。

[0104] t_{onQ1} 計算器 31a は、電流センサ 13a で検出された入力電流 I_{in} と全波整流回路 2 からの入力電圧 V_{in} とリアクトル L のリアクタンス値とに基づき制御スイッチ Q1 の第 1 オン時間を算出し、第 1 オン時間にリアクトル L のインダクタンス値と制御スイッチ Q1 の寄生容量値 C と入力電圧 V_{in} と出力電圧 V_o とを用いて決定される第 2 オン時間を加算して制御スイッチ Q1 のオン時間 t_{onQ1} を得る。コンパレータ 36a は、コンパレータ出力を極性切替部 21 に出力する。インバータ 37a は、インバータ出

力を極性切替部 2 1 に出力する。

[0105] このように構成された第 4 実施形態に係る力率改善回路によれば、t o n Q 1 計算器 3 1 a、t o n Q 2 計算器 3 2、乗算器 3 3、加算器 3 4、のこぎり波生成回路 3 5、コンパレータ 3 6 a、インバータ 3 7 a を備えているので、第 3 実施形態に係る力率改善回路の効果と同様な効果が得られる。

符号の説明

[0106] 1 交流電源
2 全波整流回路
1 0, 1 0 a, 1 0 b, 1 0 c 制御回路
1 1 エラーアンプ
1 2, 1 7 コンパレータ
1 3, 1 3 a, 1 6, 3 0 電流センサ
1 4, 1 4 a, 1 8, 1 8 a RSフリップフロップ回路
1 5 演算器
1 9 極性判別部
2 0, 2 1, 2 2 極性切替部
3 1, 3 1 a t o n Q 1 計算器
3 2 t o n Q 2 計算器
3 3 乗算器
3 4 加算器
3 5 のこぎり波生成回路
3 6, 3 6 a コンパレータ
3 7, 3 7 a インバータ
V i n 入力電圧
C 1 出力コンデンサ
C 2 入力コンデンサ
L リアクトル
Q 1 制御スイッチ

Q 2 同期整流スイッチ

D 1, D 2 内部ダイオード

C 1 0, C 1 1 外付けコンデンサ

R 1, R 2 抵抗

請求の範囲

[請求項1]

交流電源の入力電圧を整流する整流回路と、
前記整流回路の両端にリアクトルと制御スイッチとが直列に接続された第1直列回路と、
前記制御スイッチの2つの主端子に同期整流スイッチと出力コンデンサとが直列に接続された第2直列回路と、
前記出力コンデンサの出力電圧が第1所定値になるように前記制御スイッチと前記同期整流スイッチとを交互にオンオフさせ前記制御スイッチに流れる電流のピーク値が前記入力電圧に比例するように前記制御スイッチのオン時間を制御する制御回路と
を備え、
前記制御回路は、前記リアクトルに流れる電流を出力電圧側から入力電圧側に逆流させて前記リアクトルを逆励磁する逆励磁量を調節するように前記制御スイッチと前記同期整流スイッチとをオンオフさせ、
前記逆励磁量は、前記入力電圧に関わりなく第2所定値に調節される
ことを特徴とする力率改善回路。

[請求項2]

交流電源の一端に一端が接続され他端が制御スイッチの第1主端子に接続されたリアクトルと、
前記制御スイッチの前記第1主端子と第2主端子に同期整流スイッチと出力コンデンサとが直列に接続された第1直列回路と、
前記制御スイッチと前記同期整流スイッチとの直列回路の両端に第1極性切替スイッチと第2極性切替スイッチとが直列に接続された第2直列回路と、
前記出力コンデンサの出力電圧が第1所定値になるように前記制御スイッチと前記同期整流スイッチとを交互にオンオフさせ前記制御スイッチに流れる電流のピーク値が前記交流電源の入力電圧に比例する

ように前記制御スイッチのオン時間を制御し、前記交流電源の入力電圧の極性に応じて、前記制御スイッチと前記同期整流スイッチとを切り替え且つ前記第1極性切替スイッチと前記第2極性切替スイッチとの一方をオンし他方をオフする処理を切り替える制御回路とを備え、

前記制御回路は、前記リアクトルに流れる電流を出力電圧側から入力電圧側に逆流させて前記リアクトルを逆励磁する逆励磁量を調節するように前記制御スイッチと前記同期整流スイッチとをオンオフさせ、

前記逆励磁量は、前記入力電圧に関わりなく第2所定値に調節される

力率改善回路。

[請求項3] 前記逆励磁量は、前記リアクトルのインダクタンス値 L と前記制御スイッチの寄生容量 C と前記出力電圧 V_o とを用いて決定されることを特徴とする請求項1又は2に記載の力率改善回路。

[請求項4] 前記逆励磁量は、前記リアクトルのインダクタンス値 L と前記制御スイッチの寄生容量 C とによる係数と前記出力電圧 V_o と、1以上の大きさの実数である第1の項 α による第1の数式 $(\sqrt{C/L}) \times V_o \times \alpha$ により決定されることを特徴とする請求項3に記載の力率改善回路。

[請求項5] 前記逆励磁量は、前記リアクトルのインダクタンス値 L と前記制御スイッチの寄生容量 C とによる係数と前記出力電圧 V_o と、1以上の大きさの実数である第1の項 α と第2の項 β による第2の数式 $(\sqrt{C/L}) \times (V_o \times \alpha + \beta)$ により決定され、第2の項 β は入力周波数の n 倍の周波数をもつ高調波(n は3以上の整数)であることを特徴とする請求項3に記載の力率改善回路。

[請求項6] 前記リアクトルが逆励磁されたときに流れる逆励磁電流を検出する逆励磁電流検出部と、

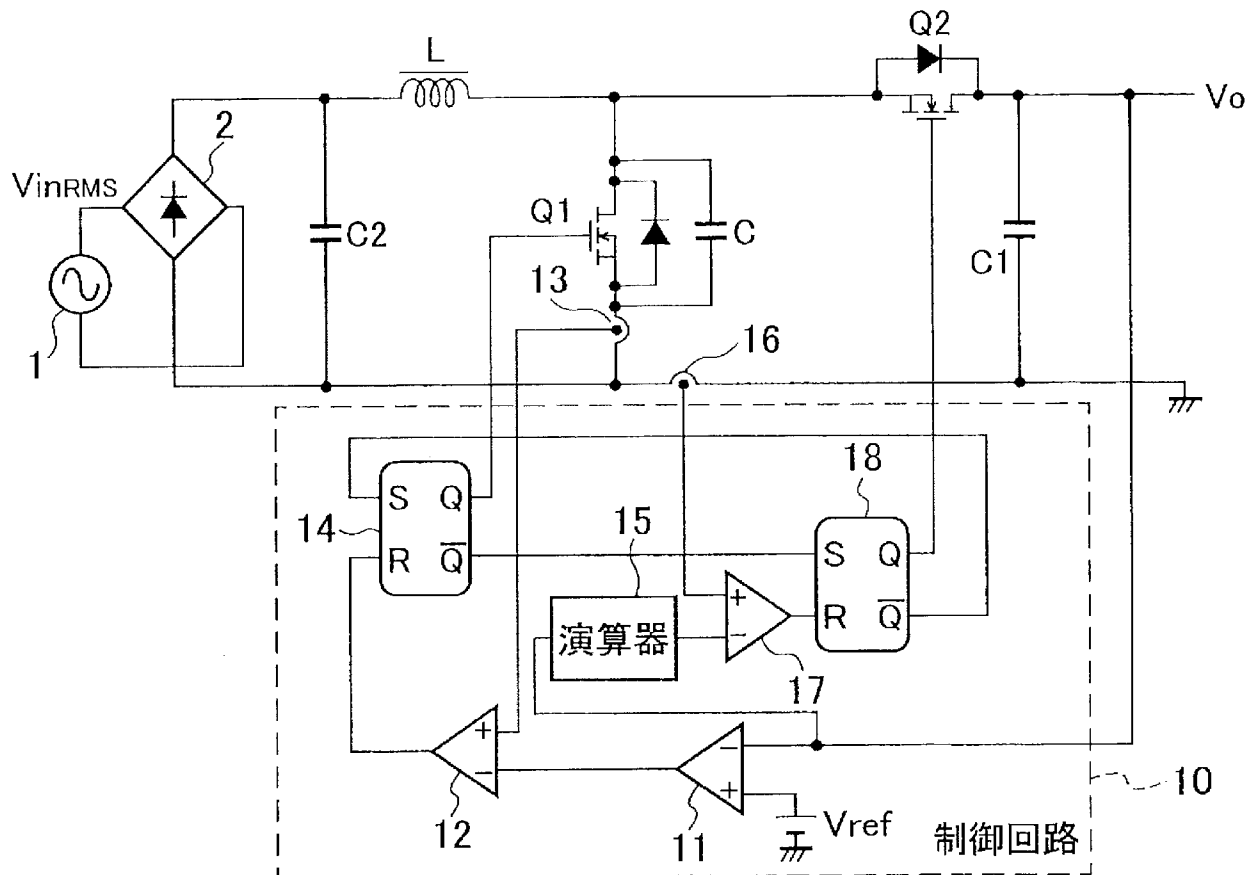
前記逆励磁電流検出部で検出された逆励磁電流の値が、前記第2の

数式で決定される値以上であるときに前記制御スイッチのゼロ電圧スイッチングが可能であると判定するゼロ電圧スイッチング判定部と、を更に備える請求項5に記載の力率改善回路。

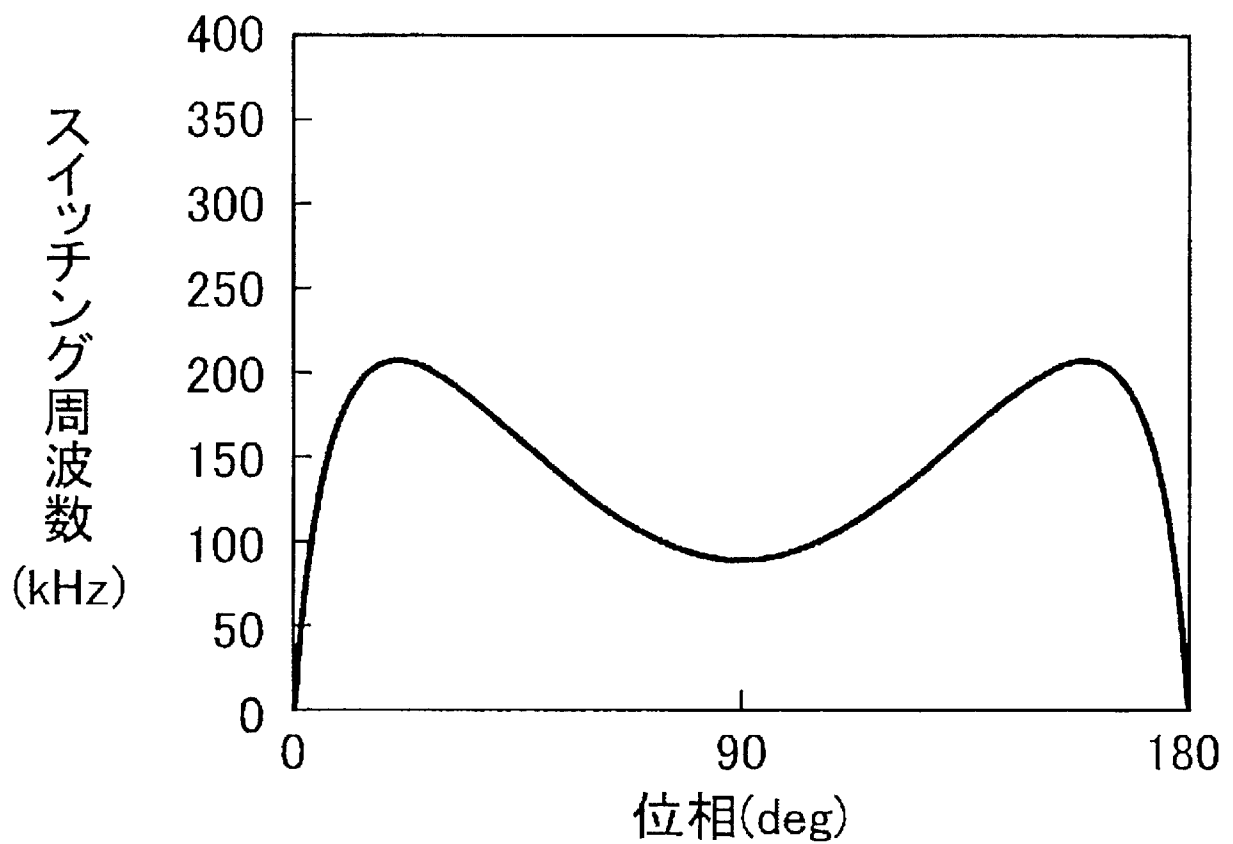
[請求項7] 前記制御回路は、前記リアクトルに流れる入力電流と前記入力電圧と前記リアクトルのリアクタンス値とに基づき前記制御スイッチの第1オン時間を算出し、前記第1オン時間に前記リアクトルのリアクタンス値と前記制御スイッチの寄生容量値と前記入力電圧と前記出力電圧 V_o と前記第1の項 α で決定される第2オン時間を加算して前記制御スイッチのオン時間を得る第1計算器を備える請求項4に記載の力率改善回路。

[請求項8] 前記制御回路は、前記リアクトルに流れる入力電流と前記入力電圧と前記リアクトルのリアクタンス値とに基づき前記制御スイッチの第1オン時間を算出し、前記第1オン時間に前記リアクトルのリアクタンス値と前記制御スイッチの寄生容量値と前記入力電圧と前記出力電圧 V_o と前記第1の項 α と前記第2の項 β で決定される第2オン時間を加算して前記制御スイッチのオン時間を得る第1計算器を備えて、第2の項 β は入力周波数の n 倍の周波数をもつ高調波である（ n は3以上の整数）ことを特徴とする請求項5に記載の力率改善回路。

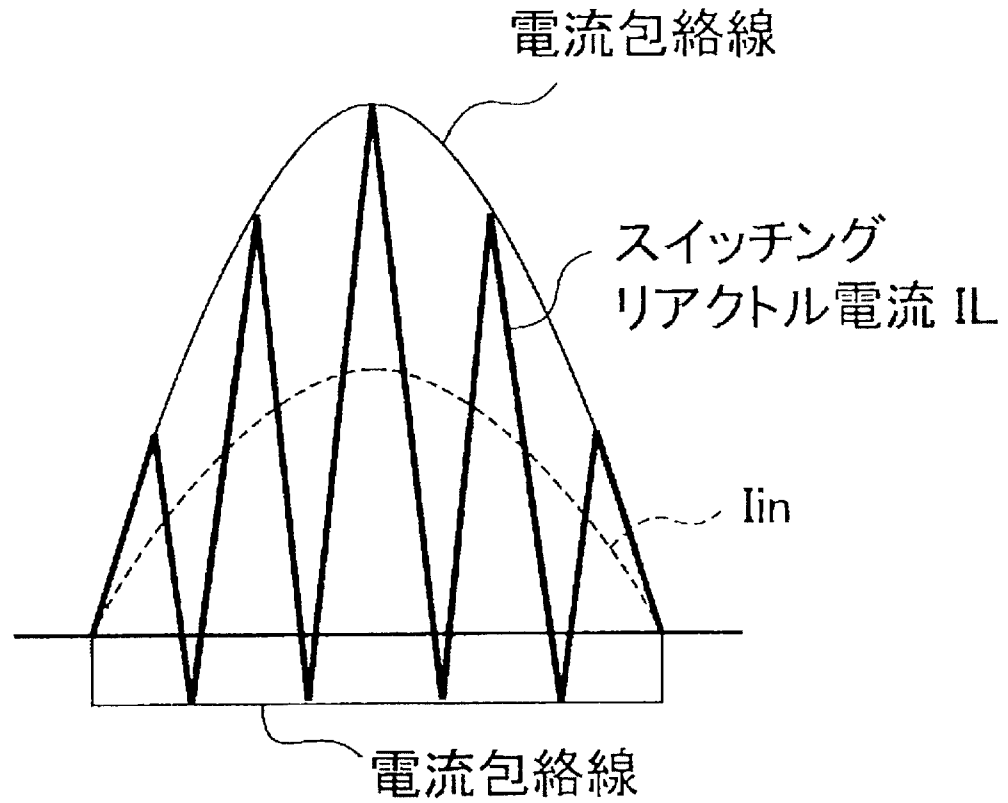
[図1]



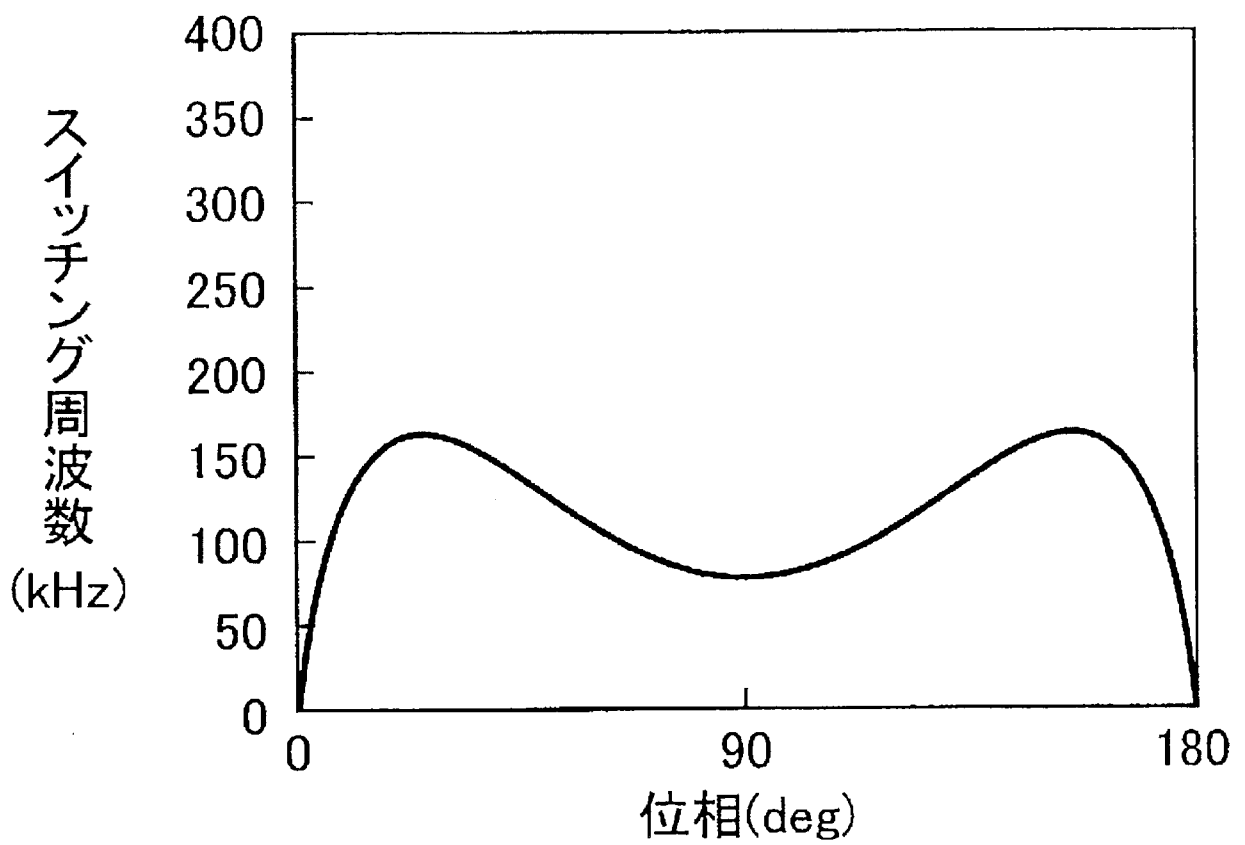
[図2]



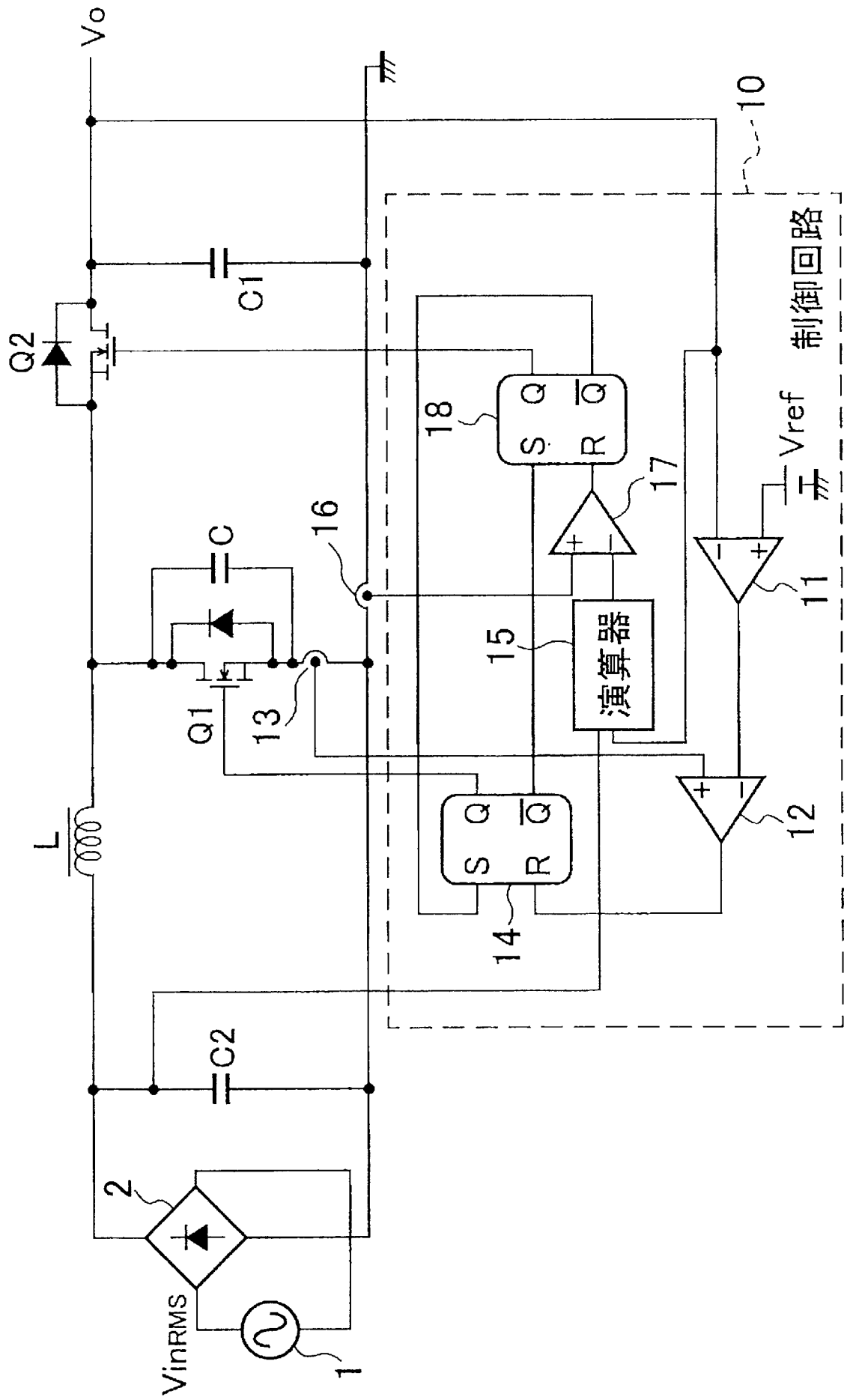
[図3]



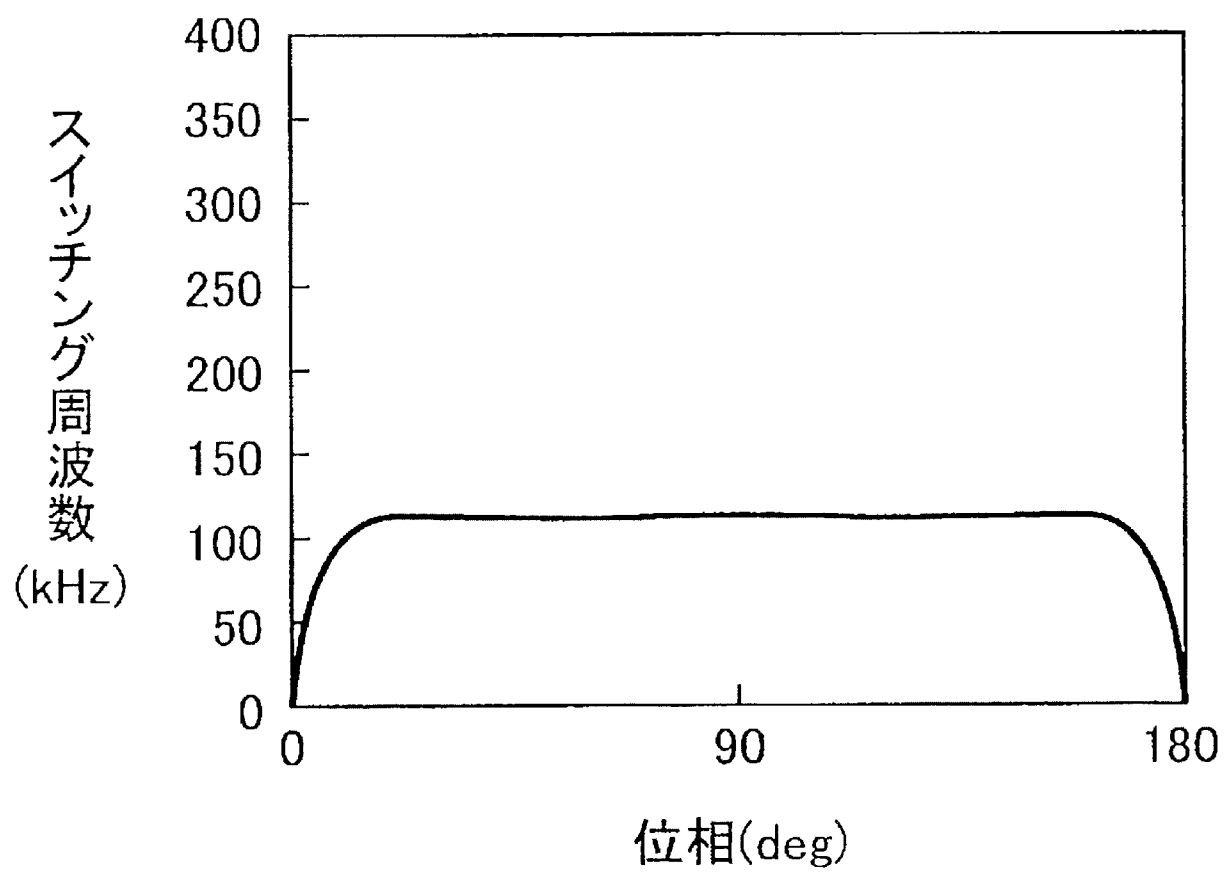
[図4]



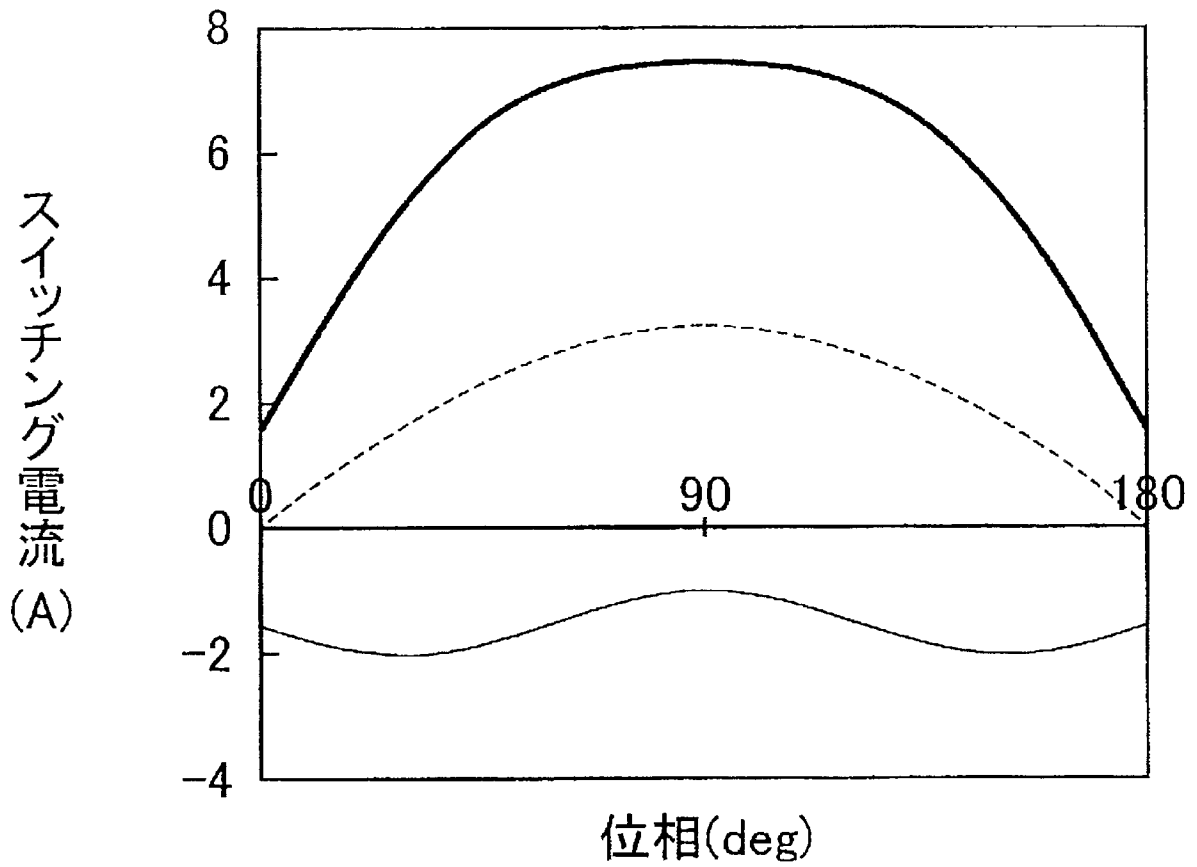
[図5]



[図6]



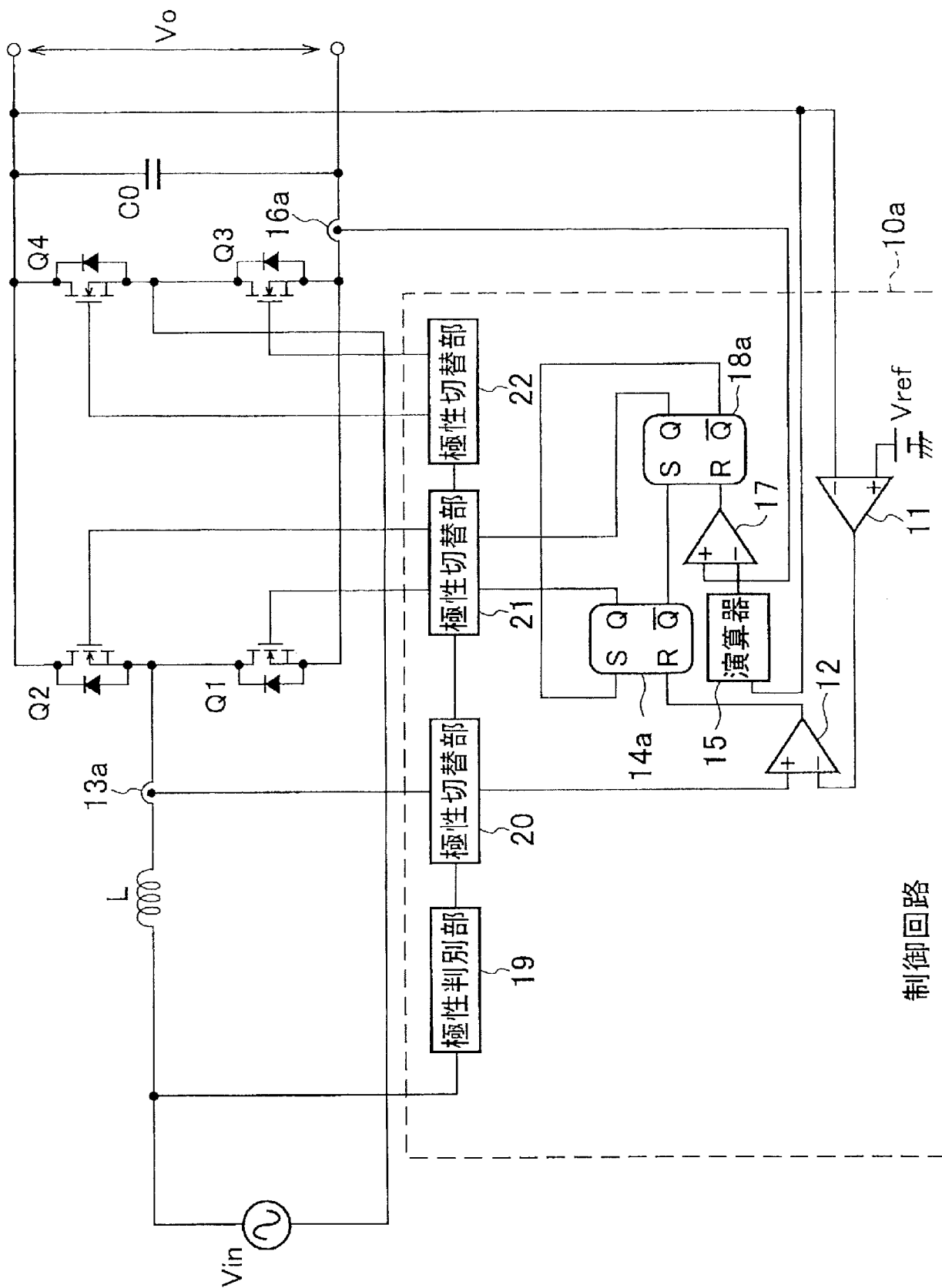
[図7]



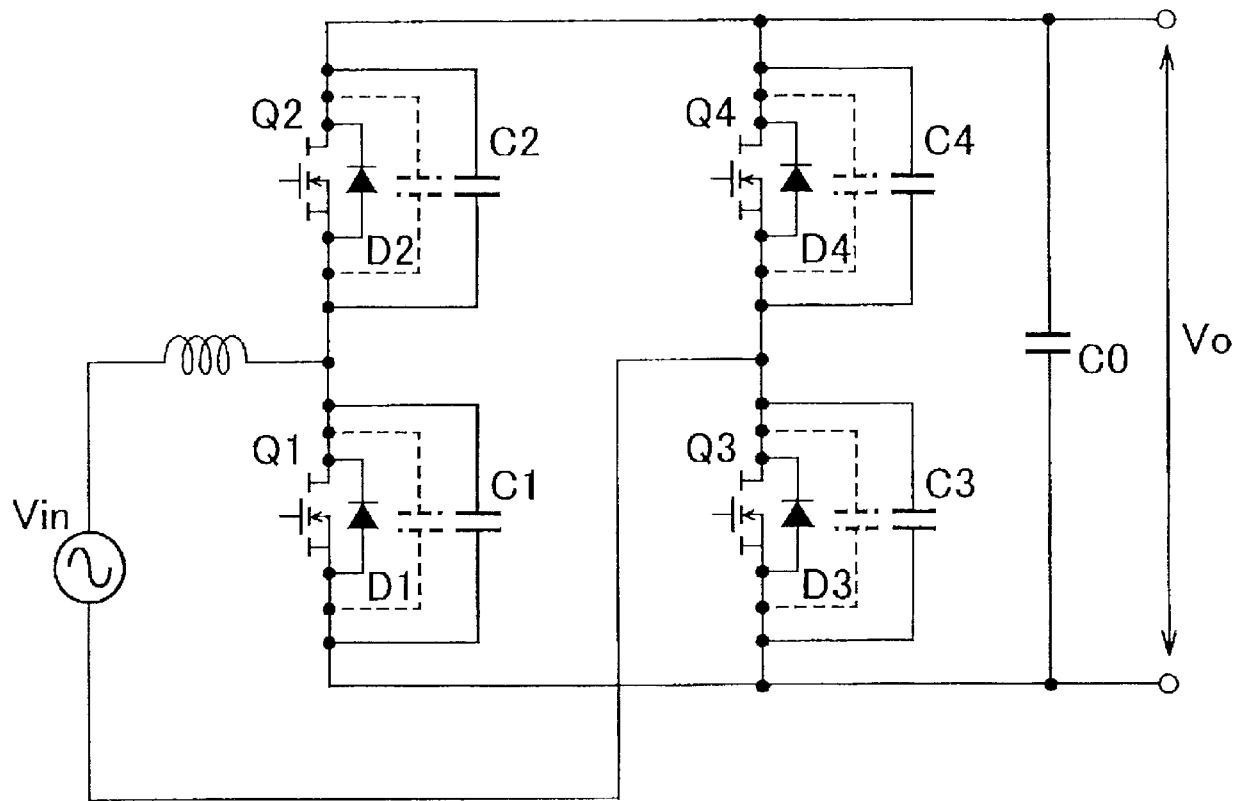
破線: 入力電流 I_{in}

実線: スwitchング電流包絡線

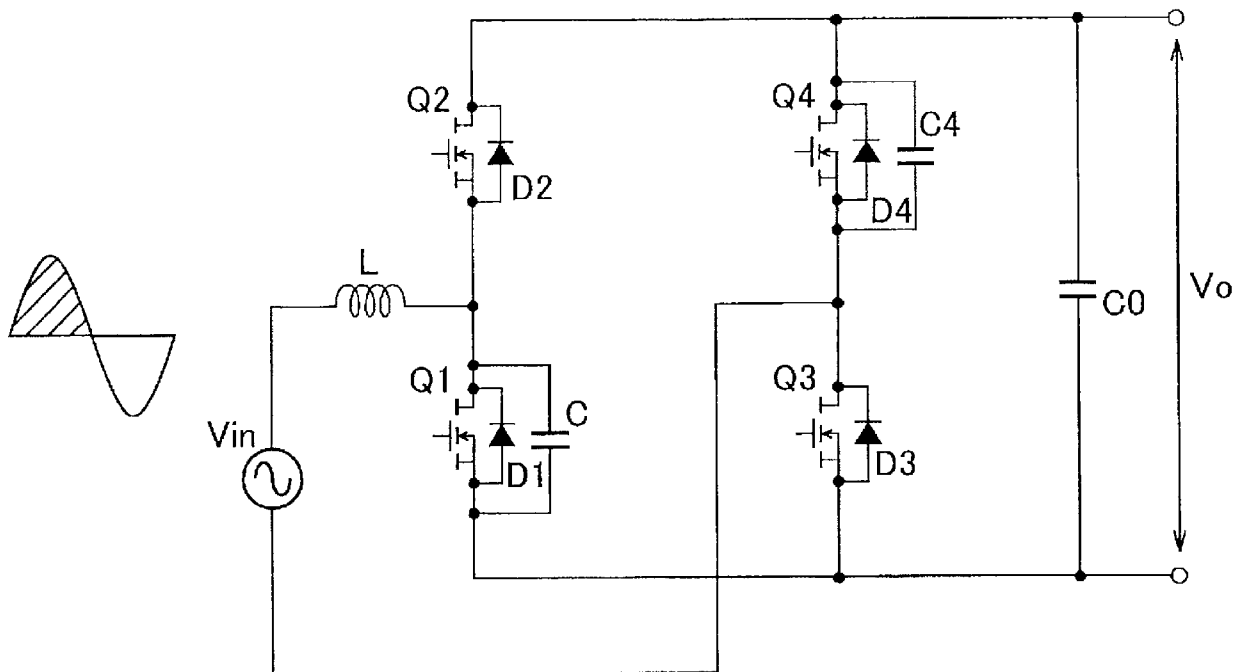
[図8]



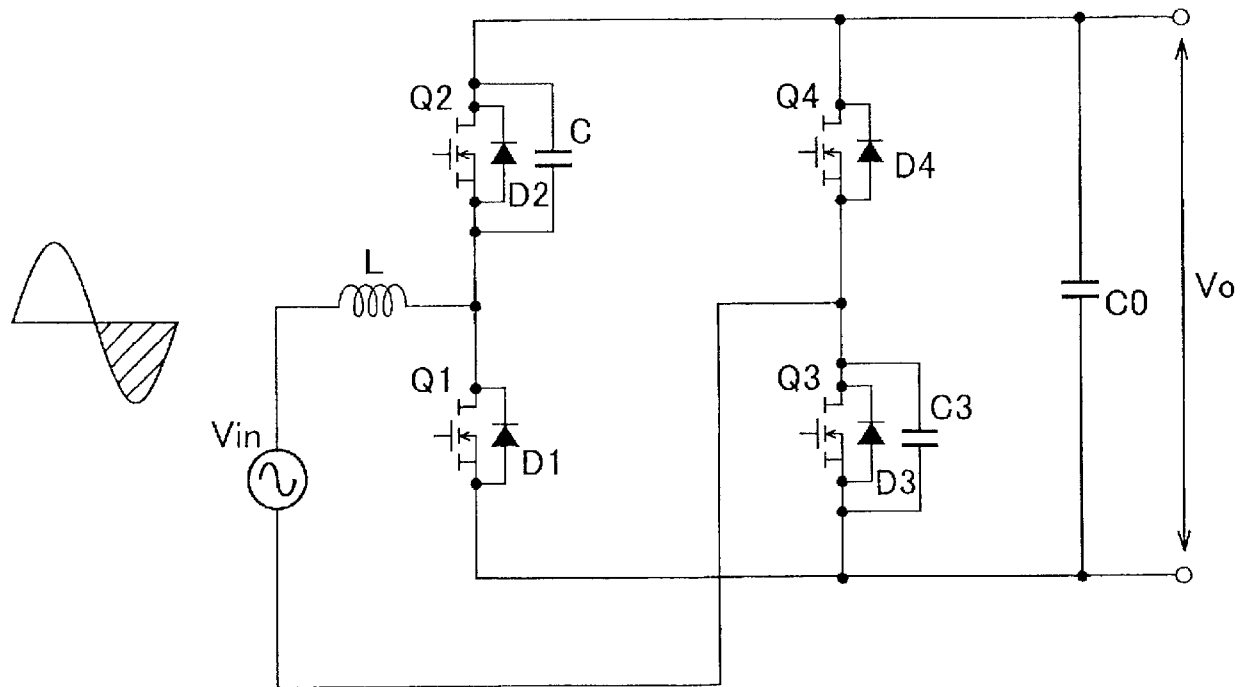
[図9]



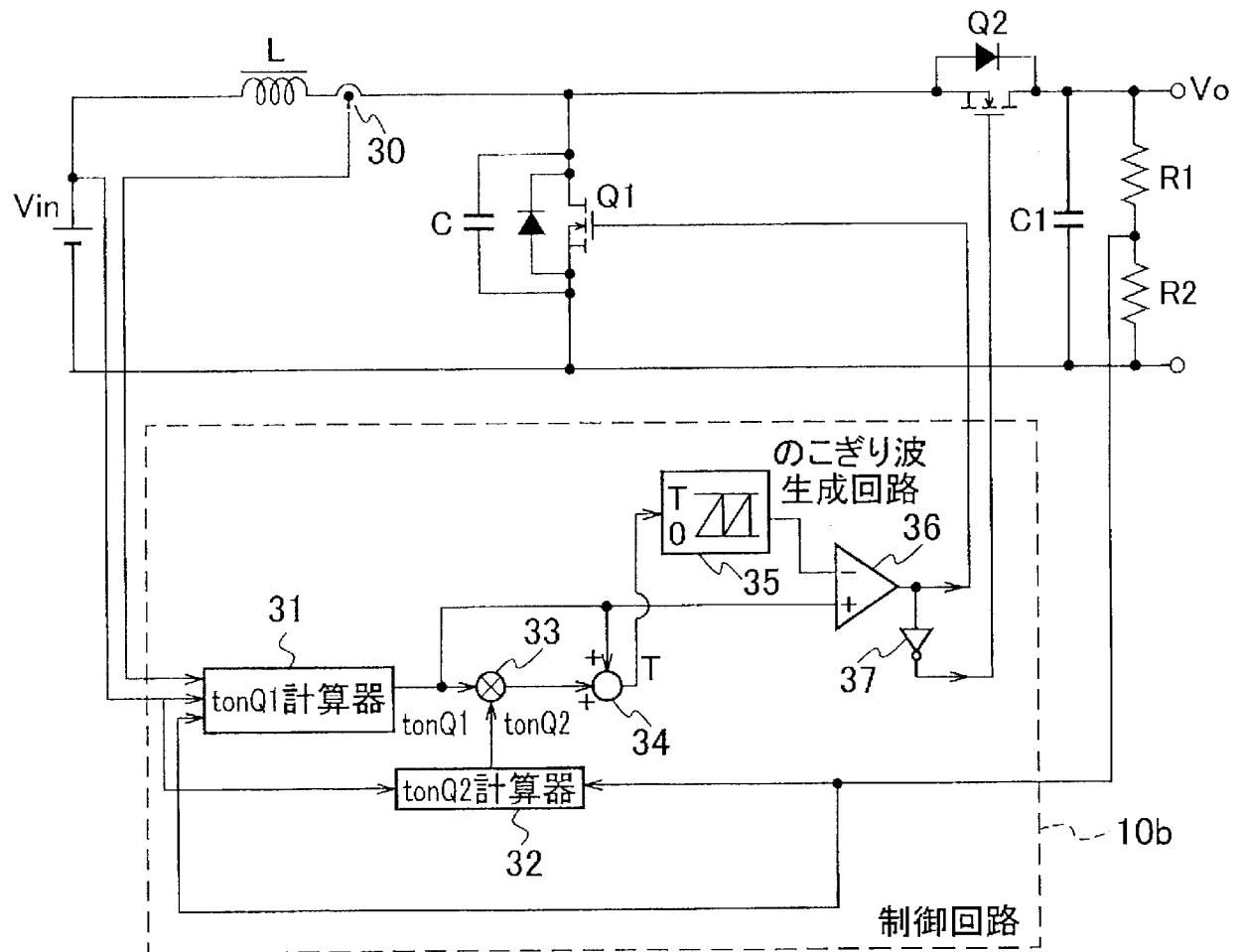
[図10]



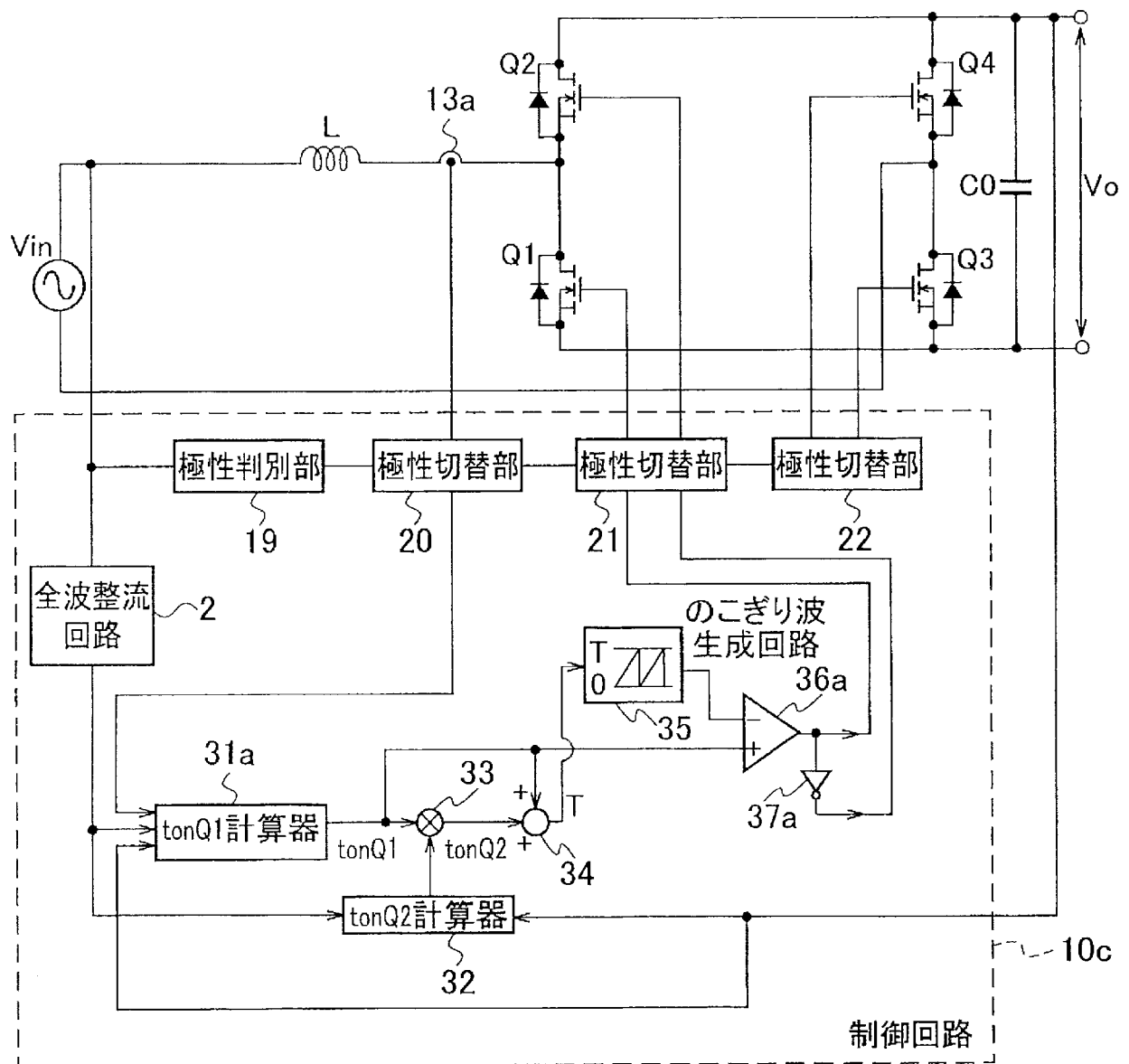
[図11]



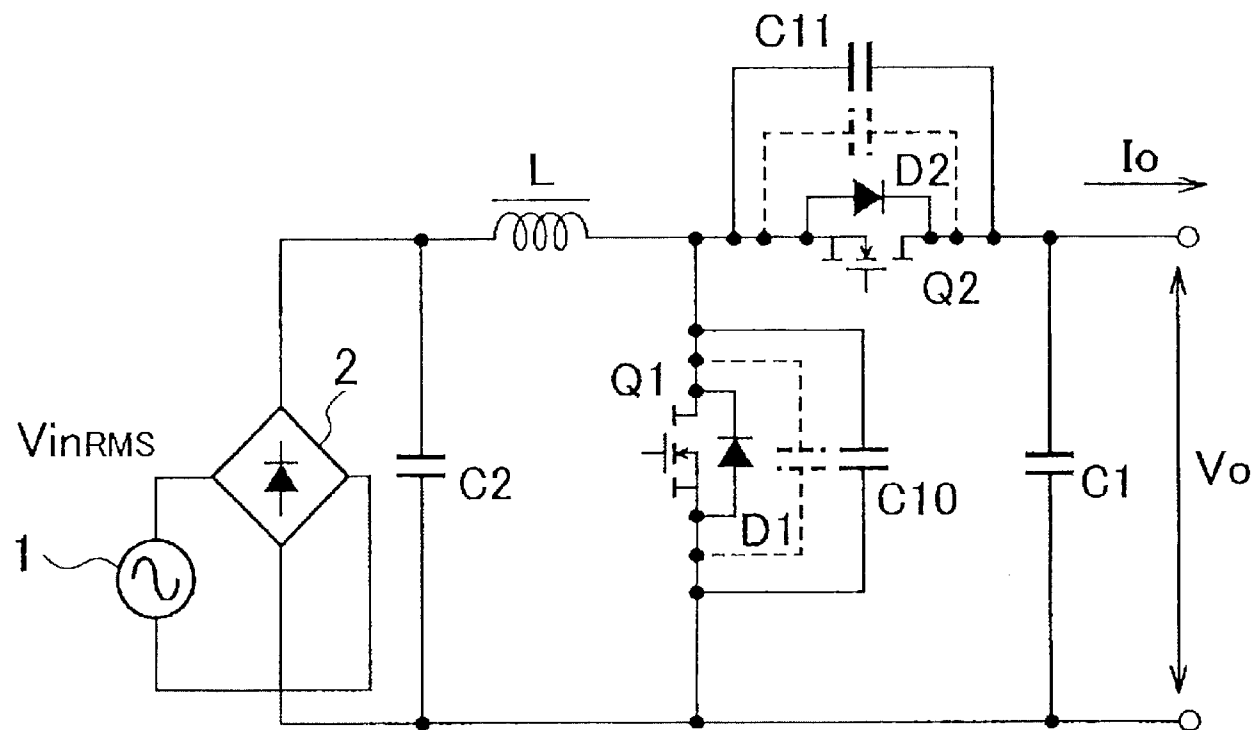
[図12]



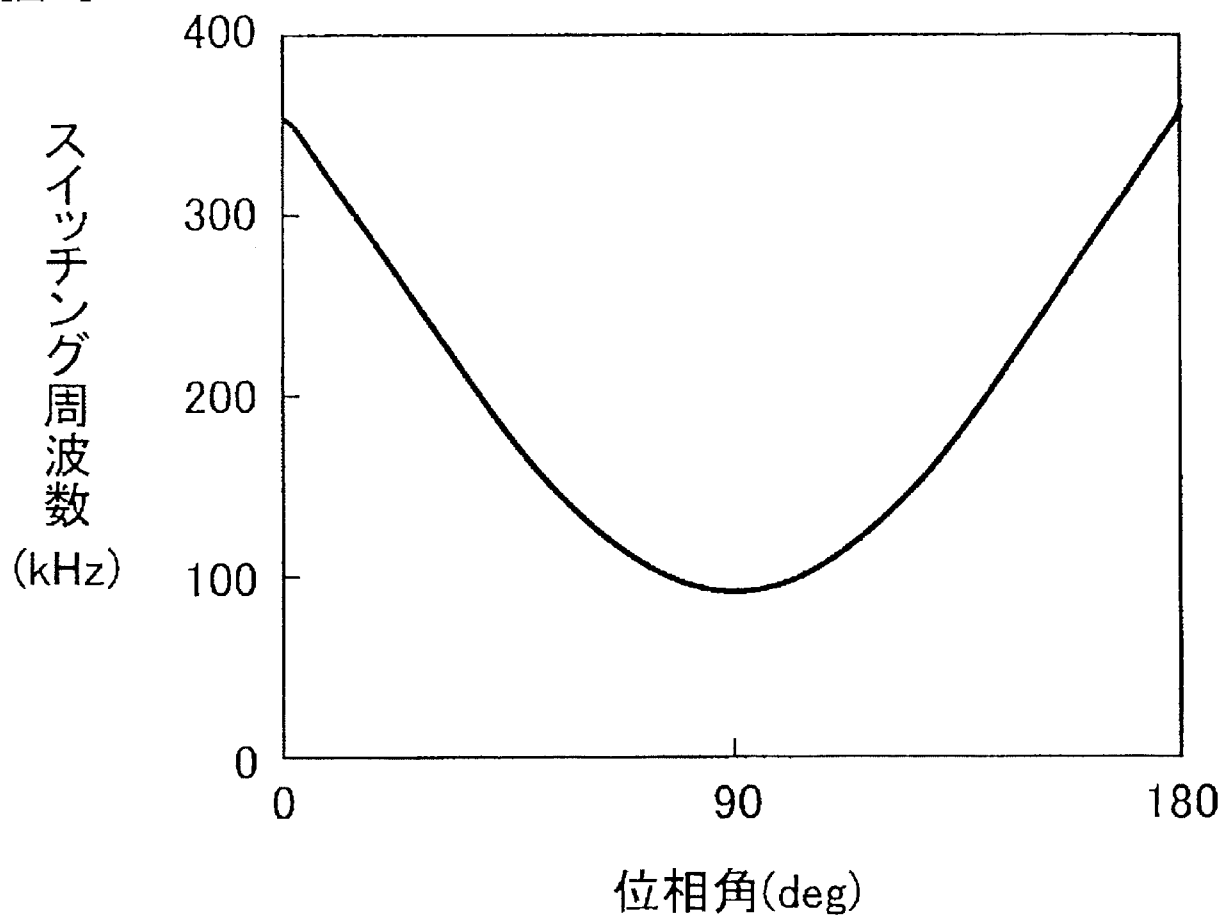
[図13]



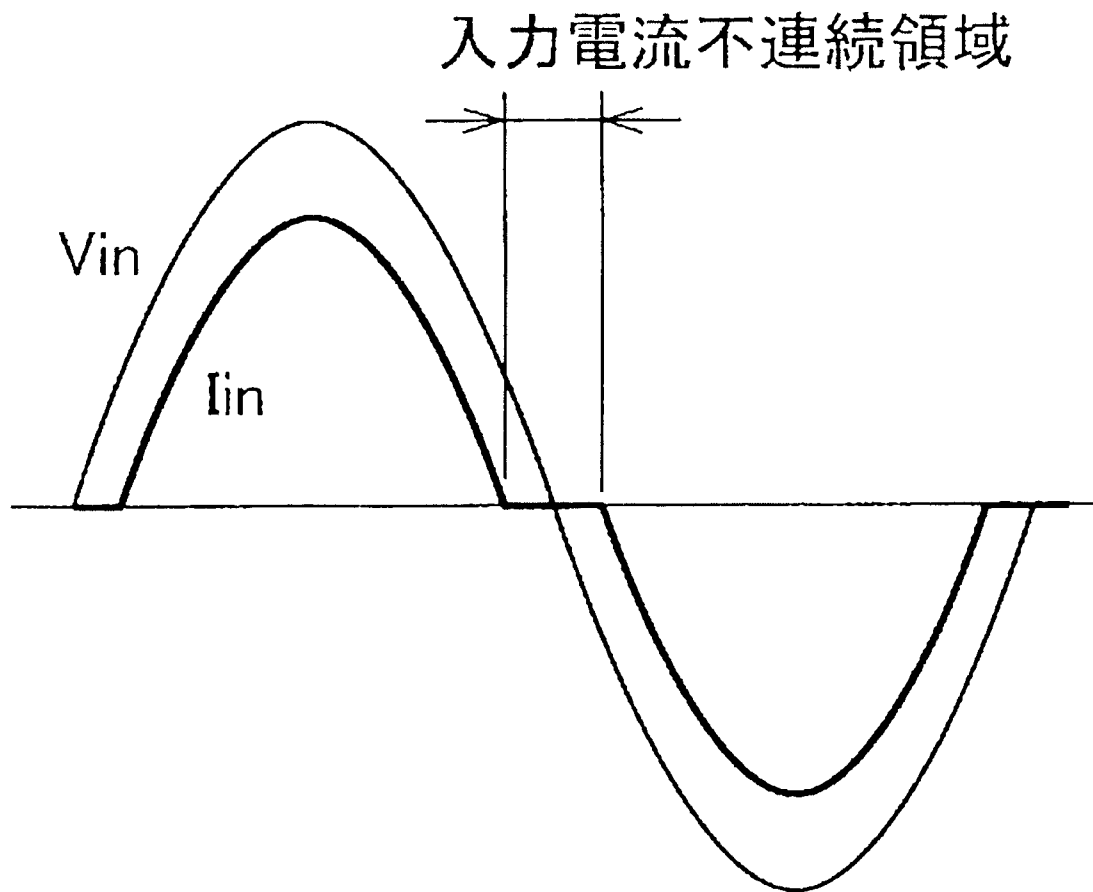
[図14]



[図15]



[図16]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2022/034684

A. CLASSIFICATION OF SUBJECT MATTER**H02M 7/12**(2006.01)i

FI: H02M7/12 Q; H02M7/12 601A

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H02M7/00-7/40; H02M3/00-3/44

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996

Published unexamined utility model applications of Japan 1971-2022

Registered utility model specifications of Japan 1996-2022

Published registered utility model applications of Japan 1994-2022

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2021-52578 A (SANKEN ELECTRIC CO LTD) 01 April 2021 (2021-04-01) entire text, all drawings	1-8
A	JP 2016-220342 A (COSEL CO LTD) 22 December 2016 (2016-12-22) entire text, all drawings	1-8
A	HUANG, Qingyun et al. Predictive ZVS Control With Improved ZVS Time Margin and Limited Variable Frequency Range for a 99% Efficient, 130-W/in3 MHz GaN Totem-Pole PFC Rectifier. IEEE Transactions on Power Electronics. vol. 34, no. 7, July 2019, pp. 7079-7091 entire text, all drawings	1-8



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

31 October 2022

Date of mailing of the international search report

15 November 2022

Name and mailing address of the ISA/JP

Japan Patent Office (ISA/JP)

3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915

Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/JP2022/034684

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
JP	2021-52578	A	01 April 2021	(Family: none)	
JP	2016-220342	A	22 December 2016	(Family: none)	

A. 発明の属する分野の分類（国際特許分類（IPC）） H02M 7/12(2006.01)i FI: H02M7/12 Q; H02M7/12 601A										
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） H02M7/00-7/40; H02M3/00-3/44 最小限資料以外の資料で調査を行った分野に含まれるもの <table border="0"> <tr> <td>日本国実用新案公報</td> <td>1922-1996年</td> </tr> <tr> <td>日本国公開実用新案公報</td> <td>1971-2022年</td> </tr> <tr> <td>日本国実用新案登録公報</td> <td>1996-2022年</td> </tr> <tr> <td>日本国登録実用新案公報</td> <td>1994-2022年</td> </tr> </table> 国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）			日本国実用新案公報	1922-1996年	日本国公開実用新案公報	1971-2022年	日本国実用新案登録公報	1996-2022年	日本国登録実用新案公報	1994-2022年
日本国実用新案公報	1922-1996年									
日本国公開実用新案公報	1971-2022年									
日本国実用新案登録公報	1996-2022年									
日本国登録実用新案公報	1994-2022年									
C. 関連すると認められる文献										
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号								
A	JP 2021-52578 A（サンケン電気株式会社）01.04.2021（2021-04-01） 全文、全図	1-8								
A	JP 2016-220342 A（コーセル株式会社）22.12.2016（2016-12-22） 全文、全図	1-8								
A	HUANG, Qingyun et al., Predictive ZVS Control With Improved ZVS Time Margin and Limited Variable Frequency Range for a 99% Efficient, 130-W/in3 MHz GaN Totem-Pole PFC Rectifier, IEEE Transactions on Power Electronics, vol. 34, no. 7, 2019.07, p. 7079-7091 全文、全図	1-8								
☐ C欄の続きにも文献が列挙されている。 ☒ パテントファミリーに関する別紙を参照。										
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的技术水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 “T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献										
国際調査を完了した日 31.10.2022	国際調査報告の発送日 15.11.2022									
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号	権限のある職員（特許庁審査官） 東 昌秋 5G 3139 電話番号 03-3581-1101 内線 3526									

国際調査報告
パテントファミリーに関する情報

国際出願番号

PCT/JP2022/034684

引用文献			公表日	パテントファミリー文献	公表日
JP	2021-52578	A	01.04.2021	(ファミリーなし)	
JP	2016-220342	A	22.12.2016	(ファミリーなし)	