



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2018-0098447  
(43) 공개일자 2018년09월04일

(51) 국제특허분류(Int. Cl.)  
H01L 27/32 (2006.01)

(52) CPC특허분류  
H01L 27/3248 (2013.01)  
H01L 27/3246 (2013.01)

(21) 출원번호 10-2017-0024953  
(22) 출원일자 2017년02월24일  
심사청구일자 없음

(71) 출원인  
삼성디스플레이 주식회사  
경기도 용인시 기흥구 삼성로 1 (농서동)

(72) 발명자  
이동현  
경기도 수원시 권선구 덕영대로1323번길 26-24,  
212동 1503호

이정호  
서울특별시 마포구 마포대로10길 22, 104-404

(74) 대리인  
박영우

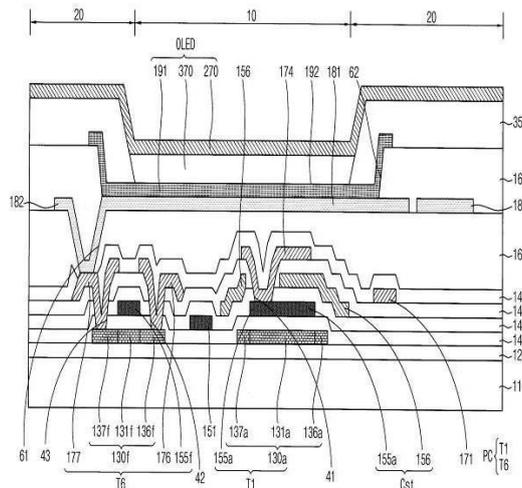
전체 청구항 수 : 총 20 항

(54) 발명의 명칭 유기 발광 표시 장치

**(57) 요약**

유기 발광 표시 장치는 발광 영역 및 비발광 영역을 포함하는 기관, 기관 상에 배치되고 일부가 발광 영역과 중첩하는 화소 회로, 화소 회로 상에 배치되는 평탄화 도전 부재, 그리고 평탄화 도전 부재 상에 배치되고 발광 영역 내에 위치하는 평탄면을 가지는 화소 전극을 포함할 수 있다.

**대표도**



(52) CPC특허분류

*H01L 27/3258* (2013.01)

*H01L 27/3297* (2013.01)

---

## 명세서

### 청구범위

#### 청구항 1

발광 영역 및 비발광 영역을 포함하는 기관;

상기 기관 상에 배치되고, 일부가 상기 발광 영역과 중첩하는 화소 회로;

상기 화소 회로 상에 배치되는 평탄화 도전 부재; 및

상기 평탄화 도전 부재 상에 배치되고, 상기 발광 영역 내에 위치하는 평탄면을 가지는 화소 전극을 포함하는 유기 발광 표시 장치.

#### 청구항 2

제1항에 있어서, 상기 화소 전극은 상기 평탄화 도전 부재의 직상에 배치되는 것을 특징으로 하는 유기 발광 표시 장치.

#### 청구항 3

제1항에 있어서, 상기 평탄화 도전 부재와 동일한 층에 배치되고, 상기 화소 회로와 상기 화소 전극을 서로 연결하는 화소 연결 부재를 더 포함하는 것을 특징으로 하는 유기 발광 표시 장치.

#### 청구항 4

제3항에 있어서, 상기 평탄화 도전 부재는 상기 화소 연결 부재와 연결되는 것을 특징으로 하는 유기 발광 표시 장치.

#### 청구항 5

제3항에 있어서, 상기 평탄화 도전 부재 상에 배치되는 평탄화막을 더 포함하고,

상기 화소 전극은 상기 평탄화막을 개재하여 상기 평탄화 도전 부재 상에 배치되는 것을 특징으로 하는 유기 발광 표시 장치.

#### 청구항 6

제5항에 있어서, 상기 평탄화막은 상기 화소 전극과 상기 화소 연결 부재가 접촉하는 접촉 구멍을 포함하고,

상기 접촉 구멍은 상기 비발광 영역에 배치되는 것을 특징으로 하는 유기 발광 표시 장치.

#### 청구항 7

제5항에 있어서, 상기 평탄화 도전 부재와 동일한 층에 배치되고, 구동 전압을 전달하는 구동 전압선을 더 포함하는 것을 특징으로 하는 유기 발광 표시 장치.

#### 청구항 8

제7항에 있어서, 상기 구동 전압선은 상기 비발광 영역에 배치되는 것을 특징으로 하는 유기 발광 표시 장치.

#### 청구항 9

제7항에 있어서, 상기 평탄화 도전 부재는 상기 구동 전압선과 연결되는 것을 특징으로 하는 유기 발광 표시 장치.

#### 청구항 10

제3항에 있어서, 상기 화소 회로를 덮는 비아 절연막을 더 포함하고,

상기 평탄화 도전 부재는 상기 비아 절연막 상에 배치되는 것을 특징으로 하는 유기 발광 표시 장치.

**청구항 11**

제10항에 있어서, 상기 비아 절연막은 상기 화소 연결 부재와 상기 화소 회로가 접촉하는 접촉 구멍을 포함하고,

상기 접촉 구멍은 상기 비발광 영역에 배치되는 것을 특징으로 하는 유기 발광 표시 장치.

**청구항 12**

제10항에 있어서, 상기 비아 절연막의 상면의 적어도 일부는 굴곡지고,

상기 평탄화 도전 부재의 상면은 전체적으로 평탄한 것을 특징으로 하는 유기 발광 표시 장치.

**청구항 13**

제1항에 있어서, 상기 기판 상에 배치되고, 일부가 상기 발광 영역과 중첩하는 스캔선을 더 포함하고,

상기 평탄화 도전 부재는 상기 스캔선 상에 배치되는 것을 특징으로 하는 유기 발광 표시 장치.

**청구항 14**

제13항에 있어서, 상기 기판 상에 배치되고, 일부가 상기 발광 영역과 중첩하며, 상기 스캔선과 교차하는 데이터선을 더 포함하고,

상기 평탄화 도전 부재는 상기 데이터선 상에 배치되는 것을 특징으로 하는 유기 발광 표시 장치.

**청구항 15**

제1항에 있어서, 상기 평탄화 도전 부재의 면적은 상기 발광 영역의 면적보다 큰 것을 특징으로 하는 유기 발광 표시 장치.

**청구항 16**

제1항에 있어서,

상기 화소 전극 상에 배치되는 유기 발광층; 및

상기 유기 발광층 상에 배치되어 상기 화소 전극과 마주보는 공통 전극을 더 포함하는 것을 특징으로 하는 유기 발광 표시 장치.

**청구항 17**

제16항에 있어서,

상기 화소 회로와 상기 평탄화 도전 부재 사이에 배치되어 상기 화소 회로를 덮는 비아 절연막; 및

상기 비아 절연막 상에 배치되어 상기 평탄화 도전 부재의 적어도 일부를 덮는 평탄화막을 더 포함하는 것을 특징으로 하는 유기 발광 표시 장치.

**청구항 18**

제17항에 있어서, 상기 평탄화막은 상기 평탄화 도전 부재의 중심부를 노출시키는 개구부를 포함하고,

상기 화소 전극의 상기 평탄면은 상기 개구부 내에 위치하는 것을 특징으로 하는 유기 발광 표시 장치.

**청구항 19**

제17항에 있어서, 상기 평탄화막은 상기 평탄화 도전 부재를 전체적으로 덮고,

상기 화소 전극은 상기 평탄화막을 개재하여 상기 평탄화 도전 부재 상에 배치되는 것을 특징으로 하는 유기 발광 표시 장치.

**청구항 20**

제17항에 있어서, 상기 평탄화막 상에 배치되어 상기 화소 전극의 주변부를 덮고, 상기 발광 영역을 정의하는 화소 정의막을 더 포함하는 것을 특징으로 하는 유기 발광 표시 장치.

**발명의 설명**

**기술 분야**

[0001] 본 발명은 표시 장치에 관한 것이다. 보다 상세하게는, 본 발명은 유기 발광 표시 장치에 관한 것이다.

**배경 기술**

[0002] 유기 발광 표시 장치는 광을 방출하는 유기 발광 다이오드(organic light emitting diode; OLED)를 가지고 화상을 표시하는 자발광형 표시 장치이다. 유기 발광 표시 장치는 액정 표시 장치(liquid crystal display; LCD)와 달리 별도의 광원을 필요로 하지 않으므로 상대적으로 두께와 무게를 줄일 수 있다. 또한, 유기 발광 표시 장치는 낮은 소비 전력, 높은 휘도 및 높은 반응 속도 등의 고품위 특성을 나타낼 수 있어 차세대 표시 장치로 주목 받고 있다.

[0003] 일반적으로 유기 발광 다이오드는 정공 주입 전극, 유기 발광층 및 전자 주입 전극을 포함할 수 있다. 유기 발광 다이오드는 정공 주입 전극으로부터 공급된 정공과 전자 주입 전극으로부터 공급된 전자가 유기 발광층 내에서 결합되어 형성된 여기자(exciton)가 기저 상태로 떨어질 때 발생하는 에너지에 의해 광을 방출할 수 있다.

**발명의 내용**

**해결하려는 과제**

[0004] 본 발명의 일 목적은 색변이 특성이 개선된 유기 발광 표시 장치를 제공하는 것이다.

[0005] 다만, 본 발명의 목적이 이와 같은 목적들에 한정되는 것은 아니며, 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위에서 다양하게 확장될 수 있을 것이다.

**과제의 해결 수단**

[0006] 전술한 본 발명의 일 목적을 달성하기 위하여, 일 실시예에 따른 유기 발광 표시 장치는 발광 영역 및 비발광 영역을 포함하는 기관, 상기 기관 상에 배치되고 일부가 상기 발광 영역과 중첩하는 화소 회로, 상기 화소 회로 상에 배치되는 평탄화 도전 부재, 그리고 상기 평탄화 도전 부재 상에 배치되고 상기 발광 영역 내에 위치하는 평탄면을 가지는 화소 전극을 포함할 수 있다.

[0007] 일 실시예에 있어서, 상기 화소 전극은 상기 평탄화 도전 부재의 직상에 배치될 수 있다.

[0008] 일 실시예에 있어서, 상기 유기 발광 표시 장치는 상기 평탄화 도전 부재와 실질적으로 동일한 층에 배치되고, 상기 화소 회로와 상기 화소 전극을 서로 연결하는 화소 연결 부재를 더 포함할 수 있다.

[0009] 일 실시예에 있어서, 상기 평탄화 도전 부재는 상기 화소 연결 부재와 연결될 수 있다.

[0010] 일 실시예에 있어서, 상기 유기 발광 표시 장치는 상기 평탄화 도전 부재 상에 배치되는 평탄화막을 더 포함할 수 있다. 상기 화소 전극은 상기 평탄화막을 개재하여 상기 평탄화 도전 부재 상에 배치될 수 있다.

[0011] 일 실시예에 있어서, 상기 평탄화막은 상기 화소 전극과 상기 화소 연결 부재가 접촉하는 접촉 구멍을 포함하고, 상기 접촉 구멍은 상기 비발광 영역에 배치될 수 있다.

[0012] 일 실시예에 있어서, 상기 유기 발광 표시 장치는 상기 평탄화 도전 부재와 실질적으로 동일한 층에 배치되고, 구동 전압을 전달하는 구동 전압선을 더 포함할 수 있다.

[0013] 일 실시예에 있어서, 상기 구동 전압선은 상기 비발광 영역에 배치될 수 있다.

[0014] 일 실시예에 있어서, 상기 평탄화 도전 부재는 상기 구동 전압선과 연결될 수 있다.

- [0015] 일 실시예에 있어서, 상기 유기 발광 표시 장치는 상기 화소 회로를 덮는 비아 절연막을 더 포함하고, 상기 평탄화 도전 부재는 상기 비아 절연막 상에 배치될 수 있다.
- [0016] 일 실시예에 있어서, 상기 비아 절연막은 상기 화소 연결 부재와 상기 화소 회로가 접촉하는 접촉 구멍을 포함하고, 상기 접촉 구멍은 상기 비발광 영역에 배치될 수 있다.
- [0017] 일 실시예에 있어서, 상기 비아 절연막의 상면의 적어도 일부는 굴곡지고, 상기 평탄화 도전 부재의 상면은 전체적으로 평탄할 수 있다.
- [0018] 일 실시예에 있어서, 상기 유기 발광 표시 장치는 상기 기판 상에 배치되고, 일부가 상기 발광 영역과 중첩하는 스캔선을 더 포함할 수 있다. 상기 평탄화 도전 부재는 상기 스캔선 상에 배치될 수 있다.
- [0019] 일 실시예에 있어서, 상기 유기 발광 표시 장치는 상기 기판 상에 배치되고, 일부가 상기 발광 영역과 중첩하며, 상기 스캔선과 교차하는 데이터선을 더 포함할 수 있다. 상기 평탄화 도전 부재는 상기 데이터선 상에 배치될 수 있다.
- [0020] 일 실시예에 있어서, 상기 평탄화 도전 부재의 면적은 상기 발광 영역의 면적보다 클 수 있다.
- [0021] 일 실시예에 있어서, 상기 유기 발광 표시 장치는 상기 화소 전극 상에 배치되는 유기 발광층 및 상기 유기 발광층 상에 배치되어 상기 화소 전극과 마주보는 공통 전극을 더 포함할 수 있다.
- [0022] 일 실시예에 있어서, 상기 유기 발광 표시 장치는 상기 화소 회로와 상기 평탄화 도전 부재 사이에 배치되어 상기 화소 회로를 덮는 비아 절연막 및 상기 비아 절연막 상에 배치되어 상기 평탄화 도전 부재의 적어도 일부를 덮는 평탄화막을 더 포함할 수 있다.
- [0023] 일 실시예에 있어서, 상기 평탄화막은 상기 평탄화 도전 부재의 중심부를 노출시키는 개구부를 포함하고, 상기 화소 전극의 상기 평탄면은 상기 개구부 내에 위치할 수 있다.
- [0024] 일 실시예에 있어서, 상기 평탄화막은 상기 평탄화 도전 부재를 전체적으로 덮고, 상기 화소 전극은 상기 평탄화막을 개재하여 상기 평탄화 도전 부재 상에 배치될 수 있다.
- [0025] 일 실시예에 있어서, 상기 유기 발광 표시 장치는 상기 평탄화막 상에 배치되어 상기 화소 전극의 주변부를 덮고, 상기 발광 영역을 정의하는 화소 정의막을 더 포함할 수 있다.

**발명의 효과**

- [0026] 본 발명의 일 실시예에 따른 유기 발광 표시 장치는 화소 회로 상에 배치되는 평탄화 도전 부재 및 평탄화 도전 부재 상에 배치되고 발광 영역 내에 위치하는 평탄면을 가지는 화소 전극을 포함함으로써, 표시 장치의 색변이 특성이 개선될 수 있다.
- [0027] 다만, 본 발명의 효과가 전술한 효과에 한정되는 것이 아니며, 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위에서 다양하게 확장될 수 있을 것이다.

**도면의 간단한 설명**

- [0028] 도 1은 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 화소를 나타내는 등가 회로도이다.
- 도 2는 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 화소에 인가되는 신호들을 나타내는 타이밍도이다.
- 도 3은 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 복수의 화소들을 나타내는 개략적인 평면도이다.
- 도 4는 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 화소를 나타내는 구체적인 평면도이다.
- 도 5는 도 4의 I-I' 라인을 따라 자른 유기 발광 표시 장치의 일 예를 나타내는 단면도이다.
- 도 6은 도 4의 I-I' 라인을 따라 자른 유기 발광 표시 장치의 다른 예를 나타내는 단면도이다.
- 도 7은 도 4의 I-I' 라인을 따라 자른 유기 발광 표시 장치의 또 다른 예를 나타내는 단면도이다.
- 도 8은 본 발명의 다른 실시예에 따른 유기 발광 표시 장치의 화소를 나타내는 구체적인 평면도이다.
- 도 9는 도 8의 II-II' 라인을 따라 자른 유기 발광 표시 장치의 일 예를 나타내는 단면도이다.

**발명을 실시하기 위한 구체적인 내용**

- [0029] 이하, 첨부된 도면들을 참조하여, 본 발명의 예시적인 실시예들에 따른 유기 발광 표시 장치들을 보다 상세하게 설명한다. 첨부된 도면들 상의 동일한 구성 요소들에 대해서는 동일하거나 유사한 참조 부호들을 사용한다.
- [0030] 첨부된 도면들은 하나의 화소에 7 개의 트랜지스터들(transistors) 및 1 개의 커패시터(capacitor)가 포함되는 7 트랜지스터 1 커패시터 구조의 능동 구동(active matrix; AM)형 유기 발광 표시 장치를 도시하고 있지만, 본 발명은 이에 한정되지 아니한다. 따라서, 유기 발광 표시 장치는 하나의 화소에 복수의 트랜지스터들 및 적어도 하나의 커패시터를 포함할 수 있고, 별도의 배선이 더 형성되거나 기존의 배선이 생략되어 다양한 구조를 가지도록 형성될 수도 있다. 여기서, 화소는 화상을 표시하는 최소 단위를 의미하며, 유기 발광 표시 장치는 복수의 화소들을 통해 화상을 표시할 수 있다.
- [0031] 그러면 본 발명의 일 실시예에 따른 유기 발광 표시 장치에 대하여 도면들을 참고로 상세하게 설명한다.
- [0032] 도 1은 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 화소를 나타내는 등가 회로도이다.
- [0033] 도 1을 참조하면, 본 발명의 일 실시예에 따른 유기 발광 표시 장치는 복수의 신호선들(151, 152, 153, 158, 171, 183, 192) 및 상기 복수의 신호선들에 연결되며 실질적인 행렬(matrix)의 형태로 배열되는 복수의 화소들(PX)을 포함할 수 있다.
- [0034] 하나의 화소(PX)는 화소 회로(pixel circuit; PC) 및 유기 발광 다이오드(organic light emitting diode; OLED)를 포함할 수 있다. 화소 회로(PC)는 복수의 신호선들(151, 152, 153, 158, 171, 183, 192)에 연결되어 있는 복수의 트랜지스터들(T1, T2, T3, T4, T5, T6, T7) 및 스토리지 커패시터(storage capacitor; Cst)를 포함할 수 있다.
- [0035] 트랜지스터들(T1, T2, T3, T4, T5, T6, T7)은 구동 트랜지스터(driving transistor)(T1), 스위칭 트랜지스터(switching transistor)(T2), 보상 트랜지스터(compensation transistor)(T3), 초기화 트랜지스터(initialization transistor)(T4), 동작 제어 트랜지스터(operation control transistor)(T5), 발광 제어 트랜지스터(light emission control transistor)(T6), 그리고 바이패스 트랜지스터(bypass transistor)(T7)를 포함할 수 있다.
- [0036] 신호선들(151, 152, 153, 158, 171, 183, 192)은 스캔 신호(Sn)를 전달하는 스캔선(151), 초기화 트랜지스터(T4)에 전단 스캔 신호(Sn-1)를 전달하는 전단 스캔선(152), 동작 제어 트랜지스터(T5) 및 발광 제어 트랜지스터(T6)에 발광 제어 신호(EM)를 전달하는 발광 제어선(153), 바이패스 트랜지스터(T7)에 바이패스 신호(BP)를 전달하는 바이패스 제어선(158), 스캔선(151)과 교차하며 데이터 신호(Dm)를 전달하는 데이터선(171), 구동 전압(ELVDD)을 전달하는 구동 전압선(183), 그리고 구동 트랜지스터(T1)를 초기화하는 초기화 전압(Vint)을 전달하는 초기화 전압선(192)을 포함할 수 있다.
- [0037] 구동 트랜지스터(T1)의 게이트 전극(G1)은 스토리지 커패시터(Cst)의 일단(Cst1)과 연결되고, 구동 트랜지스터(T1)의 소스 전극(S1)은 동작 제어 트랜지스터(T5)를 경유하여 구동 전압선(183)과 연결되며, 구동 트랜지스터(T1)의 드레인 전극(D1)은 발광 제어 트랜지스터(T6)를 경유하여 유기 발광 다이오드(OLED)의 애노드(anode)와 전기적으로 연결될 수 있다. 이러한 구동 트랜지스터(T1)는 스위칭 트랜지스터(T2)의 스위칭 동작에 따라 데이터 신호(Dm)를 전달받아 유기 발광 다이오드(OLED)에 구동 전류(Id)를 공급할 수 있다.
- [0038] 스위칭 트랜지스터(T2)의 게이트 전극(G2)은 스캔선(151)과 연결되고, 스위칭 트랜지스터(T2)의 소스 전극(S2)은 데이터선(171)과 연결되며, 스위칭 트랜지스터(T2)의 드레인 전극(D2)은 구동 트랜지스터(T1)의 소스 전극(S1)과 연결되어 동작 제어 트랜지스터(T5)를 경유하여 구동 전압선(183)과 연결될 수 있다. 이러한 스위칭 트랜지스터(T2)는 스캔선(151)을 통해 전달받은 스캔 신호(Sn)에 따라 턴-온되어 데이터선(171)으로 전달된 데이터 신호(Dm)를 구동 트랜지스터(T1)의 소스 전극(S1)으로 전달하는 스위칭 동작을 수행할 수 있다.
- [0039] 보상 트랜지스터(T3)의 게이트 전극(G3)은 스캔선(151)에 연결되고, 보상 트랜지스터(T3)의 소스 전극(S3)은 구동 트랜지스터(T1)의 드레인 전극(D1)과 연결되어 발광 제어 트랜지스터(T6)를 경유하여 유기 발광 다이오드(OLED)의 애노드(anode)와 연결되며, 보상 트랜지스터(T3)의 드레인 전극(D3)은 초기화 트랜지스터(T4)의 드레인 전극(D4), 스토리지 커패시터(Cst)의 일단(Cst1) 및 구동 트랜지스터(T1)의 게이트 전극(G1)에 함께 연결될 수 있다. 이러한 보상 트랜지스터(T3)는 스캔선(151)을 통해 전달받은 스캔 신호(Sn)에 따라 턴-온되어 구동 트랜지스터(T1)의 게이트 전극(G1)과 드레인 전극(D1)을 서로 연결하여 구동 트랜지스터(T1)를 다이오드 연결시킬

수 있다.

- [0040] 초기화 트랜지스터(T4)의 게이트 전극(G4)은 전단 스캔선(152)과 연결되고, 초기화 트랜지스터(T4)의 소스 전극(S4)은 초기화 전압선(192)과 연결되며, 초기화 트랜지스터(T4)의 드레인 전극(D4)은 보상 트랜지스터(T3)의 드레인 전극(D3)을 거쳐 스토리지 커패시터(Cst)의 일단(Cst1) 및 구동 트랜지스터(T1)의 게이트 전극(G1)에 함께 연결될 수 있다. 이러한 초기화 트랜지스터(T4)는 전단 스캔선(152)을 통해 전달받은 전단 스캔 신호(Sn-1)에 따라 턴-온되어 초기화 전압(Vint)을 구동 트랜지스터(T1)의 게이트 전극(G1)에 전달하여 구동 트랜지스터(T1)의 게이트 전극(G1)의 게이트 전압(Vg)을 초기화시키는 초기화 동작을 수행할 수 있다.
- [0041] 동작 제어 트랜지스터(T5)의 게이트 전극(G5)은 발광 제어선(153)과 연결되고, 동작 제어 트랜지스터(T5)의 소스 전극(S5)은 구동 전압선(183)과 연결되며, 동작 제어 트랜지스터(T5)의 드레인 전극(D5)은 구동 트랜지스터(T1)의 소스 전극(S1) 및 스위칭 트랜지스터(T2)의 드레인 전극(D2)에 연결될 수 있다.
- [0042] 발광 제어 트랜지스터(T6)의 게이트 전극(G6)은 발광 제어선(153)과 연결되고, 발광 제어 트랜지스터(T6)의 소스 전극(S6)은 구동 트랜지스터(T1)의 드레인 전극(D1) 및 보상 트랜지스터(T3)의 소스 전극(S3)과 연결되며, 발광 제어 트랜지스터(T6)의 드레인 전극(D6)은 유기 발광 다이오드(OLED)의 애노드(anode)와 전기적으로 연결될 수 있다. 이러한 동작 제어 트랜지스터(T5) 및 발광 제어 트랜지스터(T6)는 발광 제어선(153)을 통해 전달받은 발광 제어 신호(EM)에 따라 동시에 턴-온되고, 이를 통해 구동 전압(ELVDD)이 다이오드 연결된 구동 트랜지스터(T1)를 통해 보상되어 유기 발광 다이오드(OLED)에 전달될 수 있다.
- [0043] 바이패스 트랜지스터(T7)의 게이트 전극(G7)은 바이패스 제어선(158)과 연결되고, 바이패스 트랜지스터(T7)의 소스 전극(S7)은 발광 제어 트랜지스터(T6)의 드레인 전극(D6) 및 유기 발광 다이오드(OLED)의 애노드에 함께 연결되며, 바이패스 트랜지스터(T7)의 드레인 전극(D7)은 초기화 전압선(192) 및 초기화 트랜지스터(T4)의 소스 전극(S4)에 함께 연결될 수 있다.
- [0044] 스토리지 커패시터(Cst)의 타단(Cst2)은 구동 전압선(183)과 연결되고, 유기 발광 다이오드(OLED)의 캐소드(cathode)는 공통 전압(ELVSS)을 전달하는 공통 전압선(741)과 연결될 수 있다.
- [0045] 한편, 본 발명의 일 실시예에서는 바이패스 트랜지스터(T7)를 포함하는 7 트랜지스터 1 커패시터 구조를 도시하고 있지만, 본 발명이 이에 한정되는 것은 아니며, 트랜지스터의 개수와 커패시터의 개수는 다양하게 변형 가능할 수 있다.
- [0046] 이하에서는 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 화소의 구체적인 동작 과정을 도 2를 참고하여 상세히 설명한다.
- [0047] 도 2는 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 화소에 인가되는 신호들을 나타내는 타이밍도이다.
- [0048] 도 2를 참조하면, 우선, 초기화 기간 동안 전단 스캔선(152)을 통해 로우 레벨(low level)의 전단 스캔 신호(Sn-1)가 공급될 수 있다. 그러면, 로우 레벨의 전단 스캔 신호(Sn-1)에 대응하여 초기화 트랜지스터(T4)가 턴-온(Turn-on)되고, 초기화 전압선(192)으로부터 초기화 트랜지스터(T4)를 통해 초기화 전압(Vint)이 구동 트랜지스터(T1)의 게이트 전극(G1)에 인가되며, 초기화 전압(Vint)에 의해 구동 트랜지스터(T1)가 초기화될 수 있다.
- [0049] 그 다음, 데이터 프로그래밍 기간 중에 스캔선(151)을 통해 로우 레벨의 스캔 신호(Sn)가 공급될 수 있다. 그러면, 로우 레벨의 스캔 신호(Sn)에 대응하여 스위칭 트랜지스터(T2) 및 보상 트랜지스터(T3)가 턴-온될 수 있다. 이 경우, 구동 트랜지스터(T1)는 턴-온된 보상 트랜지스터(T3)에 의해 다이오드 연결되고, 순방향으로 바이어스될 수 있다.
- [0050] 그러면, 데이터선(171)으로부터 공급된 데이터 신호(Dm)에서 구동 트랜지스터(T1)의 문턱 전압(threshold voltage; Vth)만큼 감소한 보상 전압(Dm+Vth, Vth는 (-)의 값)이 구동 트랜지스터(T1)의 게이트 전극(G1)에 인가될 수 있다. 다시 말해, 구동 트랜지스터(T1)의 게이트 전극(G1)에 인가되는 게이트 전압(Vg)은 보상 전압(Dm+Vth)이 될 수 있다.
- [0051] 스토리지 커패시터(Cst)의 양단들(Cst1, Cst2)에는 각기 보상 전압(Dm+Vth)과 구동 전압(ELVDD)이 인가되고, 스토리지 커패시터(Cst)에는 양단들의 전압 차에 대응하는 전하가 저장될 수 있다.
- [0052] 그 다음, 발광 기간 동안 발광 제어선(153)으로부터 공급되는 발광 제어 신호(EM)가 하이 레벨에서 로우 레벨로 변경될 수 있다. 그러면, 발광 기간 동안 로우 레벨의 발광 제어 신호(EM)에 의해 동작 제어 트랜지스터(T5) 및 발광 제어 트랜지스터(T6)가 턴-온될 수 있다.

- [0053] 그러면, 구동 트랜지스터(T1)의 게이트 전극(G1)의 게이트 전압(Vg)과 구동 전압(ELVDD) 간의 전압 차에 따르는 구동 전류(Id)가 발생하고, 발광 제어 트랜지스터(T6)를 통해 구동 전류(Id)가 유기 발광 다이오드(OLED)에 공급될 수 있다. 발광 기간 동안 스토리지 커패시터(Cst)에 의해 구동 트랜지스터(T1)의 구동 게이트-소스 전압(Vgs)은 (Dm+Vth)-ELVDD으로 유지되고, 구동 트랜지스터(T1)의 전류-전압 관계에 따르면, 구동 전류(Id)는 구동 게이트-소스 전압에서 문턱 전압을 차감한 값의 제곱 (Dm-ELVDD)<sup>2</sup>에 비례할 수 있다. 따라서, 구동 전류(Id)는 구동 트랜지스터(T1)의 문턱 전압(Vth)에 관계 없이 결정될 수 있다.
- [0054] 이 때, 바이패스 트랜지스터(T7)는 바이패스 제어선(158)으로부터 바이패스 신호(BP)를 전달받아 턴-온될 수 있다. 따라서, 구동 전류(Id)의 일부는 바이패스 전류(Ibp)로 바이패스 트랜지스터(T7)를 통해 빠져나갈 수 있다.
- [0055] 블랙 영상을 표시하는 구동 트랜지스터(T1)의 최소 전류가 구동 전류로 흐를 경우에도 유기 발광 다이오드(OLED)가 발광하게 되면 제대로 블랙 영상이 표시되지 않을 수 있다. 따라서, 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 바이패스 트랜지스터(T7)는 구동 트랜지스터(T1)의 최소 전류의 일부를 바이패스 전류(Ibp)로서 유기 발광 다이오드 쪽의 전류 경로 외의 다른 전류 경로로 분산시킬 수 있다. 여기서 구동 트랜지스터(T1)의 최소 전류란 구동 트랜지스터(T1)의 구동 게이트-소스 전압(Vgs)이 문턱 전압(Vth)보다 작아서 구동 트랜지스터(T1)가 오프되는 조건에서의 전류를 의미한다. 이렇게 구동 트랜지스터(T1)를 오프시키는 조건에서의 최소 구동 전류(예를 들면, 10pA 이하의 전류)가 유기 발광 다이오드(OLED)에 전달되어 블랙 휘도의 영상으로 표현될 수 있다. 블랙 영상을 표시하는 최소 구동 전류가 흐르는 경우 바이패스 전류(Ibp)의 우회 전달의 영향이 큰 반면, 일반 영상 또는 화이트 영상과 같은 영상을 표시하는 상대적으로 큰 구동 전류가 흐를 경우에는 바이패스 전류(Ibp)의 영향이 거의 없을 수 있다. 따라서, 블랙 영상을 표시하는 구동 전류가 흐를 경우에 구동 전류(Id)로부터 바이패스 트랜지스터(T7)를 통해 빠져나온 바이패스 전류(Ibp)의 전류량만큼 감소된 유기 발광 다이오드(OLED)의 발광 전류(Ioled)는 블랙 영상을 표현할 수 있는 수준으로 최소의 전류량을 가질 수 있다. 따라서, 바이패스 트랜지스터(T7)를 이용하여 정확한 블랙 휘도 영상을 구현하여 명암비를 향상시킬 수 있다. 도 2에서는 바이패스 신호(BP)가 전단 스캔 신호(Sn-1)와 동일한 것으로 도시되어 있으나, 반드시 이에 한정되는 것은 아니다.
- [0056] 그러면 도 1 및 도 2에 도시된 유기 발광 표시 장치의 화소를 복수개 배치한 구조에 대해 도 3을 참고하여 상세하게 설명한다.
- [0057] 도 3은 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 복수의 화소들을 나타내는 개략적인 평면도이다.
- [0058] 도 3을 참조하면, 제1 행(1N)에는 제1 화소에 대응하는 청색 화소(B) 및 제3 화소에 대응하는 적색 화소(R)가 교대로 배치되고, 제2 행(2N)에는 제2 화소에 대응하는 복수의 녹색 화소들(G)이 소정의 간격으로 이격되어 배치되며, 인접한 제3 행(3N)에는 적색 화소(R) 및 청색 화소(B)가 교대로 배치되고, 인접한 제4 행(4N)에는 복수의 녹색 화소들(G)이 소정의 간격으로 이격되어 배치되며, 이러한 화소들의 배치가 제N 행까지 반복될 수 있다. 여기서, 청색 화소(B)의 면적 및 적색 화소(R)의 면적은 녹색 화소(G)의 면적보다 클 수 있다. 또한, 청색 화소(B)의 면적은 적색 화소(R)의 면적보다 크거나 실질적으로 같을 수 있다.
- [0059] 이 때, 제1 행(1N)에 배치되는 청색 화소(B) 및 적색 화소(R)와 제2 행(2N)에 배치되는 복수의 녹색 화소들(G)은 서로 엇갈려서 배치될 수 있다. 따라서, 제1 열(1M)에는 청색 화소(B) 및 적색 화소(R)가 교대로 배치되고, 인접한 제2 열(2M)에는 복수의 녹색 화소들(G)이 소정의 간격으로 이격되어 배치되며, 인접한 제3 열(3M)에는 적색 화소(R) 및 청색 화소(B)가 교대로 배치되고, 인접한 제4 열(4M)에는 복수의 녹색 화소들(G)이 소정의 간격으로 이격되어 배치되며, 이러한 화소들의 배치가 제M 열까지 반복될 수 있다.
- [0060] 이러한 화소 배치 구조를 펜타일 매트릭스(PenTile Matrix)라고 하며, 인접한 화소를 공유하여 색상을 표현하는 렌더링(Rendering) 구동을 적용함으로써, 상대적으로 적은 수의 화소들로 고해상도의 화상을 구현할 수 있다.
- [0061] 도 4는 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 화소를 나타내는 구체적인 평면도이다. 도 5는 도 4의 I-I' 라인을 따라 자른 유기 발광 표시 장치의 일 예를 나타내는 단면도이다.
- [0062] 도 4 및 도 5를 참조하면, 본 발명의 일 실시예에 따른 유기 발광 표시 장치는 발광 영역(10) 및 비발광 영역(20)을 포함하는 기판(110), 기판(110) 상에 배치되고 일부가 발광 영역(10)과 중첩하는 화소 회로(PC), 화소 회로(PC) 상에 배치되는 평탄화 도전 부재(181), 그리고 평탄화 도전 부재(181) 상에 배치되고 발광 영역(10) 내에 위치하는 평탄면(192)을 가지는 화소 전극(191)을 포함할 수 있다.
- [0063] 여기서, 스위칭 트랜지스터(T2), 보상 트랜지스터(T3), 초기화 트랜지스터(T4), 동작 제어 트랜지스터(T5) 및

바이패스 트랜지스터(T7)는 구동 트랜지스터(T1) 및/또는 발광 제어 트랜지스터(T6)의 적층 구조와 실질적으로 동일하거나 유사하므로 상세한 설명은 생략한다.

- [0064] 기관(110) 상에는 버퍼층(120)이 형성될 수 있다. 기관(110)은 유리, 석영, 세라믹, 플라스틱 등으로 이루어진 절연성 기관으로 형성될 수 있다. 기관(110)은 광이 방출되는 발광 영역(10) 및 발광 영역(10)에 인접하고 광이 방출되지 않는 비발광 영역(20)을 포함할 수 있다. 후술하는 바와 같이, 발광 영역(10)에는 유기 발광층(370)이 배치되어 광이 방출될 수 있다. 버퍼층(120)은 다결정 규소를 형성하기 위한 결정화 공정 시에 기관(110)으로부터 불순물을 차단하여 다결정 규소의 특성을 향상시키고, 기관(110)이 받는 스트레스를 줄이는 역할을 할 수 있다.
- [0065] 버퍼층(120) 상에는 화소 회로(PC)가 배치될 수 있다. 화소 회로(PC)는 구동 트랜지스터(T1), 발광 제어 트랜지스터(T6) 등과 같은 복수의 트랜지스터들을 포함할 수 있다. 화소 회로(PC)의 적어도 일부는 발광 영역(10)과 중첩할 수 있다.
- [0066] 버퍼층(120) 상에는 구동 반도체부(130a) 및 발광 제어 반도체부(130f)를 포함하는 반도체 패턴(130)이 형성될 수 있다. 구동 반도체부(130a)는 구동 채널(131a)을 포함하고, 발광 제어 반도체부(130f)는 발광 제어 채널(131f)을 포함할 수 있다. 구동 채널(131a)의 양 측에는 구동 소스 영역(136a) 및 구동 드레인 영역(137a)이 형성되고, 발광 제어 채널(131f)의 양 측에는 발광 제어 소스 영역(136f) 및 발광 제어 드레인 영역(137f)이 형성될 수 있다.
- [0067] 반도체 패턴(130) 상에는 이를 덮는 제1 게이트 절연막(141)이 형성될 수 있다. 제1 게이트 절연막(141) 상에는 스캔선(151), 전단 스캔선, 발광 제어 게이트 전극(155f)을 포함하는 발광 제어선, 바이패스 제어선 및 구동 게이트 전극(제1 스토리지 전극)(155a)을 포함하는 제1 게이트 금속선(151, 155a, 155f)이 형성될 수 있다.
- [0068] 제1 게이트 금속선(151, 155a, 155f) 및 제1 게이트 절연막(141) 상에는 이를 덮는 제2 게이트 절연막(142)이 형성될 수 있다. 제1 게이트 절연막(141) 및 제2 게이트 절연막(142)은 질화 규소(SiNx) 또는 산화 규소(SiOx) 등으로 형성될 수 있다.
- [0069] 제2 게이트 절연막(142) 상에는 제2 스토리지 전극(156)을 포함하는 제2 게이트 금속선(156)이 형성될 수 있다. 제2 스토리지 전극(156)은 구동 게이트 전극의 역할을 하는 제1 스토리지 전극(155a)보다 넓게 형성될 수 있으므로 제2 스토리지 전극(156)은 구동 게이트 전극(155a)을 전체적으로 덮을 수 있다.
- [0070] 제1 게이트 금속선(151, 155a, 155f)과 제2 게이트 금속선(156)을 포함하는 게이트 금속선(151, 155a, 155f, 156)은 구리(Cu), 구리 합금, 알루미늄(Al), 알루미늄 합금, 몰리브덴(Mo), 및 몰리브덴 합금 중 어느 하나를 포함하는 금속막이 적층된 다중막으로 형성될 수 있다.
- [0071] 제2 게이트 절연막(142) 및 제2 게이트 금속선(156) 상에는 제1 층간 절연막(143)이 형성될 수 있다. 제1 층간 절연막(143)에는 접촉 구멍들(41, 42, 43)이 형성될 수 있다. 제1 층간 절연막(143) 상에는 데이터선(171), 구동 연결 부재(174), 발광 제어 소스 전극(176) 및 발광 제어 드레인 전극(177)을 포함하는 제1 데이터 금속선(171, 174, 176, 177)이 형성될 수 있다.
- [0072] 데이터선(171)은 스캔선(151)과 교차하며 스위칭 소스 전극과 연결될 수 있다. 구동 연결 부재(174)의 일단은 제2 게이트 절연막(142) 및 제1 층간 절연막(143)에 형성된 구동 접촉 구멍(41)을 통하여 제1 스토리지 전극(155a)과 연결되며, 구동 연결 부재(174)의 타단은 보상 드레인 전극 및 초기화 드레인 전극과 연결될 수 있다.
- [0073] 발광 제어 소스 전극(176)은 제1 게이트 절연막(141), 제2 게이트 절연막(142) 및 제1 층간 절연막(143)에 형성된 발광 제어 소스 접촉 구멍(42)을 통하여 발광 제어 소스 영역(136f)과 연결되고, 발광 제어 드레인 전극(177)은 제1 게이트 절연막(141), 제2 게이트 절연막(142) 및 제1 층간 절연막(143)에 형성된 발광 제어 드레인 접촉 구멍(43)을 통하여 발광 제어 드레인 영역(137f)과 연결될 수 있다.
- [0074] 제1 층간 절연막(143) 및 제1 데이터 금속선(171, 174, 176, 177) 상에는 제2 층간 절연막(144)이 형성될 수 있다. 제1 층간 절연막(143) 및 제2 층간 절연막(144)은 질화 규소(SiNx) 또는 산화 규소(SiO2) 등으로 형성될 수 있다.
- [0075] 제2 층간 절연막(144) 상에는 이를 덮는 비아 절연막(161)이 형성될 수 있다. 비아 절연막(161)은 제2 층간 절연막(144)을 덮어 평탄화시킬 수 있다.
- [0076] 비아 절연막(161)에는 접촉 구멍(61)이 형성될 수 있다. 비아 절연막(161) 상에는 평탄한 상면을 가지는 평탄화

도전 부재(181), 화소 회로(PC)와 화소 전극(191)을 서로 연결하는 화소 연결 부재(182), 그리고 구동 전압을 전달하는 구동 전압선(183)을 포함하는 제2 데이터 금속선(181, 182, 183)이 형성될 수 있다. 평탄화 도전 부재(181), 화소 연결 부재(182) 및 구동 전압선(183)은 실질적으로 동일한 층에 배치될 수 있다.

- [0077] 평탄화 도전 부재(181)는 화소 회로(PC) 상에 배치될 수 있다. 또한, 평탄화 도전 부재(181)는 스캔선(151) 및/또는 데이터선(171) 상에도 배치될 수 있다. 화소 회로(PC), 스캔선(151), 데이터선(171) 등이 배치됨에 따라, 이들 상부에 위치하는 제2 층간 절연막(144)에는 화소 회로(PC), 스캔선(151), 데이터선(171) 등의 프로파일에 따른 굴곡이 형성될 수 있다. 제2 층간 절연막(144)을 덮는 비아 절연막(161)이 배치되어 이러한 굴곡이 어느 정도 평탄화될 수 있으나, 그럼에도 불구하고 충분히 평탄화되지 못할 수 있다. 다시 말해, 비아 절연막(161)의 상면의 적어도 일부는 굴곡질 수 있다. 평탄화 도전 부재(181)는 발광 영역(10)의 비아 절연막(161)을 덮어 평탄화시킬 수 있다. 다시 말해, 평탄화 도전 부재(181)의 상면은 전체적으로 평탄할 수 있다.
- [0078] 평탄화 도전 부재(181)의 면적은 발광 영역(10)의 면적보다 클 수 있다. 도 4에 도시된 바와 같이, 평탄화 도전 부재(181)는 발광 영역(10)의 전체와 중첩하고, 발광 영역(10)에 인접하는 비발광 영역(20)의 일부와도 중첩할 수 있다. 이에 따라, 평탄화 도전 부재(181)는 발광 영역(10)의 전체에 걸쳐 평탄한 상면을 제공할 수 있다.
- [0079] 화소 연결 부재(182)는 비아 절연막(161) 및 제2 층간 절연막(144)에 형성된 접촉 구멍(61)을 통하여 발광 제어 드레인 전극(177)과 연결될 수 있다. 이러한 접촉 구멍(61)은 비발광 영역(20)에 배치될 수 있다. 이에 따라, 평탄화 도전 부재(181)의 평탄함이 유지될 수 있다.
- [0080] 구동 전압선(183)은 비발광 영역(20)에 배치될 수 있다. 예를 들면, 도 4에 도시된 바와 같이, 구동 전압선(183)은 격자 형상으로 배치되어 발광 영역(10)을 둘러싸고, 서로 교차하는 사선 방향으로 연장될 수 있다. 구동 전압선(183)이 격자 형상으로 배치됨에 따라, 구동 전압선(183)이 전달하는 구동 전압의 전압 강하를 감소시키거나 실질적으로 방지할 수 있다.
- [0081] 일 실시예에 있어서, 평탄화 도전 부재(181)는 화소 연결 부재(182)와 연결될 수 있다. 이 경우에, 화소 연결 부재(182)와 화소 전극(191)은 평탄화 도전 부재(181)를 통해 서로 전기적으로 연결될 수 있다. 이에 따라, 화소 회로(PC)에서 화소 연결 부재(182)로 전송되는 구동 전류가 평탄화 도전 부재(181)를 통해 화소 전극(191)에 전달될 수 있다.
- [0082] 제1 데이터 금속선(171, 174, 176, 177) 및 제2 데이터 금속선(181, 182, 183)을 포함하는 데이터 금속선(171, 174, 176, 177, 181, 182, 183)은 구리(Cu), 구리 합금, 알루미늄(Al), 알루미늄 합금, 몰리브덴(Mo), 및 몰리브덴 합금 중 어느 하나를 포함하는 금속막이 적층된 다중막으로 형성될 수 있다. 예를 들면, 데이터 금속선(171, 174, 176, 177, 181, 182, 183)은 티타늄/알루미늄/티타늄(Ti/Al/Ti), 몰리브덴/알루미늄/몰리브덴(Mo/Al/Mo) 또는 몰리브덴/구리/몰리브덴(Mo/Cu/Mo)의 3중막 등으로 형성될 수 있다.
- [0083] 평탄화 도전 부재(181), 화소 연결 부재(182), 구동 전압선(183) 및 비아 절연막(161) 상에는 이를 덮는 평탄화막(162)이 형성될 수 있다. 평탄화막(162)은 비아 절연막(161)을 덮어 평탄화시킬 수 있다. 비아 절연막(161) 및 평탄화막(162)은 폴리아크릴계 수지(polyacrylate-based resin), 폴리이미드계 수지(polyimide-based resin) 등의 유기물 또는 유기물과 무기물의 적층막 등으로 이루어질 수 있다.
- [0084] 일 실시예에 있어서, 평탄화막(162)에는 개구부(62)가 형성될 수 있다. 개구부(62)는 평탄화 도전 부재(181)의 적어도 일부를 노출시킬 수 있다.
- [0085] 평탄화 도전 부재(181) 및 평탄화막(162) 상에는 화소 전극(191)이 형성될 수 있다. 화소 전극(191)은 발광 영역(10) 내에 위치하는 평탄면(192)을 가질 수 있다. 예를 들면, 화소 전극(191)의 평탄면(192)은 평탄화막(162)의 개구부(62) 내에 위치할 수 있다. 화소 전극(191)은 반사 전극으로 제공될 수 있다.
- [0086] 일 실시예에 있어서, 도 5에 도시된 바와 같이, 화소 전극(191)은 평탄화 도전 부재(181)의 직상에 배치될 수 있다. 다시 말해, 화소 전극(191)의 저면이 평탄화 도전 부재(181)의 상면과 접촉할 수 있다. 예를 들면, 화소 전극(191)의 평탄면(192)은 평탄화 도전 부재(181)의 직상에 위치할 수 있다.
- [0087] 전술한 바와 같이, 평탄화 도전 부재(181)는 비아 절연막(161)을 덮어 평탄화시키고, 평탄한 상면을 제공할 수 있다. 또한, 화소 전극(191)이 이러한 평탄화 도전 부재(181)의 평탄한 상면 상에 위치하는 평탄면(192)을 가짐으로써, 유기 발광층(370)에서 방출되어 화소 전극(191)에서 반사되는 광의 색변이 특성이 개선될 수 있다.
- [0088] 표시 장치를 바라보는 사용자의 시야각에 따라 다른 색이 시인되는 색변이가 발생할 수 있다. 이러한 색변이를 백색 과장 변이(white angular dependency; WAD)라고도 하는데, 백색 과장 변이는 표시 장치에서 백색광이 방출

될 때 정면에서는 백색광이 시인되지만 측면에서는 광의 경로차에 의한 파장 이동에 의해 청색광 등이 시인되는 현상을 의미한다. 이하, 백색 파장 변이와 색변이(WAD)를 동일한 의미로 사용한다.

- [0089] 비교예에 있어서, 화소 전극(191)에 굴곡이 있는 경우에 화소 전극(191)에서 반사되는 광이 일정한 방향으로 방출되지 않으므로, 색변이(WAD) 특성이 저하될 수 있다. 그러나, 본 발명의 일 실시예에 따른 화소 전극(191)은 평탄화 도전 부재(181) 상에 배치되는 평탄면(192)을 포함함에 따라, 화소 전극(191)에서 반사되는 광이 일정한 방향으로 방출될 수 있고, 색변이(WAD) 특성이 개선될 수 있다.
- [0090] 평탄화막(162) 및 화소 전극(191)의 주변부 상에는 이를 덮는 화소 정의막(Pixel Defined Layer; PDL)(350)이 형성될 수 있다. 화소 정의막(350)은 화소 전극(191)의 중심부를 노출시킬 수 있다. 예를 들면, 화소 정의막(350)은 화소 전극(191)의 평탄부(192)를 노출시킬 수 있다. 화소 정의막(350)은 폴리아크릴계 수지(polyacrylate-based resin), 폴리이미드계 수지(polyimide-based resin) 등의 유기물 또는 실리카 계열의 무기물로 이루어 질 수 있다. 화소 정의막(350)은 비발광 영역(20)에 선택적으로 배치되어 발광 영역(10)을 정의할 수 있다.
- [0091] 노출된 화소 전극(191) 상에는 유기 발광층(370)이 형성되고, 유기 발광층(370) 상에는 공통 전극(270)이 형성될 수 있다. 공통 전극(270)은 화소 정의막(350) 상에도 형성되어 복수의 화소들(PX)에 걸쳐 형성될 수 있다. 공통 전극(270)은 투과 전극으로 제공될 수 있다. 이와 같이, 화소 전극(191), 유기 발광층(370) 및 공통 전극(270)을 포함하는 유기 발광 다이오드(OLED)가 형성될 수 있다.
- [0092] 여기서, 화소 전극(191)은 정공 주입 전극인 애노드이고, 공통 전극(270)은 전자 주입 전극인 캐소드가 될 수 있다. 그러나 본 발명에 따른 일 실시예는 반드시 이에 한정되는 것은 아니며, 유기 발광 표시 장치의 구동 방법에 따라 화소 전극(191)이 캐소드가 되고, 공통 전극(270)이 애노드가 될 수도 있다. 화소 전극(191) 및 공통 전극(270)으로부터 각각 정공과 전자가 유기 발광층(370) 내부로 주입되고, 주입된 정공 및 전자가 결합한 엑시톤(exciton)이 여기 상태에서부터 기저 상태로 떨어질 때 발광이 이루어질 수 있다.
- [0093] 유기 발광층(370)은 저분자 유기물 또는 PEDOT(Poly 3,4-ethylenedioxythiophene) 등의 고분자 유기물을 포함할 수 있다. 또한, 유기 발광층(370)은 발광층과, 정공 주입층(hole injection layer, HIL), 정공 수송층(hole transporting layer, HTL), 전자 수송층(electron transporting layer, ETL), 및 전자 주입층(electron injection layer, EIL) 중 하나 이상을 포함하는 다중막으로 형성될 수 있다. 이들 모두를 포함할 경우에, 정공 주입층이 양극인 화소 전극(191) 상에 배치되고, 그 위에 정공 수송층, 발광층, 전자 수송층, 전자 주입층이 차례로 적층될 수 있다.
- [0094] 유기 발광층(370)은 적색을 발광하는 적색 유기 발광층, 녹색을 발광하는 녹색 유기 발광층 및 청색을 발광하는 청색 유기 발광층을 포함할 수 있으며, 적색 유기 발광층, 녹색 유기 발광층 및 청색 유기 발광층은 각각 적색 화소, 녹색 화소 및 청색 화소에 형성되어 컬러 화상이 구현될 수 있다.
- [0095] 또한, 유기 발광층(370)은 적색 유기 발광층, 녹색 유기 발광층 및 청색 유기 발광층을 적색 화소, 녹색 화소 및 청색 화소에 모두 함께 적층하고, 각 화소별로 적색 색필터, 녹색 색필터 및 청색 색필터를 형성하여 컬러 화상을 구현할 수 있다. 다른 예로, 백색을 발광하는 백색 유기 발광층을 적색 화소, 녹색 화소 및 청색 화소 모두에 형성하고, 각 화소별로 각각 적색 색필터, 녹색 색필터 및 청색 색필터를 형성하여 컬러 화상을 구현할 수도 있다. 백색 유기 발광층과 색필터를 이용하여 컬러 화상을 구현하는 경우에, 적색 유기 발광층, 녹색 유기 발광층 및 청색 유기 발광층을 각각의 개별 화소 즉, 적색 화소, 녹색 화소 및 청색 화소에 증착하기 위한 증착 마스크를 사용하지 않을 수 있다.
- [0096] 다른 예에서 설명한 백색 유기 발광층은 하나의 유기 발광층으로 형성될 수 있음은 물론이고, 복수의 유기 발광층들을 적층하여 백색을 발광할 수 있도록 한 구성까지 포함할 수 있다. 예를 들면, 적어도 하나의 노란색(yellow) 유기 발광층과 적어도 하나의 청색 유기 발광층을 조합하여 백색 발광을 가능하게 한 구성, 적어도 하나의 청록색(cyan) 유기 발광층과 적어도 하나의 적색 유기 발광층을 조합하여 백색 발광을 가능하게 한 구성, 적어도 하나의 자홍색(magenta) 유기 발광층과 적어도 하나의 녹색 유기 발광층을 조합하여 백색 발광을 가능하게 한 구성 등도 포함할 수 있다.
- [0097] 공통 전극(270) 상에는 유기 발광 다이오드(OLED)를 보호하는 봉지 부재(도시하지 않음)가 형성될 수 있고, 상기 봉지 부재는 실린트에 의해 기판(110)에 밀봉될 수 있다. 상기 봉지 부재는 유리, 석영, 세라믹, 플라스틱, 및 금속 등 다양한 소재로 형성될 수 있다. 한편, 실린트를 사용하지 않고 공통 전극(270) 상에 적어도 하나의 무기막과 적어도 하나의 유기막을 증착하여 박막 봉지층을 형성할 수도 있다.

- [0098] 도 6은 도 4의 I-I' 라인을 따라 자른 유기 발광 표시 장치의 다른 예를 나타내는 단면도이다.
- [0099] 도 6을 참조하면, 도 5에 도시된 일 예에 따른 유기 발광 표시 장치와 비교하여, 도 6에 도시된 다른 예에 따른 유기 발광 표시 장치에서, 평탄화막(162)의 개구부(62)는 평탄화 도전 부재(181)의 적어도 일부뿐만 아니라 화소 연결 부재(182)의 적어도 일부를 노출시킬 수 있다. 이에 따라, 평탄화 도전 부재(181), 화소 연결 부재(182) 및 평탄화막(162) 상에는 화소 전극(191)이 형성될 수 있다.
- [0100] 도 7은 도 4의 I-I' 라인을 따라 자른 유기 발광 표시 장치의 또 다른 예를 나타내는 단면도이다.
- [0101] 도 7을 참조하면, 도 5에 도시된 일 예에 따른 유기 발광 표시 장치와 비교하여, 도 7에 도시된 또 다른 예에 따른 유기 발광 표시 장치에서, 평탄화막(162)은 평탄화 도전 부재(181)를 노출시키는 개구부(62) 대신에 화소 연결 부재(182)를 노출시키는 접촉 구멍(63)을 포함할 수 있다. 이에 따라, 평탄화막(162)은 평탄화 도전 부재(181)를 전체적으로 덮을 수 있다. 여기서, 평탄화 도전 부재(181)의 평탄화 상면 상에 위치하는 평탄화막(162)의 상면은 전체적으로 평탄할 수 있다.
- [0102] 평탄화막(162) 상에는 화소 전극(191)이 배치될 수 있다. 화소 전극(191)은 평탄화막(162)을 개재하여 평탄화 도전 부재(181) 상에 배치될 수 있다. 화소 전극(191)은 평탄화막(162)에 형성된 접촉 구멍(63)을 통하여 화소 연결 부재(182)와 연결될 수 있다. 이러한 접촉 구멍(63)은 비발광 영역(20)에 배치될 수 있다. 이에 따라, 화소 전극(191)의 평탄면(192)의 평탄함이 유지될 수 있다.
- [0103] 도 8은 본 발명의 다른 실시예에 따른 유기 발광 표시 장치의 화소를 나타내는 구체적인 평면도이다. 도 9는 도 8의 II-II' 라인을 따라 자른 유기 발광 표시 장치의 일 예를 나타내는 단면도이다.
- [0104] 도 8 및 도 9를 참조하면, 도 4 및 도 7에 도시된 본 발명의 일 실시예에 따른 유기 발광 표시 장치와 비교하여, 도 8 및 도 9에 도시된 본 발명의 다른 실시예에 따른 유기 발광 표시 장치에서, 평탄화 도전 부재(181)는 화소 연결 부재(182)와 연결되는 대신에 구동 전압선(183)과 연결될 수 있다. 평탄화 도전 부재(181)는 화소 연결 부재(182)와는 연결되지 않을 수 있다. 이 경우에, 화소 전극(191)은 접촉 구멍(63)을 통해서 화소 연결 부재(182)와 직접적으로 연결될 수 있다. 이에 따라, 화소 회로(PC)에서 화소 연결 부재(182)로 전송되는 구동 전류가 직접 화소 전극(181)에 전달될 수 있다.
- [0105] 구동 전압선(183)은 비발광 영역(20)뿐만 아니라 발광 영역(10)에도 배치될 수 있다. 이 경우에, 발광 영역(10)에 위치하는 구동 전압선(183)은 평탄화 도전 부재(181)의 일부를 구성할 수 있다. 예를 들면, 도 8에 도시된 바와 같이, 구동 전압선(183)은 격자 형상으로 배치되고, 서로 교차하는 스캔선 및 데이터선과 평행하는 방향으로 연장될 수 있다. 그러나 본 발명은 이에 한정되지 아니하고, 구동 전압선(183)은 도 4에 도시된 바와 같이, 비발광 영역(20)에 배치되어 발광 영역(10)을 둘러쌀 수 있고, 일부가 돌출되어 평탄화 도전 부재(181)와 연결될 수도 있다.

**산업상 이용가능성**

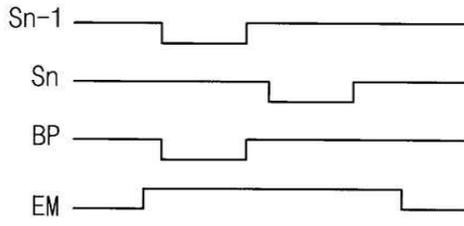
- [0106] 본 발명의 예시적인 실시예들에 따른 유기 발광 표시 장치는 컴퓨터, 노트북, 휴대폰, 스마트폰, 스마트패드, 피엠포(PMP), 피디에이(PDA), MP3 플레이어 등에 포함되는 표시 장치에 적용될 수 있다.
- [0107] 이상, 본 발명의 예시적인 실시예들에 따른 유기 발광 표시 장치들에 대하여 도면들을 참조하여 설명하였지만, 실시한 실시예들은 예시적인 것으로서 하기의 청구범위에 기재된 본 발명의 기술적 사상을 벗어나지 않는 범위에서 해당 기술 분야에서 통상의 지식을 가진 자에 의하여 수정 및 변경될 수 있을 것이다.

**부호의 설명**

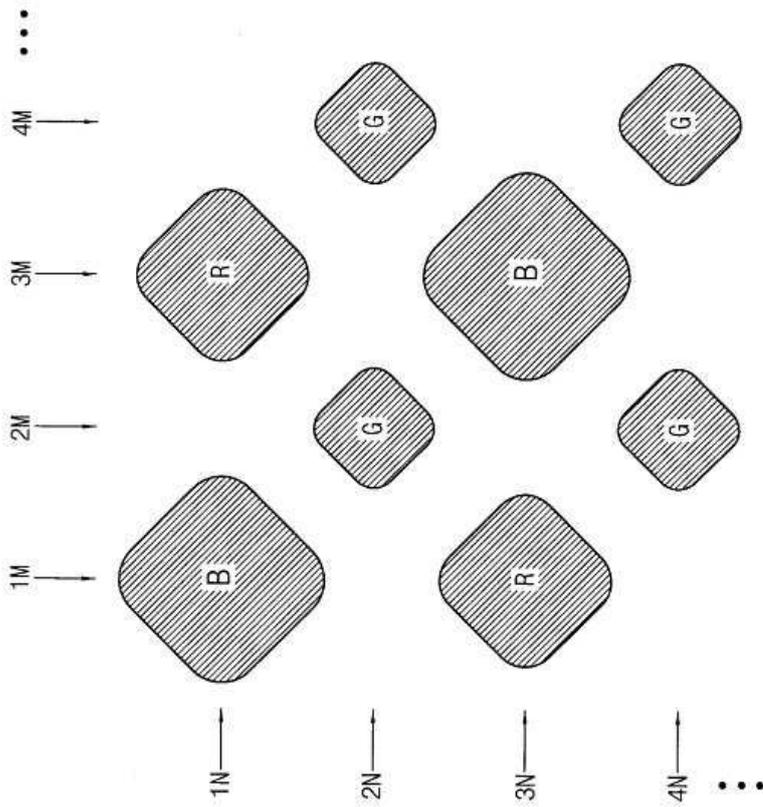
- [0108] 10: 발광 영역    20: 비발광 영역
- 61, 63: 접촉구멍    62: 개구부
- 110: 기관    151: 스캔선
- 161: 비아 절연막    162: 평탄화막
- 171: 데이터선    181: 평탄화 도전 부재
- 182: 화소 연결 부재    183: 구동 전압선



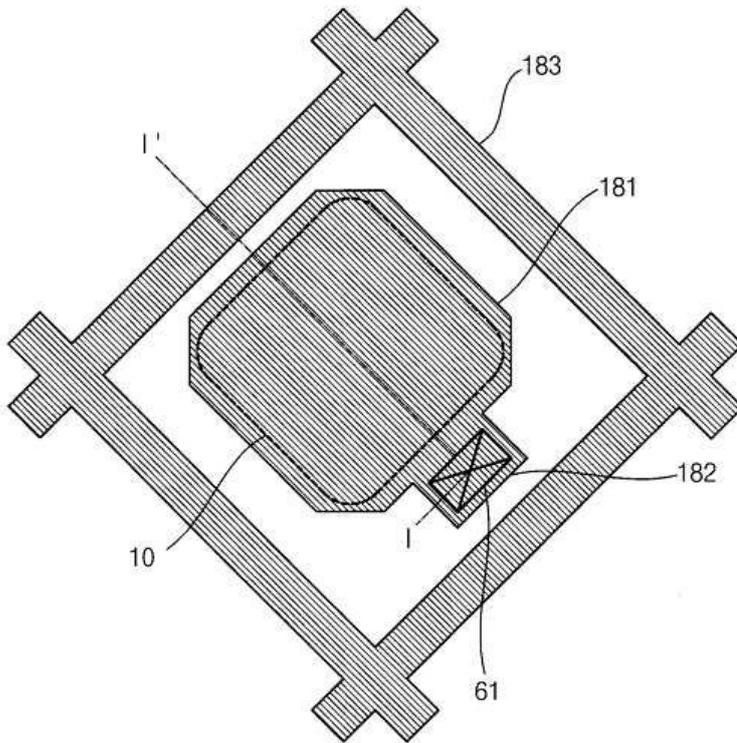
도면2



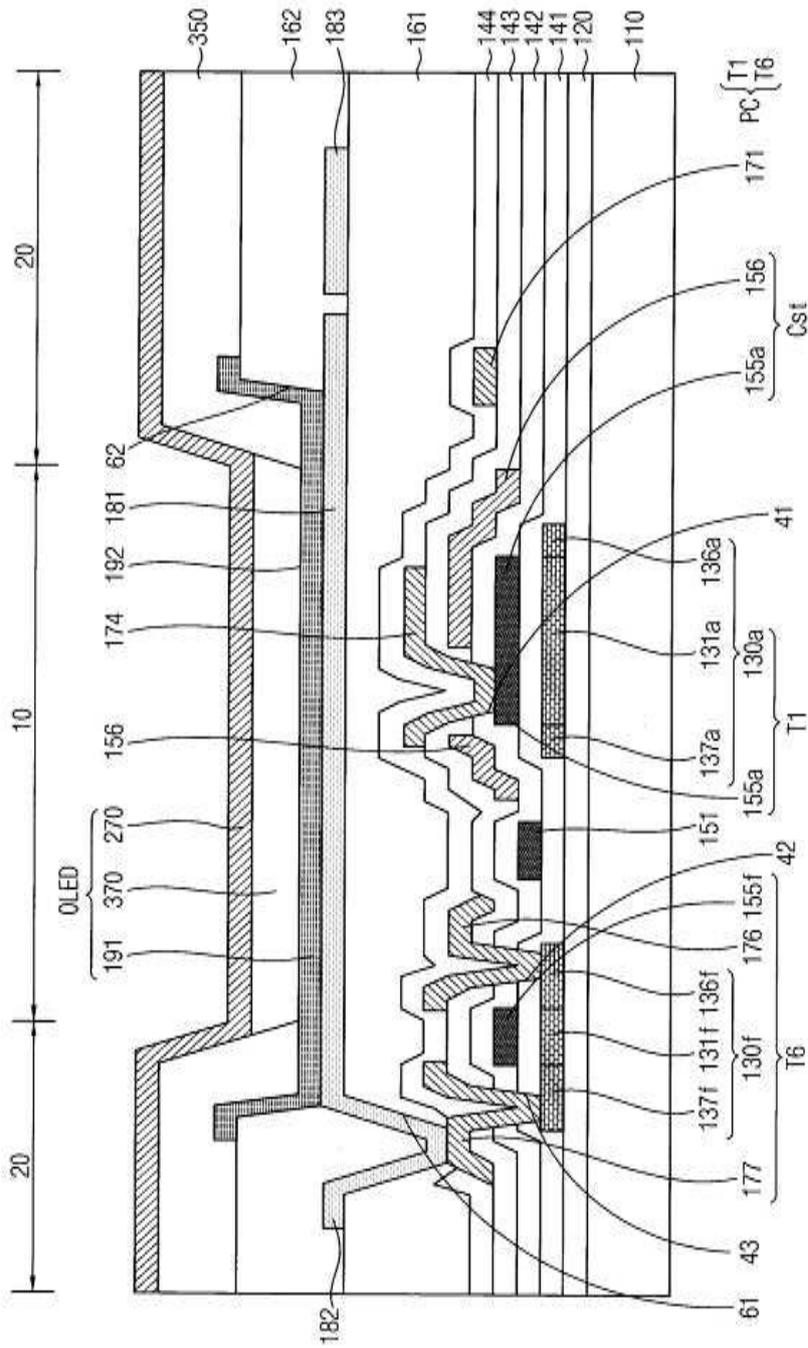
도면3



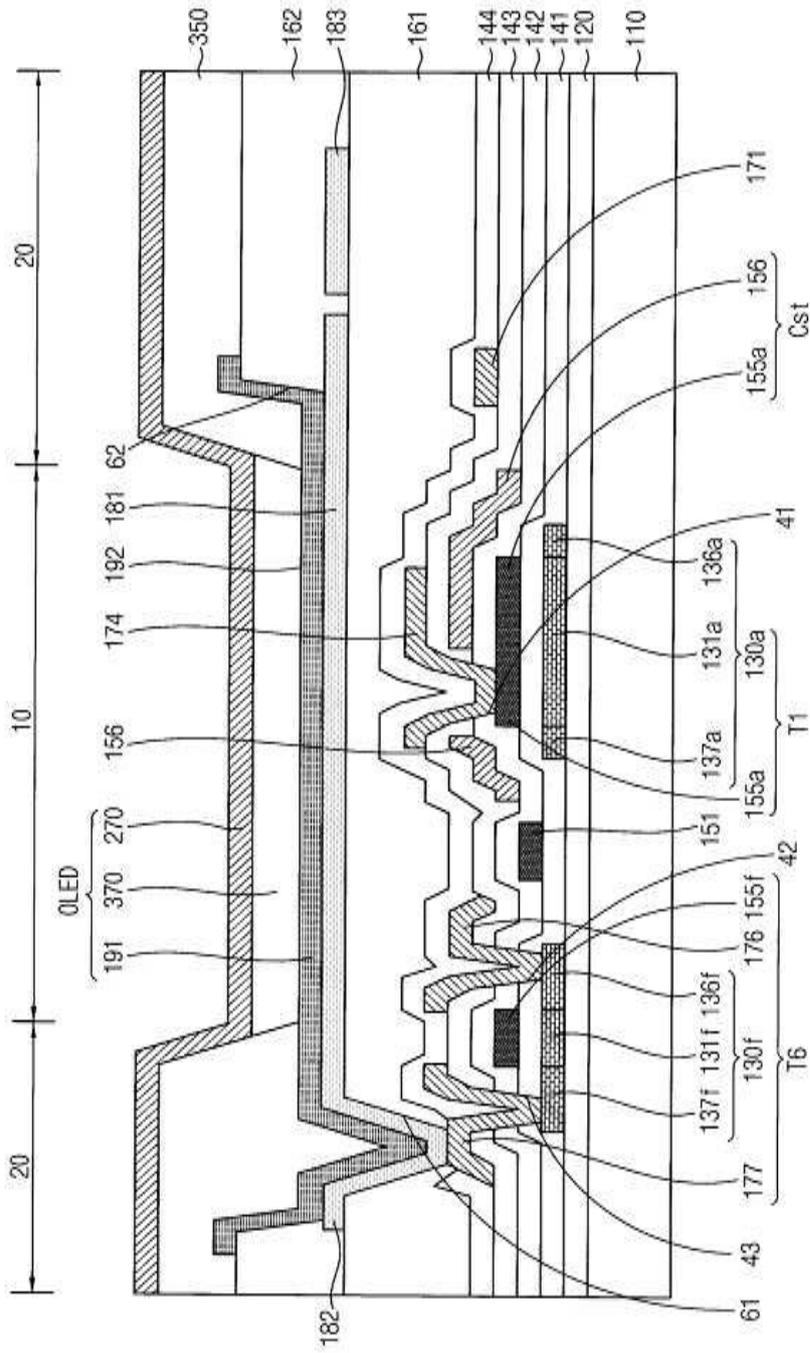
도면4



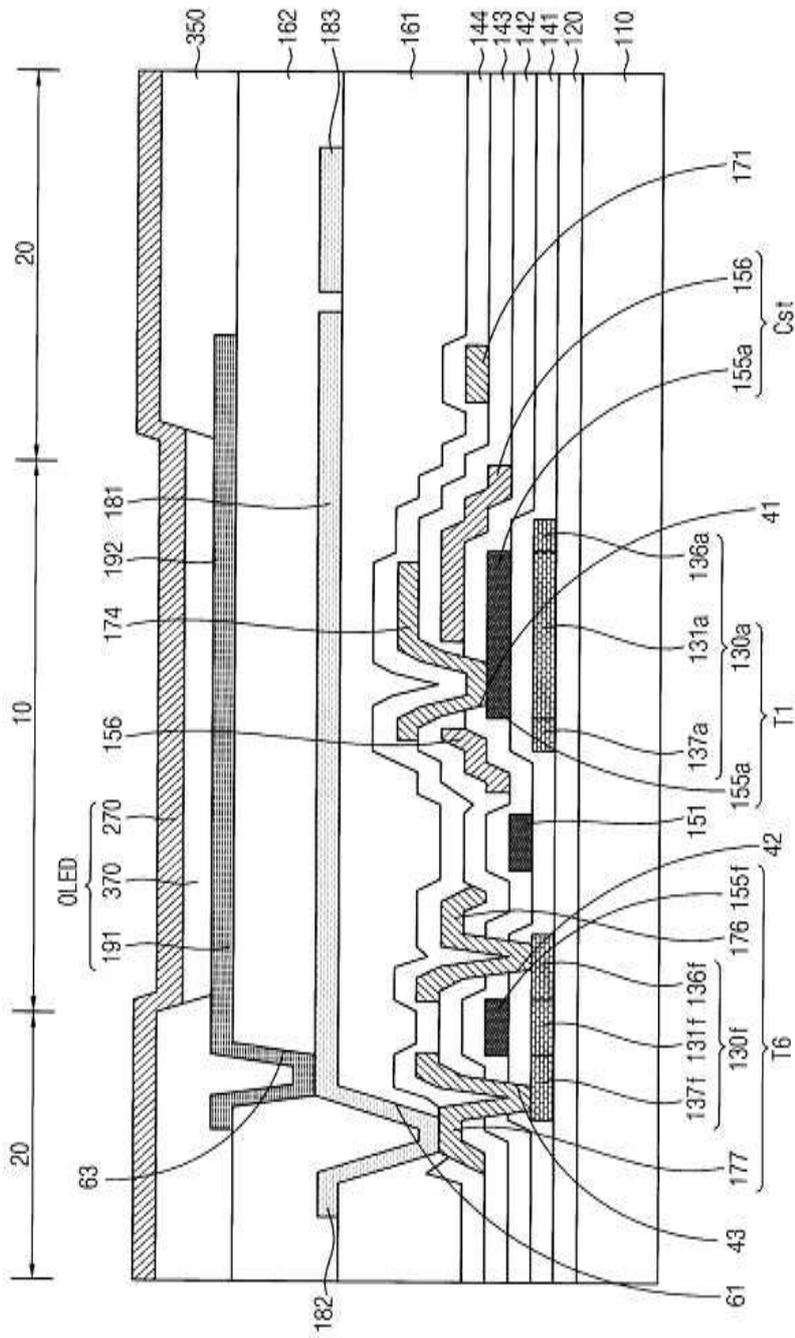
도면5



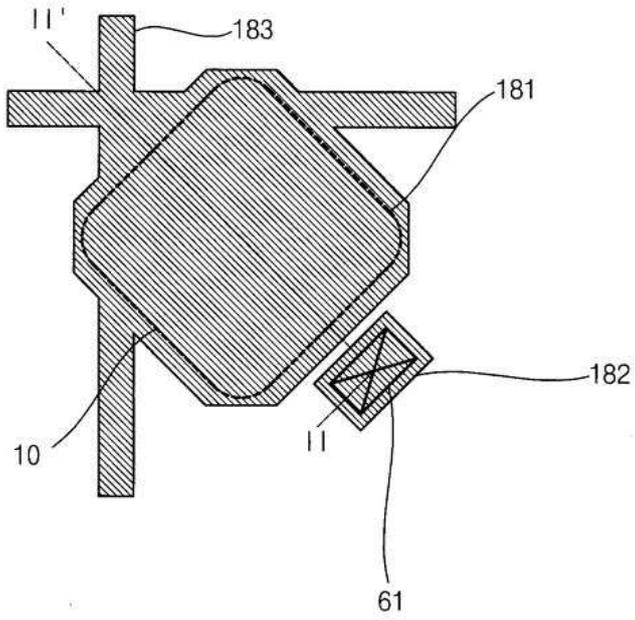
도면6



도면7



도면8



도면9

