

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2023 年 10 月 5 日 (05.10.2023)



(10) 国际公布号
WO 2023/184591 A1

- (51) 国际专利分类号:
G09G 3/3208 (2016.01)
- (21) 国际申请号: PCT/CN2022/086966
- (22) 国际申请日: 2022 年 4 月 15 日 (15.04.2022)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
202210336370.7 2022年3月31日 (31.03.2022) CN
- (71) 申请人: 深圳市华星光电半导体显示技术有限公司(SHENZHEN CHINA STAR OPTOELECTRONICS SEMICONDUCTOR DISPLAY TECHNOLOGY CO., LTD.) [CN/CN]; 中国广东省深圳市光明新区公明街道塘明大道9-2号, Guangdong 518132 (CN)。
- (72) 发明人: 万鹏 (WAN, Peng); 中国广东省深圳市光明新区公明街道塘明大道9-2号, Guangdong 518132 (CN)。
- (74) 代理人: 深圳紫藤知识产权代理有限公司 (PURPLEVINE INTELLECTUAL PROPERTY (SHENZHEN) CO., LTD.); 中国广东省深圳市南山区粤海街道大冲社区华润置地大厦C座2901, Guangdong 518052 (CN)。
- (81) 指定国(除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB,

GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW。

- (84) 指定国(除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:
— 包括国际检索报告(条约第21条(3))。

(54) Title: PIXEL DRIVING CIRCUIT, PIXEL DRIVING METHOD AND DISPLAY PANEL

(54) 发明名称: 像素驱动电路、像素驱动方法和显示面板

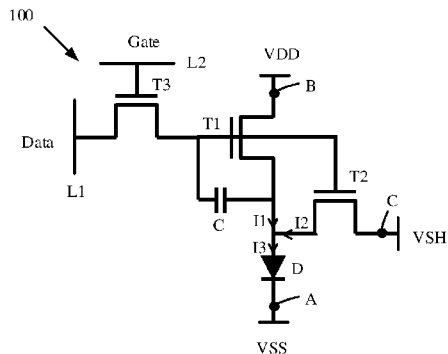


图 1

(57) Abstract: A pixel driving circuit (100), a pixel driving method and a display panel. The pixel driving circuit (100) comprises a light-emitting element (D) electrically connected between a first node (A) and a second node (B), a driving transistor (T1) connected in series between the second node (B) and the light-emitting element (D), and an auxiliary transistor (T2) connected in series between a third node (C) and the light-emitting element (D). The auxiliary transistor (T2) is used for generating the auxiliary current (I2) to drive the light-emitting element (D) together with the driving current (I1) generated by the driving transistor (T1).

(57) 摘要: 像素驱动电路 (100)、像素驱动方法和显示面板, 像素驱动电路 (100) 包括电性连接于第一节点 (A) 和第二节点 (B) 之间的发光元件 (D)、串联于第二节点 (B) 和发光元件 (D) 之间的驱动晶体管 (T1)、串联于第三节点 (C) 和发光元件 (D) 之间的辅助晶体管 (T2), 辅助晶体管 (T2) 用于产生辅助电流 (I2) 以与驱动晶体管 (T1) 产生的驱动电流 (I1) 共同驱动发光元件 (D)。

WO 2023/184591 A1

像素驱动电路、像素驱动方法和显示面板

技术领域

[0001] 本申请涉及显示技术领域，尤其涉及显示器件的制造，具体涉及像素驱动电路、像素驱动方法和显示面板。

背景技术

[0002] 区别于液晶显示面板，OLED(Organic Light Emitting Diode, 有机发光二极管)以及LED(Light Emitting Diode, 发光二极管)作为自发光器件进行画面显示，具备重量轻、厚度薄等优点。

[0003] 其中，OLED以及LED在不同电流下具有不同的发光亮度以对应不同灰阶。然而，OLED或者LED中不同颜色的子像素在同一灰阶对应的各自的电压的作用下呈现的亮度存在差异，导致组成的像素呈现的颜色存在色偏现象，造成显示画面的失真，降低了显示面板的显示画面的质量。

[0004] 因此，现有的OLED以及LED制作的显示面板的显示画面存在失真现象，急需改进。

发明概述

技术问题

[0005] 本申请实施例提供像素驱动电路、像素驱动方法和显示面板，以解决现有的OLED以及LED制作的显示面板中由于发光颜色不同的发光元件在同一灰阶下的亮度差异，而导致的显示面板的显示画面失真的技术问题。

问题的解决方案

技术解决方案

[0006] 本申请实施例提供像素驱动电路，包括：

[0007] 发光元件，电性连接于第一节点和第二节点之间；

[0008] 驱动晶体管，串联于所述第二节点和所述发光元件之间，所述驱动晶体管用于产生驱动电流；

[0009] 辅助晶体管，串联于第三节点和所述发光元件之间，所述辅助晶体管用于产生

辅助电流以与所述驱动电流共同驱动所述发光元件。

[0010] 在一实施例中，像素驱动电路还包括：

[0011] 开关晶体管，所述驱动晶体管的栅极和所述辅助晶体管的栅极均连接至所述开关晶体管的源极或漏极。

[0012] 在一实施例中，所述辅助晶体管的沟道宽度和所述驱动晶体管的沟道宽度的差值的绝对值小于或者等于10微米。

[0013] 在一实施例中，所述辅助晶体管的所述沟道宽度小于或者等于10微米。

[0014] 在一实施例中，所述第三节点加载为辅助电压，所述辅助电压小于所述辅助晶体管与所述发光元件的连接点处的电压，所述辅助晶体管的沟道宽度小于或者等于10微米。

[0015] 在一实施例中，所述发光元件为有机发光二极管或无机发光二极管。

[0016] 在一实施例中，像素驱动电路还包括：

[0017] 存储电容，电性连接于所述驱动晶体管的栅极和所述驱动晶体管电性连接于所述发光元件的一端之间；

[0018] 开关晶体管，串联于所述驱动晶体管的所述栅极和数据线之间，所述开关晶体管的栅极电性连接至栅极线。

[0019] 本申请实施例提供像素驱动电路，其中，包括：

[0020] 发光元件，电性连接于第一节点和第二节点之间；

[0021] 驱动晶体管，串联于所述第二节点和所述发光元件之间，所述驱动晶体管用于产生驱动电流；

[0022] 辅助晶体管，串联于第三节点和所述发光元件之间，所述辅助晶体管用于产生辅助电流以与所述驱动电流共同驱动所述发光元件。

[0023] 在一实施例中，所述驱动晶体管的栅极与所述辅助晶体管的栅极电性连接。

[0024] 在一实施例中，像素驱动电路还包括：

[0025] 开关晶体管，所述驱动晶体管的栅极和所述辅助晶体管的栅极均连接至所述开关晶体管的源极或漏极。

[0026] 在一实施例中，所述第三节点加载为辅助电压，所述辅助电压大于所述辅助晶体管与所述发光元件的连接点处的电压。

- [0027] 在一实施例中，所述辅助晶体管的沟道宽度和所述驱动晶体管的沟道宽度的差值的绝对值小于或者等于10微米。
- [0028] 在一实施例中，所述辅助晶体管的所述沟道宽度小于或者等于10微米。
- [0029] 在一实施例中，所述第三节点加载为辅助电压，所述辅助电压小于所述辅助晶体管与所述发光元件的连接点处的电压，所述辅助晶体管的沟道宽度小于或者等于10微米。
- [0030] 在一实施例中，所述发光元件为有机发光二极管或无机发光二极管。
- [0031] 在一实施例中，所述像素驱动电路还包括：
- [0032] 存储电容，电性连接于所述驱动晶体管的栅极和所述驱动晶体管电性连接于所述发光元件的一端之间；
- [0033] 开关晶体管，串联于所述驱动晶体管的所述栅极和数据线之间，所述开关晶体管的栅极电性连接至栅极线。
- [0034] 本申请实施例提供像素驱动方法，其中，用于驱动如上文所述的像素驱动电路，包括：
- [0035] 控制所述驱动晶体管开启以产生所述驱动电流驱动所述发光元件发光；
- [0036] 根据所述发光元件的实际灰阶与预期灰阶的差值，确定所述第三节点上的电压，以控制所述辅助晶体管开启以产生所述辅助电流。
- [0037] 在一实施例中，所述驱动晶体管的栅极与所述辅助晶体管的栅极电性连接。
- [0038] 在一实施例中，所述第三节点加载为辅助电压，所述辅助电压大于所述辅助晶体管与所述发光元件的连接点处的电压。
- [0039] 在一实施例中，所述第三节点加载为辅助电压，所述辅助电压小于所述辅助晶体管与所述发光元件的连接点处的电压，所述辅助晶体管的沟道宽度小于或者等于10微米。

发明的有益效果

有益效果

- [0040] 本申请提供了像素驱动电路、像素驱动方法和显示面板，像素驱动电路包括：发光元件，电性连接于第一节点和第二节点之间；驱动晶体管，串联于所述第二节点和所述发光元件之间，所述驱动晶体管用于产生驱动电流；辅助晶体管

，串联于第三节点和所述发光元件之间，所述辅助晶体管用于产生辅助电流以与所述驱动电流共同驱动所述发光元件。其中，本申请通过新增辅助晶体管以产生辅助电流，从而在驱动电流的基础上调节流经发光元件的电流大小，以补偿发光元件的发光亮度，从而缩小发光颜色不同的发光元件在同一灰阶下的亮度差异，以改善多个发光颜色不同的发光元件组成的像素的色偏现象。

对附图的简要说明

附图说明

[0041] 下面通过附图来对本申请进行进一步说明。需要说明的是，下面描述中的附图仅仅是用于解释说明本申请的一些实施例，对于本领域技术人员来讲，在不付出创造性劳动的前提下，还可以根据这些附图获得其它的附图。

[0042] 下面通过附图来对本申请进行进一步说明。需要说明的是，下面描述中的附图仅仅是用于解释说明本申请的一些实施例，对于本领域技术人员来讲，在不付出创造性劳动的前提下，还可以根据这些附图获得其他的附图。

[0043] 图1为本申请实施例提供的像素驱动电路的一种电流示意图。

[0044] 图2为本申请实施例提供的像素驱动电路的另一种电流示意图。

[0045] 图3为本申请实施例提供的像素驱动方法的流程图。

发明实施例

本发明的实施方式

[0046] 下面将结合本申请实施例中的附图，对本申请实施例中的技术方案进行清楚、完整的描述。显然，所描述的实施例仅仅是本申请一部分实施例，而不是全部的实施例。基于本申请中的实施例，本领域技术人员在没有作出创造性劳动前提下所获得的所有其他实施例，都属于本申请保护的范围。

[0047] 本申请中的术语“第一”、“第二”是用于区别不同对象，而不是用于描述特定顺序。此外，术语“包括”和“具有”以及它们任何变形，意图在于覆盖不排他的包含。例如包含了一系列步骤或模块的过程、方法、系统、产品或设备没有限定于已列出的步骤或模块，而是可选地还包括没有列出的步骤或模块，或可选地还包括对于这些过程、方法、产品或设备固有的其它步骤或模块。

[0048] 在本文中提及“实施例”意味着，结合实施例描述的特定特征、结构或特性可

以包含在本申请的至少一个实施例中。在说明书中的各个位置出现该短语并不一定均是指相同的实施例，也不是与其它实施例互斥的独立的或备选的实施例。本领域技术人员显式地和隐式地理解的是，本文所描述的实施例可以与其它实施例相结合。

[0049] 本申请实施例提供了像素驱动电路，所述像素驱动电路包括但不限于以下实施例以及以下实施例的组合。

[0050] 在一实施例中，如图1和图2所示，所述像素驱动电路100包括：发光元件D，电性连接于第一节点A和第二节点B之间；驱动晶体管T1，串联于所述第二节点B和所述发光元件D之间，所述驱动晶体管T1用于产生驱动电流I1；辅助晶体管T2，串联于第三节点C和所述发光元件D之间，所述辅助晶体管T2用于产生辅助电流I2以与所述驱动电流I1共同驱动所述发光元件D。

[0051] 其中，第一节点A可以加载为第一信号VSS，第二节点B可以加载为第二信号VDD，第一信号VSS和第二信号VDD可以为恒定的电压值，第一信号VSS的电压值可以小于第二信号VDD的电压值，例如第一信号VSS的电压值可以为0伏特，即第一节点A可以接地。具体的，当驱动晶体管T1开启时，在第一信号VSS和第二信号VDD的作用下可以产生流向发光元件D的驱动电流I1，其中，驱动电流I1的大小也和加载至驱动晶体管T1的栅极的电压值相关，而加载至驱动晶体管T1的栅极的电压值根据发光元件D的预期灰阶对应的电压值所确定，即可以认为发光元件D的预期灰阶对应的电压值决定了流向发光元件D的驱动电流I1的大小，从而决定了发光元件D的发光亮度。

[0052] 需要注意的是，对于不同颜色的多个发光元件D而言，每一发光元件D在相同的预期灰阶对应的电压值产生的驱动电流I1的作用下呈现的亮度存在差异，例如绿色的发光元件D在预期灰阶较高时呈现的亮度偏高，在预期灰阶较低时呈现的亮度偏低，导致多个发光元件D组成的像素在预期灰阶对应的电压值下呈现的颜色偏向其中一发光元件D的颜色，造成显示画面的失真，降低了显示面板的显示画面的质量。

[0053] 其中，如图1和图2所示，本实施例中通过设置串联于第三节点C和发光元件D之间的辅助晶体管T2，第三节点C可以加载为第三信号VSH，第三信号VSH也可以为

恒定的电压值，此处对第三信号VSH的电压值以及第三信号VSH加载至第三节点C的时刻不做限定，只需满足驱动辅助晶体管T2产生辅助电流I2即可，即在产生驱动电流I1的过程中应该至少有部分时间产生辅助电流I2以同时驱动发光元件D，本实施例对于辅助晶体管T2的栅极和驱动晶体管T1的栅极是否电性连接不做限定。可以理解的，本实施例中新增的辅助晶体管T2产生的辅助电流I2可以在驱动电流I1的基础上，增加或者减少流入发光元件D的电流的大小，从而调节流经发光元件D的电流I3的大小，以补偿发光元件D的发光亮度，从而缩小发光颜色不同的发光元件D在同一灰阶下的亮度差异，以改善多个发光颜色不同的发光元件D组成的像素的色偏现象。

[0054] 在一实施例中，如图1和图2所示，所述发光元件D为有机发光二极管或无机发光二极管。其中，有机发光二极管或无机发光二极管均为自发光器件，且均为电流控制型显示器件，即有机发光二极管的发光亮度和无机发光二极管的发光亮度均由电流大小控制，进一步的，无机发光二极管还可以为次毫米无机发光二极管或者微型无机发光二极管。具体的，有机发光二极管和无机发光二极管可以应用于显示面板中的子像素，无机发光二极管还可以应用于背光源。

[0055] 在一实施例中，如图1和图2所示，所述驱动晶体管T1的栅极与所述辅助晶体管T2的栅极电性连接。结合上文论述，由于驱动晶体管T1的栅极与辅助晶体管T2的栅极电性连接，且辅助晶体管T2串联于第三节点C和发光元件D之间，即辅助电流I2的大小和加载至辅助晶体管T2的栅极的电压值（即驱动晶体管T1的栅极的电压值）、第三信号VSH的电压值相关，即加载至辅助晶体管T2的栅极的电压值根据发光元件D的预期灰阶对应的电压值、第三信号VSH的电压值所确定。

[0056] 可以理解的，本实施例中由于驱动晶体管T1的栅极与辅助晶体管T2的栅极电性连接，即驱动晶体管T1的栅极与辅助晶体管T2的栅极可以同时被加载的相同的电压值，进一步的，当驱动晶体管T1和辅助晶体管T2的材料特性一致时，例如不考虑驱动晶体管T1的导通压降时，驱动晶体管T1与辅助晶体管T2可以同时开启以同时产生驱动电流I1和辅助电流I2，以实施调整流经发光元件D的电流，以提高对于发光元件D亮度调整的实时性。

[0057] 在一实施例中，如图1所示，所述第三节点C加载为辅助电压（即第三信号VSH

), 所述辅助电压(即第三信号VSH)大于所述辅助晶体管T2电性连接至所述发光元件D的一端的电压。可以理解的, 在辅助晶体管T2开启时, 由于辅助电压(即第三信号VSH)大于辅助晶体管T2电性连接至发光元件D的一端的电压, 即辅助晶体管T2的源极和漏极之间存在电压差, 因此辅助电流I2由辅助晶体管T2电性连接至第三节点C的一端流向辅助晶体管T2电性连接至发光元件D的一端, 即辅助电流I2也流入至发光元件D, 即在驱动电流I1的基础上, 辅助电流I2的流入使得流经发光元件D的电流I3有所增加, 在辅助电压(即第三信号VSH)的电压值设置的较大时, 可以有效减少第二信号VDD的电压值。

[0058] 具体的, 如图1所示, 基于本实施例, 当发光元件D的实际灰阶相较预期灰阶偏低时, 可以提高辅助电压(即第三信号VSH)的电压值, 以提高辅助电流I2, 从而提高流经发光元件D的电流I3, 使得发光元件D的实际灰阶增高以靠近预期灰阶; 同理, 当发光元件D的实际灰阶相较预期灰阶偏高时, 可以降低辅助电压(即第三信号VSH)的电压值, 以降低辅助电流I2, 从而降低流经发光元件D的电流I3, 使得发光元件D的实际灰阶降低以靠近预期灰阶。

[0059] 在一实施例中, 如图1所示, 所述辅助晶体管T2的沟道宽度和所述驱动晶体管T1的沟道宽度的差值的绝对值小于或者等于10微米。具体的, 此处对辅助晶体管T2的沟道宽度和驱动晶体管T1的沟道宽度不做限定, 只需两者的差值的绝对值小于或者等于10微米即可, 即两者可以认为基本一致。可以理解的, 由于辅助晶体管T2的沟道宽度和驱动晶体管T1的沟道宽度基本一致, 即可以认为驱动电流I1和辅助电流I2的差异较小, 进一步的, 可以设置合适的辅助电压(即第三信号VSH)以设置合适的辅助电流I2。其中, 在确定辅助电压(即第三信号VSH)的过程中, 可以将辅助电压(即第三信号VSH)的电压值的初始值设置为等于第二信号VDD的电压值, 再增大或者减小辅助电压(即第三信号VSH)的电压值, 以得到对应于发光颜色的灰阶值的辅助电压(即第三信号VSH)。

[0060] 在一实施例中, 如图1所示, 所述辅助晶体管T2的所述沟道宽度小于或者等于10微米。具体的, 驱动晶体管T1的沟道宽度远大于10微米, 例如在发光元件D为次毫米无机发光二极管时, 驱动晶体管T1的沟道宽度可以为10微米至60微米, 可以理解的, 由于辅助晶体管T2的沟道宽度小于或者等于10微米, 即可以认为

驱动晶体管T1的沟道宽度远大于辅助晶体管T2的沟道宽度，结合上文论述，即可以认为驱动电流I1和辅助电流I2的差异较大，且辅助电流I2相对于驱动电流I1较小，进一步的，可以设置合适的辅助电压（即第三信号VSH）以设置合适的辅助电流I2，与上述“辅助晶体管T2的沟道宽度和驱动晶体管T1的沟道宽度基本一致”的区别在于，本实施例中的辅助电流I2可以实现对于流经发光元件D的电流I3的微调。

[0061] 在一实施例中，如图2所示，所述第三节点C加载为辅助电压（即第三信号VSH），所述辅助电压（即第三信号VSH）小于所述辅助晶体管T2电性连接至所述发光元件D的一端的电压，所述辅助晶体管T2的沟道宽度小于或者等于10微米。可以理解的，在辅助晶体管T2开启时，由于辅助电压（即第三信号VSH）小于辅助晶体管T2电性连接至发光元件D的一端的电压，即辅助晶体管T2的源极和漏极之间存在电压差，因此辅助电流I2由辅助晶体管T2电性连接至发光元件D的一端流向辅助晶体管T2电性连接至第三节点C的一端，即辅助电流I2分担了驱动电流I1流入至发光元件D的电流，即在驱动电流I1的基础上，辅助电流I2的流出使得流经发光元件D的电流I3有所减少。

[0062] 进一步的，由于辅助电流I2分担了驱动电流I1流入至发光元件D的电流，本实施例中辅助晶体管T2的沟道宽度小于或者等于10微米，结合上文论述，即驱动电流I1和辅助电流I2的差异较大，且辅助电流I2相对于驱动电流I1较小，可以有效避免辅助电流I2过大而分担达较多的驱动电流I1流入至发光元件D的电流，降低了流经发光元件D的电流I3过小而导致发光元件D的发光亮度不足的风险。

[0063] 具体的，如图2所示，基于本实施例，当发光元件D的实际灰阶相较预期灰阶偏低时，可以提高辅助电压（即第三信号VSH）的电压值，以减少辅助电流I2，从而提高流经发光元件D的电流I3，使得发光元件D的实际灰阶增高以靠近预期灰阶；同理，当发光元件D的实际灰阶相较预期灰阶偏高时，可以降低辅助电压（即第三信号VSH）的电压值，以提高辅助电流I2，从而降低流经发光元件D的电流I3，使得发光元件D的实际灰阶降低以靠近预期灰阶。

[0064] 在一实施例中，如图1和图2所示，像素驱动电路100还包括：存储电容C，电性连接于所述驱动晶体管T1的栅极和所述驱动晶体管T1电性连接于所述发光元件D

的一端之间；开关晶体管T3，串联于所述驱动晶体管T1的所述栅极和数据线L1之间，所述开关晶体管T3的栅极电性连接至栅极线L2。

[0065] 其中，数据线L1可以加载为数据信号Data，栅极线L2可以加载为栅极信号Gate，数据信号Data对应于不同的发光元件D在每一帧可以具有对应的电压值，栅极信号Gate在特定的时刻具有高电压。具体的，如图1和图2所示，在显示阶段，加载于栅极线L2上的栅极信号Gate为高电压，可以控制开关晶体管T3开启，以使加载于数据线L1上的数据信号Data通过开关晶体管T3传输至驱动晶体管T1的栅极和存储电容C电性连接至开关晶体管T3的一端；然后，栅极线L2上的栅极信号Gate变为低电压，控制开关晶体管T3关闭，由于存储电容C的存储作用，驱动晶体管T1的栅极的电压仍可继续保持为上一时刻通过开关晶体管T3传输至的数据信号Data的电压值，使得驱动晶体管T1开启，进一步的，结合上文论述，此处以驱动晶体管T1的栅极与辅助晶体管T2的栅极电性连接为例，辅助晶体管T2的栅极的电压也仍可继续保持为上一时刻通过开关晶体管T3传输至的数据信号Data的电压值，即驱动晶体管T1和辅助晶体管T2可以同时开启以产生驱动电流I1和辅助电流I2，从而控制流入发光元件D的电流I3的大小，驱动发光元件D发光。

[0066] 需要注意的是，本实施例中仅以像素驱动电路100基于由驱动晶体管T1、开关晶体管T3和存储电容C组成的2T1C架构为例进行说明，在此基础上新增串联于第三节点C和发光元件D之间的辅助晶体管T2，通过设置合适的加载于第三节点C上的第三信号VSH的电压值，以形成的合适的辅助电流I2，从而调节流经发光元件D的电流I3的大小，从而缩小发光颜色不同的发光元件D在同一灰阶下的亮度差异，以改善多个发光颜色不同的发光元件D组成的像素的色偏现象。当然，本申请中对像素驱动电路100中除去辅助晶体管T2之外的架构不做限定，例如可以为但不限于3T1C、6T1C或者7T1C。

[0067] 本申请实施例还提供了显示面板，所述显示面板包括如上文任一项所述的像素驱动电路。

[0068] 本申请实施例还提供了像素驱动方法，用于驱动如上文任一项所述的像素驱动电路，如图3所示，包括但不限于以下步骤以及以下步骤的组合。

[0069] S1, 控制所述驱动晶体管开启以产生所述驱动电流驱动所述发光元件发光。

[0070] 具体的, 结合图1至图3所示, 根据上文论述, 在显示阶段, 加载于栅极线L2上的栅极信号Gate为高电压, 可以控制开关晶体管T3开启, 以使加载于数据线L1上的数据信号Data通过开关晶体管T3传输至驱动晶体管T1的栅极和存储电容C电性连接至开关晶体管T3的一端; 然后, 栅极线L2上的栅极信号Gate变为低电压, 控制开关晶体管T3关闭, 由于存储电容C的存储作用, 驱动晶体管T1的栅极的电压仍可继续保持为上一时刻通过开关晶体管T3传输至的数据信号Data的电压值, 使得驱动晶体管T1开启, 以产生驱动电流I1驱动发光元件D发光。

[0071] S2, 根据所述发光元件的实际灰阶与预期灰阶的差值, 确定所述第三节点上的电压, 以控制所述辅助晶体管开启以产生所述辅助电流。

[0072] 具体的, 结合图1至图3所示, 此处以驱动晶体管T1的栅极与辅助晶体管T2的栅极电性连接为例, 辅助晶体管T2的栅极的电压也仍可继续保持为上一时刻通过开关晶体管T3传输至的数据信号Data的电压值, 即驱动晶体管T1和辅助晶体管T2可以同时开启以产生驱动电流I1和辅助电流I2, 从而控制流入发光元件D的电流I3的大小, 驱动发光元件D发光。

[0073] 其中, 结合上文论述, 辅助电流I2的大小和方向与第三信号VSH的电压值相关, 其中, 第三信号VSH与发光元件D的实际灰阶与预期灰阶的差值相关。具体的, 在进行画面显示之前, 可以根据不同发光颜色的发光元件D于每一实际灰阶与对应的预期灰阶的差值, 确定出对应的第三信号VSH的电压值, 以形成“第三信号VSH的电压值”库。进一步的, 在进行画面显示时, 可以根据发光元件D的发光颜色以及预期灰阶, 选取对应的实际灰阶与预期灰阶的差值所对应的第三信号VSH的电压值, 以加载至第三节点C, 从而形成对应的辅助电流I2, 以对发光元件D的发光亮度进行补偿, 使得发光元件D的实际灰阶靠近预期灰阶, 从而改善显示画面的色偏现象。

[0074] 本申请提供了像素驱动电路、像素驱动方法和显示面板, 像素驱动电路包括: 发光元件, 电性连接于第一节点和第二节点之间; 驱动晶体管, 串联于所述第二节点和所述发光元件之间, 所述驱动晶体管用于产生驱动电流; 辅助晶体管, 串联于第三节点和所述发光元件之间, 所述辅助晶体管用于产生辅助电流以

与上述驱动电流共同驱动上述发光元件。其中，本申请通过新增辅助晶体管以产生辅助电流，从而在驱动电流的基础上调节流经发光元件的电流大小，以补偿发光元件的发光亮度，从而缩小发光颜色不同的发光元件在同一灰阶下的亮度差异，以改善多个发光颜色不同的发光元件组成的像素的色偏现象。

[0075] 以上对本申请实施例所提供的像素驱动电路、像素驱动方法和显示面板进行了详细介绍，本文中应用了具体个例对本申请的原理及实施方式进行了阐述，以上实施例的说明只是用于帮助理解本申请的技术方案及其核心思想；本领域的普通技术人员应当理解：其依然可以对前述各实施例所记载的技术方案进行修改，或者对其中部分技术特征进行等同替换；而这些修改或者替换，并不使相应技术方案的本质脱离本申请各实施例的技术方案的范围。

权利要求书

- [权利要求 1] 一种像素驱动电路，其中，包括：
- 发光元件，电性连接于第一节点和第二节点之间；
- 驱动晶体管，串联于所述第二节点和所述发光元件之间，所述驱动晶体管用于产生驱动电流；
- 辅助晶体管，串联于第三节点和所述发光元件之间，所述辅助晶体管用于产生辅助电流以与所述驱动电流共同驱动所述发光元件；
- 其中，所述驱动晶体管的栅极与所述辅助晶体管的栅极电性连接；
- 其中，所述第三节点加载为辅助电压，所述辅助电压大于所述辅助晶体管与所述发光元件的连接点处的电压。
- [权利要求 2] 根据权利要求1所述的像素驱动电路，其中，还包括：
- 开关晶体管，所述驱动晶体管的栅极和所述辅助晶体管的栅极均连接至所述开关晶体管的源极或漏极。
- [权利要求 3] 根据权利要求1所述的像素驱动电路，其中，所述辅助晶体管的沟道宽度和所述驱动晶体管的沟道宽度的差值的绝对值小于或者等于10微米。
- [权利要求 4] 根据权利要求1所述的像素驱动电路，其中，所述辅助晶体管的所述沟道宽度小于或者等于10微米。
- [权利要求 5] 根据权利要求1所述的像素驱动电路，其中，所述第三节点加载为辅助电压，所述辅助电压小于所述辅助晶体管与所述发光元件的连接点处的电压，所述辅助晶体管的沟道宽度小于或者等于10微米。
- [权利要求 6] 根据权利要求1所述的像素驱动电路，其中，所述发光元件为有机发光二极管或无机发光二极管。
- [权利要求 7] 根据权利要求1所述的像素驱动电路，其中，还包括：
- 存储电容，电性连接于所述驱动晶体管的栅极和所述驱动晶体管电性连接于所述发光元件的一端之间；
- 开关晶体管，串联于所述驱动晶体管的所述栅极和数据线之间，所述开关晶体管的栅极电性连接至栅极线。

- [权利要求 8] 一种像素驱动电路，其中，包括：
发光元件，电性连接于第一节点和第二节点之间；
驱动晶体管，串联于所述第二节点和所述发光元件之间，所述驱动晶体管用于产生驱动电流；
辅助晶体管，串联于第三节点和所述发光元件之间，所述辅助晶体管用于产生辅助电流以与所述驱动电流共同驱动所述发光元件。
- [权利要求 9] 根据权利要求8所述的像素驱动电路，其中，所述驱动晶体管的栅极与所述辅助晶体管的栅极电性连接。
- [权利要求 10] 根据权利要求9所述的像素驱动电路，其中，还包括：
开关晶体管，所述驱动晶体管的栅极和所述辅助晶体管的栅极均连接至所述开关晶体管的源极或漏极。
- [权利要求 11] 根据权利要求8所述的像素驱动电路，其中，所述第三节点加载为辅助电压，所述辅助电压大于所述辅助晶体管与所述发光元件的连接点处的电压。
- [权利要求 12] 根据权利要求11所述的像素驱动电路，其中，所述辅助晶体管的沟道宽度和所述驱动晶体管的沟道宽度的差值的绝对值小于或者等于10微米。
- [权利要求 13] 根据权利要求11所述的像素驱动电路，其中，所述辅助晶体管的所述沟道宽度小于或者等于10微米。
- [权利要求 14] 根据权利要求8所述的像素驱动电路，其中，所述第三节点加载为辅助电压，所述辅助电压小于所述辅助晶体管与所述发光元件的连接点处的电压，所述辅助晶体管的沟道宽度小于或者等于10微米。
- [权利要求 15] 根据权利要求8所述的像素驱动电路，其中，所述发光元件为有机发光二极管或无机发光二极管。
- [权利要求 16] 根据权利要求8所述的像素驱动电路，其中，还包括：
存储电容，电性连接于所述驱动晶体管的栅极和所述驱动晶体管电性连接于所述发光元件的一端之间；
开关晶体管，串联于所述驱动晶体管的所述栅极和数据线之间，所述

开关晶体管的栅极电性连接至栅极线。

- [权利要求 17] 一种像素驱动方法，其中，用于驱动如权利要求8所述的像素驱动电路，包括：
- 控制所述驱动晶体管开启以产生所述驱动电流驱动所述发光元件发光；
- 根据所述发光元件的实际灰阶与预期灰阶的差值，确定所述第三节点上的电压，以控制所述辅助晶体管开启以产生所述辅助电流。
- [权利要求 18] 根据权利要求17所述的像素驱动方法，其中，所述驱动晶体管的栅极与所述辅助晶体管的栅极电性连接。
- [权利要求 19] 根据权利要求17所述的像素驱动方法，其中，所述第三节点加载为辅助电压，所述辅助电压大于所述辅助晶体管与所述发光元件的连接点处的电压。
- [权利要求 20] 根据权利要求17所述的像素驱动方法，其中，所述第三节点加载为辅助电压，所述辅助电压小于所述辅助晶体管与所述发光元件的连接点处的电压，所述辅助晶体管的沟道宽度小于或者等于10微米。

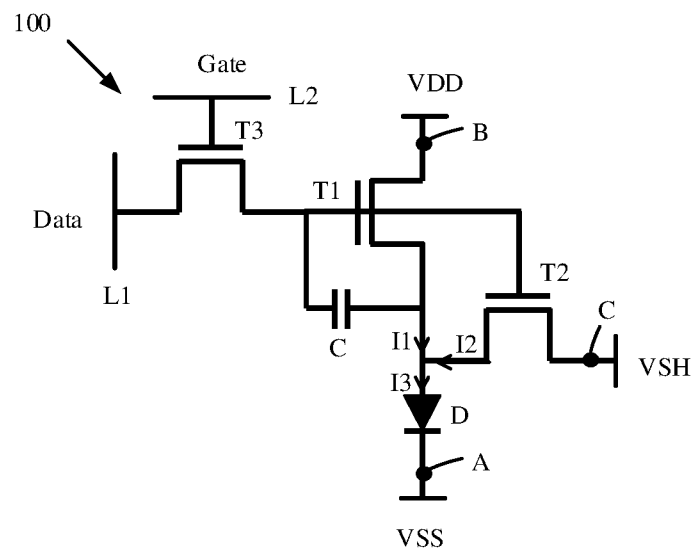


图 1

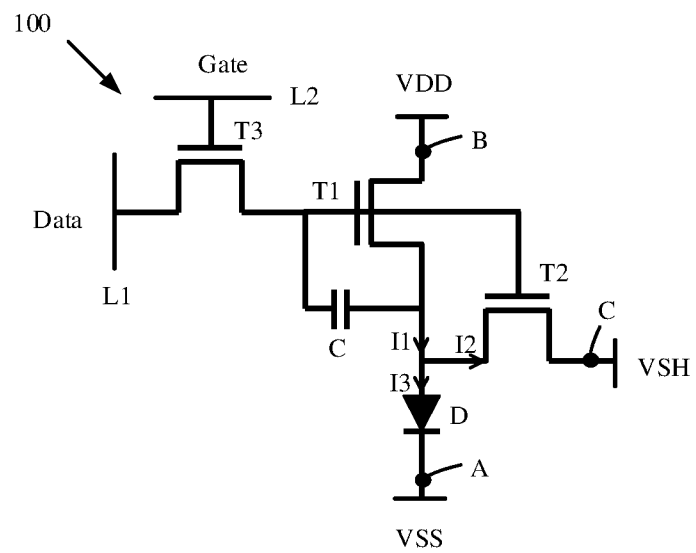


图 2

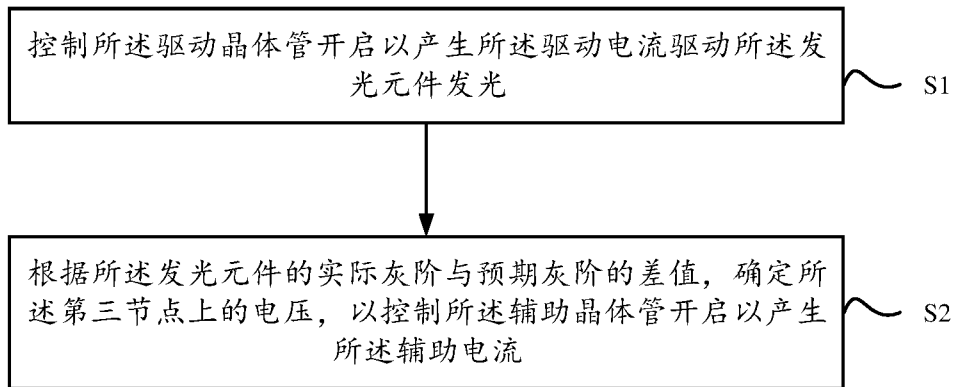


图 3

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2022/086966

A. CLASSIFICATION OF SUBJECT MATTER

G09G 3/3208(2016.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G09G

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNPAT, CNKI, WPI, EPODOC: 驱动晶体管, 驱动开关, 驱动TFT, 两, 二, 并联, 辅, 副, 像素, 象素, 画素, 电路, 参考, 辅助, 第二, 电压, 共同驱动, 灰度, 灰阶, driving, transistor?, pixel?, circuit?, ?ref+, refer+, two, auxiliary, assist+, second+, voltage?, gray, grey

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 1679074 A (KONINKL PHILIPS ELECTRONICS N.V.) 05 October 2005 (2005-10-05) description, pages 8-9, and figures 7 and 8	1-20
A	CN 105845083 A (IGNIS INNOVATION INC.) 10 August 2016 (2016-08-10) entire document	1-20
A	CN 110570809 A (YUNGU (GU&APOSAN) TECHNOLOGY CO., LTD.) 13 December 2019 (2019-12-13) entire document	1-20
A	CN 110473494 A (SHANGHAI AVIC OPTOELECTRONICS CO., LTD.) 19 November 2019 (2019-11-19) entire document	1-20
A	US 2015084538 A1 (YANG MAOFENG et al.) 26 March 2015 (2015-03-26) entire document	1-20
A	US 2009201235 A1 (SAMSUNG ELECTRONICS CO., LTD.) 13 August 2009 (2009-08-13) entire document	1-20
A	JP 2009251545 A (SONY CORP.) 29 October 2009 (2009-10-29) entire document	1-20



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

10 December 2022

Date of mailing of the international search report

21 December 2022

Name and mailing address of the ISA/CN

China National Intellectual Property Administration (ISA/
CN)
No. 6, Xitucheng Road, Jimenqiao, Haidian District, Beijing
100088, China

Facsimile No. (86-10)62019451

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2022/086966

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	1679074	A	05 October 2005	EP	1537556	A1	08 June 2005
				KR	20050057027	A	16 June 2005
				US	2005264492	A1	01 December 2005
				JP	2005538402	A	15 December 2005
				AU	2003255995	A1	29 March 2004
				WO	2004023446	A1	18 March 2004
				US	2011043548	A1	24 February 2011
				TW	200414792	A	01 August 2004
CN	105845083	A	10 August 2016	CN	102663976	A	12 September 2012
				EP	2453433	A2	16 May 2012
CN	110570809	A	13 December 2019	None			
CN	110473494	A	19 November 2019	None			
US	2015084538	A1	26 March 2015	None			
US	2009201235	A1	13 August 2009	KR	20090087796	A	18 August 2009
JP	2009251545	A	29 October 2009	None			

国际检索报告

国际申请号

PCT/CN2022/086966

A. 主题的分类

G09G 3/3208(2016.01) i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

G09G

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

CNPAT, CNKI, WPI, EPDOC: 驱动晶体管, 驱动开关, 驱动TFT, 两, 二, 并联, 辅, 副, 像素, 象素, 画素, 电路, 参考, 辅助, 第二, 电压, 共同驱动, 灰度, 灰阶, driving, transistor?, pixel?, circuit?, ?ref+, refer+, two, auxiliary, assist+, second+, voltage?, gray, grey

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
X	CN 1679074 A (皇家飞利浦电子股份有限公司) 2005年10月5日 (2005 - 10 - 05) 说明书第8-9页及图7和8	1-20
A	CN 105845083 A (伊格尼斯创新公司) 2016年8月10日 (2016 - 08 - 10) 全文	1-20
A	CN 110570809 A (云谷固安科技有限公司) 2019年12月13日 (2019 - 12 - 13) 全文	1-20
A	CN 110473494 A (上海中航光电子有限公司) 2019年11月19日 (2019 - 11 - 19) 全文	1-20
A	US 2015084538 A1 (YANG, MaoFeng 等) 2015年3月26日 (2015 - 03 - 26) 全文	1-20
A	US 2009201235 A1 (SAMSUNG ELECTRONICS CO., LTD.) 2009年8月13日 (2009 - 08 - 13) 全文	1-20
A	JP 2009251545 A (SONY CORP.) 2009年10月29日 (2009 - 10 - 29) 全文	1-20

☐ 其余文件在C栏的续页中列出。☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

2022年12月10日

国际检索报告邮寄日期

2022年12月21日

ISA/CN的名称和邮寄地址

中国国家知识产权局(ISA/CN)

中国北京市海淀区蓟门桥西土城路6号 100088

传真号 (86-10)62019451

受权官员

李佩佩

电话号码 86-(10)-53962515

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2022/086966

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	1679074	A	2005年10月5日	EP	1537556	A1	2005年6月8日
				KR	20050057027	A	2005年6月16日
				US	2005264492	A1	2005年12月1日
				JP	2005538402	A	2005年12月15日
				AU	2003255995	A1	2004年3月29日
				WO	2004023446	A1	2004年3月18日
				US	2011043548	A1	2011年2月24日
				TW	200414792	A	2004年8月1日
CN	105845083	A	2016年8月10日	CN	102663976	A	2012年9月12日
				EP	2453433	A2	2012年5月16日
CN	110570809	A	2019年12月13日	无			
CN	110473494	A	2019年11月19日	无			
US	2015084538	A1	2015年3月26日	无			
US	2009201235	A1	2009年8月13日	KR	20090087796	A	2009年8月18日
JP	2009251545	A	2009年10月29日	无			