



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU K AUTORSKÉMU OSVĚDČENÍ

241247
(11) (B1)

(51) Int. Cl.⁴
G 01 R 17/02

(22) Přihlášeno 10 08 84

(21) (PV 6107-84)

(40) Zveřejněno 15 05 85

(45) Vydáno 15 09 87

(75)

Autor vynálezu

SYROVÁTKO MILAN ing.; VESECKÝ JAROSLAV, PRAHA

(54) Zapojení komparátoru pro vyhodnocení shody dvou logických úrovní

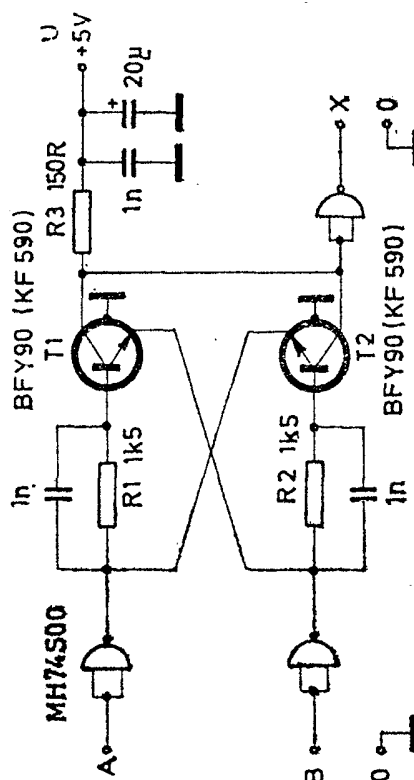
1

Zapojení se týká komparátoru, který vyhodnocuje shodu dvou logických úrovní na vstupech jako úroveň log 1 na výstupu a rozdílnost velikostí dvou logických úrovní na vstupech jako úroveň log 0 na výstupu.

Komparátor má vstupní svorky (A) a (B), svorku (X) výstupního napětí, zdroj (U) napájecího napětí a společnou svorku. Obsahuje dva tranzistory (T1) a (T2) v polaritě odpovídající napájecímu napětí zdroje (U) napájecího napětí a dva omezovací odpory (R1) a (R2) a pracovní odpor (R3). Vstupní i výstupní napětí jsou v polaritě napájecího napětí.

Výhodou uvedeného zapojení komparátoru je to, že volbou vhodných tranzistorů lze dosáhnout vysokého mezního pracovního kmitočtu v porovnání se známými zapojeními.

2



Obr. 2

Vynález se týká zapojení komparátoru pro vyhodnocení shody dvou logických úrovní.

U současně známých zapojení pro porovnání dvou logických úrovní nebylo možné dosáhnout tak vysokých mezních pracovních kmitočtů, vhodných například pro impulsní přenos televizních signálů po optických vláknech.

Výše uvedené nedostatky odstraňuje zapojení komparátoru pro vyhodnocení shody dvou logických úrovní podle vynálezu, jehož podstatou je, že první svorka prvního zdroje napětí je připojena jednak přes první omezovací odpor na bázi prvního tranzistoru a jednak přímo na emitor druhého tranzistoru, jehož báze je přes druhý omezovací odpor připojena na první svorku druhého zdroje napětí, přičemž kolektory obou tranzistorů jsou spojeny na svorku výstupního napětí a přes pracovní odpor na zdroj napájecího napětí, zatímco emitor prvního tranzistoru je připojen na první svorku druhého zdroje napětí, přičemž druhé svorky zdrojů prvního a druhého napětí, zdroje napájecího napětí a výstupního napětí jsou navzájem propojeny.

Výhodou zapojení komparátoru podle vynálezu je jeho jednoduchost, kde lze volbou vhodných tranzistorů dosáhnout vysokého mezního pracovního kmitočtu v porovnání se známými zapojeními. Podobně jako logické obvody lze komparátory podle vynálezu řadit paralelně.

Vynález je blíže vysvětlen v dalším textu s odkazem na výkres, kde znamenají:

Obr. 1 základní zapojení komparátoru podle vynálezu,

obráz. 2 příklad použití komparátoru podle vynálezu v obvodech logiky TTL.

Podle obr. 1 komparátor pro vyhodnocení shody dvou logických úrovní má první svorku A prvního zdroje napětí připojeno jednak přes první omezovací odpor R1 na bázi prvního tranzistoru T1 jednak přímo na emitor druhého tranzistoru T2, jehož báze je přes druhý omezovací odpor R2 připojena na první svorku B druhého zdroje napětí, přičemž kolektory obou tranzistorů T1, T2 jsou spojeny s jednou svorkou X výstupního napětí a přes pracovní odpor R3 se zdrojem U napájecího napětí, zatímco emitor prvního tranzistoru T1 je připojen na první svorku B druhého zdroje napětí, přičemž druhé svorky O těchto zdrojů napětí, zdroje (U) napájecího napětí a výstupního napětí jsou navzájem propojeny.

Činnost komparátoru podle vynálezu je následující: Je-li na vstupní svorky A a B prvního, respektive druhého zdroje napětí přivedeno napětí shodné velikosti, jsou oba tranzistory T1 a T2 uzavřeny a výstupní na-

pětí na svorce X výstupního napětí má velikost napětí zdroje U napětí. Je-li na první svorce A prvního zdroje napětí logická 1 a na vstupní svorce B druhého zdroje napětí logická 0, je první tranzistor T1 otevřen, druhý tranzistor T2 zůstává uzavřen a výstupní napětí na svorce X výstupního napětí je mnohem menší než napětí napájecího zdroje U. Podobně je-li na první svorce A prvního napětí logická 0 a na první svorce B druhého zdroje napětí logická 1, je otevřen druhý tranzistor T2, první tranzistor T1 zůstává uzavřen a napětí na výstupní svorce X výstupního napětí je opět mnohem menší než napětí napájecího zdroje U. V logické formě lze funkci komparátoru naznačit následující pravdivostní tabulkou:

A	B	X
1	1	1
0	0	1
1	0	0
0	1	0

Velikost omezovacích odporů R1, R2 a pracovního odporu R3 se určí podle velikosti napájecího napětí zdroje U napájecího napětí, vnitřních impedancí zdrojů signálu a zátěže a požadované úrovně výstupního napětí.

Na obr. 2 je příklad použití komparátoru shody logických úrovní v zapojení obvodu impulsního modulátoru. Vstupní signály jsou přiváděny na vstupní svorky A' a B' vůči společnému vodiči přes hradla integrovaného obvodu MH74SOO. Po tvarování přichází první vstupní signál na emitor druhého tranzistoru T2 a přes první omezovací odpor R1 na bázi prvního tranzistoru T1. Podobně druhý vstupní signál přichází na emitor prvního tranzistoru T1 a přes druhý omezovací odpor R2 na bázi prvního tranzistoru T1. Pro zlepšení přenosu hran impulsů jsou omezovací odpory R1 a R2 přemostěny kondenzátory.

Kolektory tranzistorů T1 a T2 jsou spojeny a přes pracovní odpor R3 napájeny ze zdroje U napájecího napětí. Výstupní napětí se odebírá ze svorky X výstupního napětí přes třetí hradlo integrovaného obvodu MH74SOO. Napájecí napětí je filtrováno kondenzátory.

Komparátor podle příkladu zpracuje impulsy o délce trvání pod 10 ns. Samotný komparátor má lepší vysokofrekvenční vlastnosti, které jsou zde omezeny hradly integrovaného obvodu MH74SOO.

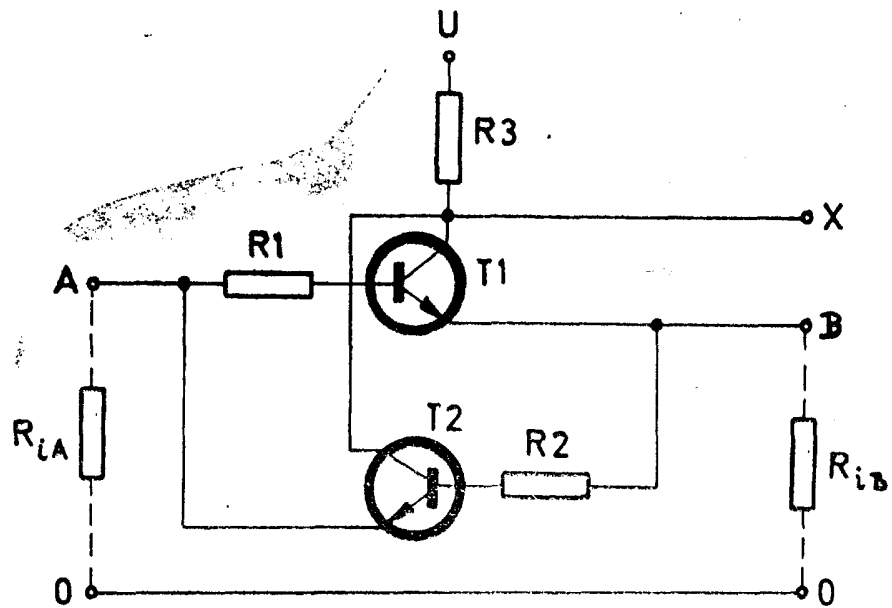
Zapojení je součástí vyvíjených impulsních obvodů modulátoru pro optický přenos televizních a rozhlasových vysílání.

PŘEDMĚT VYNÁLEZU

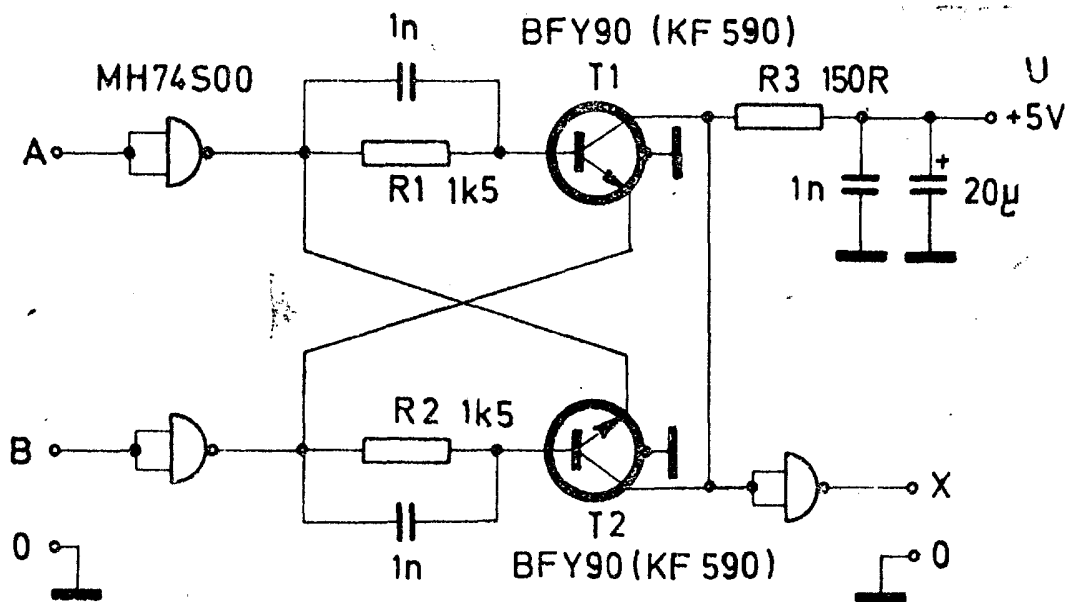
Zapojení komparátoru pro vyhodnocení shody dvou logických úrovní, vyznačující se tím, že první svorka (A) prvního zdroje napětí je připojena jednak přes první omezovací odpor (R1) na bázi prvního tranzistoru (T1), a jednak na emitor druhého tranzistoru (T2), jehož báze je přes druhý omezovací odpor (R2) připojena na první svorku (B) druhého zdroje napětí, přičemž kolektory

obou tranzistorů (T1, T2) jsou spojeny na svorku (X) výstupního napětí a přes pracovní odpor (R3) na zdroj (U) napájecího napětí, zatím co emitor prvního tranzistoru (T1) je připojen na první svorku (B) druhého zdroje napětí, přičemž druhé svorky (O) prvního a druhého zdroje napětí zdroje (U), napájecího napětí a výstupního napětí jsou navzájem propojeny.

1 list výkresů



Obr. 1



Obr. 2