

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 2 区分

【発行日】平成 27 年 2 月 5 日 (2015.2.5)

【公開番号】特開 2014-120542 (P2014-120542A)

【公開日】平成 26 年 6 月 30 日 (2014.6.30)

【年通号数】公開・登録公報 2014-034

【出願番号】特願 2012-272987 (P2012-272987)

【国際特許分類】

H 0 1 L 29/41 (2006.01)

H 0 1 L 21/28 (2006.01)

H 0 1 L 29/12 (2006.01)

H 0 1 L 29/78 (2006.01)

H 0 1 L 21/336 (2006.01)

【F I】

H 0 1 L 29/44 S

H 0 1 L 21/28 3 0 1 B

H 0 1 L 21/28 3 0 1 R

H 0 1 L 29/78 6 5 2 T

H 0 1 L 29/78 6 5 3 A

H 0 1 L 29/78 6 5 2 M

H 0 1 L 29/78 6 5 8 F

【手続補正書】

【提出日】平成 26 年 12 月 11 日 (2014.12.11)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

主として窒化ガリウム (G a N) により形成された p 型半導体層と、主として窒化ガリウム (G a N) により形成されると共に前記 p 型半導体層に接続された n 型半導体層と、前記 n 型半導体層に形成された第 1 の電極層と、前記 p 型半導体層に形成された第 2 の電極層と、を有し、前記第 1 の電極層と前記第 2 の電極層とは互いに同電位で動作するように電氣的に接続されており、前記第 1 の電極層は前記第 2 の電極層における前記 p 型半導体層に接する表面とは反対側の表面の少なくとも一部に接続されている半導体装置の製造方法であって、

前記 n 型半導体層上に前記第 1 の電極層を形成する工程と、

前記 p 型半導体層上に前記第 2 の電極層を形成する工程と、

前記半導体層上に形成された前記第 1 の電極層と前記第 2 の電極層とに対して熱処理を行う工程と、を備え、

前記熱処理の温度は、摂氏 400 度以上 650 度以下である、半導体装置の製造方法。

【請求項 2】

主として窒化ガリウム (G a N) により形成された p 型半導体層と、主として窒化ガリウム (G a N) により形成されると共に前記 p 型半導体層に接続された n 型半導体層と、前記 n 型半導体層に形成された第 1 の電極層と、前記 p 型半導体層に形成された第 2 の電極層と、を有し、前記第 1 の電極層と前記第 2 の電極層とは互いに同電位で動作するように電氣的に接続されており、前記第 2 の電極層は前記第 1 の電極層における前記 n 型半導

体層に接する表面とは反対側の表面の少なくとも一部に接続されている半導体装置の製造方法であって、

前記 n 型半導体層上に前記第 1 の電極層を形成する工程と、

前記 p 型半導体層上に前記第 2 の電極層を形成する工程と、

前記半導体層上に形成された前記第 1 の電極層と前記第 2 の電極層とに対して熱処理を行う工程と、を備える、半導体装置の製造方法。

【請求項 3】

請求項 2 に記載の半導体装置の製造方法であって、

前記熱処理の温度は、摂氏 450 度以上 700 度以下である、半導体装置の製造方法。

【請求項 4】

請求項 1 から請求項 3 までのいずれか一項に記載の半導体装置の製造方法であって、

前記熱処理を行う工程は、前記第 1 の電極層と前記第 2 の電極層との両方に対して同時に熱処理を行う工程である、半導体装置の製造方法。

【請求項 5】

請求項 1 から請求項 3 までのいずれか一項に記載の半導体装置の製造方法であって、

前記熱処理を行う工程は、

前記第 1 の電極層に対して第 1 の熱処理を行う工程と、

前記第 2 の電極層に対して第 2 の熱処理を行う工程と、を含む、半導体装置の製造方法。

【請求項 6】

請求項 1 から請求項 5 までのいずれか一項に記載の半導体装置の製造方法であって、

前記熱処理の継続時間は、1 分間以上 1 時間間以下である、半導体装置の製造方法。

【請求項 7】

請求項 1 に記載の半導体装置の製造方法であって、

前記 p 型半導体層上に形成される前記第 2 の電極層は、前記 p 型半導体層と接続される側に配置された p コンタクト形成層を備え、

前記 p コンタクト形成層は、ニッケル (Ni)、パラジウム (Pd) および白金 (Pt) からなる群から選択された少なくとも 1 種の金属または前記選択された金属の合金を含む、半導体装置の製造方法。

【請求項 8】

請求項 7 に記載の半導体装置の製造方法であって、

前記 p コンタクト形成層の層厚は、3 nm 以上 1000 nm 以下である、半導体装置の製造方法。

【請求項 9】

請求項 7 または請求項 8 に記載の半導体装置の製造方法であって、

前記 p 型半導体層上に形成される前記第 2 の電極層は、前記 p コンタクト形成層における前記 p 型半導体層と接続される側とは反対側に配置された p バリア層を備え、

前記 p バリア層は、ハフニウム (Hf)、バナジウム (V)、チタン (Ti)、モリブデン (Mo)、ニオブ (Nb)、ロジウム (Rh)、ケイ素 (Si)、タンタル (Ta)、タングステン (W)、ジルコニウム (Zr)、イリジウム (Ir)、オスミウム (Os)、レニウム (Re)、TiSi、TiN、TiW、TaSi および TaN からなる群から選択された少なくとも 1 種の金属または前記選択された金属の合金を含む、半導体装置の製造方法。

【請求項 10】

請求項 9 に記載の半導体装置の製造方法であって、

前記 p バリア層の層厚は、3 nm 以上 1000 nm 以下である、半導体装置の製造方法。

【請求項 11】

請求項 7 から請求項 10 までのいずれか一項に記載の半導体装置の製造方法であって、

前記 n 型半導体層上に形成される前記第 1 の電極層は、前記 n 型半導体層と接続される

側に配置された第1のnコンタクト形成層と、前記第1のnコンタクト形成層における前記n型半導体層と接続される側とは反対側に配置された第2のnコンタクト形成層と、を備え、

前記第1のnコンタクト形成層は、ハフニウム(Hf)、チタン(Ti)およびバナジウム(V)からなる群から選択された少なくとも1種の金属または前記選択された金属の合金を含む、半導体装置の製造方法。

【請求項12】

請求項11に記載の半導体装置の製造方法であって、

前記第1のnコンタクト形成層の層厚は、3nm以上100nm以下である、半導体装置の製造方法。

【請求項13】

請求項11または請求項12に記載の半導体装置の製造方法であって、

前記第2のnコンタクト形成層は、アルミニウム(Al)またはアルミニウム(Al)の合金を含む、半導体装置の製造方法。

【請求項14】

請求項13に記載の半導体装置の製造方法であって、

前記第2のnコンタクト形成層の層厚は、100nm以上100μm以下である、半導体装置の製造方法。

【請求項15】

請求項13または請求項14に記載の半導体装置の製造方法であって、

前記n型半導体層上に形成される前記第1の電極層は、前記第2のnコンタクト形成層における前記第1のnコンタクト形成層と接続される側とは反対側に配置されたnキャップ層を備え、

前記nキャップ層は、ハフニウム(Hf)、バナジウム(V)、チタン(Ti)、モリブデン(Mo)、ニオブ(Nb)、ロジウム(Rh)、ケイ素(Si)、タンタル(Ta)、タングステン(W)、ジルコニウム(Zr)、イリジウム(Ir)、オスミウム(Os)、レニウム(Re)、TiSi、TiN、TiW、TaSiおよびTaNからなる群から選択された少なくとも1種の金属または前記選択された金属の合金を含む、半導体装置の製造方法。

【請求項16】

請求項15に記載の半導体装置の製造方法であって、

前記nキャップ層の層厚は、3nm以上100μm以下である、半導体装置の製造方法。

【請求項17】

請求項9または請求項10に記載の半導体装置であって、

前記n型半導体層上に形成される前記第1の電極層は、前記n型半導体層と接続される側に配置された第1のnコンタクト形成層を備え、

前記pバリア層と前記第1のnコンタクト形成層とは、同一のプロセスにより形成される、半導体装置の製造方法。

【請求項18】

請求項2または請求項3に記載の半導体装置の製造方法であって、

前記n型半導体層上に形成される前記第1の電極層は、前記n型半導体層と接続される側に配置された第1のnコンタクト形成層と、前記第1のnコンタクト形成層における前記n型半導体層と接続される側とは反対側に配置された第2のnコンタクト形成層と、を備え、

前記第1のnコンタクト形成層は、ハフニウム(Hf)、チタン(Ti)およびバナジウム(V)からなる群から選択された少なくとも1種の金属または前記選択された金属の合金を含む、半導体装置の製造方法。

【請求項19】

請求項18に記載の半導体装置の製造方法であって、

前記第1のnコンタクト形成層の層厚は、3nm以上100nm以下である、半導体装置の製造方法。

【請求項20】

請求項18または請求項19に記載の半導体装置の製造方法であって、

前記第2のnコンタクト形成層は、アルミニウム(Al)またはアルミニウム(Al)の合金を含む、半導体装置の製造方法。

【請求項21】

請求項20に記載の半導体装置の製造方法であって、

前記第2のnコンタクト形成層の層厚は、100nm以上1000nm以下である、半導体装置の製造方法。

【請求項22】

請求項20または請求項21に記載の半導体装置の製造方法であって、

前記n型半導体層上に形成される前記第1の電極層は、前記第2のnコンタクト形成層における前記第1のnコンタクト形成層と接続される側とは反対側に配置されたnバリア層を備え、

前記nバリア層は、ハフニウム(Hf)、バナジウム(V)、チタン(Ti)、モリブデン(Mo)、ニオブ(Nb)、ロジウム(Rh)、ケイ素(Si)、タンタル(Ta)、タングステン(W)、ジルコニウム(Zr)、イリジウム(Ir)、オスミウム(Os)、レニウム(Re)、TiSi、TiN、TiW、TaSiおよびTaNからなる群から選択された少なくとも1種の金属または前記選択された金属の合金を含む、半導体装置の製造方法。

【請求項23】

請求項22に記載の半導体装置の製造方法であって、

前記nバリア層の層厚は、3nm以上1000nm以下である、半導体装置の製造方法。

【請求項24】

請求項18から請求項23までのいずれか一項に記載の半導体装置の製造方法であって、

前記p型半導体層上に形成される前記第2の電極層は、前記p型半導体層と接続される側に配置されたpコンタクト形成層を備え、

前記pコンタクト形成層は、ニッケル(Ni)、パラジウム(Pd)および白金(Pt)からなる群から選択された少なくとも1種の金属または前記選択された金属の合金を含む、半導体装置の製造方法。

【請求項25】

請求項24に記載の半導体装置の製造方法であって、

前記pコンタクト形成層の層厚は、3nm以上100μm以下である、半導体装置の製造方法。

【請求項26】

請求項24または請求項25に記載の半導体装置の製造方法であって、

前記p型半導体層上に形成される前記第2の電極層は、前記pコンタクト形成層における前記p型半導体層と接続される側とは反対側に配置されたpキャップ層を備え、

前記pキャップ層は、ハフニウム(Hf)、バナジウム(V)、チタン(Ti)、モリブデン(Mo)、ニオブ(Nb)、ロジウム(Rh)、ケイ素(Si)、タンタル(Ta)、タングステン(W)、ジルコニウム(Zr)、イリジウム(Ir)、オスミウム(Os)、レニウム(Re)、TiSi、TiN、TiW、TaSiおよびTa Nからなる群から選択された少なくとも1種の金属または前記選択された金属の合金を含む、半導体装置の製造方法。

【請求項27】

請求項26に記載の半導体装置の製造方法であって、

前記pキャップ層の層厚は、3nm以上100μm以下である、半導体装置の製造方法。

。

【請求項 28】

請求項 22 または請求項 23 に記載の半導体装置の製造方法であって、

前記 p 型半導体層上に形成される前記第 2 の電極層は、前記 p 型半導体層と接続される側に配置された p コンタクト形成層を備え、

前記 n バリア層と前記 p コンタクト形成層とは、同一のプロセスにより形成される、半導体装置の製造方法。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0035

【補正方法】変更

【補正の内容】

【0035】

本発明は、半導体装置の製造方法以外の種々の形態で実現することも可能である。例えば、半導体装置、半導体装置を備える電力変換装置等の形態で実現することができる。

【手続補正 3】

【補正対象書類名】明細書

【補正対象項目名】0090

【補正方法】変更

【補正の内容】

【0090】

B - 4 . 性能評価：

図 12 ないし図 14 は、第 2 実施形態（およびその変形例）の半導体装置の性能を評価するための実験結果の一例を示す説明図である。実験に使用した実施例および比較例における各電極層の構成は以下の通りである。

[実施例 1 - 1]

・ p 電極層 630

p コンタクト形成層 631：（材料）パラジウム（Pd）（層厚）20nm

p バリア層 632：なし

・ ソース電極層 640

第 1 の n コンタクト形成層 641：（材料）チタン（Ti）（層厚）17.5nm

第 2 の n コンタクト形成層 642：（材料）アルミニウム（Al）（層厚）300

nm

n キャップ層 646：なし

[実施例 1 - 2]

・ p 電極層 630

p コンタクト形成層 631：（材料）パラジウム（Pd）（層厚）50nm

p バリア層 632：なし

・ ソース電極層 640

第 1 の n コンタクト形成層 641：（材料）チタン（Ti）（層厚）17.5nm

第 2 の n コンタクト形成層 642：（材料）アルミニウム（Al）（層厚）300

nm

n キャップ層 646：なし

[実施例 2]

・ p 電極層 630

p コンタクト形成層 631：（材料）パラジウム（Pd）（層厚）50nm

p バリア層 632：（材料）バナジウム（V）（層厚）17.5nm

・ ソース電極層 640

第 1 の n コンタクト形成層 641：（材料）バナジウム（V）（層厚）17.5n

m

第2のnコンタクト形成層642：(材料)アルミニウム(Al) (層厚)300 nm

nキャップ層646：(材料)モリブデン(Mo) (層厚)50 nm

*この実施例では、1つのバナジウム層が、pバリア層632および第1のnコンタクト形成層641として機能する。

[実施例3]

・p電極層630

pコンタクト形成層631：(材料)パラジウム(Pd) (層厚)50 nm

pバリア層632：(材料)モリブデン(Mo) (層厚)50 nm

・ソース電極層640

第1のnコンタクト形成層641：(材料)チタン(Ti) (層厚)17.5 nm

第2のnコンタクト形成層642：(材料)アルミニウム(Al) (層厚)300 nm

nキャップ層646：(材料)モリブデン(Mo) (層厚)50 nm

[比較例]

・p電極層630

pコンタクト形成層631：(材料)パラジウム(Pd) (層厚)50 nm

pバリア層632：なし

*この比較例は、p電極層630単独の例(すなわち、p電極層630上にソース電極層640が積層されていない例)