【公報種別】特許法第１７条の２の規定による補正の掲載
【部門区分】第６部門第４区分
【発行日】平成18年11月9日(2006.11.9)

【公開番号】特開2001-210082(P2001-210082A)
【公開日】平成13年8月3日(2001.8.3)
【出願番号】特願2000-14557(P2000-14557)
【国際特許分類】
　Ｇ１１Ｃ　16/02　　(2006.01)
【ＦＩ】
　Ｇ１１Ｃ　17/00　　６４１
　Ｇ１１Ｃ　17/00　　６０１Ｅ

【手続補正書】
【提出日】平成18年9月27日(2006.9.27)
【手続補正１】
【補正対象書類名】明細書
【補正対象項目名】００１２
【補正方法】変更
【補正の内容】
【００１２】
　図４４のＦ１で表わされるＶｇｓ－Ｉｄｓ特性を有するメモリセルが、フローティングゲートから電子が放出されることにより、Ｆ２で表わされるＶｇｓ－Ｉｄｓ特性を有するメモリセルと同じ状態になった場合、多値フラッシュメモリでは、書込まれた“０１”のデータが、“００”と誤読み出しされてしまう。
【手続補正２】
【補正対象書類名】明細書
【補正対象項目名】００１３
【補正方法】変更
【補正の内容】
【００１３】
　同様に、Ｆ３で表わされるＶｇｓ－Ｉｄｓ特性を有するメモリセルが、Ｆ４で表わされるＶｇｓ－Ｉｄｓ特性を有するメモリセルと同じ状態になった場合、多値フラッシュメモリでは、書込まれた“１１”のデータが、“１０”と誤読み出しされてしまう。