



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU K AUTORSKÉMU OSVĚDČENÍ

211830

(11)

(B1)

(51) Int. Cl.³

H 03 K 19/085

(22) Přihlášeno 20 03 80

(21) (PV 1937-80)

(40) Zveřejněno 31 07 81

(45) Vydáno 16 05 83

(75)

Autor vynálezu

ŠTEFL JIŘÍ ing., BRNO

(54) Zapojení zdroje hodinových impulsů

Vynález se týká zapojení zdroje hodinových impulsů, vhodného zejména pro generování hodinových impulsů v systémech s bipolárními mikroprocesorovými elementy.

V systémech s bipolárními mikroprocesorovými elementy jsou kladeny značné požadavky na zdroj hodinových impulsů, protože při dokonalém využití rychlosti prvků musí být zaručena jak stabilita kmitočtu hodinových impulsů, tak i jejich šířka. Jinak nelze zajistit spolehlivou činnost mikroprocesorových elementů v blízkosti jejich mezního kmitočtu. Zdroje hodinových impulsů musí být tedy řízeny krystalovým oscilátorem, který bývá obvykle řešen s diskrétními součástkami a tranzistory s následujícími tvarovacími obvody, které zajišťují převod signálu ze základního oscilátoru na úroveň TTL. Dále musí následovat obvody pro stabilizaci šířky výstupních impulsů a výstupní člen zdroje hodinových impulsů. Celé zapojení je dosti složité, s řadou diskrétních součástí a nastavovacích prvků, které zanášejí do zařízení značnou nespolehlivost a musí být používány pro realizaci velmi rychlé obvody.

Uvedené nevýhody odstraňuje zapojení zdroje hodinových impulsů podle vynálezu, vyznačené tím, že piezoelektrický krystal je spojen jedním vývodem jednak se vstupem prvního invertoru,

jednak s prvním linearizačním odporem, který je druhým koncem připojen na výstup prvního invertoru, propojený přes druhý linearizační odpor na vstup druhého invertoru, jehož výstup je spojen jednak s druhým vývodem piezoelektrického krystalu, jednak s jedním vstupem prvního hradla typu NAND a s jedním vstupem druhého hradla typu NAND, jehož druhý vstup je spojen s výstupem třetího hradla typu NAND. Jeho první vstup je spojen s výstupem druhého hradla, na který je současně připojen druhý vstup prvního hradla typu NAND. Výstup prvního hradla NAND je spojen s jedním vstupem čtvrtého hradla typu NAND, jehož výstup je spojen jednak s jedním vstupem pátého hradla typu NAND, jednak se vstupem třetího invertoru. Na jeho výstup je připojena první indukčnost článku T, spojená jednak s kondenzátorem, který je druhým pólem uzemněn, jednak s druhou vzájemně vázanou indukčností, jež je připojena jak ke čtvrtému přizpůsobovacímu odporu, který je druhým vývodem uzemněn, tak k třetímu přizpůsobovacímu odporu, připojenému na napájecí zdroj, tak i k druhému vstupu pátého hradla typu NAND. Jeho výstup, tvořící výstup celého obvodu, je spojen jednak s druhým vstupem třetího hradla typu NAND, jednak s druhým vstupem čtvrtého hradla typu NAND.

Výhodou popisovaného obvodu je jednoduchost, snadná realizovatelnost a velmi dobrá stabilita parametrů hodinových impulsů při změnách pracovních podmínek. Zapojení je realizovatelné běžnými rychlými obvody TTL řady S a šířka hodinových impulsů je určena pouze parametry prvků článku T.

Základní zapojení zdroje hodinových impulsů a funkční časový diagram jsou uvedeny na těchto obrázcích:

— obr. 1 — Zapojení zdroje hodinových impulsů

— obr. 2 — Funkční časový diagram

Piezoelektrický krystal **Q** je spojen jedním vývodem se vstupem 1 prvního invertoru **I1**, mezi jehož výstup 2 a vstup 1 je zapojen první linearizační odpor **R1**. Mezi výstup 2 prvního invertoru **I1** a vstup 3 druhého invertoru **I2** je zapojen druhý linearizační odpor **R2**. Výstup 4 druhého invertoru **I2** je spojen jednak s druhým vývodem piezoelektrického krystalu **Q**, jednak s prvním vstupem 5 prvního hradla **H1** typu NAND a prvním vstupem 8 druhého hradla **H2** typu NAND. Výstup 10 druhého hradla **H2** typu NAND je spojen s druhým vstupem 6 prvního hradla **H1** typu NAND, jednak s prvním vstupem 11 třetího hradla **H3** typu NAND, jehož výstup 13 je spojen s druhým vstupem 9 druhého hradla **H2** typu NAND. Výstup 7 prvního hradla **H1** typu NAND je spojen s prvním vstupem 14 čtvrtého hradla **H4** typu NAND, jehož výstup 16 je spojen jednak s prvním vstupem 19 pátého hradla **H5** typu NAND, jednak se vstupem 17 třetího invertoru **I3**. Výstup 18 třetího invertoru **I3** je spojen se vstupem T-článku, tvořeného první **L1** a druhou **L2** vzájemně vázanou indukčností a prvním kondenzátorem **C1**. Výstup T-článku je spojen jednak s třetím přizpůsobovacím odporem **R3**, připojeným na klad-

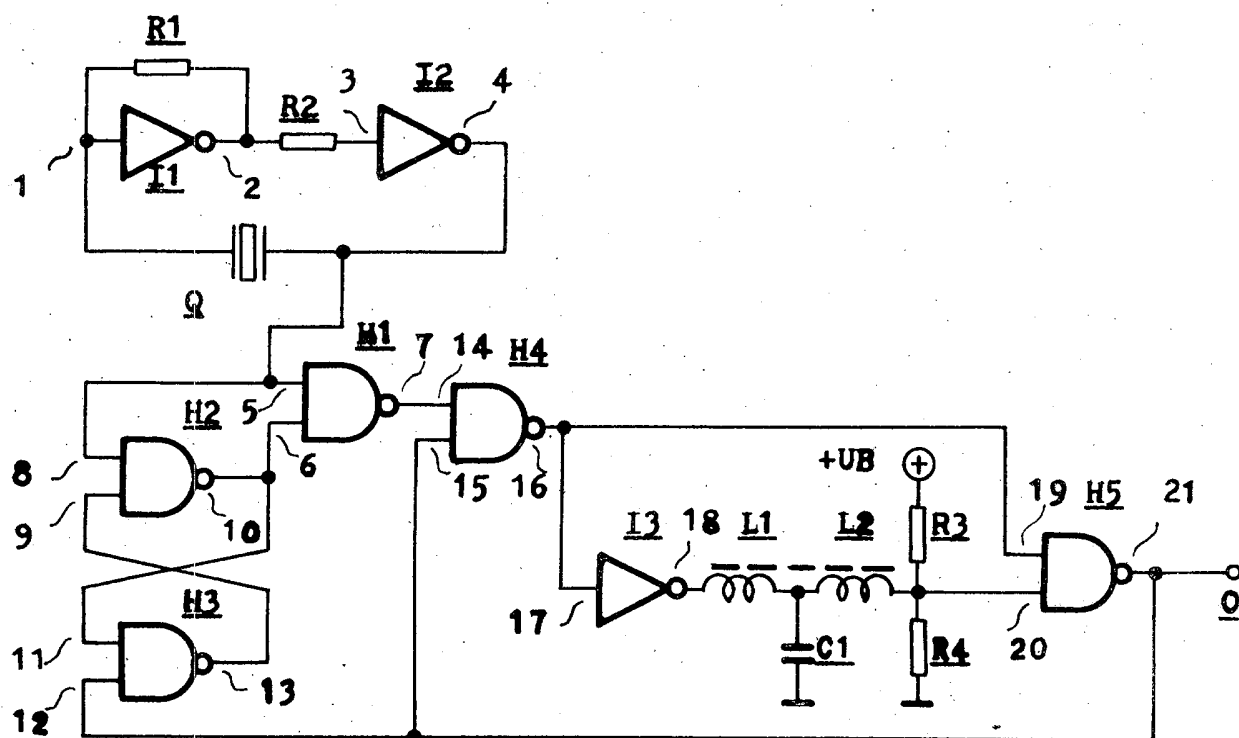
ný pól napájecího zdroje + UB a čtvrtým uzemněným přizpůsobovacím odporem **R4**, jednak s druhým vstupem 20 pátého hradla **H5** typu NAND, jehož výstup 21 je (jednak výstupem 0 zdroje hodinových impulsů, jednak je spojen s druhým vstupem 12 třetího hradla **H3** typu NAND a s druhým vstupem 15 čtvrtého hradla **H4** typu NAND. Funkce obvodu je znázorněna časovým diagramem na obr. 2 a je následovná:

První **I1** a druhý **I2** invertor tvoří s prvním **R1** a druhým **R2** linearizačním odporem a s piezoelektrickým krystalem **Q** základní stabilní oscilátor zdroje hodinových impulsů. První **R1** a druhý **R2** linearizační odpor nastavuje pracovní charakteristiku prvního **I1** a druhého **I2** invertoru do lineární pracovní oblasti, kmitočet oscilátoru je určen piezoelektrickým krystalem **Q**. Vzhledem k rozptýlu součástí oscilátoru není jednoznačně definována šířka impulsů na výstupu 4 druhého invertoru **I2**. Klopný obvod R-S, tvořený druhým **H2** a třetím **H3** hradlem typu NAND, je nastavován z výstupu základního oscilátoru a je nulován z výstupu zdroje hodinových impulsů. Ve spojení s prvním hradlem **H1** umožňuje tento klopný obvod R-S generovat na výstupu 7 prvního hradla **H1** puls pro výstupní monostabilní obvod, přičemž šířka tohoto impulsu je automaticky dána zpožděním obvodů tak, aby bylo zaručeno bezpečné spouštění výstupního monostabilního obvodu. Výstupní monostabilní obvod je tvořen čtvrtým **H4** a pátým **H5** hradlem typu NAND a třetím invertorem **I3**. Doba kyvu výstupního monostabilního obvodu je určena zpožděním t_z na T-článku, který je impedance přizpůsoben přizpůsobovacími odpory **R3** a **R4**. Změny středy výstupního signálu základního oscilátoru nemají vliv na šířku výstupního impulsu t_z , jak je znázorněno na časovém diagramu na obr. 2, který uvádí napěťové průběhy v důležitých uzlech zapojení.

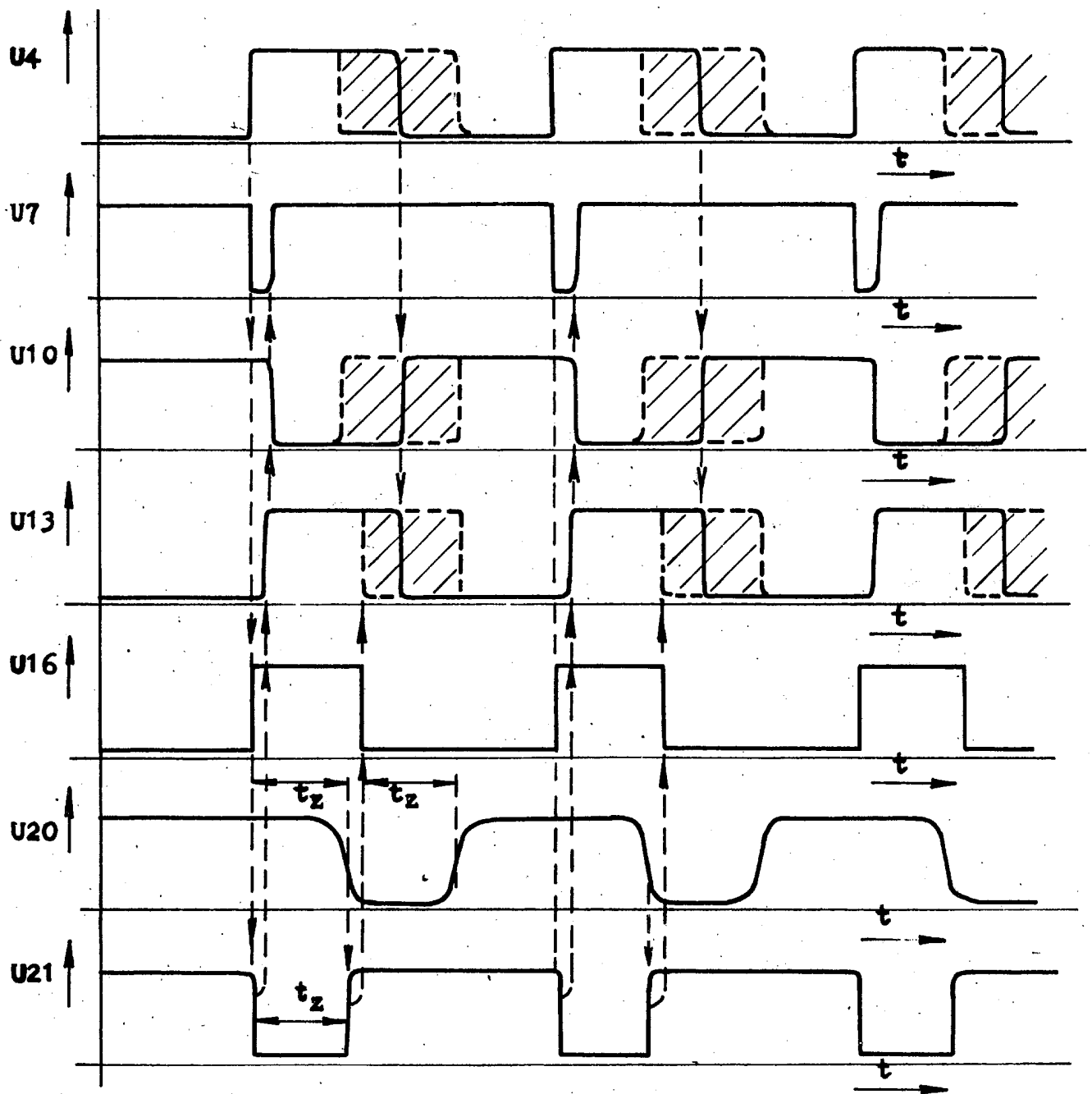
PŘEDMĚT VYNÁLEZU

1. Zapojení zdroje hodinových impulsů, vyznačené tím, že piezoelektrický krystal (**Q**) je spojen jedním vývodem jednak se vstupem (1) prvního invertoru (**I1**), jednak s prvním linearizačním odporem (**R1**), který je druhým koncem připojen na výstup (2) prvního invertoru (**I1**), propojený přes druhý linearizační odpor (**R2**) na vstup (3) druhého invertoru (**I2**), jehož výstup (4) je spojen jednak s druhým vývodem piezoelektrického krystalu (**Q**), jednak s jedním vstupem (5) prvního hradla (**H1**) typu NAND a s jedním vstupem (8) druhého hradla (**H2**) typu NAND, jehož druhý vstup (9) je spojen s výstupem (13) třetího hradla (**H3**) typu NAND, jehož první vstup (11) je spojen s výstupem (10) druhého hradla (**H2**), na který je současně připojen druhý vstup (6) prvního hradla (**H1**) typu NAND, přičemž výstup (7) prvního hradla (**H1**) typu NAND je spojen s jedním vstupem (14)

čtvrtého hradla (**H4**) typu NAND, jehož výstup (16) je spojen jednak s jedním vstupem (19) pátého hradla (**H5**) typu NAND, jednak se vstupem (17) třetího invertoru (**I3**), na jehož výstup (18) je připojena první indukčnost (**L1**) článku T, spojená jednak s kondenzátorem (**C1**), který je druhým pólem uzemněn, jednak s druhou vzájemně vázanou indukčností (**L2**), jež je připojena jak ke čtvrtému přizpůsobovacímu odporu (**R4**), který je druhým vývodem uzemněn, tak k třetímu přizpůsobovacímu odporu (**R3**), připojenému na napájecí zdroj (+UB), tak i k druhému vstupu (20) pátého hradla (**H5**) typu NAND, přičemž jeho výstup (21), tvořící výstup (0) celého obvodu, je spojen jednak s druhým vstupem (12) třetího hradla (**H3**) typu NAND, jednak s druhým vstupem (15) čtvrtého hradla (**H4**) typu NAND.



Obr. 1



Obr. 2