



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2022-0092258
(43) 공개일자 2022년07월01일

(51) 국제특허분류(Int. Cl.)
H02M 1/44 (2007.01) H01L 27/07 (2006.01)
H03F 1/22 (2006.01)
(52) CPC특허분류
H02M 1/44 (2013.01)
H01L 27/0711 (2013.01)
(21) 출원번호 10-2020-0183864
(22) 출원일자 2020년12월24일
심사청구일자 2020년12월24일

(71) 출원인
이엠코어텍 주식회사
울산광역시 울주군 언양읍 유니스트길 50 (106동504-1호(울산과학기술원))
울산과학기술원
울산광역시 울주군 언양읍 유니스트길 50
(72) 발명자
정상영
울산광역시 울주군 언양읍 유니스트길 50
김진국
울산광역시 울주군 언양읍 유니스트길 50
(74) 대리인
특허법인더웨이브

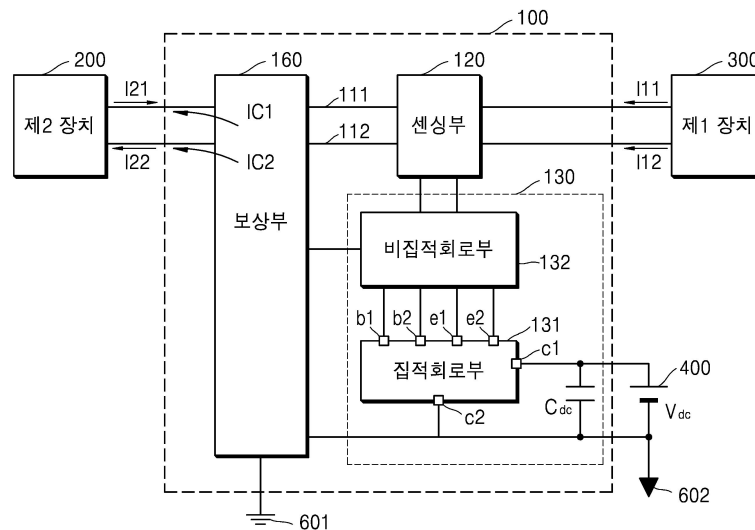
전체 청구항 수 : 총 6 항

(54) 발명의 명칭 단일 칩 집적회로를 포함하는 능동형 전류 보상 장치

(57) 요약

본 발명은, 적어도 둘 이상의 대전류 경로 각각에 공통 모드로 발생하는 노이즈를 능동적으로 보상하는 능동형 전류 보상 장치에 있어서, 상기 대전류 경로 상의 공통 모드 노이즈 전류에 대응하는 출력 신호를 생성하는 센싱부와, 상기 출력 신호를 증폭하여 증폭 전류를 생성하는 증폭부와, 상기 증폭 전류를 기초하여 보상 전류를 생성하고, 상기 보상 전류를 상기 적어도 둘 이상의 대전류 경로 각각에 흘리도록 하는 보상부를 포함하고, 상기 증폭부는 비집적회로부와 단일 칩의 집적회로를 포함하며, 상기 단일 칩의 집적회로에는 온도 변화에 따라 소자 특성이 달라지는 능동소자가 내재화되며, 상기 단일 칩의 집적회로는, 온도 변화에도 상기 증폭부가 일정 범위 내의 성능을 유지하도록 설계되는, 능동형 전류 보상 장치를 제공한다.

대표도 - 도1



(52) CPC특허분류
H03F 1/22 (2013.01)

이 발명을 지원한 국가연구개발사업

과제고유번호	1711108156
과제번호	2020R1A2C1005576
부처명	과학기술정보통신부
과제관리(전문)기관명	한국연구재단
연구사업명	개인기초연구(과기정통부)(R&D)
연구과제명	반도체 내 EMI 노이즈의 관측과 상쇄를 위한 회로 및 시스템 개발
기 여 율	1/2
과제수행기관명	울산과학기술원
연구기간	2020.03.01 ~ 2021.02.28

이 발명을 지원한 국가연구개발사업

과제고유번호	1711116792
과제번호	2020-0-00839-001
부처명	과학기술정보통신부
과제관리(전문)기관명	정보통신기획평가원
연구사업명	방송통신산업기술개발(R&D)
연구과제명	초연결 E-Vehicle 전력 및 신호 EMC 고도화 기술 개발
기 여 율	1/2
과제수행기관명	한국과학기술원
연구기간	2020.04.01 ~ 2020.12.31

명세서

청구범위

청구항 1

적어도 둘 이상의 대전류 경로 각각에 공통 모드로 발생하는 노이즈를 능동적으로 보상하는 능동형 전류 보상 장치에 있어서,

상기 대전류 경로 상의 공통 모드 노이즈 전류에 대응하는 출력 신호를 생성하는 센싱부;

상기 출력 신호를 증폭하여 증폭 전류를 생성하는 증폭부; 및

상기 증폭 전류에 기초하여 보상 전류를 생성하고, 상기 보상 전류를 상기 적어도 둘 이상의 대전류 경로 각각에 흘리도록 하는 보상부;를 포함하고,

상기 증폭부는 비집적회로부와 단일 칩의 집적회로를 포함하며,

상기 단일 칩의 집적회로에는 온도 변화에 따라 소자 특성이 달라지는 능동소자가 내재화되며,

상기 단일 칩의 집적회로는, 온도 변화에도 상기 증폭부가 일정 범위 내의 성능을 유지하도록 설계되는,

능동형 전류 보상 장치.

청구항 2

제1항에 있어서,

상기 단일 칩의 집적회로에는 npn BJT와 pnp BJT가 내재화되며,

상기 npn BJT의 베이스 노드와 상기 pnp BJT의 베이스 노드 사이에는 다이오드가 연결되는,

능동형 전류 보상 장치.

청구항 3

제2항에 있어서

상기 npn BJT의 이미터 노드와 상기 pnp BJT의 이미터 노드 사이에는 저항이 연결되는,

능동형 전류 보상 장치.

청구항 4

제3항에 있어서,

상기 다이오드는, 상기 저항을 흐르는 이미터 전류를 감소시키는 기능을 수행하는,

능동형 전류 보상 장치.

청구항 5

제3항에 있어서,

상기 다이오드 및 상기 저항은 상기 npn BJT 및 상기 pnp BJT의 DC 바이어스 전류를 조정하는,

능동형 전류 보상 장치.

청구항 6

제3항에 있어서,

상기 저항을 흐르는 이미터 전류는, 온도가 변화함에 따라 소정의 범위를 유지하는,

능동형 전류 보상 장치.

발명의 설명

기술 분야

[0001] 본 발명의 실시예들은 단일 칩 집적회로(one-chip IC)를 포함하는 능동형 전류 보상 장치에 관한 것으로, 전력 시스템에 연결되는 둘 이상의 대전류 경로 상에 공통 모드로 입력되는 노이즈를 능동적으로 보상하는 능동형 전류 보상 장치에 관한 것이다.

배경 기술

[0002] 일반적으로 가전용, 산업용 전기 제품이나 전기자동차와 같은 전기 기기들은 동작하는 동안 노이즈를 방출한다. 가령 전자 기기 내에서 전력 변환 장치의 스위칭 동작으로 인해 노이즈가 전력선을 통해 방출될 수 있다. 이러한 노이즈를 방지하면 인체에 유해할 뿐만 아니라 주변 부품 및 다른 전자 기기에 오동작 또는 고장을 야기한다. 이렇듯, 전자 기기가 다른 기기에 미치는 전자 장애를, EMI(Electromagnetic Interference)라고 하며, 그 중에서도, 와이어 및 기관 배선을 경유하여 전달되는 노이즈를 전도성 방출(Conducted Emission, CE) 노이즈라고 한다.

[0003] 전자 기기가 주변 부품 및 다른 기기에 고장을 일으키지 않고 동작하도록 하기 위해서, 모든 전자 제품에서 EMI 노이즈 방출량을 엄격히 규제하고 있다. 따라서 대부분의 전자 제품들은, 노이즈 방출량에 대한 규제를 만족하기 위해, EMI 노이즈 전류를 저감시키는 노이즈 저감 장치(예: EMI 필터)를 필수적으로 포함한다. 예를 들면, 에어컨과 같은 백색가전, 전기차, 항공, 에너지 저장 시스템(Energy Storage System, ESS) 등에서, EMI 필터가 필수적으로 포함된다. 종래의 EMI 필터는, 전도성 방출(CE) 노이즈 중 공통 모드(Common Mode, CM) 노이즈를 저감시키기 위해 공통 모드 choke(CM choke)를 이용한다. 공통 모드(CM) choke는 수동 필터(passive filter)로써, 공통 모드 노이즈 전류를 '억제'하는 역할을 한다.

[0004] 한편, 고전력 시스템에서 수동 EMI 필터의 노이즈 저감 성능을 유지하려면, 공통 모드 choke의 사이즈를 키우거나 개수를 늘려야 한다. 따라서 고전력 제품에서는 수동 EMI 필터의 크기와 가격이 매우 증가하게 된다.

발명의 내용

해결하려는 과제

[0005] 상기와 같은 수동 EMI 필터의 한계를 극복하기 위해, 능동 EMI 필터에 대한 관심이 대두되었다. 능동 EMI 필터는, EMI 노이즈를 감지하여, 상기 노이즈를 상쇄시키는 신호를 발생시킴으로써 EMI 노이즈를 제거할 수 있다. 능동 EMI 필터는, 감지된 노이즈 신호로부터 증폭 신호를 생성할 수 있는 능동회로(또는 증폭부)를 포함한다.

[0006] 능동 EMI 필터는 예를 들면 BJT(Bipolar Junction Transistor)를 포함할 수 있다. 그런데 BJT에 전류가 흐르면 열이 발생하면, BJT의 전류 이득이 증가하는 효과(또는 BJT의 내부 저항의 감소 효과)가 있다. 그러면 증가한 전류에 따라 다시 열이 발생하는 양성 피드백이 일어나게 된다. 이러한 양성 피드백으로 인해 계속 열이 증가하여 BJT가 손상되거나 원래의 특성을 잃게 되는 문제가 발생할 수 있다. 이러한 현상을 열 폭주(thermal runaway) 현상이라고 한다.

[0007] BJT를 사용하여 능동 EMI 필터의 증폭부를 구성할 시, 이러한 열 폭주 문제를 해결해야 한다.

[0008] 본 발명은 상기와 같은 문제를 극복하기 위해 안출된 것으로, 단일 칩 집적회로(one-chip IC)를 포함하는 능동형 전류 보상 장치를 제공하는 것을 목적으로 한다.

[0009] 그러나 이러한 과제는 예시적인 것으로, 이에 의해 본 발명의 범위가 한정되는 것은 아니다.

과제의 해결 수단

[0010] 본 발명의 일 실시예에 따른, 적어도 둘 이상의 대전류 경로 각각에 공통 모드로 발생하는 노이즈를 능동적으로 보상하는 능동형 전류 보상 장치는, 상기 대전류 경로 상의 공통 모드 노이즈 전류에 대응하는 출력 신호를 생성하는 센싱부; 상기 출력 신호를 증폭하여 증폭 전류를 생성하는 증폭부; 및 상기 증폭 전류에 기초하여 보상 전류를 생성하고, 상기 보상 전류를 상기 적어도 둘 이상의 대전류 경로 각각에 흘리도록 하는 보상부;를 포함하고, 상기 증폭부는 비집적회로부와 단일 칩의 집적회로를 포함하며, 상기 단일 칩의 집적회로에는 온도 변화

에 따라 소자 특성이 달라지는 능동소자가 내재화되며, 상기 단일 칩의 집적회로는, 온도 변화에도 상기 증폭부가 일정 범위 내의 성능을 유지하도록 설계될 수 있다.

- [0011] 일 실시예에 따르면, 상기 단일 칩의 집적회로에는 npn BJT와 pnp BJT가 내재화되며, 상기 npn BJT의 베이스 노드와 상기 pnp BJT의 베이스 노드 사이에는 다이오드가 연결될 수 있다.
- [0012] 일 실시예에 따르면, 상기 npn BJT의 이미터 노드와 상기 pnp BJT의 이미터 노드 사이에는 저항이 연결될 수 있다.
- [0013] 일 실시예에 따르면, 상기 다이오드는, 상기 저항을 흐르는 이미터 전류를 감소시키는 기능을 수행할 수 있다.
- [0014] 일 실시예에 따르면, 상기 다이오드 및 상기 저항은 상기 npn BJT 및 상기 pnp BJT의 DC 바이어스 전류를 조정할 수 있다.
- [0015] 일 실시예에 따르면, 상기 저항을 흐르는 이미터 전류는, 온도가 변화함에 따라 소정의 범위를 유지할 수 있다.
- [0016] 전술한 것 외의 다른 측면, 특징, 이점이 이하의 도면, 특허청구범위 및 발명의 상세한 설명으로부터 명확해질 것이다.

발명의 효과

- [0017] 상술한 바와 같이 이루어진 본 발명의 실시예들에 따른 능동형 전류 보상 장치는, 고전력 시스템에서, CM 초크로 구성된 수동 필터에 비하여 가격, 면적, 부피, 무게, 발열이 감소될 수 있다.
- [0018] 또한, 본 발명의 실시예들에 따른 능동형 전류 보상 장치는, 열 폭주(thermal runaway) 현상을 방지할 수 있다. 본 발명의 실시예들에 따른 능동형 전류 보상 장치는 BJT의 온도에 대한 양성 피드백과 음성 피드백을 함께 활용하여, 온도 변화에 걸쳐 일정한 전류 범위를 유지할 수 있다.
- [0019] 또한, 본 발명의 실시예들에 따른 능동형 전류 보상 장치에서, 온도 특성을 가지는 소자들이 단일 칩 집적회로(one-chip IC) 안에 형성되며 온도를 공유하기 때문에, 온도에 따른 소자들의 특성을 예측하기 용이할 수 있다.
- [0020] 따라서 온도 변화에도 제어가능하며 예측가능한 능동회로부(또는 증폭부)를 설계할 수 있다.
- [0021] 본 발명의 실시예들에 따른 증폭부는 단일 칩 집적회로를 포함함으로써, 상용 이산(discrete) 소자들로 구성되는 경우에 비하여, 전류-전압(I-V) 특성을 제어가능하게 디자인할 수 있다. 즉 본 발명의 실시예들에 따른 단일 칩 집적회로는 맞춤형으로 설계될 수 있다. 즉 단일 칩 집적회로 내부의 전류 및 전압이 제어가능할 수 있다.
- [0022] 또한, 본 발명의 실시예들에 따른 단일 칩 집적회로 및 이를 포함하는 능동형 전류 보상 장치는, 대량 생산에도 생산비용의 증가가 미미할 수 있다. 또한 반도체 소자의 개수 증가로 인한 사이즈 증가가 미미할 수 있다.
- [0023] 물론 이러한 효과에 의해 본 발명의 범위가 한정되는 것은 아니다.

도면의 간단한 설명

- [0024] 도 1은 본 발명의 일 실시예에 따른 능동형 전류 보상 장치(100)를 포함하는 시스템의 구성을 개략적으로 도시한다.
- 도 2는 도 1에 도시된 실시예의 보다 구체적인 일 예를 도시한 것으로, 본 발명의 일 실시예에 따른 능동형 전류 보상 장치(100A)를 개략적으로 도시한 다.
- 도 3은 도 2에 도시된 실시예의 보다 구체적인 일 예를 도시한 것으로, 본 발명의 일 실시예에 따른 능동형 전류 보상 장치(100A-1)를 개략적으로 도시한다.
- 도 4는 본 발명의 일 실시예에 따른 단일 칩 집적회로(one-chip IC)(131A)를 개략적으로 도시한다.
- 도 5는 도 4에 도시된 단일 칩 집적회로(131A)의 온도에 따른 바이어스 전압과 전류의 시뮬레이션 결과를 나타낸다.
- 도 6은 본 발명의 다른 일 실시예에 따른 능동형 전류 보상 장치(100A-2)의 구성을 개략적으로 도시한다.

발명을 실시하기 위한 구체적인 내용

- [0025] 본 발명은 다양한 변환을 가할 수 있고 여러 가지 실시예를 가질 수 있는 바, 특정 실시예들을 도면에 예시하고

상세한 설명에 상세하게 설명하고자 한다. 본 발명의 효과 및 특징, 그리고 그것들을 달성하는 방법은 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 다양한 형태로 구현될 수 있다.

- [0026] 이하, 첨부된 도면을 참조하여 본 발명의 실시예들을 상세히 설명하기로 하며, 도면을 참조하여 설명할 때 동일하거나 대응하는 구성 요소는 동일한 도면부호를 부여하고 이에 대한 중복되는 설명은 생략하기로 한다.
- [0027] 이하의 실시예에서, 제1, 제2 등의 용어는 한정적인 의미가 아니라 하나의 구성 요소를 다른 구성 요소와 구별하는 목적으로 사용되었다. 이하의 실시예에서, 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한, 복수의 표현을 포함한다. 이하의 실시예에서, 포함하다 또는 가지다 등의 용어는 명세서상에 기재된 특징, 또는 구성요소가 존재함을 의미하는 것이고, 하나 이상의 다른 특징들 또는 구성요소가 부가될 가능성을 미리 배제하는 것은 아니다. 도면에서는 설명의 편의를 위하여 구성요소들이 그 크기가 과장 또는 축소될 수 있다. 이하의 실시예에서, 구성요소, 부, 유닛, 모듈 등이 연결되었다고 할 때, 구성요소, 부, 유닛, 모듈들이 직접적으로 연결된 경우뿐만 아니라 구성요소, 부, 유닛, 모듈들 중간에 다른 구성요소, 부, 유닛, 모듈들이 개재되어 간접적으로 연결된 경우도 포함한다.
- [0029] 도 1은 본 발명의 일 실시예에 따른 능동형 전류 보상 장치(100)를 포함하는 시스템의 구성을 개략적으로 도시한다. 능동형 전류 보상 장치(100)는, 제1 장치(300)로부터 둘 이상의 대전류 경로(111, 112)를 통해 공통 모드(Common Mode, CM)로 입력되는 제1 전류(I11, I12)(예: EMI 노이즈 전류)를 능동적으로 보상할 수 있다.
- [0030] 도 1을 참조하면, 능동형 전류 보상 장치(100)는, 센싱부(120), 증폭부(130), 및 보상부(160)를 포함할 수 있다.
- [0031] 본 명세서에서 제1 장치(300)는 제2 장치(200)가 공급하는 전원을 사용하는 다양한 형태의 전력 시스템일 수 있다. 가령 제1 장치(300)는 제2 장치(200)가 공급하는 전원을 이용하여 구동되는 부하일 수 있다. 또한 제1 장치(300)는 제2 장치(200)가 공급하는 전원을 이용하여 에너지를 저장하고, 저장된 에너지를 이용하여 구동되는 부하(예컨대 전기 자동차)일 수 있다. 다만 이에 한정되지 않는다.
- [0032] 본 명세서에서 제2 장치(200)는 제1 장치(300)에 전원을 전류 및/또는 전압의 형태로 공급하기 위한 다양한 형태의 시스템일 수 있다. 제2 장치(200)는 저장된 에너지를 공급하는 장치일 수 있다. 다만 이에 한정되지 않는다.
- [0033] 제1 장치(300) 측에는 전력 변환 장치가 위치할 수 있다. 예를 들면 상기 전력 변환 장치의 스위칭 동작에 의해 제1 전류(I11, I12)가 전류 보상 장치(100)에 입력될 수 있다. 즉, 제1 장치(300) 측은 노이즈 소스에 대응할 수 있으며, 제2 장치(200) 측은 노이즈 리시버에 대응할 수 있다.
- [0034] 둘 이상의 대전류 경로(111, 112)는 제2 장치(200)에 의해 공급되는 전원, 즉 제2 전류(I21, I22)를 제1 장치(300)에 전달하는 경로일 수 있는데, 예컨대 전력선일 수 있다. 예를 들면, 둘 이상의 대전류 경로(111, 112) 각각은 라이브선(Live line)과 중성선(Neutral line)일 수 있다. 대전류 경로(111, 112)의 적어도 일부는 전류 보상 장치(100)를 통과할 수 있다. 제2 전류(I21, I22)는, 제2 주파수 대역의 주파수를 갖는 교류 전류일 수 있다. 제2 주파수 대역은 예를 들면, 50Hz 내지 60Hz 대역일 수 있다.
- [0035] 또한 둘 이상의 대전류 경로(111, 112)는, 제1 장치(300)에서 발생한 노이즈, 즉 제1 전류(I11, I12)가 제2 장치(200)에 전달되는 경로일 수도 있다. 제1 전류(I11, I12)는 둘 이상의 대전류 경로(111, 112) 각각에 대해 공통 모드(Common Mode)로 입력될 수 있다. 제1 전류(I11, I12)는 다양한 원인에 의해 제1 장치(300)에서 의도치 않게 발생하는 전류일 수 있다. 가령 제1 전류(I11, I12)는 제1 장치(300)와 주변 환경 사이의 가상의 커패시턴스(Capacitance)에 의해 발생하는 노이즈 전류일 수 있다. 또는 제1 전류(I11, I12)는, 제1 장치(300)의 전력 변환 장치의 스위칭 동작에 의해 발생하는 노이즈 전류일 수 있다. 제1 전류(I11, I12)는 제1 주파수 대역의 주파수를 갖는 전류일 수 있다. 제1 주파수 대역은 전술한 제2 주파수 대역보다 높은 주파수 대역일 수 있다. 제1 주파수 대역은 예를 들면, 150KHz 내지 30MHz 대역일 수 있다.
- [0036] 한편 둘 이상의 대전류 경로(111, 112)는 도 1에 도시된 바와 같이 두 개의 경로를 포함할 수도 있고, 도 6에 도시된 바와 같이 세 개의 경로를 포함할 수도 있다. 뿐만 아니라, 둘 이상의 대전류 경로(111, 112)는 네 개의 경로를 포함할 수도 있다. 대전류 경로(111, 112)의 수는 제1 장치(300) 및/또는 제2 장치(200)가 사용하는 전원의 종류 및/또는 형태에 따라 달라질 수 있다.

- [0037] 센싱부(120)는 둘 이상의 대전류 경로(111, 112) 상의 제1 전류(I11, I12)를 감지하고, 제1 전류(I11, I12)에 대응되는 출력 신호를 생성할 수 있다. 즉, 센싱부(120)는 대전류 경로(111, 112) 상의 제1 전류(I11, I12)를 감지하는 수단을 의미할 수 있다. 센싱부(120)에는, 제1 전류(I11, I12)의 센싱을 위하여 대전류 경로(111, 112)의 적어도 일부가 통과할 수 있지만, 센싱부(120) 내에서 센싱에 의한 출력 신호가 생성되는 부분은, 대전류 경로(111, 112)와 절연될 수 있다. 예를 들면 센싱부(120)는 센싱 변압기로 구현될 수 있다. 센싱 변압기는 대전류 경로(111, 112)와 절연된 상태에서 대전류 경로(111, 112) 상의 제1 전류(I11, I12)를 감지할 수 있다. 다만, 센싱부(120)는 센싱 변압기에 한정되지 않는다.
- [0038] 일 실시예에 따르면, 센싱부(120)는 증폭부(130)의 입력단과 차동(differential)으로 연결될 수 있다.
- [0039] 증폭부(130)는 센싱부(120)에 전기적으로 연결되어, 센싱부(120)가 출력한 출력 신호를 증폭하여, 증폭된 출력 신호를 생성할 수 있다. 본 발명에서 증폭부(130)에 의한 '증폭'은 증폭 대상의 크기 및/또는 위상을 조절하는 것을 의미할 수 있다. 증폭부(130)는 다양한 수단으로 구현될 수 있으며, 능동 소자를 포함할 수 있다. 일 실시예에서, 증폭부(130)는 BJT(Bipolar Junction Transistor)를 포함할 수 있다. 예를 들면 증폭부(130)는 BJT 이외에 저항과 커패시터 등 복수의 수동 소자들을 포함할 수 있다. 다만 이에 한정되지 않으며, 본 발명에서 설명하는 '증폭'을 위한 수단은 본 발명의 증폭부(130)로 제한 없이 사용될 수 있다.
- [0040] 일 실시예에 따르면 증폭부(130)의 제2 기준전위(602)와 전류 보상 장치(100)의 제1 기준전위(601)는 서로 구분될 수 있다. 예를 들어 증폭부(130)가 대전류 경로(111, 112)와 절연되는 경우에, 증폭부(130)의 제2 기준전위(602)와 전류 보상 장치(100)의 제1 기준전위(601)는 서로 구분될 수 있다.
- [0041] 다만 본 발명은 이에 한정되지 않는다. 예를 들어 증폭부(130)가 대전류 경로(111, 112)와 비절연되는 경우에는, 증폭부의 기준전위와 전류 보상 장치의 기준전위는 구분되지 않을 수 있다.
- [0042] 본 발명의 다양한 실시예들에 따른 증폭부(130)는 단일 칩 집적회로(one-chip integrated circuit)(131) 및 비 집적회로부(non-integrated circuit unit)(132)를 포함할 수 있다. 단일 칩 집적회로(one-chip IC)(131)는 능동형 전류 보상 장치(100)의 필수 구성요소를 포함할 수 있다. 필수 구성요소는 능동소자를 포함할 수 있다. 즉 증폭부(130)에 포함된 능동소자는, 단일 칩 집적회로(131)에 집적될 수 있다. 증폭부(130) 중 비집적회로부(132)는 능동소자를 포함하지 않을 수 있다. 집적회로(131)는 능동소자뿐 아니라 수동소자를 더 포함할 수 있다.
- [0043] 본 발명의 실시예에 따른 집적회로(131)는 물리적으로 하나의 IC 칩일 수 있다. 본 발명의 실시예에 따른 집적회로(131)는 다양한 디자인의 능동형 전류 보상 장치(100)에 적용될 수 있다. 본 발명의 실시예에 따른 단일 칩 집적회로(131)는, 독립된 모듈로서 범용성을 가지고 다양한 디자인의 전류 보상 장치(100)에 적용될 수 있다.
- [0044] 본 발명의 실시예에 따른 비집적회로부(132)는 능동형 전류 보상 장치(100)의 디자인에 따라 변형될 수 있다.
- [0045] 단일 칩 집적회로(one-chip IC)(131)는 비집적회로부(132)에 연결되기 위한 단자(b1, b2, e1, e2)를 포함할 수 있다. 집적회로(131)와 비집적회로부(132)는 함께 결합하여, 증폭부(130)로서 기능할 수 있다. 집적회로(131)와 비집적회로부(132)의 조합은, 센싱부(120)로부터 출력된 출력신호로부터, 증폭 신호를 생성하는 기능을 수행할 수 있다. 상기 증폭 신호는 보상부(160)에 입력될 수 있다.
- [0046] 집적회로(131) 및 비집적회로부(132)를 포함하는 증폭부(130)의 상세한 구성의 예들은 도 3, 도 5, 및 도 6을 참조하여 후술된다.
- [0047] 증폭부(130)는 제1 장치(300) 및/또는 제2 장치(200)와 구분되는 전원장치(400)로부터 전원을 공급받을 수 있다. 증폭부(130)는 전원장치(400)로부터 전원을 공급받아, 센싱부(120)가 출력한 출력신호를 증폭하여 증폭 전류를 생성할 수 있다.
- [0048] 전원장치(400)는 제1 장치(300) 및 제2 장치(200)와 무관한 전원으로부터 전원을 공급 받아 증폭부(130)의 입력 전원을 생성하는 장치일 수 있다. 선택적으로 전원장치(400)는 제1 장치(300) 및 제2 장치(200) 중 어느 하나의 장치로부터 전원을 공급 받아 증폭부(130)의 입력 전원을 생성하는 장치일 수도 있다.
- [0049] 단일 칩 집적회로(one-chip IC)(131)는 전원장치(400)와 연결되기 위한 단자(c1), 제2 기준전위(602)와 연결되기 위한 단자(c2), 및 비집적회로부(132)와 연결되기 위한 단자(b1, b2, e1, e2)를 포함할 수 있다. 다른 실시예에서 단일 칩 집적회로(131)는 다른 기능을 위한 단자를 더 포함할 수도 있다.
- [0050] 전원장치(400)는 증폭부(130)를 구동하기 위하여, 제2 기준전위(602)를 기준으로 하는 직류(DC) 전압 V_{dc} 를 공급

할 수 있다. 전원장치(400)에는 V_{dc} 에 대한 감결합 커패시터 C_{dc} 가 병렬 연결될 수 있다. 커패시터 C_{dc} 는 집적회로(131)의 외부에 연결되되, 전원 단자(c1)와 제2 기준전위에 대응하는 단자(c2)의 사이에 연결될 수 있다.

- [0051] 증폭부(130)에서 집적회로(131)를 제외한 나머지 구성들은 비집적회로부(132)에 포함될 수 있다. 따라서 커패시터 C_{dc} 가 비집적회로부(132)에 포함된다고 할 수도 있을 것이다.
- [0052] 보상부(160)는, 증폭부(130)에 의해 증폭된 출력 신호에 기초하여 보상 전류(IC1, IC2)를 생성할 수 있다. 보상부(160)의 출력 측은 대전류 경로(111, 112)에 보상 전류(IC1, IC2)를 흘려주기 위해 대전류 경로(111, 112)와 연결될 수 있다.
- [0053] 일 실시예에 따르면 보상부(160)의 출력 측은 증폭부(130)와는 절연될 수 있다. 예를 들면 보상부(160)는, 상기 절연을 위해 보상 변압기를 포함할 수 있다. 예를 들면 상기 보상 변압기의 1차 측은 증폭부(130)의 출력 신호가 흐르고, 보상 변압기의 2차 측은 상기 출력 신호에 기초한 보상 전류가 생성될 수 있다.
- [0054] 다만 본 발명은 이에 한정되지 않는다. 다른 일 실시예에 따르면 같이 보상부(160)의 출력 측은 증폭부(130)와 비절연될 수도 있다. 이 경우 증폭부(130)는 대전류 경로(111, 112)와 비절연될 수 있다.
- [0055] 보상부(160)는 제1 전류(I11, I12)를 상쇄시키기 위하여, 둘 이상의 대전류 경로(111, 112) 각각을 통해 보상 전류(IC1, IC2)를 대전류 경로(111, 112)에 주입(inject)시킬 수 있다. 보상 전류(IC1, IC2)는, 제1 전류(I11, I12)와 크기가 동일하고 위상이 반대일 수 있다.
- [0057] 도 2는 도 1에 도시된 실시예의 보다 구체적인 일 예를 도시한 것으로, 본 발명의 일 실시예에 따른 능동형 전류 보상 장치(100A)를 개략적으로 도시한 다. 능동형 전류 보상 장치(100A)는 제1 장치(300)와 연결되는 두 개의 대전류 경로(111, 112) 각각에 공통 모드로 입력되는 제1 전류(I11, I12)(예: 노이즈 전류)를 능동적으로 보상할 수 있다.
- [0058] 도 2를 참조하면, 능동형 전류 보상 장치(100A)는, 센싱 변압기(120A), 증폭부(130), 및 보상부(160A)를 포함할 수 있다.
- [0059] 일 실시예에서, 전술한 센싱부(120)는 센싱 변압기(120A)를 포함할 수 있다. 이 때 센싱 변압기(120A)는 대전류 경로(111, 112)와 절연된 상태에서 대전류 경로(111, 112) 상의 제1 전류(I11, I12)를 감지하기 위한 수단일 수 있다. 센싱 변압기(120A)는 제1 장치(300) 측으로부터 대전류 경로(111, 112)(예: 전력선)로 입력되는 노이즈 전류인 제1 전류(I11, I12)를 센싱할 수 있다.
- [0060] 센싱 변압기(120A)는, 대전류 경로(111, 112) 상에 배치되는 1차 측(121A), 및 증폭부(130)의 입력단과 차동(differential)으로 연결된 2차 측(122A)을 포함할 수 있다. 센싱 변압기(120A)는 대전류 경로(111, 112) 상에 배치되는 1차 측(121A)(예: 1차 권선)에서, 제1 전류(I11, I12)에 의해 유도되는 자속 밀도에 기초하여 2차 측(122A)(예: 2차 권선)에 유도 전류를 생성할 수 있다. 상기 센싱 변압기(120A)의 1차 측(121A)은, 예를 들면 하나의 코어에 제1 대전류 경로(111) 및 제2 대전류 경로(112)가 각각 감겨있는 권선일 수 있다. 다만 이에 한정되지 않으며, 상기 센싱 변압기(120A)의 1차 측(121A)은, 제1 대전류 경로(111) 및 제2 대전류 경로(112)가 상기 코어를 통과하는 형태일 수도 있다.
- [0061] 구체적으로, 제1 대전류 경로(111)(예: 라이브선) 상의 제1 전류(I11)에 의해 유도되는 자속 밀도와, 제2 대전류 경로(112)(예: 중성선) 상의 제1 전류(I12)에 의해 유도되는 자속 밀도가 서로 중첩(또는 보강)되도록 구성될 수 있다. 이 때, 대전류 경로(111, 112) 상에는 제2 전류(I21, I22)도 흐르는데, 제1 대전류 경로(111) 상의 제2 전류(I21)에 의해 유도되는 자속 밀도와, 제2 대전류 경로(112) 상의 제1 전류(I22)에 의해 유도되는 자속 밀도는 서로 상쇄되도록 구성될 수 있다. 또한 일 예를 들면, 센싱 변압기(120A)는 제1 주파수 대역(예를 들어 150KHz 내지 30MHz의 범위를 갖는 대역)의 제1 전류(I11, I12)에 의해 유도되는 자속 밀도의 크기가 제2 주파수 대역(예를 들어 50Hz 내지 60Hz의 범위를 갖는 대역)의 제2 전류(I21, I22)에 의해 유도되는 자속 밀도의 크기보다 크도록 구성될 수 있다.
- [0062] 이와 같이 센싱 변압기(120A)는 제2 전류(I21, I22)에 의해 유도되는 자속 밀도가 서로 상쇄될 수 있게 구성되어, 제1 전류(I11, I12)만이 감지되도록 할 수 있다. 즉, 센싱 변압기(120A)의 2차 측(122A)에 유도되는 전류는, 제1 전류(I11, I12)가 일정 비율로 변환된 전류일 수 있다.
- [0063] 예를 들어, 센싱 변압기(120A)에서, 1차 측(121A)과 2차 측(122A)의 권선비가 $1:N_{sen}$ 이고, 센싱 변압기(120A)의

1차 측(121A)의 셀프 인덕턴스가 L_{sen} 이라고 하면, 2차 측(122A)은, $N_{sen}^2 \cdot L_{sen}$ 의 셀프 인덕턴스를 가질 수 있다. 이 때, 2차 측(122A)에 유도되는 전류는, 제1 전류(I11, I12)의 $1/N_{sen}$ 배이다. 일 예에서, 센싱 변압기(120A)의 1차 측(121A)과 2차 측(122A)은, k_{sen} 의 결합 계수(coupling coefficient)로 결합될 수 있다.

[0064] 센싱 변압기(120A)의 2차 측(122A)은, 증폭부(130)의 입력단에 연결될 수 있다. 예를 들면 센싱 변압기(120A)의 2차 측(122A)은, 증폭부(130)의 입력단과 차동으로 연결되어, 증폭부(130)에게 유도 전류 또는 유도 전압을 제공할 수 있다.

[0065] 증폭부(130)는, 센싱 변압기(120A)에 의해 감지되어 2차 측(122A)에 유도되는 전류를 증폭시킬 수 있다. 예를 들면 증폭부(130)는, 상기 유도 전류의 크기를 일정 비율로 증폭시키거나, 및/또는 위상을 조절할 수 있다.

[0066] 본 발명의 다양한 실시예들에 따르면, 증폭부(130)는 단일 칩 집적회로(one-chip IC)(131)와, 상기 단일 칩 이외의 구성인 비집적회로부(132)를 포함할 수 있다.

[0067] 집적회로(131)는 능동소자를 포함할 수 있다. 집적회로(131)는 능동소자를 구동하기 위해 제2 기준전위(602)를 기준으로 하는 전원장치(400)에 연결될 수 있다. 제2 기준전위(602)는 전류 보상 장치(100A)(또는 보상부(160A))의 제1 기준전위(601)와 구분될 수 있다.

[0068] 단일 칩 집적회로(131)에는 전원장치(400)와 연결되기 위한 단자(c1), 제2 기준전위(602)와 연결되기 위한 단자(c2), 및 비집적회로부(132)와 연결되기 위한 단자(b1, b2, e1, e2)가 형성될 수 있다.

[0069] 보상부(160A)는, 전술한 보상부(160)의 일 예일 수 있다. 일 실시예에서 보상부(160A)는, 보상 변압기(140A) 및 보상 커패시터부(150A)를 포함할 수 있다. 전술한 증폭부(130)에 의해 증폭된 증폭 전류는, 보상 변압기(140A)의 1차 측(141A)으로 흐를 수 있다.

[0070] 일 실시예에 따른 보상 변압기(140A)는, 능동소자를 포함하는 증폭부(130)를 대전류 경로(111, 112)로부터 절연시키기 위한 수단일 수 있다. 즉 보상 변압기(140A)는 대전류 경로(111, 112)와 절연된 상태에서, 증폭 전류에 기초하여 대전류 경로(111, 112)에 주입하기 위한 보상 전류를 (2차 측(142A)에) 생성하기 위한 수단일 수 있다.

[0071] 보상 변압기(140A)는, 증폭부(130)의 출력단과 차동(differential)으로 연결되는 1차 측(141A), 및 대전류 경로(111, 112)와 연결되는 2차 측(142A)을 포함할 수 있다. 보상 변압기(140A)는 1차 측(141A)(예: 1차 권선)을 흐르는 증폭 전류에 의해 유도되는 자속 밀도에 기초하여 2차 측(142A)(예: 2차 권선)에 보상 전류를 유도할 수 있다.

[0072] 이 때 2차 측(142A)은 후술하는 보상 커패시터부(150A)와 전류 보상 장치(100A)의 제1 기준전위(601)를 연결하는 경로상에 배치될 수 있다. 즉, 2차 측(142A)의 일 단은 보상 커패시터부(150A)를 통해 대전류 경로(111, 112)와 연결되고, 2차 측(142A)의 타 단은 능동형 전류 보상 장치(100A)의 제1 기준전위(601)와 연결될 수 있다. 한편, 보상 변압기(140A)의 1차 측(141A), 증폭부(130), 및 센싱 변압기(120A)의 2차 측(122A)은 능동형 전류 보상 장치(100A)의 나머지 구성요소들과 구분되는 제2 기준전위(602)와 연결될 수 있다. 일 실시예에 따른 전류 보상 장치(100A)의 제1 기준전위(601)와 증폭부(130)의 제2 기준전위(602)는 구분될 수 있다.

[0073] 이와 같이 일 실시예에 따른 전류 보상 장치(100A)는 보상 전류를 생성하는 구성요소에 대해서 나머지 구성요소와 상이한 기준전위(즉, 제2 기준전위(602))를 사용하고, 별도의 전원장치(400)를 사용함으로써 보상 전류를 생성하는 구성요소가 절연된 상태에서 동작하도록 할 수 있으며, 이로써 능동형 전류 보상 장치(100A)의 신뢰도를 향상시킬 수 있다. 다만 본 발명에 따른 집적회로(131)와 비집적회로부(132)를 포함하는 능동형 전류 보상 장치는 이러한 절연 구조에 한정된 것은 아니다. 본 발명의 다른 일 실시예에 따른 능동형 전류 보상 장치는 대전류 경로와 비절연될 수도 있다.

[0074] 일 실시예에 따른 보상 변압기(140A)에서, 1차 측(141A)과 2차 측(142A)의 권선비가 $1:N_{inj}$ 이고, 보상 변압기(140A)의 1차 측(141A)의 셀프 인덕턴스가 L_{inj} 이라고 하면, 2차 측(142A)은, $N_{inj}^2 \cdot L_{inj}$ 의 셀프 인덕턴스를 가질 수 있다. 이 때, 2차 측(142A)에 유도되는 전류는, 1차 측(141A)에 흐르는 전류(즉, 증폭 전류)의 $1/N_{inj}$ 배이다. 일 예에서, 보상 변압기(140A)의 1차 측(141A)과 2차 측(142A)은, k_{inj} 의 결합 계수(coupling coefficient)로 결합될 수 있다.

- [0075] 보상 변압기(140A)를 통해 변환된 전류는, 보상 커패시터부(150A)를 통해 대전류 경로(111, 112)(예: 전력선)에 보상 전류(IC1, IC2)로써 주입될 수 있다. 따라서, 보상 전류(IC1, IC2)는, 제1 전류(I11, I12)를 상쇄시키기 위해, 제1 전류(I11, I12)와 크기가 같고 위상이 반대일 수 있다. 따라서, 증폭부(130)의 전류이득의 크기는 $N_{sen} \cdot N_{inj}$ 가 되도록 설계될 수 있다. 하지만 실제 상황에서 자기 결합 손실이 발생할 수 있으므로, 증폭부(130)의 목표 전류이득은 $N_{sen} \cdot N_{inj}$ 보다 높게 설계될 수 있다.
- [0076] 보상 커패시터부(150A)는 전술한 바와 같이 보상 변압기(140A)에 의해 생성된 전류가 두 개의 대전류 경로(111, 112) 각각으로 흐르는 경로를 제공할 수 있다.
- [0077] 보상 커패시터부(150A)는, 일 단이 보상 변압기(140A)의 2차 측(142A)과 연결되고, 타 단이 대전류 경로(111, 112) 각각과 연결되는 Y-커패시터(Y-capacitor, Y-cap)를 포함할 수 있다. 예를 들면 두 Y-cap의 일 단은 보상 변압기(140A)의 2차 측(142A)과 연결되는 노드를 공유하며, 상기 두 Y-cap 각각의 반대 단은 각각 제1 대전류 경로(111) 및 제2 대전류 경로(112)와 연결되는 노드를 가질 수 있다.
- [0078] 보상 커패시터부(150A)는, 보상 변압기(140A)에 의해 유도된 보상 전류(IC1, IC2)를 전력선에 흘려줄 수 있다. 보상 전류(IC1, IC2)가 제1 전류(I11, I12)를 보상(또는 상쇄)함으로써, 전류 보상 장치(100A)는 노이즈를 저감시킬 수 있다.
- [0079] 한편, 보상 커패시터부(150A)는, 보상 커패시터를 통해 두 개의 대전류 경로(111, 112) 사이에 흐르는 전류(IL1)가 제1 임계 크기 미만인 되도록 구성될 수 있다. 또한 보상 커패시터부(150A)는 보상 커패시터를 통해 두 개의 대전류 경로(111, 112) 각각과 제1 기준전위(601) 사이에 흐르는 전류(IL2)가 제2 임계 크기 미만인 되도록 구성될 수 있다.
- [0080] 일 실시예에 따른 능동형 전류 보상 장치(100A)는, 보상 변압기(140A) 및 센싱 변압기(120A)를 이용함으로써, 절연형(isolated) 구조를 실현할 수 있다.
- [0082] 도 3은 도 2에 도시된 실시예의 보다 구체적인 일 예를 도시한 것으로, 본 발명의 일 실시예에 따른 능동형 전류 보상 장치(100A-1)를 개략적으로 도시한다. 도 3에 도시된 능동형 전류 보상 장치(100A-1), 증폭부(130A), 및 집적회로(131A)는, 도 2에 도시된 능동형 전류 보상 장치(100A), 증폭부(130), 및 집적회로(131)의 예시들이다.
- [0083] 일 실시예에 따른 능동형 전류 보상 장치(100A-1)는, 센싱 변압기(120A), 증폭부(130A), 보상 변압기(140A), 및 보상 커패시터부(150A)를 포함할 수 있다. 일 실시예에서 능동형 전류 보상 장치(100A-1)는 출력 측(즉, 제2 장치(200) 측)에, 감결합 커패시터부(170A)를 더 포함할 수 있다. 다른 실시예에서 감결합 커패시터부(170A)는 생략될 수도 있다. 센싱 변압기(120A), 보상 변압기(140A), 및 보상 커패시터부(150A)에 대한 설명은 중복되므로 생략한다.
- [0084] 일 실시예에서, 센싱 변압기(120A)에 의해 2차 측(122A)에서 유도된 유도 전류는, 증폭부(130A)에 차동(differential)으로 입력될 수 있다.
- [0085] 일 실시예에 따른 능동형 전류 보상 장치(100A-1)의 증폭부(130A)는, 단일 칩 집적회로(131A) 및 비집적회로부를 포함할 수 있다. 증폭부(130A)에서 집적회로(131A)를 제외한 나머지 구성들은 비집적회로부에 포함될 수 있다. 본 발명의 실시예들에서 집적회로(131A)는 물리적으로 하나의 칩에 구현된다. 비집적회로부에 포함된 구성들은 개별(discrete) 상용소자일 수 있다. 비집적회로부는 실시예에 따라 다르게 구현될 수 있다. 비집적회로부는, 동일한 단일 칩 집적회로(131A)가 다양한 디자인의 능동형 전류 보상 장치(100)에 적용될 수 있도록 변형될 수 있다.
- [0086] 단일 칩 집적회로(131A)는 npn BJT(11), pnp BJT(12), 다이오드(13), 및 하나 이상의 저항을 포함할 수 있다.
- [0087] 일 실시예에서 집적회로(131A)에 포함된 하나 이상의 저항은 R_{npn} , R_{pnp} , 및/또는 R_e 를 포함할 수 있다. 집적회로(131A) 내에서, 저항 R_{npn} 은 npn BJT(11)의 콜렉터(collector) 노드와 베이스(base) 노드를 이을 수 있다. 집적회로(131A) 내에서, 저항 R_{pnp} 은 pnp BJT(12)의 콜렉터 노드와 베이스 노드를 이을 수 있다. 집적회로(131A) 내에서, 저항 R_e 는 npn BJT(11)의 이미터(emitter) 노드와 pnp BJT(12)의 이미터 노드를 이을 수 있다.
- [0088] 전원장치(400)는 증폭부(130A)를 구동하기 위하여, npn BJT(11)의 콜렉터 노드와 pnp BJT(12)의 콜렉터 노드 사

이에 DC 전압 V_{dc} 을 공급할 수 있다. pnp BJT(12)의 콜렉터 노드는 제2 기준전위(602)에 대응할 수 있으며, npn BJT(11)의 콜렉터 노드는 제2 기준전위(602)를 기준으로 하는, 전원장치(400)의 공급 전압(V_{dc})에 대응할 수 있다.

- [0089] 일 실시예에서 바이어싱(biasing) 다이오드(13)는 집적회로(131A) 내에서 npn BJT(11)의 베이스 노드와 pnp BJT(12)의 베이스 노드를 이을 수 있다. 즉 다이오드(13)의 일 단은 npn BJT(11)의 베이스 노드에 연결되고, 다이오드(13)의 타 단은 pnp BJT(12)의 베이스 노드에 연결될 수 있다.
- [0090] 본 발명의 실시예들에 따르면, 집적회로부(131A)에 포함되는 저항 R_{npn} , R_{pnp} , R_e , 및/또는 바이어싱 다이오드(13)는 BJT(11, 12)의 DC 바이어스(bias)에 사용될 수 있다. 본 발명의 일 실시예에서 저항 R_{npn} , R_{pnp} , R_e , 및 바이어싱 다이오드(13)는 다양한 능동형 전류 보상 장치(100, 100A)에서 범용적 구성이므로, 단일 칩(one-chip)의 집적회로부(131A)에 집적될 수 있다.
- [0091] 본 발명의 실시예에 따른 단일 칩 집적회로(one-chip IC)(131A)는 npn BJT(11)의 베이스에 대응하는 단자(b1), npn BJT(11)의 콜렉터에 대응하는 단자(c1), npn BJT(11)의 이미터에 대응하는 단자(e1), pnp BJT(12)의 베이스에 대응하는 단자(b2), pnp BJT(12)의 콜렉터에 대응하는 단자(c1), 및 pnp BJT(12)의 이미터에 대응하는 단자(e1)를 포함할 수 있다. 다만 이에 한정되지 않으며, 단일 칩 집적회로(131A)는, 상기 단자 b1, b2, c1, c2, e1, 및 e2 이외에 다른 단자를 더 포함할 수 있다.
- [0092] 다양한 실시예들에서, 단일 칩 집적회로(131A)의 단자 b1, b2, c1, c2, e1, 및 e2 중 적어도 하나는 비집적회로부에 연결될 수 있다. 단일 칩 집적회로(131A)와 비집적회로부는 함께 결합하여, 일 실시예에 따른 증폭부(130A)로서 기능할 수 있다.
- [0093] 일 실시예에서, 비집적회로부는 커패시터 C_b , C_e , 및 C_{dc} , 임피던스 Z_1 와 Z_2 를 포함할 수 있다.
- [0094] 일 실시예에 따르면, 집적회로(one-chip IC)(131A) 칩의 베이스 단자(b1, b2)에는 각각 비집적회로부의 커패시터 C_b 가 연결될 수 있다. 집적회로(131A) 칩의 이미터 단자(e1, e2)에는 각각 비집적회로부의 커패시터 C_e 가 연결될 수 있다. 집적회로(131A)의 외부에서, pnp BJT(12)의 콜렉터 단자(c2)는 제2 기준전위(602)에 연결될 수 있다. 집적회로(131A)의 외부에서, 양 콜렉터 단자(c1, c2) 사이에 전원장치(400)가 연결될 수 있다. 집적회로(131A)의 외부에서 양 콜렉터 단자(c1, c2) 사이에 비집적회로부의 커패시터 C_{dc} 가 연결될 수 있다.
- [0095] 비집적회로부에 포함된 커패시터 C_b 및 C_e 는 BJT(11, 12)의 베이스 노드 및 이미터 노드에서 DC 전압을 차단(block)할 수 있다. 커패시터 C_b 및 C_e 는 교류(AC) 신호만 선택적으로 결합시킬 수 있다.
- [0096] 커패시터 C_{dc} 는 전압 V_{dc} 에 대한, DC용 감결합 커패시터로, 전원장치(400)의 공급 전압 V_{dc} 에 대해 병렬 연결될 수 있다. 커패시터 C_{dc} 는 npn BJT(11) 및 pnp BJT(12)의 양 콜렉터 사이를 AC 신호만 선택적으로 결합시킬 수 있다.
- [0097] 증폭부(130A)의 전류 이득은 임피던스 Z_1 과 Z_2 의 비율에 의해 제어될 수 있다. Z_1 과 Z_2 는 센싱 변압기(120A) 및 보상 변압기(140A)의 권선비에 따라, 필요한 목표 전류 이득에 따라 유연하게 설계될 수 있다. 따라서 Z_1 과 Z_2 는 단일 칩(one-chip) 집적회로(131A)의 외부에서(즉, 비집적회로부에) 구현될 수 있다.
- [0098] 집적회로(131A)와 비집적회로부의 C_b , C_e , C_{dc} , Z_1 , Z_2 의 조합은 일 실시예에 따른 증폭부(130A)로서 기능할 수 있다. 예를 들면 증폭부(130A)는 npn BJT 및 pnp BJT를 포함하는 push-pull 증폭기 구조를 가질 수 있다.
- [0099] 일 실시예에서, 센싱 변압기(120A)의 2차 측(122A) 측은, BJT(11, 12)의 베이스 측과 에미터 측 사이에 연결될 수 있다. 일 실시예에서 보상 변압기(140A)의 1차 측(141A) 측은 BJT(11, 12)의 콜렉터 측과 베이스 측 사이에 연결될 수 있다. 여기서 연결은 간접적으로 연결된 경우를 포함한다.
- [0100] 일 실시예에서 증폭부(130A)는, 출력 전류를 BJT(11, 12)의 베이스로 다시 주입시키는 회귀 구조를 가질 수 있다. 회귀 구조로 인해, 증폭부(130A)는, 능동형 전류 보상 장치(100A-1)의 동작을 위한 일정한 전류 이득을 안정적으로 얻을 수 있다.
- [0101] 예를 들면 노이즈 신호로 인한 증폭부(130A)의 입력 전압이 0보다 큰 포지티브 스윙(positive swing)의 경우, npn BJT(11)가 동작할 수 있다. 이 때 동작 전류는 npn BJT(11)를 통과하는 제1 경로를 통해 흐를 수 있다. 노

이즈로 인한 증폭부(130A)의 입력 전압이 0보다 작은 네거티브 스윙(negative swing)의 경우, pnp BJT(12)가 동작할 수 있다. 이 때 동작 전류는 pnp BJT(12)를 통과하는 제2 경로를 통해 흐를 수 있다.

[0102] 집적회로(131A)에서, 저항 R_{npn} , R_{pnp} , 및 R_e 는, BJT의 동작점을 조절할 수 있다. 저항 R_{npn} , R_{pnp} , 및 R_e 는, BJT의 동작점에 따라 설계될 수 있다.

[0103] 본 발명의 실시예에 따르면, 온도 특성을 가지는 소자들이 단일 칩 집적회로(one-chip IC)(131A)에 집적될 수 있다. 일 실시예에 따르면, npn BJT(11), pnp BJT(12), 바이어싱 다이오드(13), R_{npn} , R_{pnp} , R_e 가 단일 칩 집적회로(131A)에 집적화될 수 있다. 단일 칩에 집적화하는 경우, 이산(discrete) 소자를 사용하는 경우에 비해 증폭부(130A)의 크기가 최소화될 수 있다. 본 문서에서, 온도 특성을 가지는 소자들이란 예를 들면 극저온부터 고온까지의 넓은 온도 범위에서 어떠한 회로 특성을 갖는 소자를 지칭할 수 있다. 온도 특성을 가지는 소자들이란, 넓은 온도 범위에서 온도 변화에 따라 소자 특성이 달라지는 소자를 지칭할 수 있다. 본 발명의 실시예에 따르면 온도 특성을 가지는 능동소자를 단일 칩 집적회로(131A)에 내재화함으로써, 온도 변화에도 일정한(또는 안정적인) 회로 특성을 가지는 단일 칩 집적회로(131A)를 구현할 수 있다. 본 발명의 실시예에 따르면 온도 특성을 가지는 능동소자를 단일 칩 집적회로(131A)에 내재화함으로써, 온도 변화에도 일정한 성능을 내는 증폭부(130A) 및 능동형 전류 보상 장치(100A-1)를 구현할 수 있다. 즉 단일 칩 집적회로(131A)는, 온도 변화에도 증폭부(130A)가 일정한 성능을 내도록 설계될 수 있다. 여기서 증폭부(130A)가 일정한 성능을 내는 것의 의미는, 일정 범위 내에서 안정적인 성능 유지하는 것을 포함한다.

[0104] 또한 본 발명의 실시예에 따르면, 온도 특성을 가지는 소자들(예: BJT(11, 12), 다이오드(13), R_e 등)이 온도를 공유할 수 있다. 따라서 온도에 따른 특성을 예를 들면 시뮬레이션 등을 통해 예측하기 용이할 수 있다. 따라서 온도 변화에도 제어가능하며 예측가능한 증폭부(130A)를 설계할 수 있다. 반면, 만약 BJT, 다이오드, 저항으로 이산 소자를 사용한다면, 상기 소자들의 온도 특성이 제각각 다를 수 있어, 능동회로부의 동작을 예측하는 것이 어려울 것이다.

[0105] 또한, 본 발명의 실시예에 따르면, 반도체 소자의 개수 증가에도 집적회로(131A) 및 능동형 전류 보상 장치(100A)의 사이즈와 생산비용의 증가가 미미할 수 있다. 따라서 단일 칩 집적회로(131A) 및 능동형 보상 장치(100A)의 대량 생산이 용이할 수 있다.

[0106] 비집적회로부의 인덕터, 커패시터(예: C_b , C_e , C_{dc}), Z_1 및 Z_2 는 개별 구성요소로, 단일 칩 집적회로(131A)의 주변에 구현될 수 있다.

[0107] 커패시터 C_b , C_e , 및 C_{dc} 가 교류(AC) 신호를 결합(couple)하는 데 필요한 커패시턴스는 수 μF 이상(예: 10 μF)일 수 있다. 이 커패시턴스 값은 단일 칩 집적회로 내에서 구현하기 어려우므로, 커패시터 C_b , C_e , 및 C_{dc} 는 집적회로(131A)의 외부에, 즉 비집적회로부에 구현될 수 있다.

[0108] 비집적회로부의 설계에 따라, 단일 칩 집적회로(131A)는 다양한 전력 시스템의 제1 장치(300)(또는 제2 장치(200))에 대해 사용될 수 있다. 예를 들면 단일 칩 집적회로(131A)는 제1 장치(300)의 정격 전력에 무관할 수 있으며, 비집적회로부는 제1 장치(300)의 정격 전력에 따라 설계될 수 있다. 예를 들면 임피던스 Z_1 과 Z_2 의 값은, 센싱 변압기(120A)와 보상 변압기(140A)의 권선비, 및 증폭부(130A)의 목표 전류 이득에 기초하여 결정될 수 있다. 단일 칩 집적회로(131A)의 구성은 상기 권선비와 상기 목표 전류 이득에 무관할 수 있다.

[0109] 임피던스 Z_1 과 Z_2 는, 다양한 전력 시스템 또는 다양한 제1 장치(300)에 대한 설계 유연성을 달성하기 위해 집적회로의 외부에, 즉 비집적회로부에 구현될 수 있다. Z_1 과 Z_2 는 센싱 변압기(120A) 및 보상 변압기(140A)의 권선비에 따라, 및 필요한 목표 전류 이득에 따라 유연하게 설계될 수 있다. 임피던스 Z_1 과 Z_2 를 조절함에 따라, 동일한 집적회로(131A)를 다양한 전력 시스템에 적용할 수 있게 하는 다양한 전류 보상 장치를 설계할 수 있다.

[0110] 특히 센싱 변압기(120A)의 크기와 임피던스 특성은 제1 장치(300)의 최대 정격 전류에 따라 달라져야 한다. 따라서 넓은 주파수 범위에서 센싱 노이즈 전류에 대한 주입 전류의 비율을 균일하게 하기 위해서는 Z_1 과 Z_2 의 적절한 설계가 필요하다. 센싱 변압기(120A)와 보상 변압기(140A)의 권선비 및 Z_1 과 Z_2 의 비율을 조정하여, 넓은 주파수 범위에서 센싱 노이즈 전류에 대한 주입 전류의 비율을 1로 설계할 수 있다. 이를 위해 임피던스 Z_1 과 Z_2 는, 설계의 유연성을 위해 집적회로(131A)의 외부에 구현될 수 있다. 일 실시예에서 Z_1 는 저항 R_1 과 커패시터 C_1

의 직렬 연결일 수 있으며, Z_2 는 저항 R_2 와 커패시터 C_2 의 직렬 연결일 수 있다. C_1 과 C_2 가 각각 R_1 과 R_2 옆에 직렬로 추가 구현므로, 저주파 범위에서 센싱 노이즈 전류에 대한 주입 전류의 비율은 더 나은 성능을 가질 수 있다.

[0111] 본 발명의 다양한 실시예에 따른 집적회로(131A)는 확장성을 고려하여 설계되었기 때문에, 다양한 타입의 능동형 전류 보상 장치에서 사용될 수 있다. 동일한 타입의 집적회로(131A)가 다양한 실시예들에서 사용될 수 있으며, 비집적회로부는 실시예에 따라 다르게 설계될 수 있다.

[0112] 한편 능동형 전류 보상 장치(100A-1)는, 출력 측(즉, 제2 장치(200) 측)에, 감결합 커패시터부(170A)를 더 포함할 수 있다. 감결합 커패시터부(170A)에 포함된 각 커패시터의 일 단은, 각각 제1 대전류 경로(111) 및 제2 대전류 경로(112)에 연결될 수 있다. 상기 각 커패시터의 반대 단은, 전류 보상 장치(100A-1)의 제1 기준전위(601)에 연결될 수 있다.

[0113] 감결합 커패시터부(170A)는 능동형 전류 보상 장치(100A-1)의 보상 전류의 출력 성능이 제2 장치(200)의 임피던스 값의 변화에 따라 크게 변동되지 않도록 할 수 있다. 감결합 커패시터부(170A)의 임피던스(Z_V)는, 노이즈 저항의 대상이 되는 제1 주파수 대역에서 지정된 값보다 작은 값을 가지도록 설계될 수 있다. 감결합 커패시터부(170A)의 결합으로 인해, 전류 보상 장치(100A-1)는, 어떤 시스템에서든 독립적인 모듈로써 이용될 수 있다.

[0114] 일 실시예에 따르면, 능동형 전류 보상 장치(100A-1)에서 감결합 커패시터부(170A)는 생략될 수 있다.

[0116] 도 4는 본 발명의 일 실시예에 따른 단일 칩 집적회로(one-chip IC)(131A)를 개략적으로 도시한다. 집적회로(131A)에 대한 자세한 설명은, 전술한 설명과 중복되므로 생략한다.

[0117] BJT의 DC 바이어스 회로는, 온도 변화에도 가능하면 일정한 DC 동작점을 갖도록 설계되어야 한다. 본 발명의 실시예들에 따르면, BJT(11, 12)의 DC 바이어스 회로는, 온도 변화에도 일정 범위 내에서 안정적인 DC 동작점을 갖도록 설계될 수 있다.

[0118] 도 4를 참조하면 바이어싱 다이오드(13), 저항 R_{npn} , R_{pnp} , R_e 는 DC 바이어스 설계에 사용될 수 있다. BJT 바이어스를 위해 바이어싱 다이오드(13)의 순방향 전압은 BJT의 베이스-이미터 전압의 두 배에 상응하거나 그보다 약간 높아야 할 수 있다. 본 발명의 실시예에서, 바이어싱 다이오드(13)와 저항 R_e 는 BJT(11, 12)의 열 폭주(thermal runaway)를 방지할 수 있다.

[0119] 일반적으로 BJT에 전류가 흐르면서 열이 발생하면 BJT의 전류 이득이 증가하고, 이로 인해 열이 더 발생하게 된다. 열 폭주는, 이러한 양성 피드백으로 인해 열이 계속 증가하여 BJT가 손상되는 현상을 나타낸다.

[0120] 본 발명의 실시예에 따르면, npn BJT(11)의 이미터 노드와 pnp BJT(12)의 이미터 노드 사이에 저항 R_e 를 구비함으로써, DC 바이어스 전류를 조정하고 열 폭주를 방지할 수 있다. 온도가 증가함에 따라 R_e 의 저항(resistance)도 같이 증가하기 때문에, 전류 I_e 가 증가하는 것을 막을 수 있다. 따라서 저항 R_e 는 전류 I_e 나 열에 대하여 음성 피드백으로 작용할 수 있다.

[0121] 본 발명의 실시예에 따르면, npn BJT(11)의 베이스 노드와 pnp BJT(12)의 베이스 노드 사이에 다이오드(13)를 구비함으로써, 열 폭주를 방지할 수 있다. 다이오드(13)는 온도가 증가함에 따라 순방향 전류에 비해 순방향 전압이 감소하는 특성이 있다. 따라서 본 발명의 실시예에서 BJT(11, 12)의 베이스 단 사이에 형성된 다이오드(13)는, 온도가 증가함에 따라 베이스 단 사이의 전압을 낮추는 역할을 할 수 있다. 이로 인해, 다이오드(13)가 없는 경우에 비하여, 다이오드(13)가 있는 경우에 BJT(11, 12)가 상대적으로 덜 켜질 수 있다. 따라서 온도 증가에 따른 전류 I_e 가 상대적으로 감소할 수 있다. 이렇듯, 다이오드(13)는 전류 I_e 에 대하여 음성 피드백으로 작용할 수 있다.

[0122] 전술한 바와 같이 BJT(11, 12)에 대하여, 온도에 따른 양성 피드백과, R_e 및 다이오드(13)에 의한 음성 피드백이 함께 작용함으로써, BJT(11, 12)는 온도 변화에도 일정한 전류 범위를 유지할 수 있다.

[0123] npn BJT(11) 및 pnp BJT(12)에서 DC 바이어스 전압이 잘 균형잡히면, DC 이미터 전류 I_e 는 하기의 수학적 식 1과 같이 구해질 수 있다.

수학식 1

$$I_e \approx \frac{V_{dc} - 2V_{be} - 2R_{bias}I_d}{R_e + \frac{2R_{bias}}{h_{fe} + 1}}$$

[0124]

[0125]

수학식 1에서, V_{dc} 는 npn BJT(11)의 콜렉터와 pnp BJT(12)의 콜렉터 사이에 공급되는 전압이고, I_d 는 다이오드 (13)의 순방향 바이어스 전류이고, V_{be} 는 BJT의 베이스-이미터 전압이고, h_{fe} 는 BJT의 전류이득이다. 또한 일 실시예에서 $R_{bias} = R_{npn} = R_{pnp}$ 이다.

[0126]

일 실시예에서 I_d 및 V_{be} 의 값은 맞춤형(customized) 집적회로(131A)에서 다이오드(13) 및 BJT(11, 12)의 I-V(전류-전압) 특성에 따라 설계될 수 있다.

[0127]

도 5는 도 4에 도시된 단일 칩 집적회로(131A)의 온도에 따른 바이어스 전압과 전류의 시뮬레이션 결과를 나타낸다. 도 5에 도시된 그래프는 -50 °C에서 125 °C까지의 온도 변화에 따른 집적회로(131A)의 DC 시뮬레이션 결과이다.

[0128]

I_e 는 DC 이미터 전류이며, V_{bn} 는 제2 기준전위(602)(즉, DC 접지 기준)에 대한 npn BJT(11)의 베이스 노드의 전압이며, V_{en} 은 제2 기준전위(602)에 대한 npn BJT(11)의 이미터 노드의 전압이며, V_{bp} 는 제2 기준전위(602)에 대한 pnp BJT(12)의 베이스 노드의 전압이며, V_{ep} 는 제2 기준전위(602)에 대한 pnp BJT(12)의 이미터 노드의 전압이다.

[0129]

도 5를 참조하면, npn BJT(11)의 V_{be} ($= V_{bn} - V_{en}$)와 pnp BJT(12)의 V_{be} ($= V_{ep} - V_{bp}$)는 전체 온도 범위에서 약 0.75V로 유지되는 것을 볼 수 있다. 또한 DC 바이어스 전압은 V_{dc} 의 절반인 6 V 근처에서 잘 균형잡혀있다. 즉, 각 노드의 전압(V_{bn} , V_{en} , V_{bp} 및 V_{ep})이 온도에 따라서 일정하게 분포할 수 있다. 각 노드의 전압이 온도 변화에 따라 일정하게 분포할수록, 능동형 전류 보상 장치(100A-1)의 성능에 유리하게 작용할 수 있다.

[0130]

일 실시예에 따르면, 온도가 125 °C까지 증가함에도 전류 I_e 는 약 40 내지 50 mA 범위의 일정한 수준을 유지하는 것을 볼 수 있다. 온도가 증가하는 동안 전류 I_e 는 특정 범위를 초과하여 증가하지 않으며, 오히려 40 °C 이상에서 약간 감소한다. 다시 말하면, 온도가 증가하여도 전류 I_e 가 지속적으로 증가하지 않는 바, 열 폭주가 일어나지 않는 것을 알 수 있다.

[0131]

결과적으로, 단일 칩 집적회로(one-chip IC)(131A)에 바이어스 저항 R_e 와 다이오드(13)가 내재화된 덕분에, 추가적인 개별 부품을 사용하지 않아도 열 폭주가 방지될 수 있다.

[0132]

한편, 만약 온도 특성을 가지는 소자들(예: BJT(11, 12), 다이오드(13), R_e 등)이 이산(discrete) 소자일 경우, 소자들이 온도를 공유하는 데 한계가 있다. 이 경우 저항, 다이오드(13), BJT(11, 12)의 온도 특성이 서로 제각각일 수 있다. 따라서 실제 온도에 따른 바이어스 전압 및 전류를 예측 및 제어하기 어려울 수 있다. 또한 상용 이산 소자로 증폭부를 구성하는 경우 I-V(전류-전압) 특성을 자유롭게 디자인하기 어려우므로, 능동형 전류 보상 장치를 위한 최적의 설계가 어려울 수 있다. 또한 이산 소자를 사용하는 경우, 반도체 소자의 개수에 따라 생산 비용이 지속적으로 증가할 수 있다.

[0133]

본 발명의 실시예들에서 능동형 전류 보상 장치의 증폭부는 단일 칩 집적회로(131A)를 포함함으로써, 반도체 소자의 특성을 고려하여 이미터 전류 I_e 와 전압을 원하대로 조절할 수 있다. 본 발명의 실시예들에서 온도 특성을 가지는 소자들이 단일 칩 집적회로(one-chip IC) 안에 형성되어 온도를 공유하기 때문에, 온도에 따른 소자들의 특성을 예측하기 용이할 수 있다. 본 발명의 실시예들에 따른 집적회로(131A)의 경우, 반도체 소자의 개수 증가로 인한 사이즈 증가가 미미하며, 대량 생산에 따른 비용 증가도 미미할 수 있다.

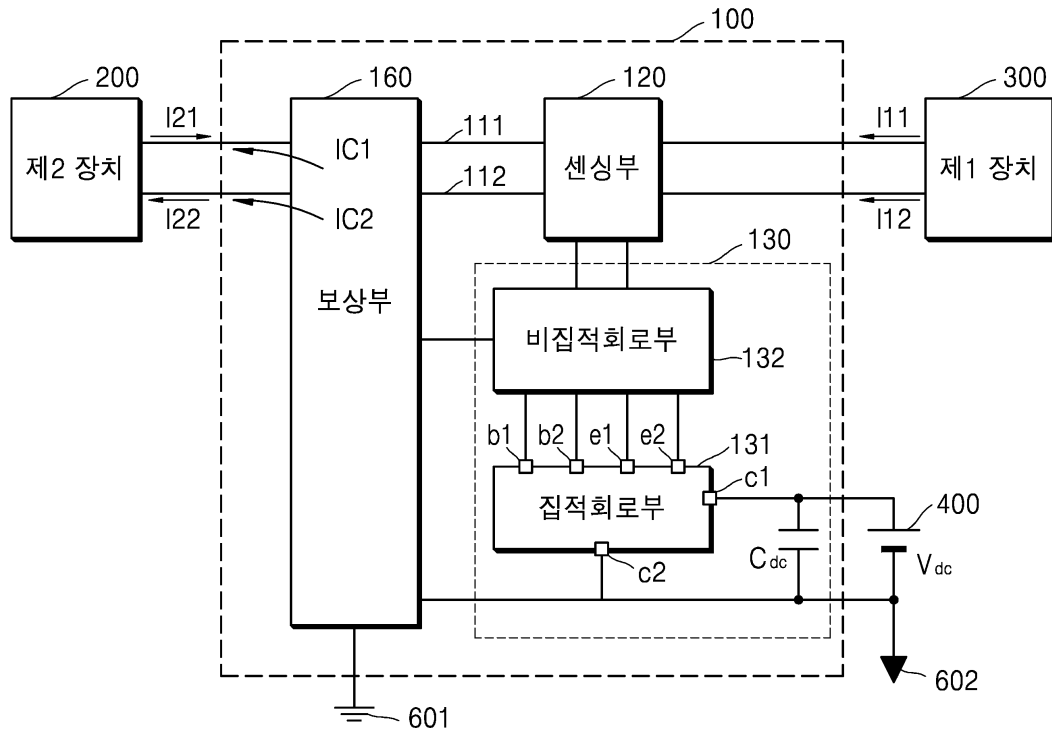
- [0135] 도 6은 본 발명의 다른 일 실시예에 따른 능동형 전류 보상 장치(100A-2)의 구성을 개략적으로 도시한다. 이하에서는 도 2 내지 도 5를 참조하여 설명한 내용과 중복되는 내용의 설명은 생략한다.
- [0136] 도 6을 참조하면 능동형 전류 보상 장치(100A-2)는 제1 장치(300)와 연결되는 대전류 경로(111, 112, 113) 각각에 공통 모드로 입력되는 제1 전류(I11, I12, I13)를 능동적으로 보상할 수 있다.
- [0137] 이를 위해 능동형 전류 보상 장치(100A-2)는 세 개의 대전류 경로(111, 112, 113), 센싱 변압기(120A-2), 증폭부(130A), 보상 변압기(140A), 보상 커패시터부(150A-2)를 포함할 수 있다.
- [0138] 전술한 실시예에 따른 능동형 전류 보상 장치(100A, 100A-1)와 대비하여 살펴보면, 도 6에 도시된 실시예에 따른 능동형 전류 보상 장치(100A-2)는 세 개의 대전류 경로(111, 112, 113)를 포함하고, 이에 따라 센싱 변압기(120A-2) 및 보상 커패시터부(150A-2)의 차이점이 있다. 따라서 이하에서는 상술한 차이점을 중심으로 능동형 전류 보상 장치(100A-2)에 대해 설명한다.
- [0139] 능동형 전류 보상 장치(100A-2)는 서로 구분되는 제1 대전류 경로(111), 제2 대전류 경로(112) 및 제3 대전류 경로(113)를 포함할 수 있다. 일 실시예에 따르면, 제1 대전류 경로(111)는 R상, 제2 대전류 경로(112)는 S상, 제3 대전류 경로(113)는 T상의 전력선일 수 있다. 제1 전류(I11, I12, I13)는 제1 대전류 경로(111), 제2 대전류 경로(112) 및 제3 대전류 경로(113) 각각에 공통 모드로 입력될 수 있다.
- [0140] 센싱 변압기(120A-2)의 1차 측(121A-2)은 제1, 제2, 제3 대전류 경로(111, 112, 113) 각각에 배치되어, 2차 측(122A-2)에 유도 전류를 생성할 수 있다. 세 개의 대전류 경로(111, 112, 113) 상의 제1 전류(I11, I12, I13)에 의해 센싱 변압기(120A-2)에 생성되는 자속 밀도는 서로 보장될 수 있다.
- [0141] 도 6에 도시된 실시예에 따른 능동형 전류 보상 장치(100A-2)에서 증폭부(130A)는, 전술한 증폭부(130A)에 상응할 수 있다.
- [0142] 보상 커패시터부(150A-2)는 보상 변압기(140A)에 의해 생성된 보상 전류(IC1, IC2, IC3)가 제1, 제2, 제3 대전류 경로(111, 112, 113) 각각으로 흐르는 경로를 제공할 수 있다.
- [0143] 능동형 전류 보상 장치(100A-2)는, 출력 측(즉, 제2 장치(200) 측)에, 감결합 커패시터부(170A-2)를 더 포함할 수 있다. 감결합 커패시터부(170A-2)에 포함된 각 커패시터의 일 단은, 각각 제1 대전류 경로(111), 제2 대전류 경로(112) 및 제3 대전류 경로(113)에 연결될 수 있다. 상기 각 커패시터의 반대 단은, 전류 보상 장치(100A-2)의 제1 기준전위(601)에 연결될 수 있다.
- [0144] 감결합 커패시터부(170A-2)는 능동형 전류 보상 장치(100A-2)의 보상 전류의 출력 성능이 제2 장치(200)의 임피던스 값의 변화에 따라 크게 변동되지 않도록 할 수 있다. 감결합 커패시터부(170A-2)의 임피던스(Z_f)는, 노이즈 저감의 대상이 되는 제1 주파수 대역에서 지정된 값보다 작은 값을 가지도록 설계될 수 있다. 감결합 커패시터부(170A-2)의 결합으로 인해, 전류 보상 장치(100A-2)는, 어떤 시스템(예: 3상 3선 시스템)에서든 독립적인 모듈로써 이용될 수 있다.
- [0145] 일 실시예에 따르면, 능동형 전류 보상 장치(100A-2)에서 감결합 커패시터부(170A-2)는 생략될 수 있다.
- [0146] 이와 같은 실시예에 따른 능동형 전류 보상 장치(100A-2)는 3상 3선의 전력 시스템의 부하에서 전원으로 이동하는 제1 전류(I11, I12, I13)를 보상(또는 상쇄)하기 위해 사용될 수 있다.
- [0147] 본 발명의 기술적 사상에 따라, 다양한 실시예들에 따른 능동형 전류 보상 장치는 3상 4선 시스템에도 적용될 수 있도록 변형될 수 있음은 물론이다.
- [0148] 본 발명의 일 실시예에 따른 증폭부(130A)는 도 3에 도시된 단상(2선) 시스템, 도 6에 도시된 3상 3선 시스템, 및 도시되지는 않았지만 3상 4선 시스템에도 적용될 수 있다. 단일 칩 집적회로(131A)를 여러 시스템에 적용할 수 있으므로 집적회로(131A)는 다양한 실시예에 따른 능동형 전류 보상 장치에서 범용성을 가질 수 있다.
- [0150] 본 발명에서 설명하는 특정 실행들은 일 실시 예들로서, 어떠한 방법으로도 본 발명의 범위를 한정하는 것은 아니다. 명세서의 간결함을 위하여, 종래 전자적인 구성들, 제어 시스템들, 소프트웨어, 상기 시스템들의 다른 기능적인 측면들의 기재는 생략될 수 있다. 또한, 도면에 도시된 구성 요소들 간의 선들의 연결 또는 연결 부재들은 기능적인 연결 및/또는 물리적 또는 회로적 연결들을 예시적으로 나타낸 것으로서, 실제 장치에서는 대체 가

능하거나 추가의 다양한 기능적인 연결, 물리적인 연결, 또는 회로 연결들로서 나타내어질 수 있다.

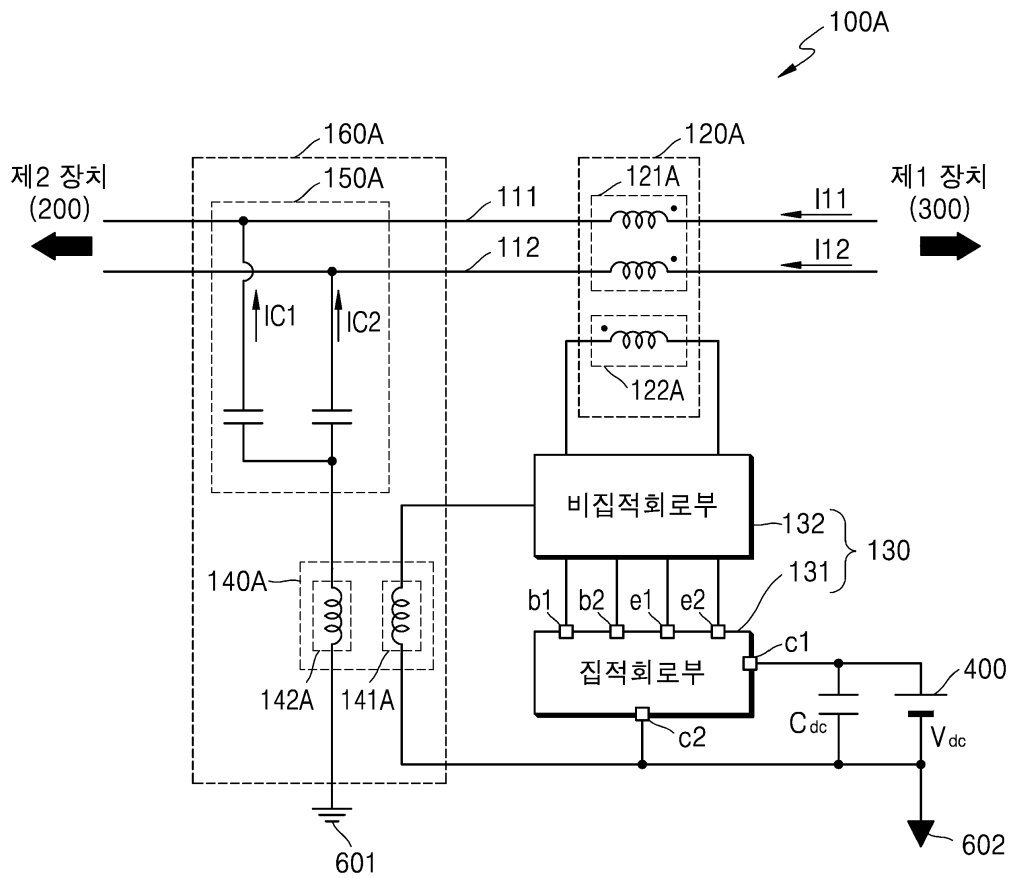
[0151] 본 발명의 사상은 상기 설명된 실시예에 국한되어 정해져서는 아니 되며, 후술하는 특허청구범위뿐만 아니라 이 특허청구범위와 균등한 또는 이로부터 등가적으로 변경된 모든 범위는 본 발명의 사상의 범주에 속한다고 할 것이다.

도면

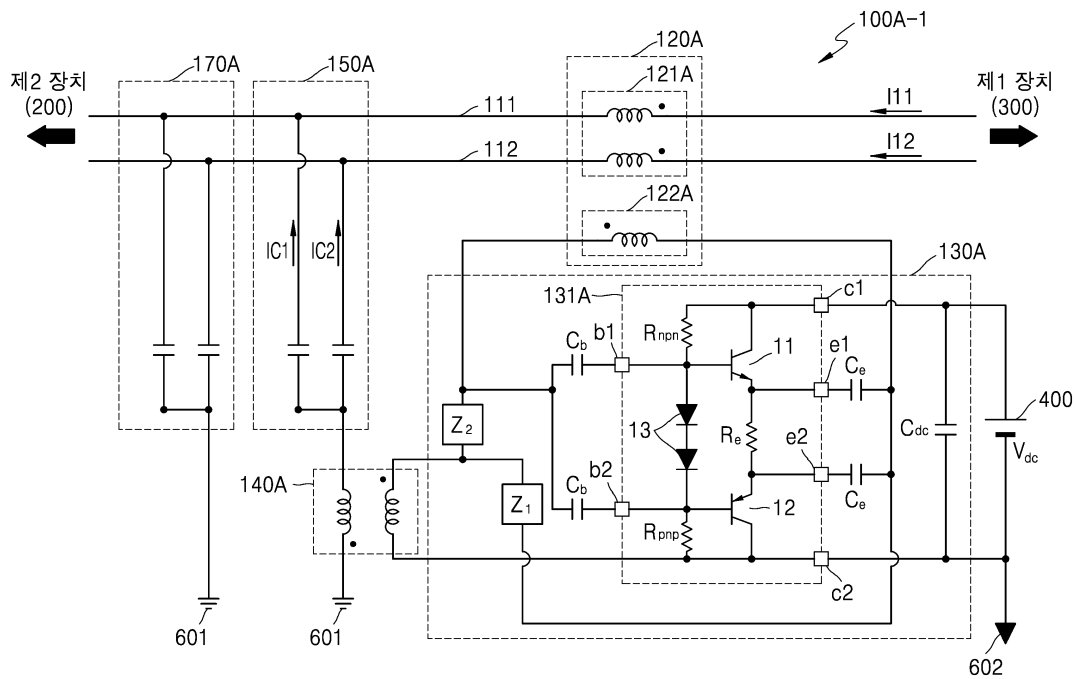
도면1



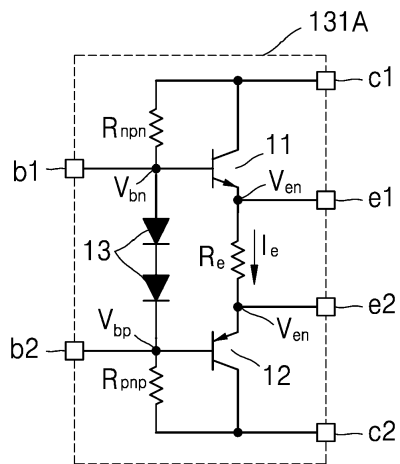
도면2



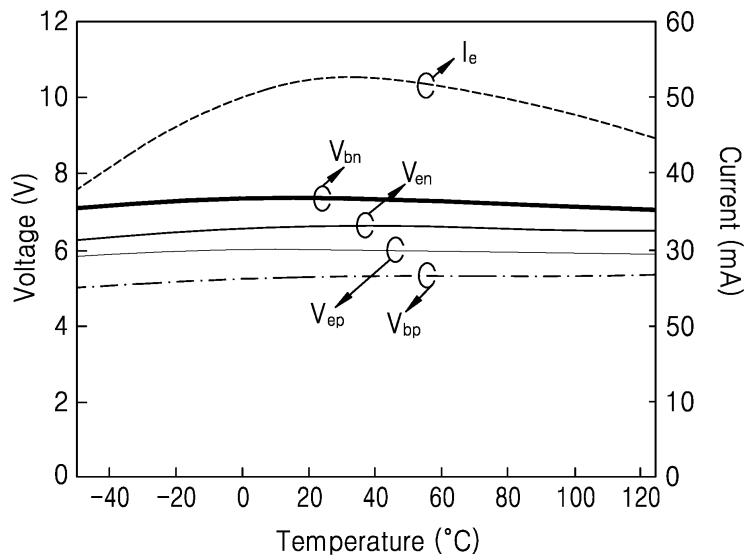
도면3



도면4



도면5



도면6

