



**URZĄD
PATENTOWY
PRL**

Patent tymczasowy dodatkowy
do patentu nr ———

Int. Cl.³ **H03K 17/687**

Zgłoszono: 84 04 09 (P. 247133)

Pierwszeństwo ———

Zgłoszenie ogłoszono: 84 11 08

Opis patentowy opublikowano: 1987 05 30



Twórcy wynalazku: Wojciech Pawłowski, Zbigniew Matyjaszczuk, Edward Krężel

Uprawniony z patentu tymczasowego: Zespół Szkół Łączności,
Gliwice (Polska)

**Elektroniczny analogowy przełącznik,
zwłaszcza do urządzeń o niskim napięciu zasilania
i małym poborze prądu**

Przedmiotem wynalazku jest elektroniczny analogowy przełącznik, zwłaszcza do urządzeń o niskim napięciu zasilania i małym poborze prądu przeznaczony do bezstykowego przełączenia małych sygnałów analogowych.

Znane rozwiązanie elektronicznego przełącznika zamieszczone w książce autorów Zbigniew Kulka i Michał Nadachowski pt. „Liniowe układy scalone i ich zastosowanie” wydawnictwa Komunikacji i Łączności Warszawa 1977 r. na stronie 464 przedstawia układ z tranzystorem unipolarnym sterowany z układu tranzystora biopolarnego zasilanego napięciami +10V i -15V. W układzie tym tranzystor unipolarny ma spolaryzowane dren i źródło potencjałem masy.

Wadą tego rozwiązania jest przede wszystkim to, że układ nie nadaje się do zastosowania w urządzeniach o zasilaniu niesymetrycznym, na przykład bateryjnym i o niskim napięciu zasilania.

Rozwiązanie według wynalazku elektronicznego analogowego przełącznika posiada dwustanowy układ sterujący, który wyjściem połączony jest poprzez diodę z bramką tranzystora unipolarnego załączonego J-FET, którego dren jest połączony poprzez kondensator z wejściem i poprzez rezystor z napięciem zasilania, a źródło tego tranzystora połączone jest poprzez kondensator z wyjściem i poprzez rezystor z napięciem zasilania.

Zasada działania układu według wynalazku polega tym, że w przypadku, gdy układ sterowany jest stanem wysokim napięcia o wartości napięcia równej w przybliżeniu wartości napięcia zasilania, to dioda jest spolaryzowana w kierunku zaporowym powodując oddzielenie bramki od układu sterującego, spełniając jednocześnie warunek, że napięcie bramka-źródło jest równe zero.

W przypadku zaś, gdy układ sterowany jest stanem niskim napięcia, na przykład potencjałem masy, to dioda jest spolaryzowana w kierunku przewodzenia, a napięcie bramka-źródło jest w przybliżeniu równe wartości napięcia zasilania pomniejszonej o wartości napięcia polaryzacji diody.

Zaletą układu według wynalazku jest możliwość stosowania go w urządzeniach, gdzie wartość napięcia zasilania jest o około jeden wolt większa od napięcia odcięcia tranzystora unipolarnego.

Przedmiot wynalazku jest przedstawiony na rysunku, w którym fig. 1 przedstawia układ elektronicznego analogowego przełącznika, gdzie zastosowany jest tranzystor unipolarny z kanałem typu n, fig. 2 przedstawia układ elektronicznego analogicznego przełącznika, gdzie zastosowany jest tranzystor unipolarny z kanałem typu p.

I. Elektroniczny analogowy przełącznik, zwłaszcza do urządzeń o niskim napięciu zasilania i małym poborze prądu posiada dwustanowy układ sterujący 1, który wyjściem połączony jest poprzez diodę 2 z bramką tranzystora unipolarnego złączowego J-FET z kanałem typu n 3, natomiast dren tranzystora 3 jest połączony poprzez kondensator 4 z wejściem We i poprzez rezystor 5 z napięciem zasilania $+U_z$, a źródło tranzystora 3 połączone jest poprzez kondensator 6 z wyjściem Wy i poprzez rezystor 7 z napięciem zasilania $+U_z$.

II. Elektroniczny analogowy przełącznik, zwłaszcza do urządzeń o niskim napięciu zasilania i małym poborze prądu posiada dwustanowy układ sterujący 1, który wyjściem połączony jest poprzez diodę 2 z bramką tranzystora unipolarnego złączowego J-FET z kanałem typu p 3, natomiast dren tranzystora 3 jest połączony poprzez kondensator 4 z wejściem We i poprzez rezystor 5 z napięciem $-U_z$, źródło tranzystora 3 połączone jest poprzez kondensator 6 z wyjściem Wy i poprzez rezystor 7 z napięciem zasilania $-U_z$.

Zastrzeżenie patentowe

Elektroniczny analogowy przełącznik, zwłaszcza do urządzeń o niskim napięciu zasilania i małym poborze prądu, posiadający dwustanowy układ sterujący, który wyjściem połączony jest poprzez diodę z bramką tranzystora unipolarnego złączowego J-FET, **znamienny tym**, że dren albo źródło tranzystora (3) są połączone poprzez kondensator (4) z wejściem (We) i poprzez rezystor (5) z napięciem zasilania, a źródło albo dren tranzystora (3) połączone są poprzez kondensator (6) z wyjściem (Wy) i poprzez rezystor (7) z napięciem zasilania.

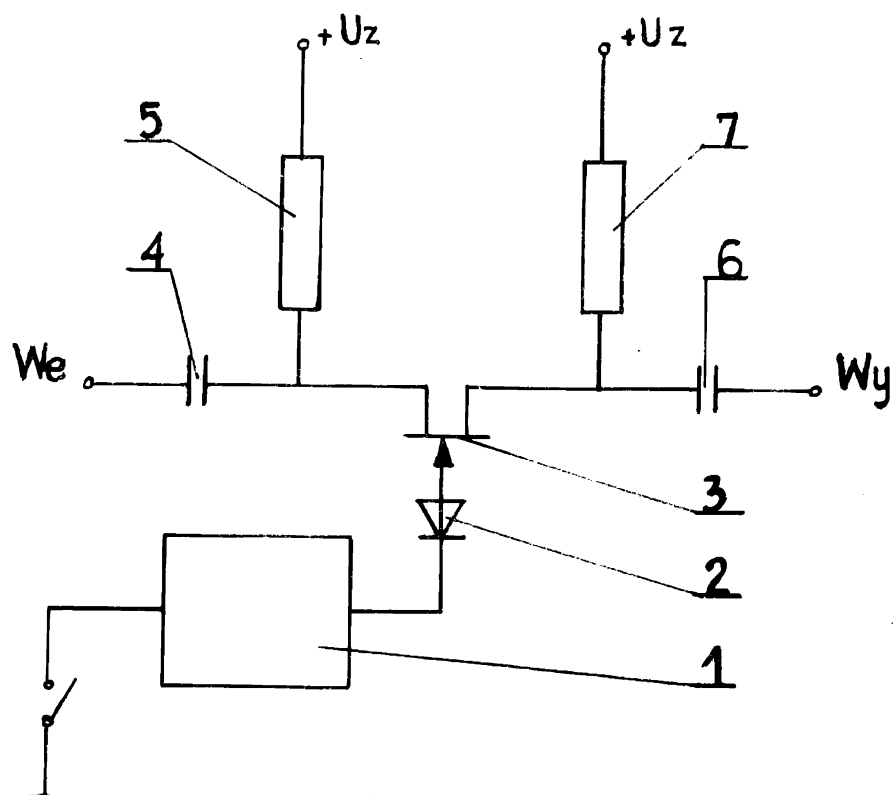


Fig. 1

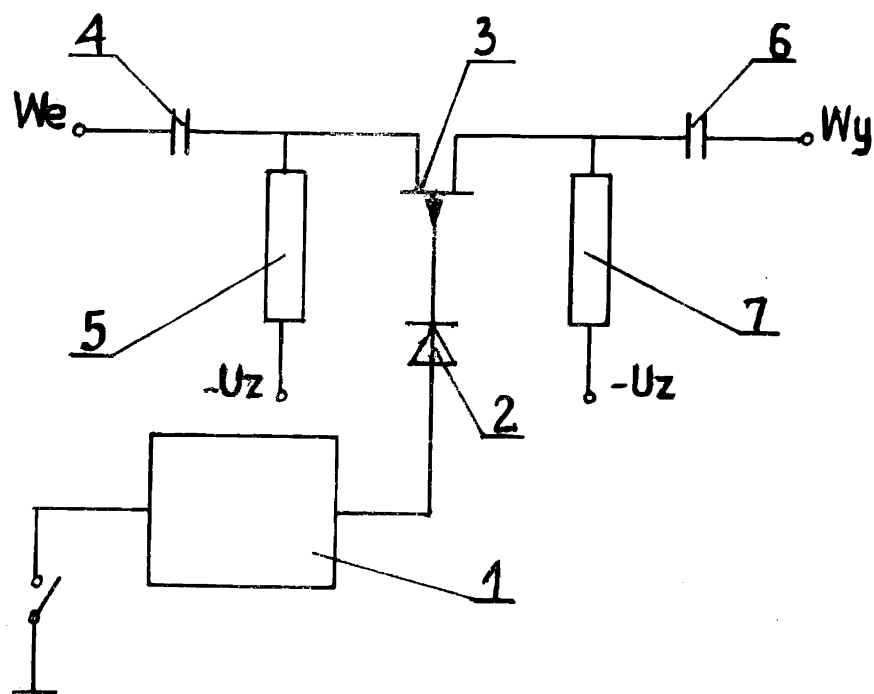


Fig. 2