

公告本

申請日期	91 年 11 月 25 日
案 號	91134196
類 別	H01L29/137

A4
C4

(以上各欄由本局填註)

569452

發明型專利說明書

一、發明 名稱	中 文	用於異接面雙極性電晶體的方法與結構
	英 文	Method and structure for a heterojunction bipolar transistor
二、發明 創作人	姓 名	(1) 理查·伯頓 Burton, Richard S. (2) 艾波斯多勒斯·山利斯 Samelis, Apostolos (3) 洪丘希 Hong, Kyushik
	國 籍	(1) 美國加州紐柏立公園赫塞費德廣場三二二二號 3222 Heatherfield Ct., Newbury Park, CA 91320, U.S.A.
	住、居所	(2) 美國加州西弭谷鄉村俱樂部大道六九五號 695 Country Club Dr., Simi Valley, CA 93065, U.S.A. (3) 美國加州千橡樹拉卡沙廣場三一四八號 3148 La Casa Ct., Thousand Oaks, CA 91362, U.S.A.
三、申請人	姓 名 (名稱)	(1) 史蓋渥克斯溶劑股份有限公司 Skyworks Solutions, Inc.
	國 籍	(1) 美國
	住、居所 (事務所)	(1) 美國麻州窩本西爾芬路二十號 20 Sylvan Road, Woburn, MA 01801, U.S.A.
	代 表 人 姓 名	(1) 丹尼爾·亞努濟 Yannuzzi, Daniel N.

裝

訂

線

(由本局填寫)

承辦人代碼：
大類：
IPC分類：

A6
B6

本案已向：

國(地區) 申請專利，申請日期： 案號： ， 有 無主張優先權
 美國 2001年12月27日 10/034,880 有主張優先權

有關微生物已寄存於： ，寄存日期： ，寄存號碼：

(請先閱讀背面之注意事項再填寫本頁各欄)

裝
訂
線

經濟部智慧財產局員工消費合作社印製

五、發明說明 (1)

[發明領域]

本發明大致關係於半導體裝置的製造。更明確地說，本發明關係於異接面雙極性電晶體的製造。

[相關技藝]

GaAs 為主之裝置係能提供無線通訊應用之電力與放大需求的改良線性及功率效率。特別有興趣的為砷化鎵 (GaAs) 異接面雙極性電晶體 (HBT), 其展現高功率密度能力, 使得它們適合於作為在 CDMA、TDMA 及 GSM 無線通訊中的低成本及高功率放大器。該 NPN 砷化鎵 HBT 在速度、頻率響應, 及崩潰上相較於傳統矽雙極性電晶體有重大之優點。由於砷化鎵之某些優點, 例如大能帶隙及高電子移動率, 而使得砷化鎵 NPN HBT 的更高的崩潰、速度及頻率成為可能。相較於矽之 1.1eV 的砷化鎵具有 1.424eV 的能帶隙, 及相較於矽的 $800-2000\text{cm}^2/(\text{V}\cdot\text{sec})$, 其電子移動率係約 $5000-8000\text{cm}^2/(\text{V}\cdot\text{sec})$ 。結果, 相較於可比較之對矽裝置的頻率及輸入功率, GaAs 裝置可以完成很大之增益帶寬產品及崩潰。

已知當 NPN 砷化鎵 HBT 不作動時, 一空間電荷層係出現在 P-N, 集極基極接面, 由於多數載子之擴散經過該 P-N 界面。不必施加電壓, 該空間電荷層, 即“空乏區域”的寬度係相當地窄。再者, 由多數載子之遷移造成之於空乏區間之電場係相當地弱。然而, 當一逆向電壓施加至該集極-基極接面時, 即, 當集極-基極接面係被逆向偏壓時, 電場被強

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (2)

化,及空乏區域被對等地加寬,空乏區域的邊緣進一步延伸進入該集極。電場強度及集極空乏區域寬度係直接相關於所施加之逆向電壓。

也知道由射極所注入基極的電子係為電場所加速經過空乏區域進入集極,即它們在該處被"收集"。於空乏區域間之電場的強度決定了行經集極-基極接面間之電子的能量。因此,若施加至接面的逆向電壓上升,則電場被加強,及電子的能量作對等地增加。

在某一被稱為"崩潰電壓"之電壓時,很多行經集極-基極接面間之電子取得經由碰撞的能量,電子-電洞對係產生於空乏區域中。碰撞所建立之電洞及電子構成逆向電流,即由集極至基極的電流,及在逆向電流結構中之很快速增加。假設並未超出裝置的最大功率消耗,即由於電流之快速增加造成而發生之"崩潰"並不必然會造成 HBT 的重大故障。然而,所產生之熱及溫度的上升將可能威脅該裝置的操作。

現參考第 1 圖,顯示一利用傳統製造方法所製造之 NPN 砷化鎵 HBT。砷化鎵 (GaAs) HBT100 包含一射極接點 120、基極接點 122 及 124、及集極接點 126。再者, GaAs HBT100 包含射極蓋 118、射極蓋 116、射極 114, 及基極 112。於典型 GaAs HBT 中,射極蓋 118 係為銻-鎵-砷 (InGaAs) 被摻雜以例如 $1 \times 10^{19} \text{cm}^{-3}$ 的碲,而射極蓋 116 為砷化鎵被摻雜以約 $5 \times 10^{18} \text{cm}^{-3}$ 的矽。射極 114 可以包含鋁-鎵-砷 (AlGaAs) 或銻-鎵-磷 (InGaP) 被摻雜以相當低濃度之

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (3)

$3 \times 10^{17} \text{cm}^{-3}$ 的矽。基極 112 可以例如砷化鎵被摻雜以典型 $4 \times 10^{19} \text{cm}^{-3}$ 的碳。

繼續所示之第 1 圖, GaAs HBT100 更包含集極 130 及下層集極 110。依據傳統製造方法, 集極 130 包含砷化鎵, 其係均勻及輕摻雜以 $1 \times 10^{16} \text{cm}^{-3}$ 的矽。在集極 130 下的是下層集極 110, 其也是砷化鎵。然而, 下層集極 110 係被摻雜以相當高濃度, 典型範圍 $5 \times 10^{18} \text{cm}^{-3}$ 的矽。於 GaAs HBT100 中, 集極層 130 可以於 0.3 微米至 2.0 微米間之厚度, 及下層集極 110 可以於 0.3 微米至 2.0 微米間之厚度。

如上所討論, 當一 NPN 砷化鎵 HBT 於作動模式時, 於集極-基極接面間之空乏區係由於所施加之電壓所產生的電場而加寬。因此, 當一電壓施加至 GaAs HBT100 時, 原來形成於基極 120 及集極 130 間之 P-N 接面之窄空乏區變寬。再者, 因為集極電壓逐漸增加, 所以空乏區域之邊緣延伸更深進入集極 130, 及在一足夠高壓時, 空乏區最後到達下層集極 110。然而, 已知由於下層集極 110 的很高之摻雜程度, 所以空乏下層集極 110 的程序發生得比較慢。取決於集極 130 的厚度及摻雜程度, 崩潰電壓可以發生於集極 130 及下層集極 110 間之界面附近的空乏區的邊緣, 或在空乏區侵入下層集極 110 之後。

由於空乏區延伸經集極 130 及到達集極-下層集極界面的結果, 一強電場發展於接近重摻雜之下層集極 110 之附近。該強電場啓始絲化, 其簡單地說, 是為本地化電場, 這造成於小區域內之高功率消耗, 在該裝置內之區域溫度中

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (4)

之對等增加。已經理論得出,該絲化升高,例如經由在下層集極區中之局部摻雜物例如矽之沉澱在重摻雜下層集極中之不均勻、或者,經由結晶之本質缺陷、或許經由在裝置內之內部熱梯度。不管該絲化之精確機制為何,其最後之結果為裝置故障的提早到來。

因此,於製造砷化鎵 HBT 之方法技藝中有需要使絲化最小化,以加強裝置的操作條件。

[發明概要]

本發明有關於用於異接面雙極性電晶體的方法與結構。於一實施例中,本發明造成具有一集極的異接面雙極性電晶體(HBT),其防止空乏區到達接近下層集極,藉以防止強電場形成於集極及下層集極間之接面,藉以禁止於下層集極中之絲化。

依據本發明,一重摻雜下層集極係被形成。該重摻雜下層集極可以例如包含砷化鎵被摻雜以高濃度的矽。隨後,一集極係製造於該重摻雜下層集極上,其中該集極包含一中度摻雜集極層鄰近該下層集極及一低摻雜集極層在該中度摻雜集極層上。該中度摻雜集極層及低摻雜集極層可以包含當中度摻雜集極層時,砷化鎵被摻雜以例如於 $5 \times 10^{16} \text{cm}^{-3}$ 至約 $1 \times 10^{18} \text{cm}^{-3}$ 的矽,當低摻雜集極層時,以於約 $1 \times 10^{16} \text{cm}^{-3}$ 至約 $3 \times 10^{16} \text{cm}^{-3}$ 的矽。

依據一實施例,該集極可以更包含一中度/高摻雜集極層於該低摻雜集極層上,及該中度/高摻雜集極層可以包含

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (5)

砷化鎵,其被摻雜以約 $2 \times 10^{16} \text{cm}^{-3}$ 至約 $3 \times 10^{18} \text{cm}^{-3}$ 的矽。
隨後,一基極被成長於該集極上,及一射極係沉積於該基極上。HBT 的集極防止空乏區到達下層集極,而不會不當地阻礙空乏區域的擴散。結果,防止了於下層集極的絲化,但 HBT 對於特定電路的效能仍為最佳化。

再者,HBT 結構可以被製造,其中集極包含一中度摻雜集極層鄰近一重摻雜下層集極。該集極同時也包含一低摻雜集極層在該中度摻雜集極層上。該 HBT 更包含一基極在該低摻雜集極層上及一射極在該基極上。結果為一 HBT 結構,其中,空乏區係被阻止到達下層集極,及防止絲化啓始於下層集極內。

[圖式簡單說明]

第 1 圖為利用傳統方法製造之 HBT 的特性剖面圖;

第 2 圖為依據本發明一實施例製造之 HBT 的部份特性的剖面圖;

第 3 圖為依據本發明一實施例製造之 HBT 的部份特性的剖面圖;

第 4 圖為依據本發明一實施例製造之 HBT 的部份特性的剖面圖;及

第 5 圖為一流程圖,顯示用以實施本發明之一實施例的例示步驟。

主要元件對照表

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (6)

- | | |
|-----|-----------|
| 100 | 異接面雙極性電晶體 |
| 110 | 下層集極 |
| 112 | 基極 |
| 114 | 射極 |
| 116 | 射極蓋 |
| 118 | 射極蓋 |
| 120 | 射極接觸 |
| 122 | 基極接觸 |
| 124 | 基極接觸 |
| 126 | 集極接觸 |
| 200 | 異接面雙極性電晶體 |
| 210 | 下層集極 |
| 212 | 基極 |
| 214 | 射極層 |
| 216 | 射極蓋 |
| 218 | 射極蓋 |
| 220 | 射極接觸 |
| 222 | 基極接觸 |
| 224 | 基極接觸 |
| 226 | 集極接觸 |
| 230 | 集極 |
| 232 | 中度摻雜集極層 |
| 234 | 低摻雜集極層 |
| 300 | 異接面雙極性電晶體 |

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明(7)

- 310 下層集極
- 312 基極
- 314 射極
- 316 射極蓋
- 318 射極蓋
- 320 射極接觸
- 322 基極接觸
- 324 基極接觸
- 326 集極接觸
- 330 集極
- 332 中度摻雜集極層
- 334 中度摻雜集極層
- 336 中度/低摻雜雙極層
- 400 異界面雙極性電晶體結構
- 410 下層集極
- 412 基極
- 414 射極層
- 416 射極蓋
- 418 射極蓋
- 420 射極接觸
- 422 基極接觸
- 424 基極接觸
- 426 集極接觸
- 430 集極

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明（ 8 ）

- 432 中度摻雜集極層
434 低摻雜集極層
436 中度/高摻雜集極層

[本發明之詳細說明]

本發明係有關於用於異接面雙極性電晶體的方法與結構。以下說明包含屬於本發明實施的特定資訊。熟習於本技藝者可以了解,本發明可以以不同於本申請案中所明確說明之方式加以實施。再者,本發明之部份特定細節並未加以討論以限制了本發明。

於本案中之圖式及隨附詳細說明係針對本發明的例示實施例。為了簡潔,本發明之其他實施例係不再詳述,並且,並未示於附圖中。

參考第 2 圖,其例示一示範 HBT200。HBT200 係為一 NPN 砷化鎵(GaAs)異接面雙極性電晶體(HBT),其係依據本發明之一實施例加以製造者。某些細節及特性已經省略,以不限制本發明,但可以了解的是,此等細節及特性對於熟習於本技藝者係為明顯的。如所示,HBT200 包含下層集極 210、集極 230、基極 212、射極 214、第一射極蓋 216 及第二射極蓋 218。集極 230 係由兩分離層構成,即低摻雜集極層 234 及中度摻雜集極層 232 構成。例示 HBT200 同時也包含射極接觸 220、基極接觸 222 及 224,及集極接觸 226。

繼續例示 HBT200,於本實施例中,下層集極 210 為一重

五、發明說明 (9)

摻雜 N^+ 埋入層,其提供由集極 230 至集極接觸 226 的低電阻電氣路徑。下層集極 210 包含 GaAs,其可以例如摻雜以約 $1 \times 10^{18} \text{cm}^{-3}$ 至約 $6 \times 10^{18} \text{cm}^{-3}$ 的矽。下層集極 210 可以於約 0.5 微米至約 1.0 微米厚。於例示 HBT200 中之基極 212 也是 GaAs,其例如被摻雜以約 $1 \times 10^{19} \text{cm}^{-3}$ 至約 $6 \times 10^{19} \text{cm}^{-3}$ 的碳,使得其為一 P^+ 型基極。典型地,基極 212 可以於約 500 埃至約 1500 埃厚。

如於第 2 圖所示,在基極 212 的頂部為射極 214,其可以包含例如銦-鎵-磷(InGaP)或鋁-鎵-砷(AlGaAs)。可以於約 200 埃至約 700 埃厚的射極 214 可以被摻雜以約 $3 \times 10^{17} \text{cm}^{-3}$ 的矽,使得射極 214 為 n 型射極。形成於射極 214 的頂的是第一射極蓋 216 及第二射極蓋 218。於本實施例中,第一射極蓋 216 包含被摻雜以約 $4 \times 10^{18} \text{cm}^{-3}$ 的矽,並約 1500 埃厚,而第二射極蓋 218 包含銦-鎵-砷(InGaAs),被摻雜以於約 $1 \times 10^{19} \text{cm}^{-3}$ 至約 $4 \times 10^{19} \text{cm}^{-3}$ 的矽或碲。熟習於本技藝者可以了解,例示 HBT200 的主動區為直接在第一射極蓋 216 下之區域,即,該主動區的寬度係等於射極蓋 216 的寬度。然而,熟習於本技藝者也可以了解,如所示,射極 214 延伸超出主動區,到達例如 HBT 的基極接點,其中,其作動為一電氣不動作"鈍化"層在基極 212 上。

於本實施例中,在例示 HBT200 中之集極 230 包含低摻雜集極層 234 及中度摻雜集極層 232。低摻雜集極層 234 包含被摻雜以約 $1 \times 10^{16} \text{cm}^{-3}$ 矽的 GaAs。低摻雜集極層 234 可以於約 0.5 微米至約 1.0 微米間之厚度。在低摻雜

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (10)

集極層 234 下的是一中度摻雜集極層 232。中度摻雜集極層 232 同時也是被摻雜以矽之 GaAs,但於一相對高之摻雜位準。於本實施例中,中度摻雜集極層 232 被摻雜以約 $5 \times 10^{16} \text{cm}^{-3}$ 至約 $1 \times 10^{18} \text{cm}^{-3}$ 間之矽。中度摻雜集極層 232 的厚度可以於約 1000 埃至約 5000 埃之間。較佳地,對於每一予以摻雜之集極層係均勻於其指定摻雜位準。低摻雜集極層 234 及中度摻雜集極層 232 可以形成,或"成長",並以本技藝中已知之適當方式加以摻雜,例如藉由一分子束磊晶(MBE)製程或一有機金屬化學氣相沉積製程(MOCVD)。

如於第 2 圖所示,低摻雜集極層 234 係定位於例示 HBT200 中之基極 212 下,在其界面處,造成一集極基極界面。因此,應注意,該 n 型射極 214、p 型基極 212 及 n-型集極 230 包含低摻雜集極層 234 及中度摻雜集極層 232 作成了用於例示 HBT200 之 NPN 元件。

繼續第 2 圖,應注意的是,不同於傳統砷化鎵 HBT(例如見第 1 圖之 GaAsHBT)之具有均勻及輕摻雜集極,本發明造成一 HBT,其中該集極包含一低摻雜及中度摻雜集極層,即集極 230 包含低摻雜集極層 234 及中度摻雜集極層 232,其中每一集極層係均勻摻雜,但彼此具有不同之摻雜濃度。中度摻雜集極層 232 的目的係阻止空乏區的過量加寬進入下層集極 210 的附近並防止高電場在崩潰電壓時,接近低摻雜集極及高摻雜下層集極之界面。

於本技藝可知,並如上所討論,一接近高摻雜下層集極 210 之強電場可以於下層集極 210 中產生絲化並造成裝置

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (11)

故障的加速到來。然而,爲了加速電子通過空乏區的目的,強電場係想要的,以加強 HBT 的效能。同時,一寬空乏區係想要的,因爲其降低集極-基極接面之電容值。藉由將中度摻雜集極層 232 放置於低摻雜集極層 234 及高摻雜下層集極層 210,本發明防止空乏區於崩潰電壓時太接近下層集極,因此,防止絲化。同時,摻雜輪廓及中度摻雜集極層 232 的厚度可以加工,使得空乏區的膨脹不會過度阻礙。吾人想要到達例如當空乏區擴充到達進入中度摻雜集極層 232 的四分之三處。因此,第 2 圖例示一例示 NPN 砷化鎵 HBT 結構,具有兩分層之集極,其中一中度摻雜集極層係被包夾於一低摻雜集極層及高摻雜下層集極層之間,及其中該中度摻雜集極層防止空乏區太接近下層集極層,同時,允許空乏區足夠地膨脹,造成一優質 HBT 效能。

參考第 3 圖,所示爲一依據一實施例所製造之例示 HBT 結構 300。例示 HBT300 如同例示之第 2 圖的 HBT 結構 200 係爲一 NPN 砷化鎵 HBT。應注意的是,除了其集極外,即集極 330 外,例示 HBT 結構 300 係完全相同於第 2 圖的例示結構 200。因此,除了集極 330 外,例示結構的各元件均具有與例示 HBT 結構 200 中之對等元件有相同特徵、組成、及功能。

簡單地說,例示 HBT 結構 300 包含下層集極 310、基極 312、射極 314、第一射極蓋 316、及第二射極蓋 318,其係個別等效於例示 HBT 結構 200 的下層集極 210、基極 212、射極 214、第一射極蓋 216 及第二射極蓋 218。再者,

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (12)

例示 HBT 結構 300 的射極接觸 320、基極接觸 322 及 324, 及集極接觸 326 係分別等效於例示 HBT 結構 200 之射極接觸 220、基極接觸 222 及 224、及集極接觸 226。

繼續第 3 圖,下層集極 310 包含被例如高度摻雜以於約 $1 \times 10^{18} \text{cm}^{-3}$ 至約 $5 \times 10^{18} \text{cm}^{-3}$ 之矽的砷化鎵。下層集極 310 可以於約 0.5 微米至約 1.0 微米厚。如所示,集極 330 包含三不同層,即中度摻雜集極層 332、低摻雜集極層 334、及中度/低摻雜集極層 336。於本實施例中,中度摻雜集極層 332 包含被摻雜以約 $5 \times 10^{16} \text{cm}^{-3}$ 至約 $1 \times 10^{18} \text{cm}^{-3}$ 間之矽的砷化鎵,低摻雜集極層 334 係為被摻雜以約 $1 \times 10^{16} \text{cm}^{-3}$ 至約 $3 \times 10^{16} \text{cm}^{-3}$ 的矽之砷化鎵,及中度/低摻雜集極層 336 係為被摻雜以約 $2 \times 10^{16} \text{cm}^{-3}$ 至約 $5 \times 10^{16} \text{cm}^{-3}$ 矽的砷化鎵。中度摻雜集極層 332 的厚度可以於約 1000 埃至約 5000 埃之間,及低摻雜集極層 334 的厚度可以於約 0.5 微米至約 1.0 微米之間,中度/低摻雜集極層 336 可以約 500 埃。

於本實施例中,中度摻雜集極層 332 的角色係防止空乏區於崩潰電壓前入侵下層集極 310。如先前所討論,若空乏區緣太接近下層集極,則由於強電場,而可能產生絲化,造成裝置的提早故障。因此,藉由將中度摻雜集極層 332 於低摻雜集極層 334 及重摻雜下層集極 310 之間,及藉由控制中度摻雜集極層 332 的摻雜分佈及厚度,本發明可以造成優良的 HBT 結構,其中絲化及提早裝置崩潰的情形被大大降低。吾人想要當空乏區延伸進入中度摻雜集極層 332 的四分之三時,可以到達崩潰電壓。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (13)

繼續第 3 圖,令中度/低摻雜集極層 336 直接在基極 312 下的目的係防止基極推出(push out),或"柯爾克"效應。當集極電流上升至進入空乏區的電子的數量超出背景摻雜位準時的一位準時,基極推出發生推出。此結果為空乏區被推入集極,增加了基極寬度。最後,基極推出造成於電流增益的降低。藉由使中度/低摻雜集極層 336 直接在基極 312 下,即在集極-基極接面處,及藉由控制中度/低摻雜集極層 336 的摻雜分佈及厚度,於集極-基極接面間之電場被修改,並可以防止基極推出。

因此,第 3 圖例示一 NPN 砷化鎵 HBT 結構,其具有一三層集極,其中,一中度摻雜集極層係被包夾於一低摻雜集極層及一重摻雜下層集極間,以防止空乏區膨脹進入下層集極並啓始絲化。然而,中度摻雜集極層之摻雜分佈係使得空乏區被允許以足夠大地膨脹以加強電晶體的效能。於第 3 圖中之 HBT 更包含一中度/低摻雜集極層直接在基極下,其修改了在集極-基極界面之電場,以防止基極推出並最佳化 HBT 的增益。

第 4 圖例示一 HBT 結構 400,其係依據本發明之一實施例加以製造。例示 HBT 結構 400 係為一 NPN 砷化鎵 HBT,其係類似於第 2 圖之例示 HBT 結構 200。除了其集極,即集極 430 外,應注意的是,例示 HBT 結構 400 係與第 2 圖中之例示結構相同。因此,除了集極 430 外,例示結構 400 的各種元件均擁有與例示 HBT 結構 200 中之對應元件相同之特徵、組成及功能。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (14)

因此,例示 HBT 結構 400 包含下層集極 410、基極 412、射極 414、第一射極蓋 416 及第二射極蓋 418,其係分別等效於例示 HBT 結構 200 的下層集極 210、基極 212、射極 214、第一射極蓋 216、及第二射極蓋 218。再者,例示 HBT 結構 400 的射極接觸 420、基極接觸 422 及 424 及集極接觸 426 均分別等效於例示 HBT 結構 200 的射極接觸 220、基極接觸 222 及 224 與集極接觸 226。

繼續第 4 圖,下層集極 410 包含被例如高度摻雜以於約 $1 \times 10^{18} \text{cm}^{-3}$ 至約 $5 \times 10^{18} \text{cm}^{-3}$ 之矽的砷化鎵。下層集極 410 可以於約 0.5 微米至約 1.0 微米厚。如所示,集極 430 包含三不同層,即中度摻雜集極層 432、低摻雜 p 型集極層 434、及中度/高摻雜集極層 436。於本實施例中,中度摻雜集極層 432 包含被摻雜以約 $5 \times 10^{16} \text{cm}^{-3}$ 至約 $1 \times 10^{18} \text{cm}^{-3}$ 間之矽的砷化鎵並被位於鄰近該重摻雜下層集極層 410。於基極 412 及集極 430 間之界面為一中度/高摻雜集極層 436,其係為被摻雜以約 $2 \times 10^{16} \text{cm}^{-3}$ 至約 $3 \times 10^{18} \text{cm}^{-3}$ 矽的砷化鎵。中度摻雜集極層 432 的厚度可以於約 1000 埃至約 5000 埃之間,及中度/高摻雜集極層 436 的厚度可以約 500 埃。

再者,如第 4 圖所示,包夾於中度摻雜集極層 432 及中度/高摻雜集極層 436 間的是底摻雜 p 型集極層 434,其同時也包含砷化鎵。但不像於本說明書中之前述之任一種集極層,該低摻雜 p 型集極層 434 係被摻雜以 p-型摻雜物,例如碳。低摻雜 p 型集極層 434 可以被摻雜以於約 $1 \times 10^{15} \text{cm}^{-3}$

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (15)

及約 $5 \times 10^{15} \text{cm}^{-3}$ 的碳。除了碳以外之其他適當摻雜物也可以用以摻雜低摻雜 p 型集極層 434, 包含鎂或錳。低摻雜 p 型集極層 434 的厚度可以於約 0.1 微米至約 0.5 微米之間。

於一未示出之實施例中, 集極 430 可以包含四個分離之集極層, 其中該中度摻雜集極層 432 係位於下層集極層 410 上, 及中度/高摻雜集極層 436 係位於基極 436 及集極 430 間之界面。於中度摻雜集極層 432 及中度/高摻雜集極層 436 間可以加有兩層之低摻雜集極層。該兩低摻雜集極層之第一層係位於該中度摻雜集極層 432 之上並可以包含被摻雜以約 $1 \times 10^{16} \text{cm}^{-3}$ 之砷化鎵。於本實施例中之第二低摻雜集極層係位於第一低摻雜集極層及中度/高摻雜集極層 436 之間, 並可以是被摻雜以約 $5 \times 10^{15} \text{cm}^{-3}$ 的砷化鎵。於本實施例中之第一及第二低摻雜集極層可以是於約 0.1 至約 0.5 微米厚。

於第 4 圖所示之實施例中, 中度摻雜集極層 432 藉由防止空乏區於崩潰電壓前到達下層集極 410, 而避免於重摻雜下層集極 410 中之絲化的啓始。吾人想要當空乏區延伸進入中度摻雜集極層 432 的四分之三時, 到達崩潰電壓。再者, 中度/高摻雜集極層 436 的角色係藉由改變在集極-基極界面之電場, 而防止基極推出, 因而改良 HBT 的增益。

相對於低摻雜集極層之中度/高摻雜集極層 436 的出現於集極-基極界面可以妨礙空乏區之想要的膨脹。如上所討論, 空乏區膨脹在較重摻雜區域, 例如中度/高摻雜集極

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (16)

層 436 發生更緩慢。因此,於本實施例中,低摻雜 p 型集極層 434 的角色係藉由促成空乏區的膨脹,而"補償" n 型中度/高摻雜集極層 436。並且,藉由促成空乏區的膨脹,低摻雜 p 型集極層 434 改良了 HBT 的效能,包含提升了崩潰電壓及降低裝置的電容值。

因此,第 4 圖例示一具有三層集極之示範 NPN 砷化鎵 HBT 結構,其中,一中度摻雜集極層被包夾於一低摻雜 p 型集極層及一重摻雜下層集極層之間,以防止空乏區過度膨脹並啓始絲化或局部化高電流密度峰值。然而,低摻雜 p 型集極之摻雜分佈係使得空乏區被允許以足夠地膨脹,以加強電晶體的效能。於第 4 圖中所示之 HBT 更包含一鄰近基極的中度/高摻雜集極層,其修改了在集極-基極界面之電場,防止基極推出因而最佳化 HBT 的增益。

第 5 圖係為一描述用以依據一實施例以製造一 NPN 砷化鎵 HBT500(製程 500)的例示製程。某些對於熟習於此技藝者所知之特性及步驟已經加以省略。例如,一步驟可以包含一或多數子步驟,或可以涉及為本技藝中所知的特定設備。製程 500 於步驟 500 開始,並進行至步驟 502,其係為 N+下層集極係形成於砷化鎵基材中。下層集極被摻雜以矽並可以例如以本技藝所知之 MBE 或 MOCVD 技術。下層集極之矽摻雜程度可以於大約 $1 \times 10^{18} \text{cm}^{-3}$ 及大約 $5 \times 10^{18} \text{cm}^{-3}$ 。

於下層集極在步驟 502 形成後,製程 500 進行至步驟 504,其中形成集極。於本實施例中,集極包含兩分離層,兩

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (17)

層均以 MBE 或 MOCVD 製程加以沉積。該第一集極層包含砷化鎵,其被摻雜以約 $5 \times 10^{16} \text{cm}^{-3}$ 至約 $1 \times 10^{18} \text{cm}^{-3}$ 之矽。第一層係直接沉積於在步驟 502 所形成之重摻雜下層集極之頂上,並可以於大約 1000 埃至約 5000 埃厚。在第一集極層沉積後,沉積一第二集極層,及此第二層包含砷化鎵,其被沉積以約 $1 \times 10^{16} \text{cm}^{-3}$ 至約 $3 \times 10^{16} \text{cm}^{-3}$ 的矽。該第二集極層可以約 1.0 微米厚。

於步驟 504 的結果,於本實施例中之集極係由兩層作成,即,第一層係鄰近下層集極並為中度摻雜,而第二層為低摻雜。通常,該第二層為 n 型集極;然而,於一實施例中,第二層係為 p 型集極。於另一實施例中,步驟 504 涉及沉積一第三集極層於低摻雜集極層的頂部,及第三集極也是被摻雜以約 $2 \times 10^{16} \text{cm}^{-3}$ 至約 $3 \times 10^{18} \text{cm}^{-3}$ 的矽之砷化鎵。此第三集極層被稱為中度/高摻雜集極層並可以於約 100 至約 500 埃厚。

於集極在步驟 504 製造後,製程 500 進行至步驟 506,其中,一基極層係被沉積,其係於約 500 埃至約 1500 埃間之厚度。基極層可以為被摻雜以約 $4 \times 10^{19} \text{cm}^{-3}$ 的碳之砷化鎵。隨後,在步驟 508,沉積一包含被摻雜以約 $3 \times 10^{17} \text{cm}^{-3}$ 的矽之 InGaP 或 GaAs 之射極層。然後,於步驟 510,一含被摻雜以約 $4 \times 10^{18} \text{cm}^{-3}$ 的矽之砷化鎵的第一射極蓋層被沉積在射極層頂部上,隨後沉積一第二射極蓋層,該第二射極蓋層包含被摻雜以約 $1 \times 10^{19} \text{cm}^{-3}$ 之矽的砷化鎵。每一層,即基極層、射極層、及第一及第二射極蓋層被以例如一

五、發明說明 (18)

MBE 或 MOCVD 製程,以本技藝已知方式加以形成。

於製程 500 的步驟 512,一射極接觸係在第二射極蓋層上作出圖案並直接位在該 HBT 主動區域上。繼續製程 500,於步驟 514,該凸台係被遮罩並被向下蝕刻至 n 型射極層及基極接觸被作出圖案進入該基極層。隨後,於步驟 516,該凸台被遮罩並進一步向下蝕刻至下層集極。於一實施例中,凸台係直接向下蝕刻至集極。於步驟 516 中,在蝕刻凸台後,一集極接觸係在下層集極上作出圖案。遮罩及蝕刻的各種步驟係被以已知方式加以完成。用以製造 NPN 砷化鎵 HBT 之例示製程 500 然後結束於步驟 518。

可以由上述詳細揭示了解,本發明提供製造異界面雙極性電晶體的方法,其中該集極包含多數不同摻雜之集極層,以防止絲化或局部化電流發生於裝置中。於一實施例中,一鄰近該重摻雜下層集極之中度摻雜集極層的形成阻礙空乏區的膨脹,使得在空乏區到達下層集極前,到達崩潰電壓。雖然,本發明係以應用至砷化鎵 NPN HBT 結構加以描述,但可以為熟習於本技藝者所了解,本發明也可以應用至類似狀態中,其中,吾人想要降低於 PNP 裝置或其他類似 HBT 裝置中之絲化者。

由本發明之上述說明可知,各種技術可以用以實施本發明的概念,而不脫離本案之範圍。再者,雖然本發明以某些實施例加以說明,但熟習於本技藝者可以了解,可以以形式及細節加以改變,而不脫離本發明之精神及範圍。例如,可以了解的是,除了矽之外,其他類型之摻雜物,例如碲及硒

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (19)

可以用以摻雜各種集極層。因此,所述實施例係被認為是示範用而不是限制用。應了解的是,本發明並不限定於所述之特定實施例,而是可以在不脫離本發明範圍下,完成各種配置、修改及替換。

因此,異接面雙極性電晶體的方法與結構已經加以說明。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

四、中文發明摘要(發明之名稱： 用於異接面雙極性電晶體的方法與結構)

依據一揭示實施例,形成一重摻雜下層集極。隨後,一集極係製造於該重摻雜下層集極上,其中該集極包含一中度摻雜集極層鄰近該下層集極及一低摻雜集極層在該中度摻雜集極層上。該中度摻雜集極層及該低摻雜集極層均可以分別包含被摻雜有範圍約 $5 \times 10^{16} \text{ cm}^{-3}$ 至約 $1 \times 10^{18} \text{ cm}^{-3}$ 及於約 $1 \times 10^{16} \text{ cm}^{-3}$ 至約 $3 \times 10^{16} \text{ cm}^{-3}$ 之矽的砷化鎵。隨後,一基極係成長於該集極上,及一射極係沉積於該基極上。HBT 的集極防止空乏區到達下層集極,而不會不當地妨礙空乏區的擴散。結果,防止了於下層集極的絲化,同時,仍保持 HBT 的效能為最佳化。

英文發明摘要(發明之名稱： **METHOD AND STRUCTURE FOR A HETEROJUNCTION BIPOLAR TRANSISTOR**)

According to one disclosed embodiment, a heavily doped subcollector is formed. Subsequently, a collector is fabricated over the heavily-doped subcollector, wherein the collector comprises a medium-doped collector layer adjacent to the subcollector and a low-doped collector layer over the medium-doped collector layer. Both the medium-doped collector layer and the low-doped collector layer can comprise gallium-arsenide doped with silicon at between approximately $5 \times 10^{16} \text{ cm}^{-3}$ and approximately $1 \times 10^{18} \text{ cm}^{-3}$, and at between approximately $1 \times 10^{16} \text{ cm}^{-3}$ and approximately $3 \times 10^{16} \text{ cm}^{-3}$, respectively. Thereafter, a base is grown over the collector, and an emitter is deposited over the base. The collector of the HBT prevents the depletion region from reaching the subcollector without unduly impeding the expansion of the depletion region. As a result, filamentation in the subcollector is prevented, but the HBT's performance remains optimal.



(一)、本案指定代表圖爲：第 2 圖

(二)、本代表圖之元件代表符號簡單說明：

200 異界面雙極性電晶體	210 下層集極	
212 基極	214 射極層	216 射極層
218 射極蓋	220 射極接觸	222 基極接觸
224 基極接觸	226 集極接觸	230 集極
232 中度摻雜集極層	234 低摻雜集極層	

六、申請專利範圍 1

1. 一種製造 HBT 的方法,該方法包含步驟:

形成一下層集極;

在該下層集極上製作一集極,該集極包含一中度摻雜集極層於鄰近該下層集極處及一低摻雜集極層於該中度摻雜集極層上;

成長一基極於該集極上;

沉積一射極於該基極上。

2. 如申請專利範圍第 1 項所述之方法,其中該中度摻雜集極層包含 GaAs,其係被摻雜以約 $5 \times 10^{16} \text{cm}^{-3}$ 至約 $1 \times 10^{18} \text{cm}^{-3}$ 間之矽。

3. 如申請專利範圍第 2 項所述之方法,其中上述之中度摻雜集極層係大約於 1000 埃至約 5000 埃厚之間。

4. 如申請專利範圍第 1 項所述之方法,其中上述之低摻雜集極層包含被摻雜以約 $1 \times 10^{16} \text{cm}^{-3}$ 至約 $3 \times 10^{16} \text{cm}^{-3}$ 矽的 GaAs。

5. 如申請專利範圍第 4 項所述之方法,其中上述之低摻雜集極層係於約 0.5 微米至約 1.0 微米厚。

6. 如申請專利範圍第 1 項所述之方法,其中上述之集極更包含一中度/高摻雜集極層沉積於該低摻雜集極層及該基極之間。

7. 如申請專利範圍第 6 項所述之方法,其中上述之中度/高摻雜集極層包含被摻雜以約 $2 \times 10^{16} \text{cm}^{-3}$ 至約 $3 \times 10^{18} \text{cm}^{-3}$ 間之矽的 GaAs。

8. 如申請專利範圍第 7 項所述之方法,其中上述之中

六、申請專利範圍 2

度/高摻雜集極層係於約 100 埃至約 500 埃厚。

9.如申請專利範圍第 8 項所述之方法,其中上述之低摻雜集極層包含被摻雜以約 $1 \times 10^{15} \text{cm}^{-3}$ 至約 $5 \times 10^{15} \text{cm}^{-3}$ 之碳的 GaAs。

10.如申請專利範圍第 1 項所述之方法,其中該下層集極包含被摻雜以約 $5 \times 10^{18} \text{cm}^{-3}$ 矽的 GaAs。

11.如申請專利範圍第 1 項所述之方法,其中該基極包含被摻雜有約 $4 \times 10^{19} \text{cm}^{-3}$ 之碳的 GaAs。

12.如申請專利範圍第 1 項所述之方法,其中該射極包含由 InGaP 及 GaAs 所構成之群組所選出之材料。

13.如申請專利範圍第 12 項所述之方法,其中該射極係被摻雜以約 $3 \times 10^{17} \text{cm}^{-3}$ 的矽。

14.如申請專利範圍第 1 項所述之方法,更包含步驟:
形成一第一及一第二射極蓋層;

在該射極、該基極及該集極上,作出金屬接觸圖案。

15.一種 HBT 結構,包含:

一下層集極;

一集極,該集極包含一中度摻雜集極層於接觸該下層集極處及一低摻雜集極層在該中度摻雜集極層上;

一基極在該集極上;

一射極在該基極上。

16 如申請專利範圍第 15 項所述之結構,其中該中度摻雜集極層包含被摻雜以約 $5 \times 10^{16} \text{cm}^{-3}$ 至約 $1 \times 10^{18} \text{cm}^{-3}$ 間之矽的 GaAs。

六、申請專利範圍 3

17.如申請專利範圍第 16 項所述之結構,其中上述之中度摻雜集極層係大約於 1000 埃至約 5000 埃厚之間。

18.如申請專利範圍第 15 項所述之結構,其中上述之低摻雜集極層包含被摻雜以約 $1 \times 10^{16} \text{cm}^{-3}$ 至約 $3 \times 10^{16} \text{cm}^{-3}$ 的 GaAs。

19.如申請專利範圍第 18 項所述之結構,其中上述之低摻雜集極層係於約 0.5 微米至約 1.0 微米厚。

20.如申請專利範圍第 15 項所述之結構,其中上述之集極更包含一中度/高摻雜集極層沉積於該低摻雜集極層及該基極之間。

21.如申請專利範圍第 20 項所述之結構,其中上述之中度/高摻雜集極層包含被摻雜以約 $2 \times 10^{16} \text{cm}^{-3}$ 至約 $3 \times 10^{18} \text{cm}^{-3}$ 間之矽的 GaAs。

22.如申請專利範圍第 21 項所述之結構,其中上述之中度/高摻雜集極層係於約 100 埃至約 500 埃厚。

23.如申請專利範圍第 22 項所述之結構,其中上述之低摻雜集極層包含被摻雜以約 $1 \times 10^{15} \text{cm}^{-3}$ 至約 $5 \times 10^{15} \text{cm}^{-3}$ 之碳的 GaAs。

24.如申請專利範圍第 15 項所述之結構,其中該下層集極包含被摻雜以約 $5 \times 10^{18} \text{cm}^{-3}$ 之矽的 GaAs。

25.如申請專利範圍第 15 項所述之結構,其中該基極包含被摻雜有約 $4 \times 10^{19} \text{cm}^{-3}$ 之碳的 GaAs。

26.如申請專利範圍第 15 項所述之結構,其中該射極包含由 InGaP 及 GaAs 所構成之群組所選出之材料。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

六、申請專利範圍 4

27.如申請專利範圍第 26 項所述之結構,其中該射極係被摻雜以約 $3 \times 10^{17} \text{cm}^{-3}$ 的矽。

28.如申請專利範圍第 15 項所述之結構,更包含:

一 第一及一第二射極蓋層;

在該射極、該基極及該集極上有接觸。

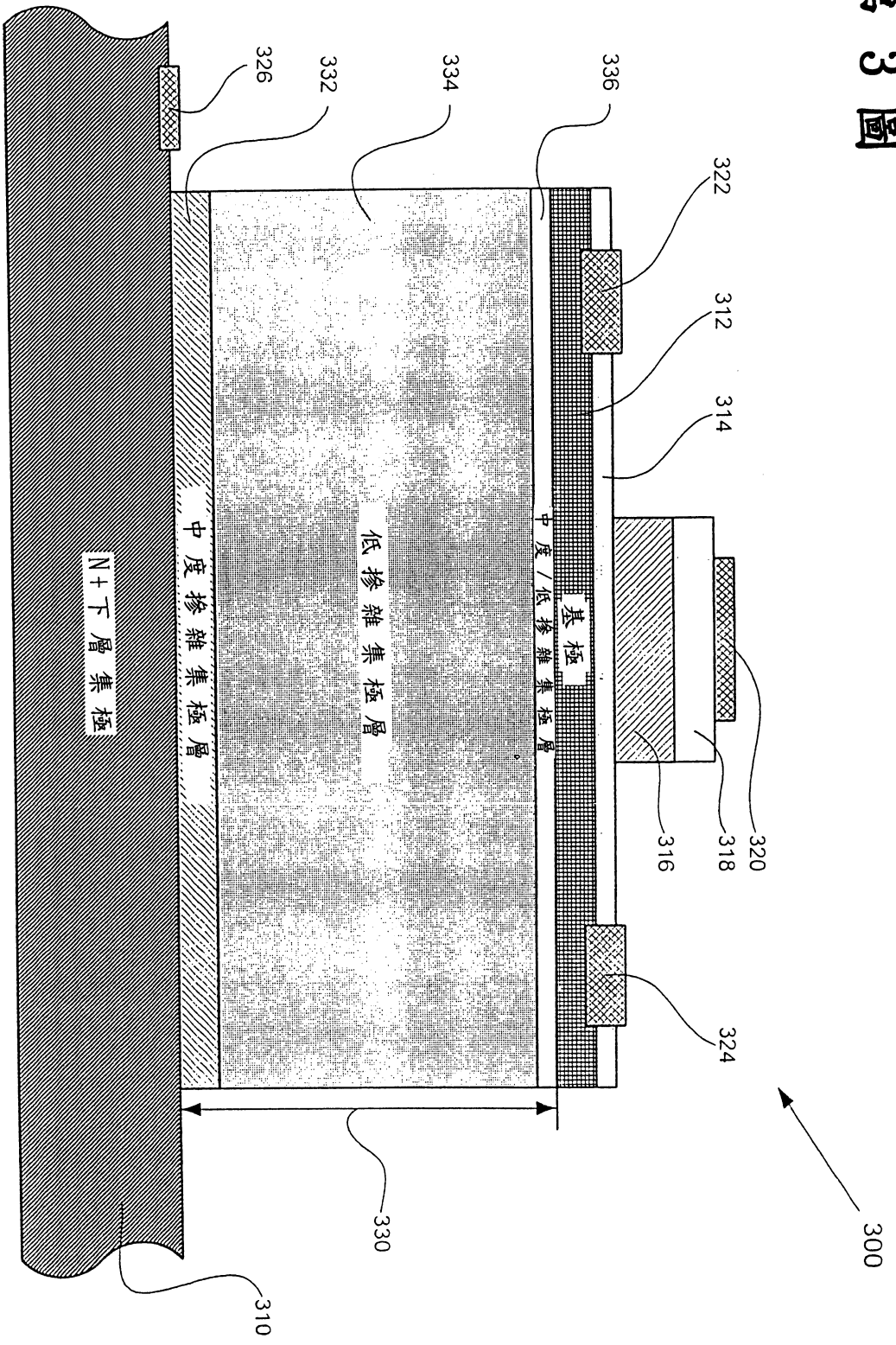
(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

第 3 圖



第 5 圖

