

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号  
特許第7321049号  
(P7321049)

(45)発行日 令和5年8月4日(2023.8.4)

(24)登録日 令和5年7月27日(2023.7.27)

(51)国際特許分類	F I			
G 0 9 F 9/30 (2006.01)	G 0 9 F	9/30	3 3 8	
H 1 0 K 59/12 (2023.01)	G 0 9 F	9/30	3 6 5	
F 2 1 S 8/00 (2006.01)	H 1 0 K	59/12		
F 2 1 V 3/00 (2015.01)	F 2 1 S	8/00		
F 2 1 S 41/155(2018.01)	F 2 1 V	3/00	5 3 0	
請求項の数 23 (全33頁) 最終頁に続く				

(21)出願番号	特願2019-188006(P2019-188006)	(73)特許権者	000001007 キャノン株式会社 東京都大田区下丸子3丁目30番2号
(22)出願日	令和1年10月11日(2019.10.11)	(74)代理人	110003281 弁理士法人大塚国際特許事務所
(65)公開番号	特開2021-63902(P2021-63902A)	(72)発明者	坪井 宏政 東京都大田区下丸子3丁目30番2号 キャノン株式会社内
(43)公開日	令和3年4月22日(2021.4.22)	審査官	小野 博之
審査請求日	令和4年9月30日(2022.9.30)		

最終頁に続く

(54)【発明の名称】 発光装置、表示装置、光電変換装置、電子機器、照明装置および移動体

(57)【特許請求の範囲】

【請求項1】

基板に複数の画素が第1方向および前記第1方向と交差する第2方向にアレイ状に配された発光装置であって、

前記複数の画素のそれぞれは、発光素子と、前記発光素子の陽極にドレイン領域が接続された第1トランジスタと、前記第1トランジスタのゲート電極にドレイン領域が接続された第2トランジスタと、を備え、

前記複数の画素は、前記第1方向に互いに隣接する第1画素と第2画素とを含み、

前記第1画素の前記第2トランジスタのソース領域と、前記第2画素の前記第2トランジスタのソース領域と、は1つの拡散領域を共有し、

前記第1画素の前記第1トランジスタのソース領域、ゲート電極、ドレイン領域および前記第2画素の前記第1トランジスタのソース領域、ゲート電極、ドレイン領域は、前記第1方向の正または負のうち一方の方向に、それぞれ順に配されることを特徴とする発光装置。

【請求項2】

前記複数の画素のそれぞれは、前記第1トランジスタのゲート電極と前記第2トランジスタのドレイン領域とを接続するための配線パターンをさらに備え、

前記第1画素および前記第2画素のうち一方の画素の前記第1トランジスタのゲート電極と前記第2トランジスタのドレイン領域との間の長さが、前記第1画素および前記第2画素のうち他方の画素の前記第1トランジスタのゲート電極と前記第2トランジスタのド

レイン領域との間の長さよりも長いことを特徴とする請求項 1 に記載の発光装置。

【請求項 3】

前記一方の画素において前記配線パターンが前記第 1 トランジスタのゲート電極と重なる長さが、前記他方の画素において前記配線パターンが前記第 1 トランジスタのゲート電極と重なる長さよりも短いことを特徴とする請求項 2 に記載の発光装置。

【請求項 4】

前記一方の画素において前記配線パターンが前記第 1 トランジスタのゲート電極と重なる面積が、前記他方の画素において前記配線パターンが前記第 1 トランジスタのゲート電極と重なる面積よりも小さいことを特徴とする請求項 2 または 3 に記載の発光装置。

【請求項 5】

前記一方の画素の前記配線パターンのうち前記第 1 方向に沿って延在する部分の幅が、前記他方の画素の前記配線パターンのうち前記第 1 方向に沿って延在する部分の幅よりも細いことを特徴とする請求項 2 乃至 4 の何れか 1 項に記載の発光装置。

【請求項 6】

前記配線パターンは、前記第 1 方向に沿って延在する部分と前記第 2 方向に沿って延在する部分とを含み、

前記一方の画素の前記配線パターンのうち前記第 1 方向に沿って延在する部分は、前記第 2 方向に沿って延在する部分よりも前記第 2 画素の側に配された第 1 部分を含み、

前記他方の画素の前記配線パターンのうち前記第 1 方向に沿って延在する部分は、前記第 2 方向に沿って延在する部分よりも前記第 1 画素の側に配された第 2 部分を含み、

前記第 1 部分の長さが、前記第 2 部分の長さよりも短いことを特徴とする請求項 2 乃至 5 の何れか 1 項に記載の発光装置。

【請求項 7】

前記第 1 画素の前記第 1 トランジスタと前記第 2 画素の前記第 1 トランジスタとの間に、前記第 1 画素の前記第 2 トランジスタおよび前記第 2 画素の前記第 2 トランジスタが配されることを特徴とする請求項 1 乃至 6 の何れか 1 項に記載の発光装置。

【請求項 8】

前記複数の画素のそれぞれは、前記第 1 トランジスタのソース領域にドレイン領域が接続された、前記発光素子の発光または非発光を制御するための第 3 トランジスタをさらに備えることを特徴とする請求項 1 乃至 7 の何れか 1 項に記載の発光装置。

【請求項 9】

前記複数の画素のそれぞれは、前記第 1 トランジスタのソース領域にドレイン領域が接続された、前記発光素子の発光または非発光を制御するための第 3 トランジスタをさらに備え、

前記第 1 方向において、

前記第 1 画素の前記第 1 トランジスタと前記第 2 トランジスタとの間に、前記第 1 画素の前記第 3 トランジスタが配され、

前記第 2 画素の前記第 1 トランジスタの前記第 1 画素とは反対の側に、前記第 2 画素の前記第 3 トランジスタが配されることを特徴とする請求項 7 に記載の発光装置。

【請求項 10】

前記複数の画素のそれぞれは、前記第 1 トランジスタのソース領域にドレイン領域が接続された、前記発光素子の発光または非発光を制御するための第 3 トランジスタをさらに備え、

前記第 1 方向において、前記第 1 画素の前記第 1 トランジスタと前記第 2 画素の前記第 1 トランジスタとの間に、前記第 1 画素の前記第 3 トランジスタおよび前記第 2 画素の前記第 3 トランジスタが配され、

前記第 1 画素の前記第 3 トランジスタのソース領域と、前記第 2 画素の前記第 3 トランジスタのソース領域と、は 1 つの拡散領域を共有し、

前記第 1 画素の前記第 2 トランジスタおよび前記第 2 画素の前記第 2 トランジスタと、前記第 1 画素の前記第 3 トランジスタおよび前記第 2 画素の前記第 3 トランジスタと、が

10

20

30

40

50

前記第 2 方向に並んで配されることを特徴とする請求項 7 に記載の発光装置。

【請求項 1 1】

前記第 1 画素の前記第 3 トランジスタのソース領域、ゲート電極、ドレイン領域および前記第 2 画素の前記第 3 トランジスタのソース領域、ゲート電極、ドレイン領域は、前記第 1 方向の正または負のうち一方の方向に、それぞれ順に配されることを特徴とする請求項 8 乃至 10 の何れか 1 項に記載の発光装置。

【請求項 1 2】

前記複数の画素のそれぞれは、前記発光素子をリセットするための第 4 トランジスタをさらに備えることを特徴とする請求項 1 乃至 11 の何れか 1 項に記載の発光装置。

【請求項 1 3】

前記複数の画素のそれぞれは、前記第 1 トランジスタのソース領域にドレイン領域が接続された、前記発光素子の発光または非発光を制御するための第 3 トランジスタと、前記発光素子をリセットするための第 4 トランジスタと、をさらに備え、

前記第 1 方向において、

前記第 1 画素の前記第 1 トランジスタと前記第 2 画素の前記第 1 トランジスタとの間に、前記第 1 画素の第 3 トランジスタ、および、前記第 2 画素の第 4 トランジスタが配され、

前記第 1 画素の前記第 1 トランジスタの前記第 2 画素とは反対の側に、前記第 1 画素の前記第 4 トランジスタが配され、

前記第 2 画素の前記第 1 トランジスタの前記第 1 画素とは反対の側に、前記第 2 画素の前記第 3 トランジスタが配され、

前記第 2 方向に、前記第 1 画素の前記第 2 トランジスタおよび前記第 2 画素の前記第 2 トランジスタと、前記第 1 画素の第 3 トランジスタおよび前記第 2 画素の第 4 トランジスタと、が並んで配されることを特徴とする請求項 7 に記載の発光装置。

【請求項 1 4】

前記複数の画素のそれぞれは、前記第 1 トランジスタのソース領域にドレイン領域が接続された、前記発光素子の発光または非発光を制御するための第 3 トランジスタと、前記発光素子をリセットするための第 4 トランジスタと、をさらに備え、

前記第 1 方向において、

前記第 1 画素の前記第 1 トランジスタと前記第 2 画素の前記第 1 トランジスタとの間に、前記第 1 画素の前記第 4 トランジスタおよび前記第 2 画素の前記第 4 トランジスタが配され、

前記第 1 画素の前記第 1 トランジスタと前記第 1 画素の前記第 2 トランジスタとの間に、前記第 1 画素の前記第 3 トランジスタが配され、

前記第 2 画素の前記第 1 トランジスタの前記第 1 画素とは反対の側に、前記第 2 画素の前記第 3 トランジスタが配され、

前記第 2 方向に、前記第 1 画素の前記第 2 トランジスタおよび前記第 2 画素の前記第 2 トランジスタと、前記第 1 画素の前記第 4 トランジスタおよび前記第 2 画素の前記第 4 トランジスタと、が並んで配されることを特徴とする請求項 7 に記載の発光装置。

【請求項 1 5】

前記第 1 画素の前記第 4 トランジスタのドレイン領域と、前記第 2 画素の前記第 4 トランジスタのドレイン領域と、が 1 つの拡散領域を共有していることを特徴とする請求項 13 に記載の発光装置。

【請求項 1 6】

前記複数の画素は、前記第 1 画素に対して前記第 2 方向に隣接して配された第 3 画素と、前記第 3 画素に対して前記第 1 方向に隣接し、かつ、前記第 2 画素に対して前記第 2 方向に隣接して配された第 4 画素と、をさらに含み、

前記第 1 方向において、

前記第 3 画素の前記第 1 トランジスタと前記第 4 画素の前記第 1 トランジスタとの間に、前記第 3 画素の前記第 2 トランジスタおよび前記第 4 画素の前記第 2 トランジスタと

10

20

30

40

50

前記第 3 画素の前記第 4 トランジスタおよび前記第 4 画素の前記第 4 トランジスタと、が配され、

前記第 3 画素の前記第 1 トランジスタと前記第 3 画素の前記第 2 トランジスタとの間に、前記第 3 画素の前記第 3 トランジスタが配され、

前記第 4 画素の前記第 1 トランジスタの前記第 3 画素とは反対の側に、前記第 4 画素の前記第 3 トランジスタが配され、

前記第 2 方向に、前記第 1 画素の前記第 2 トランジスタおよび前記第 2 画素の前記第 2 トランジスタと前記第 3 画素および前記第 4 画素の前記第 2 トランジスタとの間に、前記第 1 画素の前記第 4 トランジスタ、前記第 2 画素の前記第 4 トランジスタ、前記第 3 画素の前記第 4 トランジスタおよび前記第 4 画素の前記第 4 トランジスタが配され、

10

前記第 1 画素の前記第 4 トランジスタのドレイン領域と、前記第 2 画素の前記第 4 トランジスタのドレイン領域と、前記第 3 画素の前記第 4 トランジスタのドレイン領域と、前記第 4 画素の前記第 4 トランジスタのドレイン領域と、が 1 つの拡散領域を共有していることを特徴とする請求項 1 3 に記載の発光装置。

【請求項 1 7】

前記第 1 画素の前記第 3 トランジスタのソース領域、ゲート電極、ドレイン領域および前記第 2 画素に配された前記第 3 トランジスタのソース領域、ゲート電極、ドレイン領域は、前記第 1 方向の正または負のうち一方の方向に、それぞれ順に配されることを特徴とする請求項 1 3 乃至 1 6 の何れか 1 項に記載の発光装置。

【請求項 1 8】

20

前記第 1 画素の前記第 4 トランジスタおよび前記第 2 画素の前記第 4 トランジスタは、前記第 1 方向に沿って前記第 1 画素から前記第 2 画素に向かって、それぞれドレイン領域、ゲート電極、ソース領域の順に配されることを特徴とする請求項 1 2 乃至 1 7 の何れか 1 項に記載の発光装置。

【請求項 1 9】

請求項 1 乃至 1 8 の何れか 1 項に記載の発光装置と、前記発光装置に接続されている能動素子とを有することを特徴とする表示装置。

【請求項 2 0】

複数のレンズを有する光学部と、前記光学部を通過した光を受光する撮像素子と、画像を表示する表示部と、を有し、

30

前記表示部は、前記撮像素子が撮像した画像を表示する表示部であり、かつ、請求項 1 乃至 1 8 の何れか 1 項に記載の発光装置を有することを特徴とする光電変換装置。

【請求項 2 1】

表示部が設けられた筐体と、前記筐体に設けられ、外部と通信する通信部と、を有し、前記表示部は、請求項 1 乃至 1 8 の何れか 1 項に記載の発光装置を有することを特徴とする電子機器。

【請求項 2 2】

光源と、光拡散部および光学フィルムの少なくとも一方と、を有する照明装置であって、前記光源は、請求項 1 乃至 1 8 の何れか 1 項に記載の発光装置を有することを特徴とする照明装置。

40

【請求項 2 3】

機体と、前記機体に設けられている灯具を有し、前記灯具は、請求項 1 乃至 1 8 の何れか 1 項に記載の発光装置を有することを特徴とする移動体。

【発明の詳細な説明】

【技術分野】

【0 0 0 1】

本発明は、発光装置、表示装置、光電変換装置、電子機器、照明装置および移動体に関する。

【背景技術】

50

## 【 0 0 0 2 】

素子を通る電流に応じた輝度で発光する有機 E L (エレクトロルミネセンス) 素子などの発光素子を含む画素が配された発光装置が知られている。特許文献 1 の図 3 8 には、行方向に隣接する 2 つの画素の書込みトランジスタ W S T r が、列方向に配される同じデータ線 D T L に接続されることが示されている。

## 【先行技術文献】

## 【特許文献】

## 【 0 0 0 3 】

【文献】特開 2 0 1 4 - 1 8 6 2 5 8 号公報

## 【発明の概要】

## 【発明が解決しようとする課題】

## 【 0 0 0 4 】

特許文献 1 に記載された回路構成においてトランジスタを形成した場合、2 つの画素の書込みトランジスタのデータ線に接続される側の主端子を構成する拡散領域を共用できるため、画素の微細化が可能となる。画素の微細化が進むと、トランジスタ形成時のマスクパターンのアライメント精度などによって拡散領域とゲート電極との位置関係がずれてしまった場合の影響が大きくなりうる。各画素間で拡散領域とゲート電極との位置関係がずれてしまった場合、発光素子を輝度情報に応じた輝度で発光させるための駆動トランジスタにおいて電気的特性が変化し、表示画質が低下してしまう可能性がある。拡散領域とゲート電極との位置関係のずれは、同じ露光で形成されるトランジスタ間で同じ方向にずれうる。

## 【 0 0 0 5 】

本発明は、発光装置において、画素を微細化し、かつ、画質の低下を低減するのに有利な技術を提供することを目的とする。

## 【課題を解決するための手段】

## 【 0 0 0 6 】

上記課題に鑑みて、本発明の実施形態に係る発光装置は、基板に複数の画素が第 1 方向および第 1 方向と交差する第 2 方向にアレイ状に配された発光装置であって、複数の画素のそれぞれは、発光素子と、発光素子の陽極にドレイン領域が接続された第 1 トランジスタと、第 1 トランジスタのゲート電極にドレイン領域が接続された第 2 トランジスタと、を備え、複数の画素は、第 1 方向に互いに隣接する第 1 画素と第 2 画素とを含み、第 1 画素の第 2 トランジスタのソース領域と、第 2 画素の第 2 トランジスタのソース領域と、は 1 つの拡散領域を共有し、第 1 画素の第 1 トランジスタのソース領域、ゲート電極、ドレイン領域および第 2 画素の第 1 トランジスタのソース領域、ゲート電極、ドレイン領域は、第 1 方向の正または負のうち一方の方向に、それぞれ順に配されることを特徴とする。

## 【発明の効果】

## 【 0 0 0 7 】

本発明によれば、発光装置において、画素を微細化し、かつ、画質の低下を低減するのに有利な技術を提供することができる。

## 【図面の簡単な説明】

## 【 0 0 0 8 】

【図 1】本実施形態に係る発光装置の構成例を示す図。

【図 2】図 1 の発光装置の画素の構成例を示す回路図。

【図 3】図 1 の発光装置の 2 つの画素の構成例を示す回路図。

【図 4】図 3 の画素の構成例を示す平面図。

【図 5】図 4 の画素の構成例を示す断面図。

【図 6】本実施形態に係る発光装置の構成例を示す図。

【図 7】図 6 の発光装置の画素の構成例を示す回路図。

【図 8】図 6 の発光装置の 2 つの画素の構成例を示す回路図。

【図 9】図 8 の画素の構成例を示す平面図。

10

20

30

40

50

- 【図 1 0】図 9 の画素の構成例を示す断面図。
- 【図 1 1】図 9 の画素の変形例を示す平面図。
- 【図 1 2】図 9 の画素の変形例を示す平面図。
- 【図 1 3】図 9 の画素の変形例を示す平面図。
- 【図 1 4】本実施形態に係る発光装置の構成例を示す図。
- 【図 1 5】図 1 4 の発光装置の画素の構成例を示す回路図。
- 【図 1 6】図 1 4 の発光装置の 2 つの画素の構成例を示す回路図。
- 【図 1 7】図 1 6 の画素の構成例を示す平面図。
- 【図 1 8】図 1 7 の画素の変形例を示す平面図。
- 【図 1 9】図 1 7 の画素の変形例を示す平面図。
- 【図 2 0】図 1 7 の画素の変形例を示す平面図。
- 【図 2 1】図 1 4 の発光装置の 4 つの画素の構成例を示す回路図。
- 【図 2 2】図 2 1 の画素の構成例を示す平面図。
- 【図 2 3】本実施形態の発光装置の構成例を示す断面図
- 【図 2 4】本実施形態の発光装置を用いた表示装置の一例を示す図。
- 【図 2 5】本実施形態の発光装置を用いた光電変換装置の一例を示す図。
- 【図 2 6】本実施形態の発光装置を用いた電子機器の一例を示す図。
- 【図 2 7】本実施形態の発光装置を用いた表示装置の一例を示す図。
- 【図 2 8】本実施形態の発光装置を用いた照明装置の一例を示す図。
- 【図 2 9】本実施形態の発光装置を用いた移動体の一例を示す図。

【発明を実施するための形態】

【0009】

以下、添付図面を参照して実施形態を詳しく説明する。尚、以下の実施形態は特許請求の範囲に係る発明を限定するものでない。実施形態には複数の特徴が記載されているが、これらの複数の特徴の全てが発明に必須のものとは限らず、また、複数の特徴は任意に組み合わせられてもよい。さらに、添付図面においては、同一若しくは同様の構成に同一の参照番号を付し、重複した説明は省略する。

【0010】

第 1 の実施形態

図 1 ~ 5 を参照して、本開示の第 1 の実施形態による発光装置の構造について説明する。図 1 は、本実施形態に係る発光装置 101 の構成例を示す図である。図 2 は、図 1 の発光装置 101 が備える 1 つの画素 102 の構成例を示す回路図、図 3 は、互いに隣接する 2 つの画素 102 の接続関係を示す回路図である。

【0011】

本明細書において、発光素子 201 の陽極に駆動トランジスタ 202 が接続され、画素 102 に配されるトランジスタが、すべて P 型トランジスタである場合について説明する。しかしながら、発光装置 101 は、この構成に限定されることはない。発光素子 201 の極性および画素 102 に配されるトランジスタの導電型が全て逆であってもよい。また、例えば、駆動トランジスタ 202 は P 型トランジスタであり、他のトランジスタは N 型トランジスタであってもよい。発光素子 201 が、所定の光量で発光するように、適宜、極性および導電型に合わせて、供給される電位や接続を変更すればよい。したがって、以下において、例えば、トランジスタの「ドレイン領域」と「ソース領域」とは、適宜、入れ替わってもよい。

【0012】

図 1 に示されるように、発光装置 101 の一例である有機 EL 発光装置は、画素アレイ部 103 と、画素アレイ部 103 の周辺に配置された駆動部と、を含む。画素アレイ部 103 は、基板に複数の画素 102 が、図 2 に示されるように X 方向および Y 方向と交差する Y 方向にアレイ状に配される。X 方向と Y 方向とは、図 1 に示されるように、互いに直交していてもよい。画素 102 は、図 2 に示されるように、発光素子 201 を有する。発光素子 201 は、陽極と陰極との電極間に発光層を含む有機層を有する。有機層は、発

光層以外に、正孔注入層、正孔輸送層、電子注入層、電子輸送層のうち1つまたは複数を選択していてもよい。

【0013】

駆動部は、それぞれの画素102を駆動するための回路である。例えば、駆動部は、垂直走査回路104および信号出力回路105を含む。画素アレイ部103において、行方向（図1においてY方向）に沿って、走査線106が、画素行ごとに配されている。また、画素アレイ部103において、列方向（図1においてX方向）に沿って、信号線107が、画素列ごとに配されている。走査線106は、垂直走査回路104のそれぞれ対応する行の出力端に接続されている。信号線107は、信号出力回路105のそれぞれ対応する列の出力端に接続されている。垂直走査回路104は、画素アレイ部103のそれぞれの画素102への映像信号の書き込み時において、走査線106に書き込み制御信号を供給する。信号出力回路105は、輝度情報に応じた電圧を有する輝度信号を出力する。

10

【0014】

図2に示されるように、画素102は、発光素子201、駆動トランジスタ202、書込トランジスタ203を含む。具体的には、駆動トランジスタ202の2つの主端子のうち一方（図2の構成において、ドレイン領域）は、発光素子201の2つの電極のうち陽極に接続されている。また、駆動トランジスタ202の2つの主端子のうち他方（図2の構成において、ソース領域）は、電源電位V<sub>dd</sub>に接続されている。発光素子201の2つの電極のうち陰極は、電源電位V<sub>ss</sub>に接続されている。電源電位V<sub>ss</sub>は、例えば、接地電位であってもよい。ここで、トランジスタの主端子とは、トランジスタのソース領域またはドレイン領域として機能する拡散領域のことをいう。また、トランジスタの制御端子とは、トランジスタのゲート電極のことをいう。

20

【0015】

書込トランジスタ203の2つの主端子のうち一方（図2の構成において、ドレイン領域）は、駆動トランジスタ202の制御端子（ゲート電極）に接続される。また、書込トランジスタ203の2つの主端子のうち他方（図2の構成において、ソース領域）は、信号線107に接続されている。書込トランジスタ203のゲート電極は、走査線106に接続されている。

【0016】

ここで、トランジスタや後述する容量素子の総数や、トランジスタの導電型の組み合わせに関しては、あくまで一例に過ぎず、本構成に限定されるものではない。また、以下の説明において、素子Aと素子Bとの間にトランジスタが接続されると表現する場合、素子Aにトランジスタの主端子の一方が接続され、素子Bにトランジスタの主端子の他方が接続される。つまり、素子Aと素子Bとの間にトランジスタが接続される表現する場合、素子Aにトランジスタの制御端子が接続され、かつ、主端子の一方が接続されず、素子Bに主端子の他方が接続されない場合は含まない。

30

【0017】

駆動トランジスタ202は、電源電位V<sub>dd</sub>から発光素子201へ電流を供給し、発光素子201を発光させる。より具体的には、駆動トランジスタ202は、信号線107が有する信号電圧に応じた電流を発光素子201に供給する。これによって、発光素子201を電流駆動し発光させる。

40

【0018】

書込トランジスタ203は、垂直走査回路104から走査線106を介して書込トランジスタ203のゲート電極に印加される書き込み制御信号に応答し、導通状態となる。これによって、書込トランジスタ203は、信号線107を介して信号出力回路105から供給される輝度情報に応じた映像信号の信号電圧を画素102に書き込む。この書き込まれた信号電圧は、駆動トランジスタ202のゲート電極に印加される。

【0019】

発光素子201には、有機EL (Organic Electroluminescent) 素子が用いられる。発光素子201の発光時において、信号線107から書込ト

50

ランジスタ 203 を介して駆動トランジスタ 202 のゲート電極に印加される信号電圧に応じて、駆動トランジスタ 202 を流れる電流量が変化する。これによって、発光素子 201 の陽極と陰極との間の容量を所定の電位まで充電し、この電位差に応じた電流が流れる。これによって、発光素子 201 が所定の輝度で発光する。

#### 【0020】

次いで、図 3 を用いて、互いに隣接する 2 つの画素 102 について説明する。図 3 に示されるように、画素アレイ部 103 に配される複数の画素 102 は、X 方向に互いに隣接する画素 102 a と画素 102 b とを含む。ここで、画素 102 のうち特定の画素を示す場合、「画素 102 『a』」のように、参照符号の末尾に『a』、『b』などの添え字を付記する。また、特定をせず何れの画素であってよい場合は、単に「画素 102」と示す。他の構成要素においても同様である。

10

#### 【0021】

画素 102 a は、発光素子 201 a、駆動トランジスタ 202 a、書込トランジスタ 203 a を含む。画素 102 b は、発光素子 201 b、駆動トランジスタ 202 b、書込トランジスタ 203 b を含む。画素 102 a の書込トランジスタ 203 a のソース領域と、画素 102 b の書込トランジスタ 203 b のソース領域と、は、信号線 107 を介して接続されている。このように、書込トランジスタ 203 のソース領域が互いに接続された 2 つの画素 102 a と画素 102 b とは、1 つの画素群 301 を構成している。

#### 【0022】

図 4 は、図 3 に示される回路のそれぞれのトランジスタの配置例である。図 4 には、それぞれ画素 102 a および画素 102 b によって構成される 4 つの画素群 301 が、示されている。それぞれの画素群 301 において、画素 102 a の駆動トランジスタ 202 a と画素 102 b の駆動トランジスタ 202 b との間に、画素 102 a の書込トランジスタ 203 a および画素 102 b の書込トランジスタ 203 b が配されている。

20

#### 【0023】

書込トランジスタ 203 a は、P 型の拡散領域 401、ゲート電極 402 a、P 型の拡散領域 403 a を含む構成されている。また、書込トランジスタ 203 b は、P 型の拡散領域 401、ゲート電極 402 b、P 型の拡散領域 403 b を含む構成されている。図 4 に示されるように、書込トランジスタ 203 a と書込トランジスタ 203 b とは、信号線 107 に接続された拡散領域 401 を共有している。換言すると、画素 102 a の書込トランジスタ 203 a のソース領域と、画素 102 b の書込トランジスタ 203 b のソース領域と、は 1 つの拡散領域 401 を共有している。これによって、X 方向において、書込トランジスタ 203 a のソース領域を構成する拡散領域と、書込トランジスタ 203 b のソース領域を構成する拡散領域と、を別々に配する場合よりも、画素 102 (画素群 301) を微細化することが可能となる。

30

#### 【0024】

画素 102 a の駆動トランジスタ 202 a は、P 型の拡散領域 404 a、ゲート電極 405 a、P 型の拡散領域 406 a を含む構成されている。拡散領域 404 a は、電源電位  $V_{dd}$  に接続され、駆動トランジスタ 202 a のソース領域として機能する。拡散領域 406 a は、発光素子 201 a の陽極に接続され、駆動トランジスタ 202 a のドレイン領域として機能する。画素 102 b の駆動トランジスタ 202 b は、P 型の拡散領域 404 b、ゲート電極 405 b、P 型の拡散領域 406 b を含む構成されている。拡散領域 404 b は、電源電位  $V_{dd}$  に接続され、駆動トランジスタ 202 b のソース領域として機能する。拡散領域 406 b は、発光素子 201 b の陽極に接続され、駆動トランジスタ 202 b のドレイン領域として機能する。

40

#### 【0025】

このように、画素 102 a の駆動トランジスタ 202 a のソース領域 (拡散領域 404 a)、ゲート電極 405 a、ドレイン領域 (拡散領域 406 a) および画素 102 b の駆動トランジスタ 202 b のソース領域 (拡散領域 404 b)、ゲート電極 405 b、ドレイン領域 (拡散領域 406 b) は、X 方向の正の方向に、それぞれ順に配される。つまり

50

、電源電位  $V_{dd}$  から駆動トランジスタ 202 および発光素子 201 を通り電源電位  $V_s$  まで電流が流れる向きが、画素 102a と画素 102b とで同じ向きとなる。ここで、正方向とは、図 4 において、X 方向として矢印によって示されている方向である。また、図 4 に示されるでは、画素 102a および画素 102b の駆動トランジスタ 202a、202b のソース領域、ゲート電極、ドレイン領域は、X 方向の正の方向に、それぞれ順に配されるが、これに限られることはない。例えば、X 方向の負の方向に向かって、駆動トランジスタ 202a、202b のソース領域、ゲート電極、ドレイン領域が、それぞれ配されていてもよい。

#### 【0026】

画素 102 (画素群 301) の微細化が進むと、画素を形成する際のマスクパターンのアライメント精度などによって、拡散領域とゲート電極との位置関係が、設計に対してずれてしまう場合がある。拡散領域とゲート電極との位置関係がずれてしまった場合、形成されたトランジスタの電気的特性が、設計値から変化しうる。また、トランジスタの微細化が進むと、拡散領域とゲート電極との位置関係がずれてしまったことによる影響が、より顕著になりうる。この、拡散領域とゲート電極との位置関係のずれは、同じ露光で形成されるトランジスタ間で同じ方向にずれうる。このとき、画素 102a の駆動トランジスタ 202a と画素 102b の駆動トランジスタ 202b とにおいて、反対の方向に電流が流れる場合を考える。この場合、拡散領域とゲート電極との位置関係は同じ方向にずれするため、駆動トランジスタ 202a が設計値よりも多くの電流が流れるようになったとすると、駆動トランジスタ 202b は設計値よりも流れる電流が少なくなりうる。このため、画素 102a と画素 102b との間で輝度むらが発生し、表示画質が低下してしまう可能性がある。

#### 【0027】

一方、本実施形態において、画素 102a の駆動トランジスタ 202a および画素 102b の駆動トランジスタ 202b を流れる発光素子 201 を発光させる電流の向きは、同じ向きとなる。このため、駆動トランジスタ 202a が設計値よりも多くの電流が流れるようになった場合、駆動トランジスタ 202b も設計値よりも多くの電流が流れるようになりうる。これによって、本実施形態の発光装置 101 において、画素 102 間での駆動トランジスタ 202 の電気的な特性の差が生じることを低減し、表示画質の低下を低減することが可能となる。例えば、発光装置 101 の画素アレイ部 103 に配されたすべての画素 102 において、駆動トランジスタ 202 のソース領域、ゲート電極、ドレイン領域が配される向きが揃っていてもよい。

#### 【0028】

図 5 は、図 4 に示される画素群 301 の  $Y_1 - Y_1'$  間の断面図である。発光素子 201 は、電極 501 (下部電極とも呼ばれる。)、発光層を含む有機層 502、電極 503 (上部電極とも呼ばれる。)を含む。電極 501 は、発光素子 201 ごとに個別に配され、図 5 に示されるように、発光素子 201a には電極 501a が配され、発光素子 201b には電極 501b が配されている。有機層 502 および電極 503 は、複数の発光素子 201 で共有されうる。例えば、画素アレイ部 103 に配されたすべての画素 102 の発光素子 201 が、有機層 502 および電極 503 を共有していてもよい。

#### 【0029】

また、図 5 に示されるように、電極 501 の端部に、バンク部 504 が配されていてもよい。バンク部 504 は、電極 501 の外周を取り囲むように配されうる。バンク部 504 によって、電極 501a と電極 503 との間を流れる電流が、隣接する画素 102 へ漏れることを低減できる。また、電極 501 と、駆動トランジスタ 202 のソース領域として機能する拡散領域 406 と、は、ビア 505 および配線層 506 を介して接続されている。

#### 【0030】

上述の各トランジスタは、基板 510 上に形成されている。基板 510 は、例えば P 型にドーパされたシリコンなどの半導体基板でありうる。基板 510 の P 型の半導体層 50

10

20

30

40

50

9の上には、N型のウェル層507が配され、ウェル層507にそれぞれの拡散領域401、403、404、406が形成されている。ウェル層507は、電源電位V<sub>dd</sub>に接続されている。各トランジスタは、絶縁体分離部508によって分離されている。絶縁体分離部508は、STI(Shallow Trench Isolation)分離、LOCOS(Local Oxidation Of Silicon)分離、N型の拡散領域分離など、適当な方法によって各トランジスタを電氣的に分離する。

#### 【0031】

図5には、拡散領域401、403、404、406と、電極501が配されている層と、の間に、1層の配線層506のみが示されているが、これに限られることはなく、複数の配線層が配されていてもよい。また、この場合、拡散領域401、403、404、406のそれぞれが、別の配線層に配された配線パターンに接続されていてもよいし、同じ配線層に配された配線パターンに接続されていてもよい。

10

#### 【0032】

##### 第2の実施形態

図6~13を参照して、本開示の第2の実施形態による発光装置の構造について説明する。本実施形態において、上述の第1の実施形態と比較して、電源電位V<sub>dd</sub>と駆動トランジスタ202との間に発光制御トランジスタが接続される。以下、上述の第1の実施形態とは異なる構成を中心に説明する。

#### 【0033】

図6は、本実施形態に係る発光装置101の構成例を示す図である。図6に示されるように、画素アレイ部103において、上述の第1の実施形態に追加して、Y方向に沿って、走査線601が、画素行ごとに配されている。走査線601は、垂直走査回路104のそれぞれ対応する行の出力端に接続されており、それぞれ画素102へ発光制御信号を供給する。

20

#### 【0034】

図7は、図6の発光装置101が備える1つの画素102の構成例を示す回路図である。図7に示されるように、上述の第1の実施形態に追加して、電源電位V<sub>dd</sub>と駆動トランジスタ202との間に、発光制御トランジスタ701が接続される。発光制御トランジスタ701の2つの主端子のうち一方(図7の構成において、ドレイン領域)は、駆動トランジスタ202の2つの主端子のうち一方(図7の構成において、ソース領域)に接続されている。発光制御トランジスタ701の2つの主端子のうち他方(図7の構成において、ソース領域)は、電源電位V<sub>dd</sub>に接続されている。発光制御トランジスタ701の制御端子(ゲート電極)は、走査線601に接続されている。さらに、容量素子702が、駆動トランジスタ202のゲート電極とソース電極との間に接続され、容量素子703が、駆動トランジスタ202のソース電極と電源電位V<sub>dd</sub>との間に接続されている。

30

#### 【0035】

発光制御トランジスタ701は、垂直走査回路104から走査線601を介してゲート電極に印加される発光制御信号に 응답して導通状態になることによって、電源電位V<sub>dd</sub>から駆動トランジスタ202への電流の供給を許容する。これによって、駆動トランジスタ202による発光素子201の駆動が可能になる。すなわち、発光制御トランジスタ701は、電流経路の導通状態を制御することによって、発光素子201の発光または非発光を制御するスイッチ素子として機能する。

40

#### 【0036】

このように、発光制御トランジスタ701のスイッチング動作によって、発光素子201が非発光状態となる期間(非発光期間)を設け、発光素子201が発光する発光期間と非発光期間との割合を制御することができる(所謂、デューティ制御)。このデューティ制御によって、1フレーム期間に亘ってそれぞれの画素102の発光素子201が発光することに伴う残像ボケを低減でき、特に動画の画品位をより優れたものとすることができる。

#### 【0037】

50

図8は、互いに隣接する2つの画素102の接続関係を示す回路図である。図8に示されるように、画素アレイ部103に配される複数の画素102は、X方向に互いに隣接する画素102aと画素102bとを含む。上述の第1の実施形態と同様に、画素102aの書込トランジスタ203aのソース領域と、画素102bの書込トランジスタ203bのソース領域と、は、信号線107を介して接続され、1つの画素群801を構成している。画素102aは、第1の実施形態の画素102aに追加して、発光制御トランジスタ701a、容量素子702aおよび容量素子703aを含む。また、画素102bは、第1の実施形態の画素102bに追加して、発光制御トランジスタ701b、容量素子702bおよび容量素子703bを含む。

#### 【0038】

図9は、図8に示される回路のそれぞれのトランジスタの配置例である。図9には、それぞれ画素102aおよび画素102bによって構成される4つの画素群801が、示されている。それぞれの画素群801において、画素102aの駆動トランジスタ202aと画素102bの駆動トランジスタ202bとの間に、画素102aの書込トランジスタ203aおよび画素102bの書込トランジスタ203bが配されている。さらに、X方向において、画素102aの駆動トランジスタ202aと書込トランジスタ203aとの間に、画素102aの発光制御トランジスタ701aが配されている。また、X方向において、画素102bの駆動トランジスタ202bの画素102aとは反対の側に、画素102の発光制御トランジスタ701bが配されている。

#### 【0039】

図9に示されるように、発光制御トランジスタ701aは、P型の拡散領域901a、ゲート電極902a、P型の拡散領域404aを含み構成されている。拡散領域901aは、電源電位V<sub>dd</sub>に接続され、発光制御トランジスタ701aのソース領域として機能する。発光制御トランジスタ701aのドレイン領域と、駆動トランジスタ202aソース領域と、は、1つの拡散領域404aを共有している。これによって、X方向において、発光制御トランジスタ701aのドレイン領域を構成する拡散領域と、駆動トランジスタ202aのソース領域を構成する拡散領域と、を別々に配する場合よりも、画素102(画素群801)を微細化することが可能となる。同様に、発光制御トランジスタ701bは、P型の拡散領域901b、ゲート電極902b、P型の拡散領域404bを含み構成されている。拡散領域901bは、電源電位V<sub>dd</sub>に接続され、発光制御トランジスタ701bのソース領域として機能する。発光制御トランジスタ701bのドレイン領域と、駆動トランジスタ202bソース領域と、は、1つの拡散領域404bを共有している。

#### 【0040】

本実施形態においても、画素102aの駆動トランジスタ202aのソース領域(拡散領域404a)、ゲート電極405a、ドレイン領域(拡散領域406a)および画素102bの駆動トランジスタ202bのソース領域(拡散領域404b)、ゲート電極405b、ドレイン領域(拡散領域406b)は、X方向の正の方向に、それぞれ順に配される。これによって、上述の第1の実施形態と同様に、発光装置101において、画素102間での駆動トランジスタ202の電気的な特性の差が生じることを低減し、表示画質の低下を低減することが可能となる。また、本実施形態において、画素102aの発光制御トランジスタ701aのソース領域(拡散領域901a)、ゲート電極902a、ドレイン領域(拡散領域404a)および画素102bの発光制御トランジスタ701bのソース領域(拡散領域901b)、ゲート電極902b、ドレイン領域(拡散領域404b)は、X方向の正の方向に、それぞれ順に配される。このため、発光装置101において、画素102間での発光制御トランジスタ701の電気的な特性の差が生じることを低減し、表示画質の低下を低減することが可能となる。図9に示されるように、画素102において、X方向の正の方向に、駆動トランジスタ202のソース領域、ゲート電極、ドレイン領域が並ぶ順と、発光制御トランジスタ701のソース領域、ゲート電極、ドレイン領域が並ぶ順と、は、同じ順であってもよい。また、例えば、発光制御トランジスタ701a、701bは、X方向の負の方向に向かって、ソース領域、ゲート電極、ドレイン領域

10

20

30

40

50

の順で配されていてもよい。

#### 【0041】

本実施形態において、画素102aの発光制御トランジスタ701aおよび画素102bの発光制御トランジスタ701bは、同じ方向に電流が流れるように配される。しかしながら、これに限られることはなく、同じ方向に電流が流れなくてもよい。例えば、画素102aに配された発光制御トランジスタ701aと画素102bに配された発光制御トランジスタ701bとで、逆方向に電流が流れる設計となってもよい。これは、駆動トランジスタ202は、輝度情報に応じた電圧を有する輝度信号に応じて電流を流す一方、発光制御トランジスタ701は、発光素子201の発光または非発光の制御を行うだけである。このため、発光制御トランジスタ701を制御する精度は、駆動トランジスタ202を制御する精度よりも低くてもよいためである。したがって、画素102および画素群801の配置に応じて、適宜、発光制御トランジスタ701における電流を流す方向を決めてもよい。

10

#### 【0042】

次いで、駆動トランジスタ202のゲート電極405と書込トランジスタのドレイン領域を構成する拡散領域403とを接続するための配線パターン903について説明する。上述の第1の実施形態において、図4に示されるように、駆動トランジスタ202のゲート電極405と書込トランジスタのドレイン領域を構成する拡散領域403との間の距離は、略同じである。このため、配線パターン903の長さは、画素102aと画素102bとの間で略同じとなり、画素102aと画素102bとの間で、配線パターン903が有する寄生容量は略同じである。一方、図9に示される構成において、画素102aと画素102bとの間で、駆動トランジスタ202のゲート電極405と書込トランジスタのドレイン領域を構成する拡散領域403との間の距離が異なっている。ここで、配線パターンとは、2つ以上の対象物の間を電気的に接続するための導電体の配線である。同じ形状の配線が、必ずしも繰り返し配される必要はない。

20

#### 【0043】

配線パターン903aは、駆動トランジスタ202aのゲート電極405aと、書込トランジスタ203aのドレイン領域を構成する拡散領域403aと、を接続するための配線パターンである。配線パターン903bは、駆動トランジスタ202bのゲート電極405bと、書込トランジスタ203bのドレイン領域を構成する拡散領域403bと、を接続するための配線パターンである。ここで、長さ904aは、駆動トランジスタ202aのゲート電極405aと書込トランジスタ203aのドレイン領域を構成する拡散領域403aのコンタクト部との間の長さである。同様に、長さ904bは、駆動トランジスタ202bのゲート電極405bと書込トランジスタ203bのドレイン領域を構成する拡散領域403bのコンタクト部との間の長さである。また、長さ905aは、配線パターン903aが駆動トランジスタ202aのゲート電極405aと重なっている部分の長さである。同様に、長さ905bは、配線パターン903bが駆動トランジスタ202bのゲート電極405bと重なっている部分の長さである。

30

#### 【0044】

図9に示される構成において、画素102aの長さ904aが、画素102bの長さ904bよりも長い。これに対して、画素102aの長さ905aは、画素102bの長さ905bよりも短い。これによって、配線パターン903bが有する寄生容量を増加させ、配線パターン903aが有する寄生容量と略等しくすることが可能となる。結果として、輝度情報に応じた電圧を保持するための、駆動トランジスタ202aのゲート-ソース間の容量が、駆動トランジスタ202bのゲート-ソース間の容量と、略等しくなり、画素102aと画素102bとの間の電気的な特性差が低減される。これによって、画素102aと画素102bとの間で輝度むらを低減し、表示画質が低下してしまうことを低減することが可能となる。

40

#### 【0045】

図9に示される構成において、長さ904aが長さ904bよりも長いため、長さ90

50

5 a が長さ 9 0 5 b よりも短い、長さ 9 0 4 a が 9 0 4 b よりも短い場合、長さ 9 0 5 a を長さ 9 0 5 b よりも長くすればよい。また、図 9 に示されるように、配線パターン 9 0 3 は、ゲート電極 4 0 5 上で X 方向に配されているが、X 方向から Y 方向に曲がるように配されてもよい。また、図 9 に示されるように、配線パターン 9 0 3 b は、ゲート電極 4 0 5 b よりも画素 1 0 2 a とは反対側まで延在していてもよい。

【 0 0 4 6 】

図 1 0 は、図 9 に示される画素群 8 0 1 の Y 2 - Y 2 ' 間の断面図である。図 1 0 に示されるように、電極 5 0 1 と駆動トランジスタ 2 0 2 のソース領域を構成する拡散領域 4 0 6 は、ビア 5 0 5、配線層 5 0 6、配線層 1 0 0 1 および配線層 1 0 0 2 を介して接続されている。容量素子 7 0 2 は、配線層 1 0 0 1 に配された電極 1 0 0 3 と、電極 1 0 0 4 と、の間に絶縁層を備える構造である。容量素子 7 0 3 は、配線層 1 0 0 2 に配された電極 1 0 0 5 と、電極 1 0 0 6 a と、の間に絶縁膜を有する構造である。しかしながら、画素群 8 0 1 の構成はこれに限られることはない。例えば、配線層 5 0 6、1 0 0 1、1 0 0 2 および電極 1 0 0 4 を含む配線層、電極 1 0 0 6 を含む配線層以外の配線層が配されていてもよい。また、容量素子 7 0 2、7 0 3 の構成は、これに限られることなく、他の配線層に電極が形成されていてもよい。

10

【 0 0 4 7 】

図 1 1 は、図 9 に示される配線パターン 9 0 3 の変形例である。上述のように、画素 1 0 2 a の長さ 9 0 4 a が、画素 1 0 2 b の長さ 9 0 4 b よりも長い。これに対して、図 1 1 に示される構成において、画素 1 0 2 a において配線パターン 9 0 3 a が駆動トランジスタ 2 0 2 a のゲート電極 4 0 5 a と重なる面積が、画素 1 0 2 b において配線パターン 9 0 3 b が駆動トランジスタ 2 0 2 b のゲート電極 4 0 5 b と重なる面積よりも小さい。また、これを実現するために、画素 1 0 2 a の配線パターン 9 0 3 a のうち X 方向に沿って延在する部分の幅が、画素 1 0 2 b の配線パターン 9 0 3 b のうち X 方向に沿って延在する部分の幅よりも細くてもよい。

20

【 0 0 4 8 】

これによって、配線パターン 9 0 3 b が有する寄生容量を増加させ、配線パターン 9 0 3 a が有する寄生容量と略等しくすることが可能となる。結果として、輝度情報に応じた電圧を保持するための、駆動トランジスタ 2 0 2 a のゲート - ソース間の容量が、駆動トランジスタ 2 0 2 b のゲート - ソース間の容量と、略等しくなり、画素 1 0 2 a と画素 1 0 2 b との間の電気的な特性差が低減される。これによって、図 1 1 に示される構成においても、画素 1 0 2 a と画素 1 0 2 b との間で輝度むらを低減し、表示画質が低下してしまうことを低減することが可能となる。

30

【 0 0 4 9 】

図 1 1 に示される構成において、長さ 9 0 4 a が長さ 9 0 4 b よりも長い場合、配線パターン 9 0 3 a とゲート電極 4 0 5 a とが重なる面積が、配線パターン 9 0 3 b とゲート電極 4 0 5 b とが重なる面積よりも小さい。一方、長さ 9 0 4 a が 9 0 4 b よりも短い場合、配線パターン 9 0 3 a とゲート電極 4 0 5 a とが重なる面積が、配線パターン 9 0 3 b とゲート電極 4 0 5 b とが重なる面積よりも大きくすればよい。この場合、画素 1 0 2 a の配線パターン 9 0 3 a のうち X 方向に沿って延在する部分の幅が、画素 1 0 2 b の配線パターン 9 0 3 b のうち X 方向に沿って延在する部分の幅よりも太くてもよい。

40

【 0 0 5 0 】

図 1 2 は、図 9、1 1 に示される配線パターン 9 0 3 のさらなる変形例である。ここで、画素 1 0 2 a の配線パターン 9 0 3 a のうち X 方向に沿って延在する部分は、Y 方向に沿って延在する部分よりも画素 1 0 2 b の側に配された長さ 1 2 0 1 a の部分 1 2 0 2 a を含む。同様に、画素 1 0 2 b の配線パターン 9 0 3 b のうち X 方向に沿って延在する部分は、Y 方向に沿って延在する部分よりも画素 1 0 2 a の側に配された長さ 1 2 0 1 b の部分 1 2 0 2 b を含む。上述と同様に、画素 1 0 2 a の長さ 9 0 4 a が、画素 1 0 2 b の長さ 9 0 4 b よりも長い。これに対して、図 1 2 に示される構成において、部分 1 2 0 2 a の長さ 1 2 0 1 a が、部分 1 2 0 2 b の長さ 1 2 0 1 b よりも短い。

50

## 【 0 0 5 1 】

これによって、配線パターン 9 0 3 b が有する寄生容量を増加させ、配線パターン 9 0 3 a が有する寄生容量と略等しくすることが可能となる。結果として、輝度情報に応じた電圧を保持するための、駆動トランジスタ 2 0 2 a のゲート - ソース間の容量が、駆動トランジスタ 2 0 2 b のゲート - ソース間の容量と、略等しくなり、画素 1 0 2 a と画素 1 0 2 b との間の電気的な特性差が低減される。これによって、図 1 2 に示される構成においても、画素 1 0 2 a と画素 1 0 2 b との間で輝度むらを低減し、表示画質が低下してしまうことを低減することが可能となる。

## 【 0 0 5 2 】

図 1 2 に示される構成において、長さ 9 0 4 a が長さ 9 0 4 b よりも長いため、長さ 1 2 0 1 a が長さ 1 2 0 1 b よりも短い、長さ 9 0 4 a が 9 0 4 b よりも短い場合、長さ 1 2 0 1 a を長さ 1 2 0 1 b よりも長くすればよい。また、図 1 2 に示されるように、配線パターン 9 0 3 の部分 1 2 0 2 は、X 方向に延在しているが、これに限られることはない。配線パターン 9 0 3 の部分 1 2 0 2 は、X 方向から Y 方向に曲がるように配されてもよいし、図 1 2 に示される配線パターン 9 0 3 の Y 方向に延在する部分を、Y 方向の一方または両方に延長させ、長さの調整をしてもよい。例えば、配線パターン 9 0 3 の Y 方向に延在する部分が、X 方向に延在する部分よりも図中の右側に突出していてもよい。

## 【 0 0 5 3 】

図 1 3 は、図 9 に示されるそれぞれのトランジスタの配置の変形例である。それぞれの画素群 8 0 1 において、画素 1 0 2 a の駆動トランジスタ 2 0 2 a と画素 1 0 2 b の駆動トランジスタ 2 0 2 b との間に、画素 1 0 2 a の書込トランジスタ 2 0 3 a および画素 1 0 2 b の書込トランジスタ 2 0 3 b が配されている。さらに、X 方向において、画素 1 0 2 a の駆動トランジスタ 2 0 2 a と画素 1 0 2 b の駆動トランジスタ 2 0 2 b との間に、画素 1 0 2 a の発光制御トランジスタ 7 0 1 a および画素 1 0 2 b の発光制御トランジスタ 7 0 1 b が配されている。ここで、画素 1 0 2 a の発光制御トランジスタ 7 0 1 a のソース領域と、画素 1 0 2 b の発光制御トランジスタ 7 0 1 b のソース領域と、は 1 つの拡散領域 1 3 0 1 を共有している。また、画素 1 0 2 a の書込トランジスタ 2 0 3 a および画素 1 0 2 b の書込トランジスタ 2 0 3 b と、画素 1 0 2 a の発光制御トランジスタ 7 0 1 a および画素 1 0 2 b の発光制御トランジスタ 7 0 1 b と、が Y 方向に並んで配されている。画素 1 0 2 a の書込トランジスタ 2 0 3 a および画素 1 0 2 b の書込トランジスタ 2 0 3 b と、画素 1 0 2 a の発光制御トランジスタ 7 0 1 a および画素 1 0 2 b の発光制御トランジスタ 7 0 1 b と、の並びは、図 1 3 に示される構成とは逆の順であってもよい。

## 【 0 0 5 4 】

図 1 3 に示されるように、発光制御トランジスタ 7 0 1 a は、P 型の拡散領域 1 3 0 1、ゲート電極 9 0 2 a、P 型の拡散領域 1 3 0 2 a を含む構成されている。同様に、発光制御トランジスタ 7 0 1 b は、P 型の拡散領域 1 3 0 1、ゲート電極 9 0 2 a、P 型の拡散領域 1 3 0 2 b を含む構成されている。図 1 3 に示されるように、発光制御トランジスタ 7 0 1 a のソース領域と、発光制御トランジスタ 7 0 1 b のソース領域と、は電源電位  $V_{dd}$  に接続された 1 つの拡散領域 1 3 0 1 を共有している。これによって、X 方向において、発光制御トランジスタ 7 0 1 a のソース領域を構成する拡散領域と、発光制御トランジスタ 7 0 1 b のソース領域を構成する拡散領域と、を別々に配する場合よりも、画素 1 0 2 (画素群 8 0 1) を微細化することが可能となる。

## 【 0 0 5 5 】

## 第 3 の実施形態

図 1 4 ~ 2 2 を参照して、本開示の第 3 の実施形態による発光装置の構造について説明する。本実施形態において、上述の第 1、2 の実施形態と比較して、発光素子 2 0 1 の陽極と電源電位  $V_{ss}$  との間にリセットトランジスタが接続される。以下、上述の第 1、2 の実施形態とは異なる構成を中心に説明する。

## 【 0 0 5 6 】

図 1 4 は、本実施形態に係る発光装置 1 0 1 の構成例を示す図である。図 1 4 に示され

10

20

30

40

50

るように、画素アレイ部 103 において、上述の第 1、2 の実施形態に追加して、Y 方向に沿って、走査線 1401 が、画素行ごとに配されている。走査線 1401 は、垂直走査回路 104 のそれぞれ対応する行の出力端に接続されており、それぞれの画素 102 へリセット信号を供給する。

#### 【0057】

図 15 は、図 14 の発光装置 101 が備える 1 つの画素 102 の構成例を示す回路図である。図 15 に示されるように、上述の第 1、2 の実施形態に追加して、発光素子 201 の陽極（駆動トランジスタ 202 のドレイン）と電源電位  $V_{ss}$  との間に、リセットトランジスタ 1501 が接続されている。リセットトランジスタ 1501 の 2 つの主端子のうち一方（図 15 の構成において、ソース領域）は、発光素子 201 の陽極および駆動トランジスタ 202 の主端子の一方（図 8 の構成において、ドレイン領域）に接続されている。リセットトランジスタ 1501 の 2 つの主端子のうち他方（図 8 の構成において、ドレイン領域）は、電源電位  $V_{ss}$  に接続されている。リセットトランジスタ 1501 の制御端子（ゲート電極）は、走査線 1401 に接続されている。非発光期間において、リセットトランジスタ 1501 を導通状態にすることによって、発光素子 201 の陽極が電源電位  $V_{ss}$  に接続され、発光素子 201 の 2 つの端子の間が短絡される。これによって、発光素子 201 をリセット（非発光状態）することができる（リセット動作）。画素 102 にリセットトランジスタ 1501 を設けることによって、発光素子 201 を非発光期間において確実に黒表示させ、高いコントラスト比を有する発光装置 101 が実現できる。図 14、15 において、発光制御トランジスタ 701 が配される構成が示されているが、これに限られることはない。例えば、発光制御トランジスタ 701 は、配されていなくてもよい。

#### 【0058】

図 16 は、互いに隣接する 2 つの画素 102 の接続関係を示す回路図である。図 16 に示されるように、画素アレイ部 103 に配される複数の画素 102 は、X 方向に互いに隣接する画素 102 a と画素 102 b とを含む。上述の第 1、2 の実施形態と同様に、画素 102 a の書込トランジスタ 203 a のソース領域と、画素 102 b の書込トランジスタ 203 b のソース領域とは、信号線 107 を介して接続され、1 つの画素群 1601 を構成している。画素 102 a は、第 1、2 の実施形態の画素 102 a に追加して、リセットトランジスタ 1501 a を含む。また、画素 102 b は、第 1、2 の実施形態の画素 102 b に追加して、リセットトランジスタ 1501 b を含む。

#### 【0059】

図 17 は、図 16 に示される回路のそれぞれのトランジスタの配置例である。図 17 には、それぞれ画素 102 a および画素 102 b によって構成される 4 つの画素群 1601 が、示されている。それぞれの画素群 1601 において、画素 102 a の駆動トランジスタ 202 a と画素 102 b の駆動トランジスタ 202 b との間に、画素 102 a の書込トランジスタ 203 a および画素 102 b の書込トランジスタ 203 b が配されている。さらに、X 方向において、画素 102 a の駆動トランジスタ 202 a と画素 102 b の駆動トランジスタ 202 a との間に、画素 102 a の発光制御トランジスタ 701 a、および、画素 102 b のリセットトランジスタ 1501 b が配されている。また、画素 102 a の駆動トランジスタ 202 a の画素 102 b とは反対の側に、画素 102 a のリセットトランジスタ 1501 a が配されている。また、画素 102 b の駆動トランジスタ 202 b の画素 102 a とは反対の側に、画素 102 b の発光制御トランジスタ 701 b が配されている。また、図 17 に示される構成において、Y 方向に、画素 102 a の書込トランジスタ 203 a および画素 102 b の書込トランジスタ 203 b と、画素 102 a の発光制御トランジスタ 701 a および画素 102 b のリセットトランジスタ 1501 b と、が並んで配される。画素 102 a の書込トランジスタ 203 a および画素 102 b の書込トランジスタ 203 b と、画素 102 a の発光制御トランジスタ 701 a および画素 102 b のリセットトランジスタ 1501 b と、並びは、図 17 に示される構成と逆の順であってもよい。

10

20

30

40

50

## 【 0 0 6 0 】

図 1 7 に示されるように、リセットトランジスタ 1 5 0 1 a は、P 型の拡散領域 4 0 6 a、ゲート電極 1 7 0 1 a、P 型の拡散領域 1 7 0 2 a を含み構成されている。拡散領域 1 7 0 2 a は、電源電位  $V_{ss}$  に接続され、リセットトランジスタ 1 5 0 1 a のドレイン領域として機能する。リセットトランジスタ 1 5 0 1 a のソース領域と、駆動トランジスタ 2 0 2 a のドレイン領域と、は、1 つの拡散領域 4 0 6 a を共有している。これによって、X 方向において、リセットトランジスタ 1 5 0 1 a のソース領域を構成する拡散領域と、駆動トランジスタ 2 0 2 a のドレイン領域を構成する拡散領域と、を別々に配する場合よりも、画素 1 0 2 (画素群 1 6 0 1) を微細化することが可能となる。同様に、リセットトランジスタ 1 5 0 1 b は、P 型の拡散領域 4 0 6 b、ゲート電極 1 7 0 1 b、P 型の拡散領域 1 7 0 2 b を含み構成されている。拡散領域 1 7 0 2 b は、電源電位  $V_{ss}$  に接続され、リセットトランジスタ 1 5 0 1 b のドレイン領域として機能する。リセットトランジスタ 1 5 0 1 b のソース領域と、駆動トランジスタ 2 0 2 b のドレイン領域と、は、1 つの拡散領域 4 0 6 b を共有している。

10

## 【 0 0 6 1 】

本実施形態においても、画素 1 0 2 a の駆動トランジスタ 2 0 2 a のソース領域 (拡散領域 4 0 4 a)、ゲート電極 4 0 5 a、ドレイン領域 (拡散領域 4 0 6 a) および画素 1 0 2 b の駆動トランジスタ 2 0 2 b のソース領域 (拡散領域 4 0 4 b)、ゲート電極 4 0 5 b、ドレイン領域 (拡散領域 4 0 6 b) は、X 方向の正の方向に、それぞれ順に配される。これによって、上述の第 1、2 の実施形態と同様に、発光装置 1 0 1 において、画素 1 0 2 間での駆動トランジスタ 2 0 2 の電気的な特性の差が生じることを低減し、表示画質の低下を低減することが可能となる。また、本実施形態において、画素 1 0 2 a に配されたリセットトランジスタ 1 5 0 1 a のソース領域 (拡散領域 4 0 6 a)、ゲート電極 1 7 0 1 a、ドレイン領域 (拡散領域 1 7 0 2 a) および画素 1 0 2 b に配されたリセットトランジスタ 1 5 0 1 b のソース領域 (拡散領域 4 0 6 b)、ゲート電極 1 7 0 1 b、ドレイン領域 (拡散領域 1 7 0 2 b) は、X 方向の正の方向に向かって、それぞれ順に配される。このため、発光装置 1 0 1 において、画素 1 0 2 間でのリセットトランジスタ 1 5 0 1 の電気的な特性の差が生じることを低減し、表示画質の低下を低減することが可能となる。図 1 7 に示されるように、画素 1 0 2 において、X 方向の正の方向に、駆動トランジスタ 2 0 2 のソース領域、ゲート電極、ドレイン領域が並ぶ順と、リセットトランジスタ 1 5 0 1 のソース領域、ゲート電極、ドレイン領域が並ぶ順と、は、同じ順であってもよい。また、例えば、リセットトランジスタ 1 5 0 1 a、1 5 0 1 b は、X 方向の負の方向に向かって、ソース領域、ゲート電極、ドレイン領域の順で配されていてもよい。

20

30

## 【 0 0 6 2 】

本実施形態において、画素 1 0 2 a のリセットトランジスタ 1 5 0 1 a および画素 1 0 2 b のリセットトランジスタ 1 5 0 1 b は、同じ方向に電流が流れるように配される。しかしながら、これに限られることはなく、同じ方向に電流が流れなくてもよい。例えば、画素 1 0 2 a に配されたリセットトランジスタ 1 5 0 1 a と画素 1 0 2 b に配されたリセットトランジスタ 1 5 0 1 b とで、逆方向に電流が流れる設計となってもよい。これは、駆動トランジスタ 2 0 2 は、輝度情報に応じた電圧を有する輝度信号に応じて電流を流す一方、リセットトランジスタ 1 5 0 1 は、発光素子 2 0 1 のリセットを行うだけである。このため、リセットトランジスタ 1 5 0 1 を制御する精度は、駆動トランジスタ 2 0 2 を制御する精度よりも低くてもよいためである。したがって、画素 1 0 2 および画素群 1 6 0 1 の配置に応じて、適宜、リセットトランジスタ 1 5 0 1 における電流を流す方向を決めてもよい。

40

## 【 0 0 6 3 】

本実施形態においても、画素 1 0 2 a と画素 1 0 2 b との間で、駆動トランジスタ 2 0 2 のゲート電極 4 0 5 と書込トランジスタのドレイン領域を構成する拡散領域 4 0 3 との間の距離が異なっている場合、上述の第 2 の実施形態と同様に、画素 1 0 2 a と画素 1 0 2 b との間で、配線パターン 9 0 3 の形状を異ならせてもよい。図 1 7 に示される構成に

50

において、長さ1703aは、画素102aにおける、駆動トランジスタ202aのゲート電極405aと書込トランジスタ203aのドレイン領域を構成する拡散領域403aのコンタクト部との間の長さである。同様に、長さ1703bは、画素102bにおける、駆動トランジスタ202bのゲート電極405bと書込トランジスタ203bのドレイン領域を構成する拡散領域403bのコンタクト部との間の長さである。また、長さ1704aは、配線パターン903aが駆動トランジスタ202aのゲート電極405aと重なっている部分の長さである。同様に、長さ1704bは、配線パターン903bが駆動トランジスタ202bのゲート電極405bと重なっている部分の長さである。

#### 【0064】

図17に示される構成において、画素102aの長さ1703aが、画素102bの長さ1703bよりも短い。これに対して、画素102aの長さ1704aは、画素102bの長さ1704bよりも長い。これによって、配線パターン903aが有する寄生容量を増加させ、配線パターン903bが有する寄生容量と略等しくすることが可能となる。結果として、輝度情報に応じた電圧を保持するための、駆動トランジスタ202aのゲート-ソース間の容量が、駆動トランジスタ202bのゲート-ソース間の容量と、略等しくなり、画素102aと画素102bとの間の電気的な特性差が低減される。これによって、本実施形態においても、画素102aと画素102bとの間で輝度むらを低減し、表示画質が低下してしまうことを低減することが可能となる。

10

#### 【0065】

図17に示される構成において、長さ1703aが長さ1703bよりも短いため、長さ1704aが長さ1704bよりも短い、長さ1703aが1703bよりも長い場合、長さ1704aを長さ1704bよりも短くすればよい。また、図17に示されるように、配線パターン903は、ゲート電極405上でX方向に配されているが、X方向からY方向に曲がるように配されてもよい。また、図9に示されるように、配線パターン903aは、ゲート電極405aよりも画素102bとは反対側まで延在していてもよい。また、書込トランジスタ203a、203bの位置を調整し、画素102aと画素102bとの間で、駆動トランジスタ202のゲート電極405と書込トランジスタのドレイン領域を構成する拡散領域403との間の距離が、同じになるようにしてもよい。この場合、配線パターン903aと配線パターン903bとは、同じ長さや面積を有していてもよい。例えば、配線パターン903aと配線パターン903bとが、拡散領域401のX方向の中央を通るY方向の線に対して線対称の形状をしていてもよい。

20

30

#### 【0066】

図18は、図17に示される配線パターン903の変形例である。上述の図11に示される構成と同様に、配線パターン903と駆動トランジスタ202のゲート電極405とが重なる面積によって、配線パターン903が有する寄生容量を調整してもよい。図18に示される構成において、長さ1703aが長さ1703bよりも短いため、配線パターン903aとゲート電極405aとが重なる面積が、配線パターン903bとゲート電極405bとが重なる面積よりも大きい。これによって、配線パターン903aが有する寄生容量を増加させ、配線パターン903bが有する寄生容量と略等しくすることが可能となる。このとき、図18に示されるように、配線パターン903のうちX方向に沿って延在する部分の幅を、画素102aと画素102bとの間で異なる幅にすることによって、配線パターン903が有する寄生容量を調整してもよい。

40

#### 【0067】

図19は、図17、18に示される配線パターン903のさらなる変形例である。配線パターン903aのX方向に沿って延在する部分のうちY方向に沿って延在する部分よりも画素102bの側に配された部分1902aの長さを長さ1901aとする。同様に、配線パターン903bのX方向に沿って延在する部分のうちY方向に沿って延在する部分よりも画素102aの側に配された部分1902bの長さを長さ1901bとする。このとき、上述の図12に示される構成と同様に、長さ1901aと長さ1901bとを調整することによって、配線パターン903が有する寄生容量を調整してもよい。図19に示

50

される構成において、長さ1703aが長さ1703bよりも短いため、長さ1901aが長さ1901bよりも長い。これによって、配線パターン903aが有する寄生容量を増加させ、配線パターン903bが有する寄生容量と略等しくすることが可能となる。

【0068】

図20は、図17に示されるそれぞれのトランジスタの配置の変形例である。それぞれの画素群801において、画素102aの駆動トランジスタ202aと画素102bの駆動トランジスタ202bとの間に、画素102aの書込トランジスタ203aおよび画素102bの書込トランジスタ203bが配されている。さらにX方向において、画素102aの駆動トランジスタ202aと画素102bの駆動トランジスタ202bとの間に、画素102aのリセットトランジスタ1501aおよび画素102aのリセットトランジスタ1501bが配されている。また、画素102aの駆動トランジスタ202aと画素102aの書込トランジスタ203aとの間に、画素102aの発光制御トランジスタ701aが配されている。また、画素102bの駆動トランジスタ202bの画素102aとは反対の側に、画素102bの発光制御トランジスタ701bが配されている。ここで、画素102aのリセットトランジスタ1501aのドレイン領域と、画素102bに配されたリセットトランジスタのドレイン領域と、が、電源電位 $V_{ss}$ に接続される1つの拡散領域2001を共有している。これによって、X方向において、リセットトランジスタ1501aのドレイン領域を構成する拡散領域と、リセットトランジスタ1501bのドレイン領域を構成する拡散領域と、を別々に配する場合よりも、画素102(画素群1601)を微細化することが可能となる。

10

20

【0069】

また、Y方向に、画素102aの書込トランジスタ203aおよび画素102bの書込トランジスタ203bと、画素102aのリセットトランジスタ1501aおよび画素102bのリセットトランジスタ1501bと、が並んで配されている。画素102aの書込トランジスタ203aおよび画素102bの書込トランジスタ203bと、画素102aのリセットトランジスタ1501aおよび画素102bのリセットトランジスタ1501bとの並びは、図20に示される構成とは逆の順であってもよい。

【0070】

図21は、互いに隣接している4つの画素102の接続関係を示す回路図である。複数の画素102は、画素102aに対してY方向に隣接して配された画素102cと、画素102cに対してX方向に隣接し、かつ、画素102bに対してY方向に隣接して配された画素102dと、をさらに含む。上述の各実施形態と同様に、画素102aの書込トランジスタ203aのソース領域と、画素102bの書込トランジスタ203bのソース領域と、は、信号線107abを介して接続される。また、画素102cの書込トランジスタ203cのソース領域と、画素102dの書込トランジスタ203dのソース領域と、は、信号線107cdを介して接続される。さらに、Y方向に隣り合う画素102aと画素102cとにおいて、画素102aのリセットトランジスタ1501aのドレイン領域と、画素102cのリセットトランジスタ1501cのドレイン領域と、が電源電位 $V_{ss}$ に接続された同じノードに接続される。同様に、Y方向に隣り合う画素102bと画素102dとにおいて、画素102bのリセットトランジスタ1501bのドレイン領域と、画素102dのリセットトランジスタ1501dのドレイン領域と、が電源電位 $V_{ss}$ に接続された同じノードに接続される。これら、画素102a、画素102b、画素102cおよび画素102dは、画素群2101を構成している。

30

40

【0071】

図22は、図21に示される回路のそれぞれのトランジスタの配置例である。図22に示されるように、画素102aのリセットトランジスタ1501aは、P型の拡散領域2201、ゲート電極2202a、P型の拡散領域1702aを含み構成されている。画素102bのリセットトランジスタ1501bは、拡散領域2201、ゲート電極2202b、P型の拡散領域1702bを含み構成されている。画素102cのリセットトランジスタ1501cは、拡散領域2201、ゲート電極2202a、P型の拡散領域1702

50

c を含み構成されている。画素 1 0 2 d のリセットトランジスタ 1 5 0 1 d は、拡散領域 2 2 0 1、ゲート電極 2 2 0 2 b、P 型の拡散領域 1 7 0 2 d を含み構成されている。つまり、画素 1 0 2 a のリセットトランジスタ 1 5 0 1 a のドレイン領域と、画素 1 0 2 b のリセットトランジスタ 1 5 0 1 b のドレイン領域と、画素 1 0 2 c のリセットトランジスタ 1 5 0 1 c のドレイン領域と、画素 1 0 2 d のリセットトランジスタ 1 5 0 1 d のドレイン領域と、が 1 つの拡散領域 2 2 0 1 を共有している。これによって、画素 1 0 2 (画素群 2 1 0 1) を微細化することが可能となる。

#### 【0072】

ここで、発光素子 2 0 1 について説明する。発光素子 2 0 1 は、基板の上に、陽極、有機化合物層、陰極を形成して設けられる。陰極の上には、保護層、カラーフィルタなどを設けてよい。カラーフィルタを設ける場合は、保護層とカラーフィルタとの間に平坦化層を設けてよい。平坦化層はアクリル樹脂などで構成することができる。

10

#### 【0073】

上述の各実施形態において、基板としてシリコンなどの半導体基板を用いることを述べた。しかしながら、これに限られることはなく、基板として、石英、ガラス、シリコンウエハ、樹脂、金属などが用いられてもよい。また、基板上には、上述の各実施形態のように、トランジスタなどのスイッチング素子や配線を備え、その上に絶縁層を備えてもよい。絶縁層としては、発光素子 2 0 1 の陽極と基板に形成されたトランジスタなどの導通を確保するために、コンタクトホールを形成可能で、かつ、接続しない配線パターンとの絶縁を確保できれば、材料は問わない。例えば、ポリイミドなどの樹脂、酸化シリコン、窒化シリコンなどを用いることができる。

20

#### 【0074】

電極は、一对の電極(上述の電極 5 0 1、5 0 3)を用いることができる。一对の電極は、陽極と陰極であってよい。発光素子 2 0 1 が発光する方向に電界を印加する場合に、電位が高い電極が陽極であり、他方が陰極である。また、発光素子 2 0 1 の発光層にホールを供給する電極が陽極であり、電子を供給する電極が陰極であるということもできる。

#### 【0075】

陽極の構成材料として、仕事関数が高い材料が用いられうる。例えば、金、白金、銀、銅、ニッケル、パラジウム、コバルト、セレン、バナジウム、タングステンなどの金属単体やこれらを含む混合物、あるいはこれらを組み合わせた合金、酸化錫、酸化亜鉛、酸化インジウム、酸化錫インジウム(ITO)、酸化亜鉛インジウムなどの金属酸化物が、陽極として使用できる。また、ポリアニリン、ポリピロール、ポリチオフェンなどの導電性ポリマーも、陽極として使用できる。

30

#### 【0076】

これらの電極物質は一種類を単独で使用してもよいし、二種類以上を併用して使用してもよい。また、陽極は一層で構成されていてもよく、複数の層で構成されていてもよい。

#### 【0077】

陽極を反射電極として用いる場合、例えば、クロム、アルミニウム、銀、チタン、タングステン、モリブデン、またはこれらの合金、積層したものなどを用いることができる。また、陽極を透明電極として用いる場合には、酸化インジウム錫(ITO)、酸化インジウム亜鉛などの酸化物透明導電層などを用いることができるが、これらに限定されるものではない。電極の形成には、フォトリソグラフィ技術を用いることができる。

40

#### 【0078】

一方、陰極の構成材料としては仕事関数の小さな材料が用いられうる。例えば、リチウムなどのアルカリ金属、カルシウムなどのアルカリ土類金属、アルミニウム、チタニウム、マンガン、銀、鉛、クロムなどの金属単体、またはこれらを含む混合物が挙げられる。また、これら金属単体を組み合わせた合金も使用することができる。例えば、マグネシウム-銀、アルミニウム-リチウム、アルミニウム-マグネシウム、銀-銅、亜鉛-銀などが、陰極として使用できる。酸化錫インジウム(ITO)などの金属酸化物の利用も可能である。これらの電極物質は一種類を単独で使用してもよいし、二種類以上を併用して使

50

用してもよい。また、陰極は一層構成でもよく、多層構成でもよい。陰極として、銀を用いてもよく、銀の凝集を低減するため、銀合金としてもよい。銀の凝集が低減できれば、合金の比率は問わない。例えば、銀と銀以外の材料との比が1：1であってよい。

【0079】

陰極は、ITOなどの酸化物導電層を使用してトップエミッション素子としてもよいし、アルミニウム(A1)などの反射電極を使用してボトムエミッション素子としてもよいし、特に限定されない。陰極の形成方法としては、特に限定されないが、直流および交流スパッタリング法などを用いると、膜のカバレッジがよく、抵抗を下げやすい。

【0080】

陰極の上に、保護層を設けてもよい。例えば、陰極上に吸湿剤を設けたガラスを接着することによって、有機EL層などの発光層に対する水などの浸入を低減し、表示不良の発生を低減することができる。また、別の実施形態としては、陰極上に窒化ケイ素などのパッシベーション膜を設け、発光層に対する水などの浸入を低減してもよい。例えば、陰極を形成後に真空を破らずに別のチャンバーに搬送し、化学気相成長法(CVD法)で厚さ2μmの窒化ケイ素膜を形成することによって、保護層としてもよい。CVD法の成膜の後で原子堆積法(ALD法)を用いた保護層を設けてもよい。

10

【0081】

保護層の上にカラーフィルタを設けてもよい。例えば、発光素子201のサイズを考慮したカラーフィルタを別の基板上に設け、カラーフィルタを設けた基板と発光素子201を設けた基板と貼り合わせてもよいし、上述した保護層上にフォトリソグラフィ技術を用いて、カラーフィルタをパターニングしてもよい。カラーフィルタは、高分子で構成されてよい。

20

【0082】

カラーフィルタと保護層との間に平坦化層を有していてもよい。平坦化層は有機化合物で構成されてもよく、低分子材料によって構成されても、高分子材料によって構成されてもよい。例えば、平坦化層は、高分子の有機化合物によって形成されうる。

【0083】

平坦化層は、カラーフィルタの上下に設けられてもよく、その構成材料は同じであってもよいし異なってもよい。具体的には、ポリビニルカルバゾール樹脂、ポリカーボネート樹脂、ポリエステル樹脂、ABS樹脂、アクリル樹脂、ポリイミド樹脂、フェノール樹脂、エポキシ樹脂、シリコン樹脂、尿素樹脂などがあげられる。

30

【0084】

平坦化層の上に、対向基板を有してよい。対抗基板は、前述の基板と対応する位置に設けられるため、対向基板と呼ばれる。対向基板の構成材料は、前述の基板と同じであってもよい。

【0085】

本開示の一実施形態に係る発光素子201を構成する有機層502(正孔注入層、正孔輸送層、電子阻止層、発光層、正孔阻止層、電子輸送層、電子注入層など)は、以下に示す方法により形成される。有機層502は、真空蒸着法、イオン化蒸着法、スパッタリング法、プラズマなどを用いたドライプロセスを用いることができる。また、ドライプロセスに代えて、適当な溶媒に溶解させ、公知の塗布法(例えば、スピンコーティング法、ディッピング法、キャスト法、LB法、インクジェット法など)によって層を形成するウェットプロセスを用いることもできる。

40

【0086】

ここで真空蒸着法や溶液塗布法などによって有機層502を形成すると、結晶化などが起こりにくく経時安定性に優れる。また塗布法で有機層502成膜する場合、適当なバインダー樹脂と組み合わせると膜を形成することもできる。

【0087】

上記バインダー樹脂としては、ポリビニルカルバゾール樹脂、ポリカーボネート樹脂、ポリエステル樹脂、ABS樹脂、アクリル樹脂、ポリイミド樹脂、フェノール樹脂、エポ

50

キシ樹脂、シリコン樹脂、尿素樹脂などが挙げられる。しかしながら、これらに限定されるものではない。

【0088】

また、これらバインダー樹脂は、ホモポリマーまたは共重合体として一種類を単独で使用してもよいし、二種類以上を混合して使用してもよい。さらに必要に応じて、公知の可塑剤、酸化防止剤、紫外線吸収剤などの添加剤を併用してもよい。

【0089】

次に、図面を参照しながら本実施形態に係る発光装置について説明する。図23は、上述の発光素子201の一例である発光素子とこの発光素子に接続されるTFT素子とを有する発光装置の上述の図5、10に示した断面図とは別の例を示す断面模式図である。TFT素子は、能動素子の一例である。

10

【0090】

図23の発光装置2310は、ガラス、シリコンなどの基板2311とその上部に絶縁層2312が設けられている。絶縁層2312の上には、TFT2318などの能動素子が配されており、TFT2318のゲート電極2313、ゲート絶縁膜2314、半導体層2315が配置されている。図23に示されるTFT2318は、上述の駆動トランジスタ202の一例である。TFT2318は、他にも半導体層2315とドレイン電極2316とソース電極2317とを含み構成されている。TFT2318の上部には絶縁膜2319が設けられている。絶縁膜2319に設けられたコンタクトホール2320を介して発光素子を構成する陽極2321とソース電極2317とが接続されている。

20

【0091】

なお、発光素子に含まれる電極（陽極、陰極）とTFTに含まれる電極（ソース電極、ドレイン電極）との電気接続の方式は、図23に示される態様に限られるものではない。つまり、陽極または陰極のうちいずれか一方と、TFT2318のソース電極またはドレイン電極のいずれか一方とが電気接続されていればよい。TFTは、薄膜トランジスタを指す。

【0092】

図23の発光装置2310では有機層2322を1つの層の如く図示をしているが、有機層2322は、複数層であってもよい。陰極2323の上には発光素子の劣化を低減するための保護層2324や保護層2325が設けられている。

30

【0093】

図23の発光装置2310ではスイッチング素子としてトランジスタを使用しているが、これに代えて他のスイッチング素子として用いてもよい。

【0094】

また図23の発光装置2310に使用されるトランジスタは、単結晶シリコンウエハを用いたトランジスタに限らず、基板の絶縁性表面上に活性層を有する薄膜トランジスタでもよい。活性層として、単結晶シリコン、アモルファスシリコン、微結晶シリコンなどの非単結晶シリコン、インジウム亜鉛酸化物、インジウムガリウム亜鉛酸化物などの非単結晶酸化物半導体が挙げられる。なお、薄膜トランジスタはTFT素子とも呼ばれる。

【0095】

40

図23の発光装置2310に含まれるトランジスタは、Si基板などの基板内に形成されていてもよい。ここで基板内に形成されるとは、Si基板などの基板自体を加工してトランジスタを作製することを意味する。つまり、基板内にトランジスタを有することは、基板とトランジスタとが一体に形成されていると見ることでもある。

【0096】

本実施形態に係る発光素子はスイッチング素子の一例であるTFTにより発光輝度が制御され、発光素子を複数面内に設けることでそれぞれの発光輝度により画像を表示することができる。なお、本実施形態に係るスイッチング素子は、TFTに限られず、低温ポリシリコンで形成されているトランジスタ、Si基板などの基板上に形成されたアクティブマトリクスドライバーであってもよい。基板上とは、その基板内ということもできる。基

50

板内にトランジスタを設けるか、TFTを用いるかは、表示部の大きさによって選択され、例えば0.5インチ程度の大きさであれば、Si基板上に有機発光素子を設けてもよい。

【0097】

ここで、上述の各実施形態の発光装置101を表示装置、光電変換装置、電子機器、照明装置、移動体に適用した応用例について図24～29を用いて説明する。他にも、発光装置101には、電子写真方式の画像形成装置の露光光源や液晶表示装置のバックライト、白色光源にカラーフィルタを有する発光装置などの用途がある。表示装置は、エリアCCD、リニアCCD、メモリーカード等からの画像情報を入力する画像入力部を有し、入力された情報を処理する情報処理部を有し、入力された画像を表示部に表示する画像情報処理装置でもよい。また、カメラやインクジェットプリンタが有する表示部は、タッチパネル機能を有していてもよい。このタッチパネル機能の駆動方式は、赤外線方式でも、静電容量方式でも、抵抗膜方式であっても、電磁誘導方式であってもよく、特に限定されない。また表示装置はマルチファンクションプリンタの表示部に用いられてもよい。

10

【0098】

図24は、本実施形態の発光装置101を用いた表示装置の一例を表す模式図である。表示装置2400は、上部カバー2401と、下部カバー2409と、の間に、タッチパネル2403、表示パネル2405、フレーム2406、回路基板2407、バッテリー2408を有していてもよい。タッチパネル2403および表示パネル2405は、フレキシブルプリント回路FPC2402、2404が接続されている。回路基板2407には、トランジスタなどの能動素子が配される。バッテリー2408は、表示装置2400が携帯機器でなければ、設けなくてもよいし、携帯機器であっても、この位置に設ける必要はない。表示パネル2405に、有機層502の発光層が有機ELなどの有機発光材料を含む上述の発光装置101が適用できる。表示パネル2405として機能する発光装置101は、回路基板2407に配されたトランジスタなどの能動素子と接続され動作する。

20

【0099】

図24に示される表示装置2400は、複数のレンズを有する光学部と、当該光学部を通過した光を受光し電気信号に光電変換する撮像素子とを有する光電変換装置（撮像装置）の表示部に用いられてもよい。光電変換装置は、撮像素子が取得した情報を表示する表示部を有してもよい。また、表示部は、光電変換装置の外部に露出した表示部であっても、ファインダ内に配置された表示部であってもよい。光電変換装置は、デジタルカメラ、デジタルビデオカメラであってもよい。

30

【0100】

図25は、本実施形態の発光装置101を用いた光電変換装置の一例を表す模式図である。光電変換装置2500は、ビューファインダ2501、背面ディスプレイ2502、操作部2503、筐体2504を有してよい。光電変換装置2500は、撮像装置とも呼ばれうる。表示部であるビューファインダ2501に、有機層502の発光層が有機発光材料を含む上述の発光装置101が適用できる。この場合、発光装置101は、撮像する画像のみならず、環境情報、撮像指示などを表示してもよい。環境情報には、外光の強度、外光の向き、被写体の動く速度、被写体が遮蔽物に遮蔽される可能性などであってよい。

40

【0101】

撮像に適するタイミングはわずかな時間である場合が多いため、少しでも早く情報を表示した方がよい。したがって、上述の有機層502の発光層が有機発光材料を含む発光装置101がビューファインダ2501に用いられうる。有機発光材料は応答速度が速いためである。有機発光材料を用いた発光装置101は、表示速度が求められる、これらの装置に、液晶表示装置よりも適して用いることができる。

【0102】

光電変換装置2500は、不図示の光学部を有する。光学部は複数のレンズを有し、光学部を通過した光を受光する筐体2504内に收容されている光電変換素子（不図示）に結像する。複数のレンズは、その相対位置を調整することで、焦点を調整することができる。この操作を自動で行うこともできる。

50

## 【 0 1 0 3 】

有機層 5 0 2 の発光層が有機発光材料を含む上述の発光装置 1 0 1 は、電子機器の表示部に適用されてもよい。その際には、表示機能と操作機能との双方を有してもよい。携帯端末としては、スマートフォンなどの携帯電話、タブレット、ヘッドマウントディスプレイなどが挙げられる。

## 【 0 1 0 4 】

図 2 6 は、本実施形態の発光装置 1 0 1 を用いた電子機器の一例を表す模式図である。電子機器 2 6 0 0 は、表示部 2 6 0 1 と、操作部 2 6 0 2 と、筐体 2 6 0 3 と、を有する。筐体 2 6 0 3 には、回路、当該回路を有するプリント基板、バッテリー、通信部、を有してよい。操作部 2 6 0 2 は、ボタンであってもよいし、タッチパネル方式の反応部であってもよい。操作部 2 6 0 2 は、指紋を認識してロックの解除等を行う、生体認識部であってもよい。通信部を有する携帯機器は通信機器ということもできる。表示部 2 6 0 1 には、有機層 5 0 2 の発光層が有機発光材料を含む上述の発光装置 1 0 1 が適用できる。

10

## 【 0 1 0 5 】

図 2 7 ( a )、2 7 ( b ) は、本実施形態の発光装置 1 0 1 を用いた表示装置の一例を表す模式図である。図 2 7 ( a ) は、テレビモニタや P C モニタなどの表示装置である。表示装置 2 7 0 0 は、額縁 2 7 0 1 を有し表示部 2 7 0 2 を有する。表示部 2 7 0 2 に、有機層 5 0 2 の発光層が有機発光材料を含む上述の発光装置 1 0 1 が適用できる。表示装置 2 7 0 0 は、額縁 2 7 0 1 と表示部 2 7 0 2 とを支える土台 2 7 0 3 を有していてもよい。土台 2 7 0 3 は、図 2 7 ( a ) の形態に限られない。例えば、額縁 2 7 0 1 の下辺が土台 2 7 0 3 を兼ねていてもよい。また、額縁 2 7 0 1 および表示部 2 7 0 2 は、曲がっていてもよい。その曲率半径は、5 0 0 0 mm 以上 6 0 0 0 mm 以下であってもよい。

20

## 【 0 1 0 6 】

図 2 7 ( b ) は、本実施形態の発光装置 1 0 1 を用いた表示装置の他の例を表す模式図である。図 2 7 ( b ) の表示装置 2 7 1 0 は、折り曲げ可能に構成されており、いわゆるフォルダブルな表示装置である。表示装置 2 7 1 0 は、第 1 表示部 2 7 1 1、第 2 表示部 2 7 1 2、筐体 2 7 1 3、屈曲点 2 7 1 4 を有する。第 1 表示部 2 7 1 1 と第 2 表示部 2 7 1 2 とには、有機層 5 0 2 の発光層が有機発光材料を含む上述の発光装置 1 0 1 が適用できる。第 1 表示部 2 7 1 1 と第 2 表示部 2 7 1 2 とは、つなぎ目のない 1 枚の表示装置であってもよい。第 1 表示部 2 7 1 1 と第 2 表示部 2 7 1 2 とは、屈曲点で分けることができる。第 1 表示部 2 7 1 1 と第 2 表示部 2 7 1 2 とは、それぞれ異なる画像を表示してもよいし、第 1 表示部 2 7 1 1 と第 2 表示部 2 7 1 2 とで 1 つの画像を表示してもよい。

30

## 【 0 1 0 7 】

図 2 8 は、本実施形態の発光装置 1 0 1 を用いた照明装置の一例を表す模式図である。照明装置 2 8 0 0 は、筐体 2 8 0 1 と、光源 2 8 0 2 と、回路基板 2 8 0 3 と、光学フィルム 2 8 0 4 と、光拡散部 2 8 0 5 と、を有していてもよい。光源 2 8 0 2 には、有機層 5 0 2 の発光層が有機発光材料を含む上述の発光装置 1 0 1 が適用できる。光学フィルム 2 8 0 4 は光源の演色性を向上させるフィルタであってもよい。光拡散部 2 8 0 5 は、ライトアップなど、光源の光を効果的に拡散し、広い範囲に光を届けることができる。必要に応じて、最外部にカバーを設けてもよい。照明装置 2 8 0 0 は、光学フィルム 2 8 0 4 と光拡散部 2 8 0 5 との両方を有していてもよいし、何れか一方のみを有していてもよい。

40

## 【 0 1 0 8 】

照明装置 2 8 0 0 は例えば室内を照明する装置である。照明装置 2 8 0 0 は白色、昼白色、その他青から赤のいずれの色を発光するものであってよい。それらを調光する調光回路を有してよい。照明装置 2 8 0 0 は、光源 2 8 0 2 として機能する発光装置 1 0 1 に接続される電源回路を有していてもよい。電源回路は、交流電圧を直流電圧に変換する回路である。また、白とは色温度が 4 2 0 0 K で昼白色とは色温度が 5 0 0 0 K である。また、照明装置 2 8 0 0 は、カラーフィルタを有してもよい。また、照明装置 2 8 0 0 は、放熱部を有していてもよい。放熱部は装置内の熱を装置外へ放出するものであり、比熱の高い金属、液体シリコンなどが挙げられる。

50

## 【 0 1 0 9 】

図 2 9 は、本実施形態の発光装置 1 0 1 を用いた車両用の灯具の一例であるテールランプを有する自動車の模式図である。自動車 2 9 0 0 は、テールランプ 2 9 0 1 を有し、ブレーキ操作などを行った際に、テールランプ 2 9 0 1 を点灯する形態であってもよい。本実施形態の発光装置 1 0 1 は、車両用の灯具としてヘッドランプに用いられてもよい。自動車は移動体の一例であり、移動体は船舶やドローン、航空機、鉄道車両などであってもよい。移動体は、機体とそれに設けられた灯具を有してよい。灯具は機体の現在位置を知らせるものであってもよい。

## 【 0 1 1 0 】

テールランプ 2 9 0 1 に、有機層 5 0 2 の発光層が有機発光材料を含む上述の発光装置 1 0 1 が適用できる。テールランプ 2 9 0 1 は、テールランプ 2 9 0 1 として機能する発光装置 1 0 1 を保護する保護部材を有してよい。保護部材は、ある程度高い強度を有し、透明であれば材料は問わないが、ポリカーボネートなどで構成されてもよい。また、保護部材は、ポリカーボネートにフランジカルボン酸誘導体、アクリロニトリル誘導体などを混ぜてよい。

10

## 【 0 1 1 1 】

自動車 2 9 0 0 は、車体 2 9 0 3、それに取り付けられている窓 2 9 0 2 を有してもよい。窓は、自動車の前後を確認するための窓であってもよいし、透明なディスプレイであってもよい。当該透明なディスプレイは、有機層 5 0 2 の発光層が有機発光材料を含む上述の発光装置 1 0 1 が用いられてもよい。この場合、発光装置 1 0 1 が有する電極などの構成材料は透明な部材で構成される。

20

## 【 0 1 1 2 】

発明は上記実施形態に制限されるものではなく、発明の精神及び範囲から離脱することなく、様々な変更及び変形が可能である。従って、発明の範囲を公にするために請求項を添付する。

## 【符号の説明】

## 【 0 1 1 3 】

1 0 1 : 発光装置、 1 0 2 : 画素、 2 0 1 : 発光素子、 5 1 0 : 基板

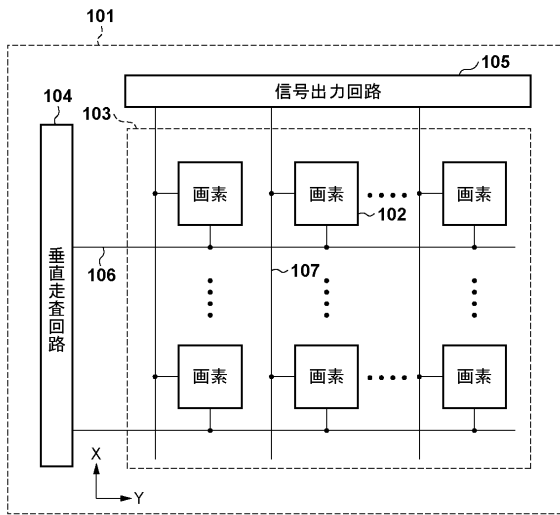
30

40

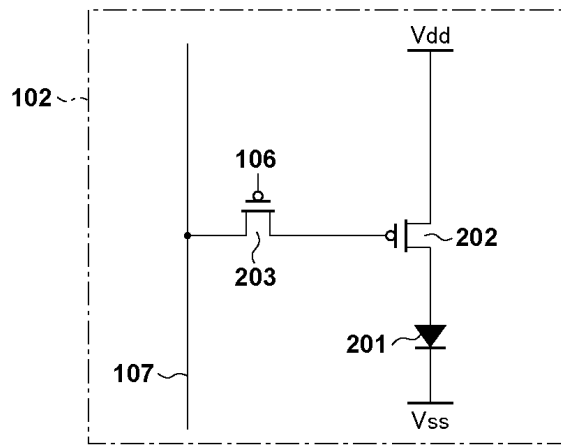
50

【 図面 】

【 図 1 】

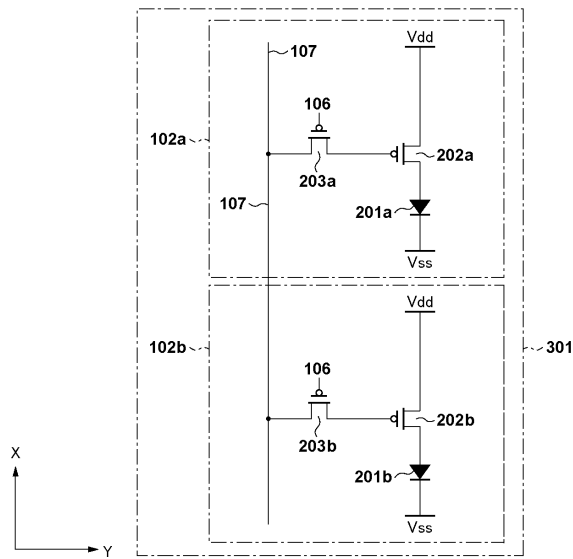


【 図 2 】

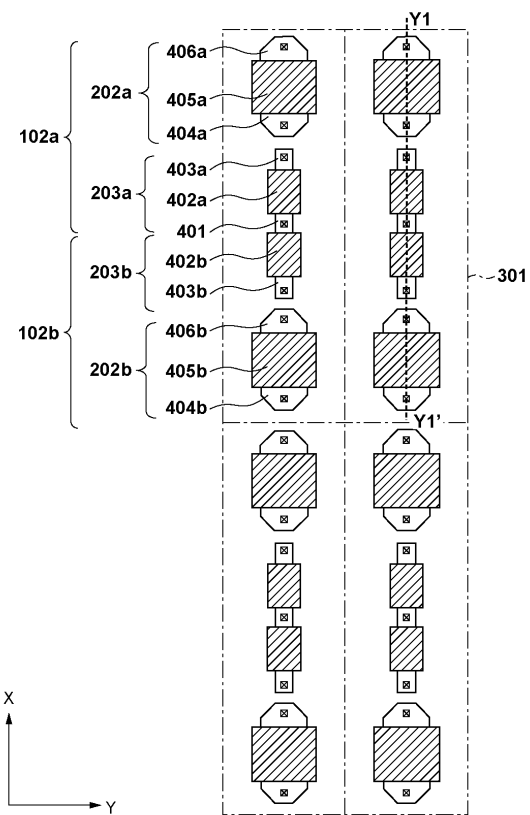


10

【 図 3 】



【 図 4 】



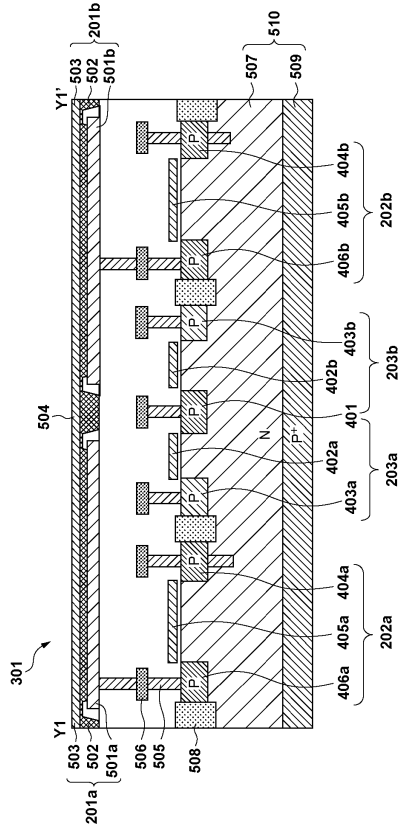
20

30

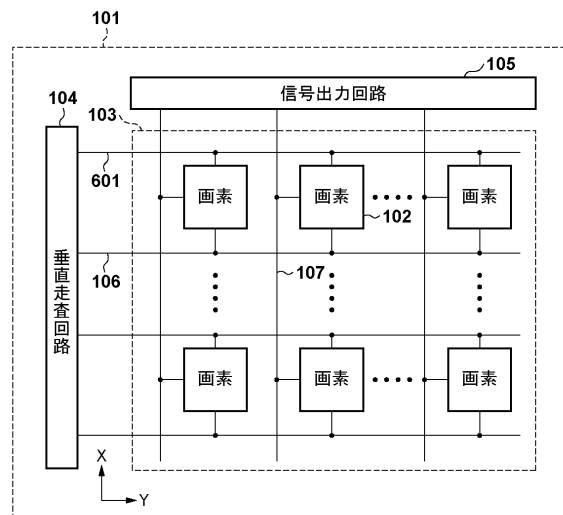
40

50

【図5】



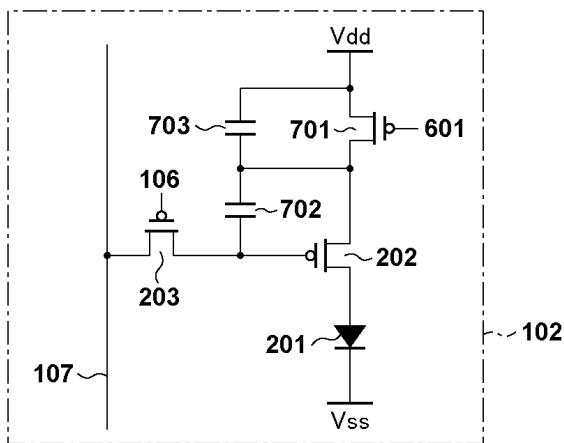
【図6】



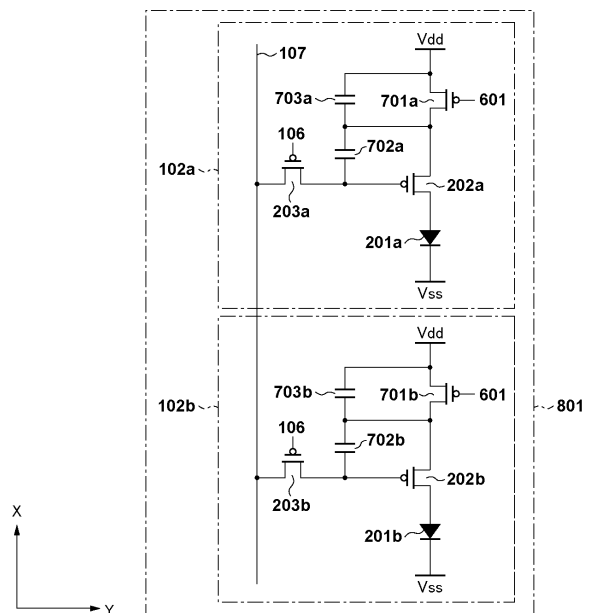
10

20

【図7】



【図8】

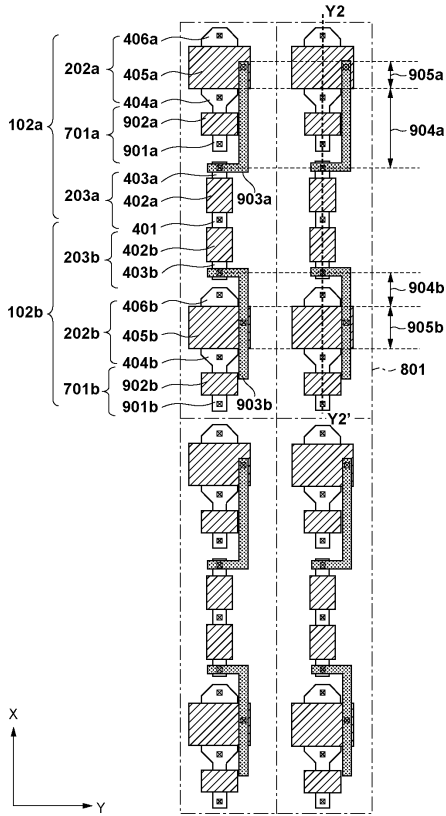


30

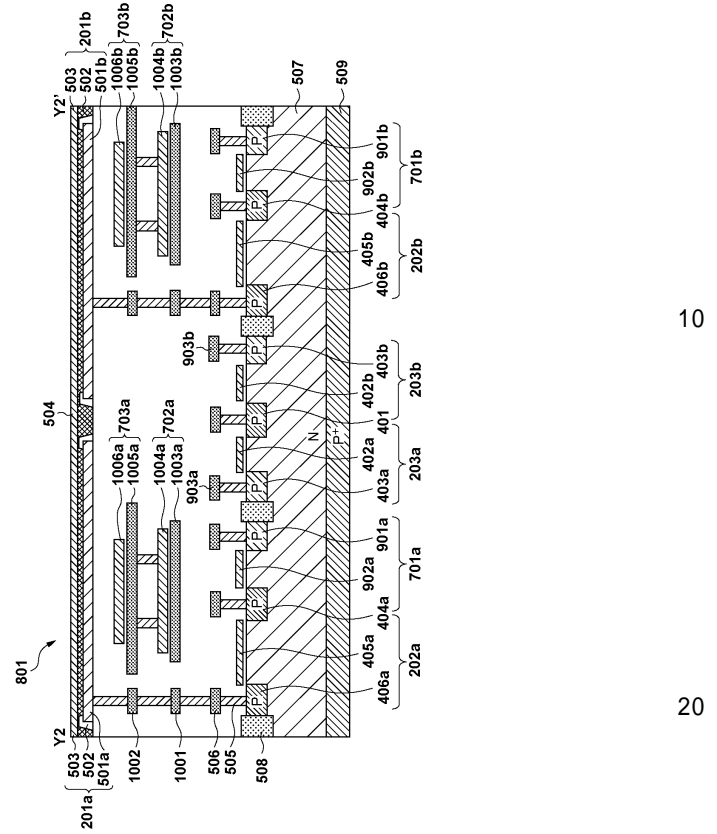
40

50

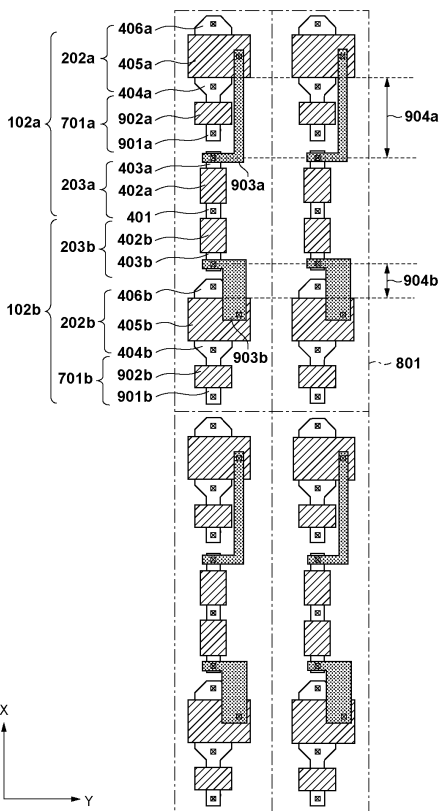
【 図 9 】



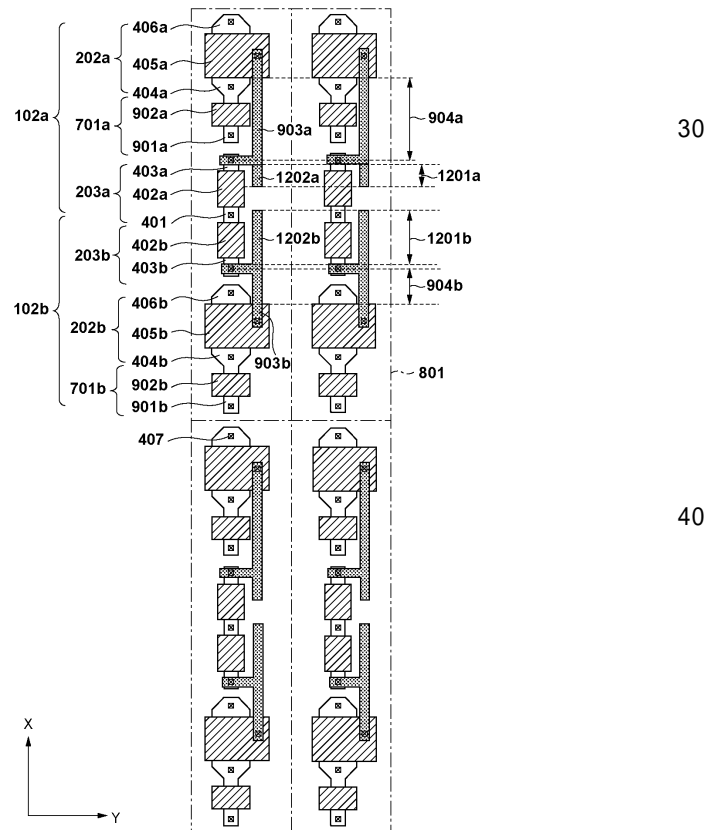
【 図 10 】



【 図 11 】



【 図 12 】



10

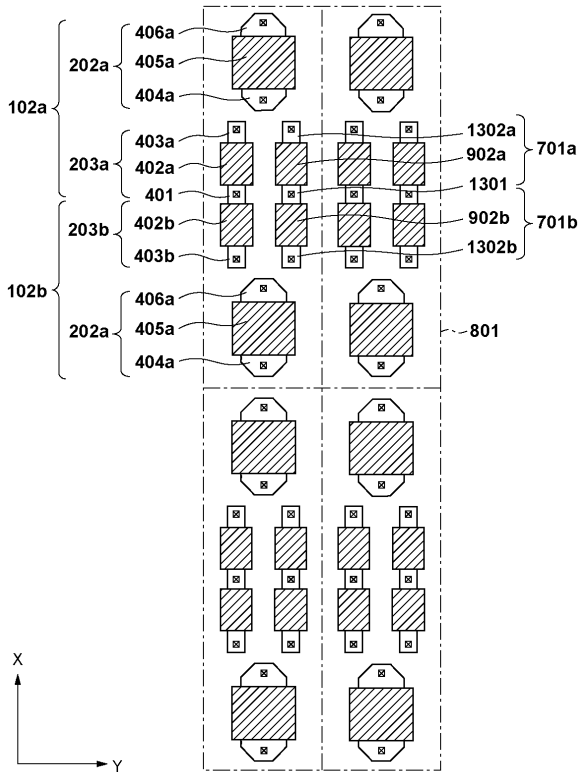
20

30

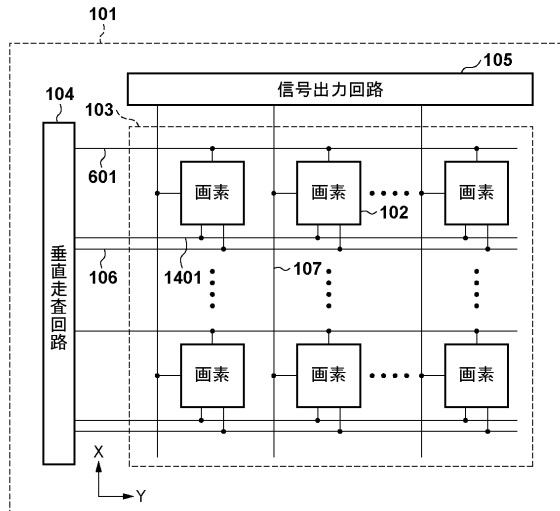
40

50

【図 1 3】



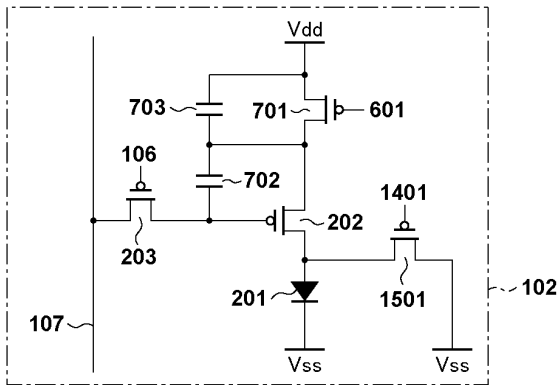
【図 1 4】



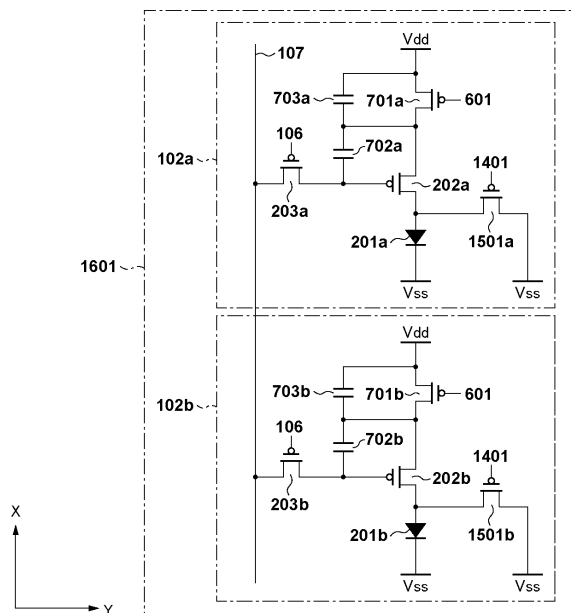
10

20

【図 1 5】



【図 1 6】

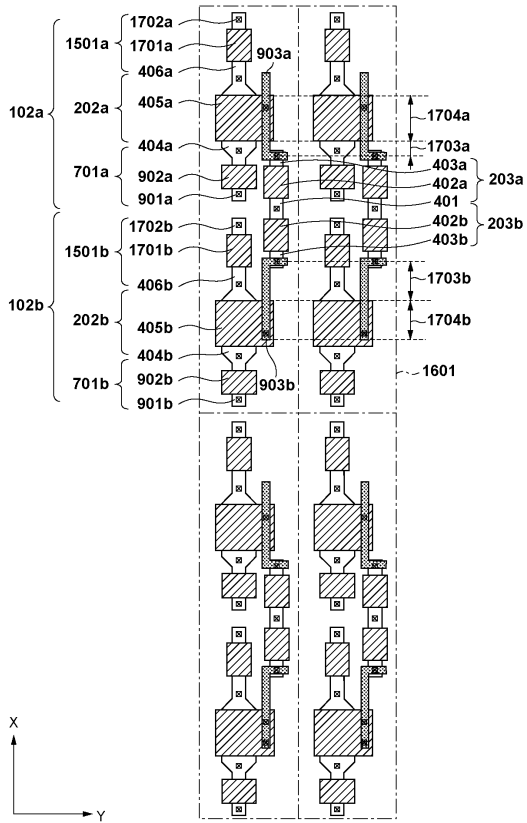


30

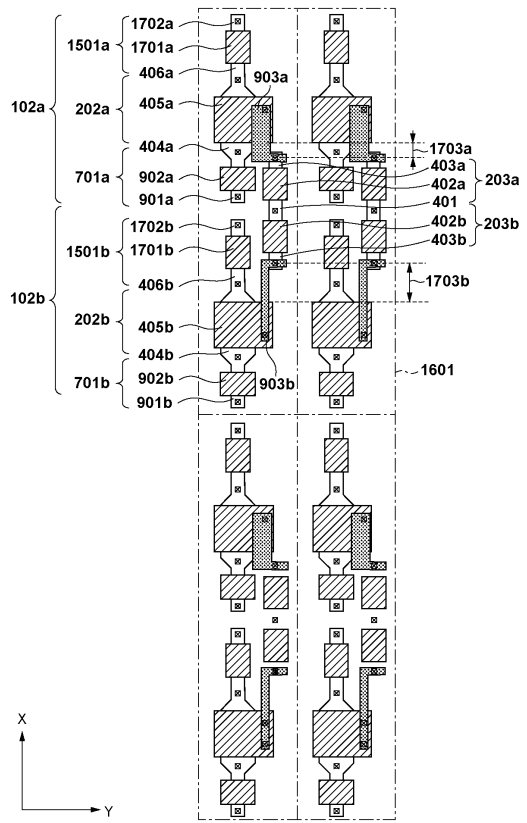
40

50

【 図 1 7 】



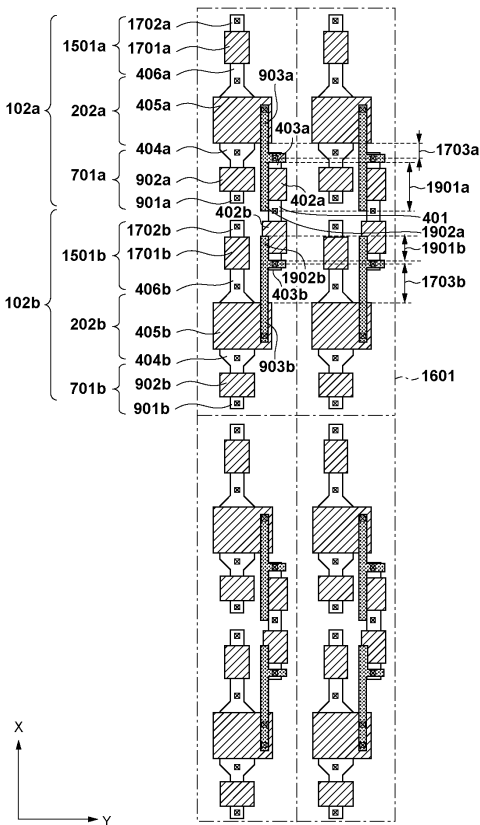
【 図 1 8 】



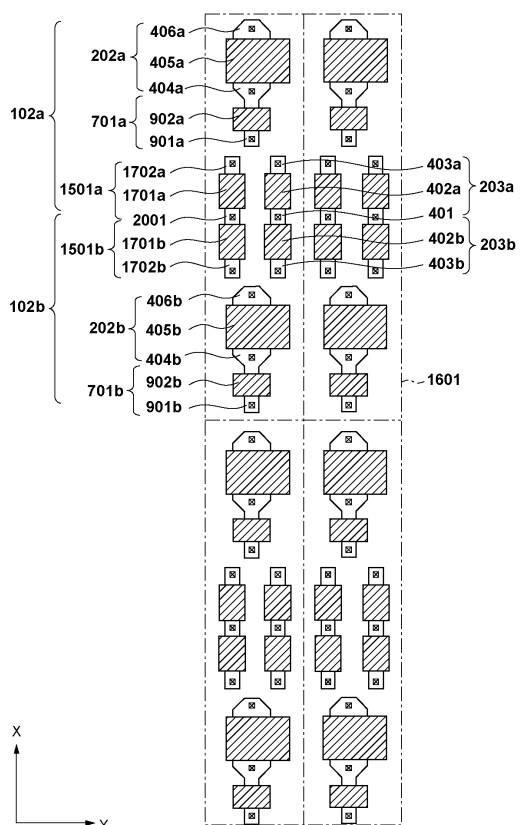
10

20

【 図 1 9 】



【 図 2 0 】

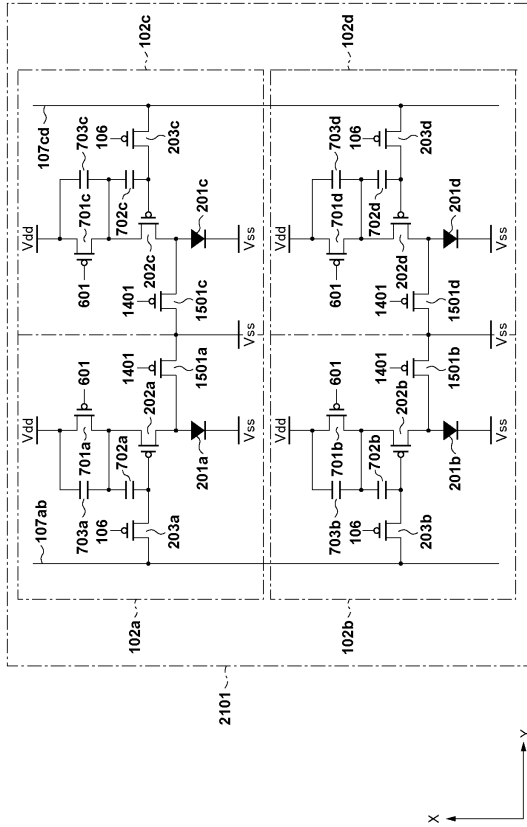


30

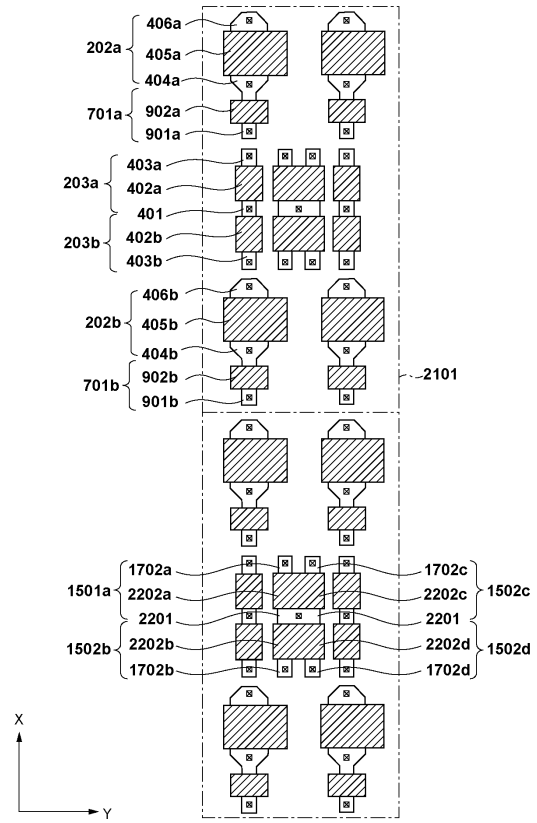
40

50

【図 2 1】



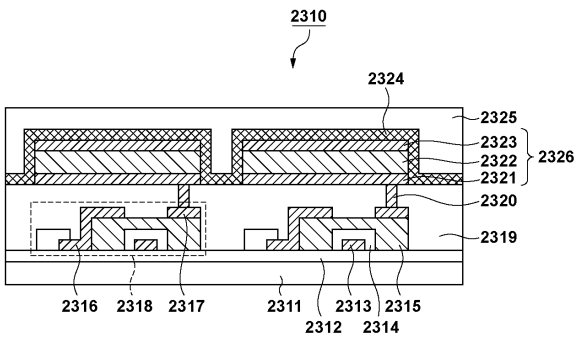
【図 2 2】



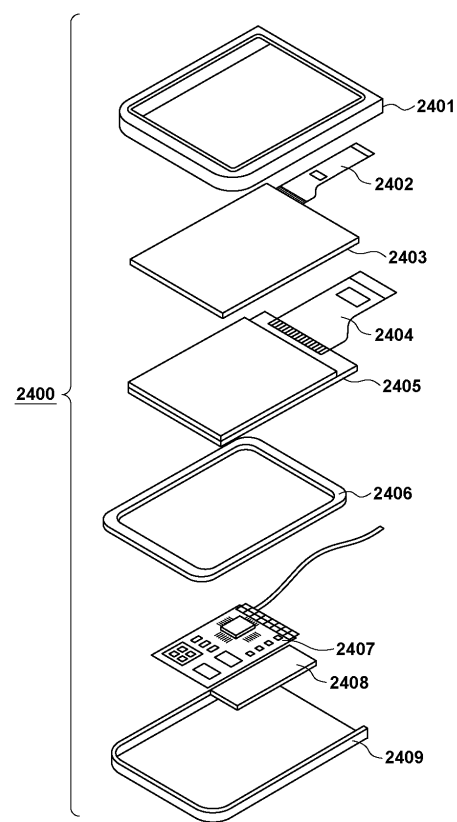
10

20

【図 2 3】



【図 2 4】

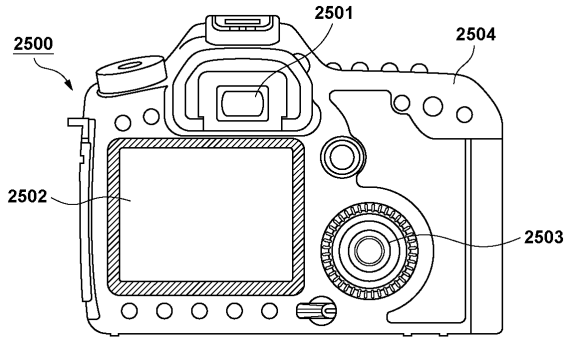


30

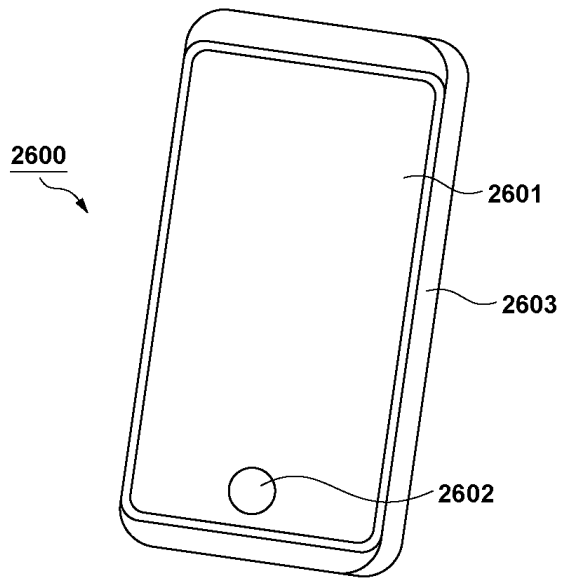
40

50

【 図 2 5 】

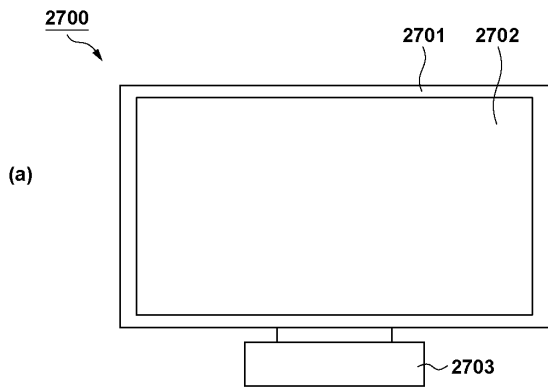


【 図 2 6 】



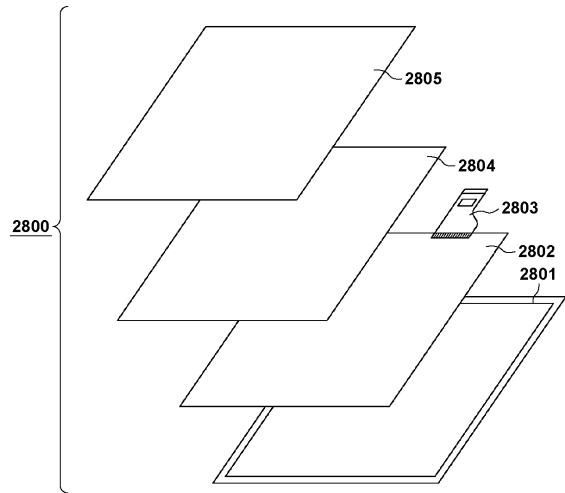
10

【 図 2 7 】



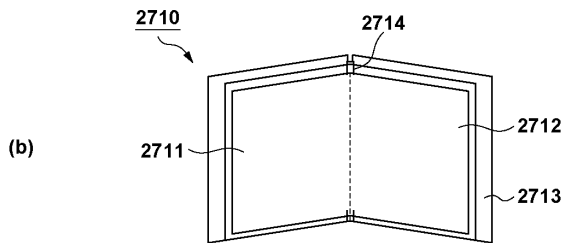
(a)

【 図 2 8 】



20


30

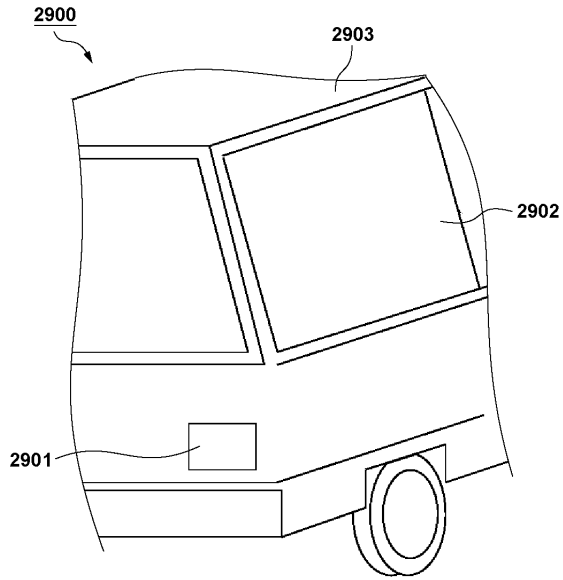


(b)

40

50

【 29】



10

20

30

40

50

## フロントページの続き

## (51)国際特許分類

<b>F 2 1 S 43/145 (2018.01)</b>	F I	F 2 1 S	41/155
F 2 1 Y 105/00 (2016.01)		F 2 1 S	43/145
F 2 1 Y 115/15 (2016.01)		F 2 1 Y	105:00
F 2 1 W 103/00 (2018.01)		F 2 1 Y	115:15
F 2 1 W 103/35 (2018.01)		F 2 1 W	103:00
F 2 1 W 102/00 (2018.01)		F 2 1 W	103:35
		F 2 1 W	102:00

## (56)参考文献

特開 2 0 1 4 - 1 0 2 3 1 9 ( J P , A )  
 国際公開第 2 0 1 8 / 0 4 7 5 0 4 ( W O , A 1 )  
 韓国公開特許第 1 0 - 2 0 1 9 - 0 0 4 3 3 7 2 ( K R , A )  
 米国特許出願公開第 2 0 1 9 / 0 1 8 0 6 9 6 ( U S , A 1 )  
 特開 2 0 1 6 - 2 1 3 4 3 6 ( J P , A )  
 特開 2 0 1 4 - 0 9 8 7 7 9 ( J P , A )  
 特開 2 0 1 3 - 2 1 3 9 7 9 ( J P , A )

## (58)調査した分野 (Int.Cl., DB名)

G 0 9 F 9 / 0 0 - 9 / 4 6  
 H 0 5 B 3 3 / 0 0 - 3 3 / 2 8  
 4 4 / 0 0  
 4 5 / 6 0  
 H 1 0 K 5 0 / 0 0 - 9 9 / 0 0  
 F 2 1 S 8 / 0 0  
 F 2 1 V 3 / 0 0  
 F 2 1 S 4 1 / 1 5 5  
 F 2 1 S 4 3 / 1 4 5  
 F 2 1 Y 1 0 5 / 0 0  
 F 2 1 Y 1 1 5 / 1 5  
 F 2 1 W 1 0 3 / 0 0  
 F 2 1 W 1 0 3 / 3 5  
 F 2 1 W 1 0 2 / 0 0