

【公報種別】特許法第 17 条の 2 の規定による補正の掲載
 【部門区分】第 6 部門第 3 区分
 【発行日】平成22年11月11日 (2010.11.11)

【公開番号】特開2007-157055(P2007-157055A)
 【公開日】平成19年6月21日 (2007.6.21)
 【年通号数】公開・登録公報2007-023
 【出願番号】特願2005-354872(P2005-354872)
 【国際特許分類】

G 0 5 F 3/30 (2006.01)

H 0 3 F 3/34 (2006.01)

【 F I 】

G 0 5 F 3/30

H 0 3 F 3/34 Z

【手続補正書】

【提出日】平成22年9月27日 (2010.9.27)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

温度係数が正の第 1 の電流を生成する電流発生部と、
 温度係数が負の電圧を生成する電圧発生部と、
 抵抗に温度係数が正の電流を流すことで前記抵抗の端子間に現れる温度係数が正の電圧と、前記温度係数が負の電圧とを合成した電圧を生成する合成部と、
 を備えた基準電圧発生回路であって、
 温度係数が正の第 2 の電流を生成する補償電流発生部をさらに備え、
 前記抵抗には、前記第 1 の電流と前記第 2 の電流とを合成した電流を流し、
 前記合成部は、前記第 1 の電流と前記第 2 の電流との合成電流による前記抵抗の端子電圧と、前記温度係数が負の電圧とを合成した電圧を生成し、基準電圧として出力し、
前記補償電流発生部は、前記合成部より出力される前記基準電圧から、温度係数が負の電圧を減算した差電圧に比例する電流を、前記第 2 の電流として出力する、ことを特徴とする基準電圧発生回路。

【請求項 2】

前記第 2 の電流の温度係数は、前記第 1 の電流の温度係数よりも大である、ことを特徴とする請求項 1 記載の基準電圧発生回路。

【請求項 3】

前記抵抗には、前記第 1 の電流と前記第 2 の電流との和電流が流れ、
 前記合成部は、前記第 1 の電流と前記第 2 の電流との和電流による前記抵抗の端子電圧と、前記温度係数が負の電圧とを加算した電圧を前記基準電圧として出力する、ことを特徴とする請求項 1 記載の基準電圧発生回路。

【請求項 4】

前記温度係数が負の電圧は、バイポーラトランジスタのベース - エミッタ間電圧に相当するものである、ことを特徴とする請求項 1 に記載の基準電圧発生回路。

【請求項 5】

前記温度係数が正の第 1 の電流は、熱電圧 ($= k T / q$ 、ただし、 k はボルツマン定数、 T は絶対温度、 q は電子の電荷) に比例した電流である、ことを特徴とする請求項 1 に

記載の基準電圧発生回路。

【請求項 6】

温度係数が正の第 1 の電流を生成する電流発生部と、
温度係数が負の電圧を生成する電圧発生部と、
抵抗に温度係数が正の電流を流すことで前記抵抗の端子間に現れる温度係数が正の電圧
と、前記温度係数が負の電圧とを合成した電圧を生成する合成部と、
を備えた基準電圧発生回路であって、
温度係数が正の第 2 の電流を生成する補償電流発生部をさらに備え、
前記抵抗には、前記第 1 の電流と前記第 2 の電流とを合成した電流を流し、
前記合成部は、前記第 1 の電流と前記第 2 の電流との合成電流による前記抵抗の端子電
圧と、前記温度係数が負の電圧とを合成した電圧を生成し、基準電圧として出力し、
前記合成部が、差動アンプよりなり、
前記電流発生部は、
前記差動アンプの出力端子に一端が接続された第 1 の抵抗と、
前記第 1 の抵抗の他端にコレクタが接続され、エミッタがグランド電位に接続された第
1 のトランジスタと、
前記差動アンプの出力端子に一端が接続された第 2 の抵抗と、
前記第 2 の抵抗の他端にコレクタが接続され、エミッタが第 3 の抵抗を介してグランド
電位に接続された第 2 のトランジスタと、
を備え、
前記電圧発生部は、
前記差動アンプの出力端子に一端が接続された第 4 の抵抗と、
前記第 4 の抵抗の他端にコレクタとベースが接続され、エミッタがグランド電位に接続
された第 3 のトランジスタと、
を備え、
前記第 2 のトランジスタのベースは、前記第 1 のトランジスタのベースに第 5 の抵抗を
介して接続され、且つ、前記第 3 のトランジスタのコレクタ及びベースは前記第 1 のトラ
ンジスタのベースが接続され、
前記第 1 及び第 2 のトランジスタのコレクタは前記差動アンプの非反転入力端子及び反
転入力端子にそれぞれ接続され、
前記補償電流発生部は、
前記差動アンプの出力端子に一端が接続された第 6 の抵抗と、
前記第 4 の抵抗の他端にコレクタが接続され、エミッタがグランド電位に接続された第
4 のトランジスタと、
エミッタがグランド電位に接続され、前記第 6 の抵抗の他端にコレクタとベースが共通
に接続され、コレクタとベースが前記第 4 のトランジスタのベースに接続された第 5 のト
ランジスタと、
を備えている、ことを特徴とする基準電圧発生回路。

【請求項 7】

前記電流発生部において、前記第 1、第 2 のトランジスタのエミッタサイズの比が 1 :
N (N は 1 より大の整数) である、ことを特徴とする請求項6に記載の基準電圧発生回路
。

【請求項 8】

前記差動アンプが、ソースが共通接続され非反転入力端子と反転入力端子にゲートがそ
れぞれ接続された電界効果トランジスタよりなる差動対と、前記差動対の共通ソースとグ
ランド間に接続され、前記差動対に電流を供給する電流源と、前記差動対の電界効果トラ
ンジスタのドレインと電源間に接続された負荷回路を備えた入力差動段と、前記入力差動
段の出力を受け出力端子を駆動する出力段を備えている、ことを特徴とする請求項6に記
載の基準電圧発生回路。

【請求項 9】

温度係数が正の第 1 の電流を生成する電流発生部と、
温度係数が負の電圧を生成する電圧発生部と、
前記電圧発生部で生成された温度係数が負の電圧を分圧する分圧回路と、
前記第 1 の電流を抵抗に流して得られる端子電圧と、前記温度係数が負の電圧を前記分圧回路で分圧した電圧とを合成した電圧を生成し、基準電圧として出力する合成部と、
を備えている、ことを特徴とする基準電圧発生回路。

【請求項 10】

前記合成部は、差動アンプよりなり、
前記電流発生部は、
前記差動アンプの出力端子に一端が接続された第 1 の抵抗と、
前記第 1 の抵抗の他端にコレクタが接続され、エミッタがグランド電位に接続された第 1 のトランジスタと、
前記差動アンプの出力端子に一端が接続された第 2 の抵抗と、
前記第 2 の抵抗の他端にコレクタが接続され、エミッタが第 3 の抵抗を介してグランド電位に接続された第 2 のトランジスタと、
を備え、
前記電圧発生部は、
前記差動アンプの出力端子に一端が接続された第 4 の抵抗と、
前記第 4 の抵抗の他端にコレクタが接続され、エミッタがグランド電位に接続された第 3 のトランジスタと、
を備え、
前記第 1 及び第 2 の抵抗と前記第 1 及び第 2 のトランジスタのコレクタとの接続点に非反転入力端子及び反転入力端子がそれぞれ接続され、出力端子が前記第 3 のトランジスタのベースに接続された別の差動アンプを備え、
前記第 1 乃至第 3 のトランジスタのベースは共通接続され、
前記第 1 乃至第 3 のトランジスタの共通接続されたベースとグランド間に挿入され、ベース - エミッタ間電圧を分圧する分圧回路を備え、
前記分圧回路による分圧出力電圧が、前記差動アンプの非反転入力端子に入力され、前記第 4 の抵抗と前記第 3 のトランジスタのコレクタの接続点が、前記差動アンプの反転入力端子に接続されている、ことを特徴とする請求項 9 に記載の基準電圧発生回路。

【請求項 11】

前記電流発生部の前記第 1、第 2 の抵抗は、ベース - エミッタ間電圧を分圧しないで温度依存性を相殺する場合の抵抗値に対して、前記分圧回路の分圧比を乗じた値の抵抗値を有する、ことを特徴とする請求項 10 に記載の基準電圧発生回路。

【請求項 12】

前記差動アンプが、ソースが共通接続され非反転入力端子と反転入力端子にゲートがそれぞれ接続された電界効果トランジスタよりなる差動対と、前記差動対の共通ソースとグランド間に接続され、前記差動対に電流を供給する電流源と、前記差動対の電界効果トランジスタのドレインと電源間に接続された負荷回路を備えた入力差動段と、前記入力差動段の出力を受け出力端子を駆動する出力段を備えている、ことを特徴とする請求項 10 に記載の基準電圧発生回路。

【請求項 13】

第 1、第 2、第 3 の抵抗と、第 1 の差動アンプと、第 1、第 2、第 3 のバイポーラジャンクショントランジスタとを含み、
前記第 1 及び第 2 のバイポーラジャンクショントランジスタのコレクタは、前記第 1 の差動アンプの第 1 及び第 2 の入力端子にそれぞれ接続され、
前記第 1、第 2、第 3 の抵抗の一端は、前記第 1 の差動アンプの出力端子に共通接続され、
前記第 1 の抵抗の他端は、前記第 1 のバイポーラジャンクショントランジスタのコレクタに接続され、

前記第 2 の抵抗の他端は、前記第 2 のバイポーラジャンクショントランジスタのコレクタに接続され、

前記第 3 の抵抗の他端は、前記第 3 のバイポーラジャンクショントランジスタのコレクタとベースに接続され、

前記第 3 のバイポーラジャンクショントランジスタのベースは、前記第 1 及び前記第 2 のバイポーラジャンクショントランジスタのベースに接続され、

第 1 と第 2 のバイポーラジャンクショントランジスタのエミッタサイズ比は $1 : N$ (ただし、 N は 1 より大の整数) に設定されており、

前記第 1 のバイポーラジャンクショントランジスタ又は前記第 2 のバイポーラジャンクショントランジスタのコレクタ電流よりも大きな正の温度係数を持つ電流を生成する補償電流発生回路を備え、

前記第 3 の抵抗に、前記第 1 のバイポーラジャンクショントランジスタ又は前記第 2 のバイポーラジャンクショントランジスタのコレクタ電流に等しい電流と、前記コレクタ電流に等しい電流よりも大きな正の温度係数を持つ電流を重畳させて流し、

前記第 1 の差動アンプより、前記第 3 の抵抗の端子間電圧と、前記第 3 のバイポーラジャンクショントランジスタのベース - エミッタ間電圧とを加算した電圧を出力する、ことを特徴とする基準電圧発生回路。

【請求項 1 4】

前記補償電流発生回路は、エミッタがグランド電位に接続され、コレクタが第 4 の抵抗を介して前記第 1 の差動アンプの出力端子に接続され、ベースがコレクタに接続された第 4 のトランジスタと、

エミッタがグランド電位に接続され、コレクタが前記第 3 のトランジスタのコレクタに接続され、ベースが前記第 4 のトランジスタのベースに接続された第 5 のトランジスタと、

を備えている、ことを特徴とする請求項 1 3 に記載の基準電圧発生回路。

【請求項 1 5】

前記第 1 及び第 2 のバイポーラジャンクショントランジスタのエミッタサイズ比は $1 : N$ (N は 1 より大の整数) に設定されている、ことを特徴とする請求項 1 3 に記載の基準電圧発生回路。

【請求項 1 6】

第 1 の抵抗と、第 1 の差動アンプと、第 1、第 2、第 3 のバイポーラジャンクショントランジスタとを含み、

前記第 1 のバイポーラジャンクショントランジスタのコレクタと前記第 1 の差動アンプの第 1 の入力端子を接続し、

前記第 2 のバイポーラジャンクショントランジスタのコレクタと前記第 1 の差動アンプの第 2 の入力端子を接続し、

前記第 1 及び第 2 のバイポーラジャンクショントランジスタのベースと前記第 1 の差動アンプの出力を接続し、

前記第 1 及び第 2 のバイポーラジャンクショントランジスタのエミッタサイズ比は $1 : N$ に設定されており、

第 1 の差動アンプは、前記第 1 のバイポーラジャンクショントランジスタのベース - エミッタ間電圧を分圧した電圧と、前記第 1 の抵抗に、前記第 1 のバイポーラジャンクショントランジスタ又は前記第 2 のバイポーラジャンクショントランジスタのコレクタ電流と等しいか又は比例する電流を流すことにより得られる電圧とを加算した電圧を出力する、ことを特徴とする基準電圧発生回路。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0036

【補正方法】変更

【補正の内容】

【 0 0 3 6 】

また、BJT Q2のベース - エミッタ間電圧を V_{BE2} 、エミッタ電流を I_2' とすると、ベース電圧は $V_{BE2} + R2 \cdot I_2'$ で与えられる。また、BJT Q2のベース接地電流増幅率を $(I_2 = I_2')$ とすると、Q2のベース電流 I_B は、 $(1 -) I_2 /$ で与えられる。図2において、BJT Q2のベース電圧は、Q1のベース - エミッタ間電圧を V_{BE1} とすると、 $V_{BE1} + R3 \cdot I_B$ となり、 $V_{BE2} + R2 \cdot I_2' = V_{BE1} + R3 \cdot (1 -) I_2 /$ 、 $R3 = 2 R2$ より、次式(9)が導出される。

【 手続補正 3 】

【 補正対象書類名 】 明細書

【 補正対象項目名 】 0 0 5 5

【 補正方法 】 変更

【 補正の内容 】

【 0 0 5 5 】

本発明の1つの側面に係る基準電圧発生回路は、温度係数が正の第1の電流を生成する電流発生部と、温度係数が負の電圧を生成する電圧発生部と、抵抗に温度係数が正の電流を流すことで前記抵抗の端子間に現れる温度係数が正の電圧と、前記温度係数が負の電圧とを合成した電圧を生成する合成部と、を備えた基準電圧発生回路であって、温度係数が正の第2の電流を生成する補償電流発生部をさらに備え、前記抵抗には、前記第1の電流と前記第2の電流とを合成(重畳)した電流を流し、前記合成部は、前記第1の電流と前記第2の電流との合成電流による前記抵抗の端子電圧と、前記温度係数が負の電圧とを合成した電圧を生成し、基準電圧として出力し、前記補償電流発生部は、前記合成部より出力される前記基準電圧から、温度係数が負の電圧を減算した差電圧に比例する電流を、前記第2の電流として出力する、ことを特徴としている。

【 手続補正 4 】

【 補正対象書類名 】 明細書

【 補正対象項目名 】 0 0 5 6

【 補正方法 】 削除

【 補正の内容 】

【 手続補正 5 】

【 補正対象書類名 】 明細書

【 補正対象項目名 】 0 0 5 7

【 補正方法 】 変更

【 補正の内容 】

【 0 0 5 7 】

本発明において、温度係数が正の第1の電流を生成する電流発生部と、温度係数が負の電圧を生成する電圧発生部と、抵抗に温度係数が正の電流を流すことで前記抵抗の端子間に現れる温度係数が正の電圧と、前記温度係数が負の電圧とを合成した電圧を生成する合成部と、を備えた基準電圧発生回路であって、温度係数が正の第2の電流を生成する補償電流発生部をさらに備え、前記抵抗には、前記第1の電流と前記第2の電流とを合成した電流を流し、前記合成部は、前記第1の電流と前記第2の電流との合成電流による前記抵抗の端子電圧と、前記温度係数が負の電圧とを合成した電圧を生成し、基準電圧として出力し、前記合成部が、差動アンプよりなり、前記電流発生部は、前記差動アンプの出力端子に一端が接続された第1の抵抗と、前記第1の抵抗の他端にコレクタが接続され、エミッタがグランド電位に接続された第1のトランジスタと、前記差動アンプの出力端子に一端が接続された第2の抵抗と、前記第2の抵抗の他端にコレクタが接続され、エミッタが第3の抵抗を介してグランド電位に接続された第2のトランジスタと、を備えた構成としてもよい。前記電圧発生部は、前記差動アンプの出力端子に一端が接続された第4の抵抗と、前記第4の抵抗の他端にコレクタとベースが接続され、エミッタがグランド電位に接続された第3のトランジスタとを備え、前記第2のトランジスタのベースは、前記第1の

トランジスタのベースに第 5 の抵抗を介して接続され、且つ、前記第 3 のトランジスタのコレクタ及びベースは前記第 1 のトランジスタのベースが接続され、前記第 1 及び第 2 のトランジスタのコレクタは前記差動アンプの非反転入力端子及び反転入力端子にそれぞれ接続され、前記補償電流発生部は、前記差動アンプの出力端子に一端が接続された第 6 の抵抗と、前記第 4 の抵抗の他端にコレクタが接続され、エミッタがグランド電位に接続された第 4 のトランジスタと、エミッタがグランド電位に接続され、前記第 6 の抵抗の他端にコレクタとベースが共通に接続され、コレクタとベースが前記第 4 のトランジスタのベースに接続された第 5 のトランジスタと、を備えた構成としてもよい。

【手続補正 6】

【補正対象書類名】明細書

【補正対象項目名】0059

【補正方法】削除

【補正の内容】

【手続補正 7】

【補正対象書類名】明細書

【補正対象項目名】0060

【補正方法】削除

【補正の内容】

【手続補正 8】

【補正対象書類名】明細書

【補正対象項目名】0061

【補正方法】削除

【補正の内容】

【手続補正 9】

【補正対象書類名】明細書

【補正対象項目名】0064

【補正方法】削除

【補正の内容】

【手続補正 10】

【補正対象書類名】明細書

【補正対象項目名】0065

【補正方法】削除

【補正の内容】

【手続補正 11】

【補正対象書類名】明細書

【補正対象項目名】0088

【補正方法】変更

【補正の内容】

【0088】

次に、本発明の第 2 の実施例を説明する。図 4 は、本発明の第 2 の実施例の構成を示す図である。本実施例は、2 個の BJT Q1、Q2（エミッタサイズ比 1 : N）のコレクタ端子と差動アンプ A1 の差動入力端子をそれぞれ接続し、BJT Q1、Q2 のベースと差動アンプ A1 の出力を接続して帰還ループを作り、BJT Q2 のエミッタには、一端がグランド電位に接続された抵抗 R2 を接続することにより、BJT Q1、Q2 のベースおよびコレクタに PTA T 電流が流れるようにし、BJT Q1 のベース - エミッタ間電圧 V_{BE} を分圧した電圧と、PTA T 電流を、抵抗 R1 よりも抵抗値の小さい抵抗 R0 に流したときの電圧を合成することにより、 V_{OS} 依存性を小さくしたまま、従来のバンドギャップ電圧（1.2 V）より低い電圧で温度依存性をキャンセルできるようにしている。