

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第6423369号  
(P6423369)

(45) 発行日 平成30年11月14日(2018.11.14)

(24) 登録日 平成30年10月26日(2018.10.26)

(51) Int.Cl.

F I

H05K 3/46 (2006.01)

H05K 3/46 N

H05K 1/03 (2006.01)

H05K 3/46 T

H05K 1/03 610L

H05K 1/03 610H

H05K 1/03 610R

請求項の数 40 (全 36 頁)

(21) 出願番号 特願2015-558214 (P2015-558214)  
 (86) (22) 出願日 平成26年2月18日(2014.2.18)  
 (65) 公表番号 特表2016-510169 (P2016-510169A)  
 (43) 公表日 平成28年4月4日(2016.4.4)  
 (86) 国際出願番号 PCT/US2014/016999  
 (87) 国際公開番号 W02014/127381  
 (87) 国際公開日 平成26年8月21日(2014.8.21)  
 審査請求日 平成29年1月27日(2017.1.27)  
 (31) 優先権主張番号 61/765,250  
 (32) 優先日 平成25年2月15日(2013.2.15)  
 (33) 優先権主張国 米国 (US)

(73) 特許権者 515036279  
 オーメット サーキット インク  
 アメリカ合衆国 92121 カリフォル  
 ニア州、サン ディエゴ、ナンシー リッ  
 ジ ドライブ 6555、スーツ 200  
 (73) 特許権者 515222551  
 インテグラル テクノロジー インク  
 アメリカ合衆国 92630 カリフォル  
 ニア州、レイク フォレスト、 ウィンド  
 ロー ドライブ 20322  
 (74) 代理人 100101281  
 弁理士 辻永 和徳

最終頁に続く

(54) 【発明の名称】 多層電子基体 z 軸内部接続構造物

(57) 【特許請求の範囲】

【請求項 1】

z 軸が内部接続された電子基板構造物であって、

a . 以下を含む結合フィルム

i . b - ステージの熱硬化性樹脂によって囲まれた c - ステージ熱硬化性樹脂の強化マトリックス、および

i i . 任意の粒状充填剤、

b . 結合フィルムを横断する少なくとも 1 つの穴、該少なくとも 1 つの穴は導電ペーストで満たされている、を含む構造物。

【請求項 2】

c - ステージ熱硬化性樹脂と b - ステージ熱硬化性樹脂が、c - ステージ化可能な樹脂と b - ステージ化可能な樹脂との混和性混合物からコ - キャストされ、これらは独立に硬化するが、内部混合されたままに残る、請求項 1 記載の構造物。

【請求項 3】

c - ステージ熱硬化性樹脂が 100 未満の温度で硬化し、b - ステージ熱硬化性樹脂が 160 以上の硬化開始温度を有する、請求項 1 記載の構造物。

【請求項 4】

c - ステージ熱硬化性樹脂がエポキシ樹脂、フェノール樹脂、アクリレート樹脂、ポリエステル樹脂、ポリイミド樹脂、シアン酸エステル樹脂、およびそれらの組み合わせから成る群から選択される、請求項 1 記載の構造物。

10

20

## 【請求項 5】

c - ステージ熱硬化性樹脂がエポキシ樹脂である、請求項 4 記載の構造物。

## 【請求項 6】

エポキシ樹脂が、ビスフェノール A、ビスフェノール F、ノボラック、脂肪族 およびグリシジルアミンに基づくエポキシ樹脂から成る群から選択される、請求項 5 記載の構造物。

## 【請求項 7】

エポキシ樹脂が、ビスフェノール A に基づくエポキシ樹脂である、請求項 6 記載の構造物。

## 【請求項 8】

b - ステージ熱硬化性樹脂が、ベンゾキサジン樹脂、ポリイミド樹脂、ビスマレイミド - トリアジン樹脂、およびそれらの組み合わせから成る群から選択される、請求項 1 記載の構造物。

## 【請求項 9】

b - ステージ熱硬化性樹脂が、ベンゾキサジン樹脂である、請求項 8 記載の構造物。

## 【請求項 10】

ベンゾキサジン樹脂がビスフェノール F - ベンゾキサジン樹脂である、請求項 9 記載の構造物。

## 【請求項 11】

結合フィルムを横断し、導電ペーストで満たされている少なくとも 2 つの穴を含む、請求項 1 記載の構造物。

## 【請求項 12】

結合フィルムを横断し、導電ペーストで満たされている複数の穴を含み、該複数の穴がパターン付けられて配置される、請求項 1 記載の構造物。

## 【請求項 13】

該結合フィルムの主表面を覆う少なくとも 1 つの保護シートをさらに含む、請求項 1 記載の構造物。

## 【請求項 14】

該結合フィルムが直接保護シート上にキャストされる、請求項 13 記載の構造物。

## 【請求項 15】

少なくとも 1 つの穴が少なくとも 1 つの保護シートを横断する、請求項 13 記載の構造物。

## 【請求項 16】

少なくとも 1 つの保護シートのそれぞれが、金属箔シート、紙シート、コーティングされた紙シート、およびポリマーシートから成る群から独自に選択される、請求項 13 記載の構造物。

## 【請求項 17】

導電ペーストが焼結ペーストである、請求項 1 記載の構造物。

## 【請求項 18】

焼結ペーストが一時的な液相焼結ペーストである、請求項 17 記載の構造物。

## 【請求項 19】

以下を含む電子基体 z 軸内部接続アセンブリ；

- a . 2 つの、請求項 1 記載の z 軸内部接続構造物、
- b . 該 2 つの z 軸内部接続構造物の間に配置される誘電体シート、ここで任意に互いにタックラミネートされる。

## 【請求項 20】

アセンブリがアセンブリを横断する少なくとも 1 つの穴を含み、該少なくとも 1 つの穴は導電ペーストで満たされている、請求項 19 記載のアセンブリ。

## 【請求項 21】

誘電体シートが、セラミック、ガラス、熱可塑性ポリマー、熱硬化性ポリマー、およびそ

10

20

30

40

50

これらの組み合わせから成る群から選択される材料を含む、請求項 19 記載のアセンブリ。

【請求項 22】

熱可塑性ポリマーまたは熱硬化性ポリマーが粒状物質で強化されるかまたは粒状物質が充填されている、請求項 21 記載のアセンブリ。

【請求項 23】

以下を含む電子基板 z 軸内部接続アセンブリ：

- a . 電子基板サブストラクチャ、および
- b . 電子基板サブストラクチャーに取り付けられた、少なくとも 1 つの請求項 1 記載の z 軸内部接続構造物、ここで z 軸内部接続構造物は任意に電子基板サブストラクチャーにタックラミネートされる。

10

【請求項 24】

電子基板サブストラクチャーが、金属箔、プリフォーム、クリップ、リードフレーム、テープ、誘電体シート、およびコアから成る群から選択される、請求項 23 記載のアセンブリ。

【請求項 25】

誘電体シートが、セラミック、ガラス、熱可塑性ポリマー、熱硬化性ポリマー、およびそれらの組み合わせから成る群から選択される材料を含む、請求項 24 記載のアセンブリ。

【請求項 26】

誘電体シートが主表面の 1 つまたは両方が金属化層を含む、請求項 25 記載のアセンブリ。

20

【請求項 27】

少なくとも 1 つの主表面の金属化層がパターン付けられる、請求項 26 記載のアセンブリ。

【請求項 28】

コアが複数の誘電体層と金属化層を含む、請求項 24 記載のアセンブリ。

【請求項 29】

コアの少なくとも 1 つの外側の主表面が金属化層である、請求項 24 記載のアセンブリ。

【請求項 30】

少なくとも 1 つの外側の主表面の金属化層がパターン付けられる、請求項 29 記載のアセンブリ。

30

【請求項 31】

コアは少なくとも 1 つの穴によってさらに部分的または完全に横断されることができ、該穴は導電ペーストで満たされたメッキされたスルーホール；  
絶縁性のペーストで満たされたメッキされたスルーホール；  
未充填のメッキされたスルーホール；  
導電ペーストで満たされたメッキされた電氣的に伝導性のビア；  
導電ペーストで満たされたメッキされていない電氣的に伝導性のビア；  
または、未充填のメッキされた電氣的に伝導性のビアから成る群から選択される、請求項 30 記載のアセンブリ。

【請求項 32】

以下を含む電子基板 z 軸内部接続アセンブリ：

- a . 導電ペーストから形成された少なくとも 1 つの隆起を有するサブ - ストラクチャ、および
- b . 以下を含む、結合フィルムへの z 軸内部接続構造物；
  - 1 . b - ステージ熱硬化性樹脂によって囲まれた c - ステージ熱硬化性樹脂の強化マトリックス、および
  - 2 . 任意の粒状充填剤、
 ここで、少なくとも 1 つの穴が少なくとも 1 つの隆起と整列される。

40

【請求項 33】

電子基板サブ - ストラクチャが金属箔、プリフォーム、クリップ、リードフレーム、テー

50

ブ、誘電体シート、およびコアから成る群から選択される、請求項 3 2 記載のアセンブリ。

【請求項 3 4】

誘電体シートが、セラミック、ガラス、熱可塑性ポリマー、熱硬化性ポリマー、およびそれらの組み合わせから成る群から選択される材料を含む、請求項 3 3 記載のアセンブリ。

【請求項 3 5】

誘電体シートが主表面の 1 つまたは両方が金属化層をさらに含む、請求項 3 3 記載のアセンブリ。

【請求項 3 6】

少なくとも 1 つの主表面の金属化層がパターン付けられる、請求項 3 5 記載のアセンブリ。

10

【請求項 3 7】

コアが複数の誘電体層と金属化層を含む、請求項 3 3 記載のアセンブリ。

【請求項 3 8】

コアの少なくとも 1 つの外側の主表面が金属化層である、請求項 3 7 記載のアセンブリ。

【請求項 3 9】

少なくとも 1 つの外側の主表面の金属化層がパターン付けられる、請求項 3 8 記載のアセンブリ。

【請求項 4 0】

少なくとも 1 つの隆起が、ディスペンシング、ジェットティング、スクリーン印刷、ステンシル印刷、パッド転移およびグラビア印刷により堆積される、請求項 3 2 記載のアセンブリ。

20

【発明の詳細な説明】

【技術分野】

【0001】

多層電子基体

関連出願

この出願は 2013 年 2 月 15 日に提出した米国仮出願番号 61/765,250 の優先権の利益を請求する。その全体の開示は本明細書中に参考として援用する。本発明は信頼性良くとどんな形態でも電子基体において、機械的および電氣的に金属化の層を相互接続する手段を提供する、z 軸内部接続構造物に関する。本発明の z 軸内部接続構造物は、新規な結合フィルム、導電ペーストおよびそれらから形成されたワン - またはツーピースのブロック構造物を含む。

30

【0002】

発明の背景

電子基体はすべての電気製品のバックボーンである。小さい形態因子における高機能性への要望のため、高密度の回路または相互接続を有する多層の電子基体（すなわち、高密度配線または HDI）がますます流行している。より高い回路層数と、より細かい回路の特徴への要求は厳しい。

【0003】

40

HDI の電子基体の弁慶の泣き所は、回路層の間の z 軸方向で形成しなければならない内部接続である。伝統的に、これらの内部接続は、多層電子基体を通してドリルして穴をあけ、ついでホールバレル（hole barrel）を銅でメッキして、穴が接触する層を相互接続することにより形成される。このタイプの z 軸内部接続に関する問題は、穴があらゆる層で場所を取るということである。内部接続が必要でない場所も含んでいる。層の総数が増加するのに従って起こる追加の問題は、ホールバレルの深さ方向の全体にわたり一貫した銅の層でメッキするのが難しくなるということである。

【0004】

これらの課題を克服するために、公知手段で中央のコアを作って、次に、コアの外面に HDI の層を加えることが産業界で慣例になった。この方法では、逐次的に積層された層

50

は「ブラインド」ビア（誘電体を横断して、下の銅パッドで終わる穴）により相互接続される。ブラインドビアはそれぞれの層の必要な場所に位置し、銅でメッキされ、上下の回路を直接内部接続する。このアプローチに関する問題は、順次処理のための累積した収率損失が高く、実装のために実質的に増加したメッキ能力が必要とされ、そのような能力に対する要求は絶えず増加し、ビアめっき工程はそれぞれの外側の回路層に、細かい回路の構成に有害な余計な銅を加える。

#### 【 0 0 0 5 】

これらの欠点に対する 1 つの解決策は、積層の前に b - ステージ誘電体層内に形成されたビア内に導電性ペーストを導入し、z 軸内部接続を達成することである。このプロセスは逐次的小よび平行的方法の両者に適している。平行的プロセスが使用される時、回路層のすべてが平行して制作され、次いで累積損失なしで、1 つの積層サイクルで結合され、多層を連続してラミネートすることによって同じ多層電子基体を作成する。この解決策は、追加のメッキ能力の必要性を取り除き、細かい回路の構成を損なわない。この方法に関する問題は、内部接続を形成するために使用される導電ペーストが銅でメッキされたビアと同様には信頼性がないということである。また積層の間、回路層と一緒に付着させるのに典型的に使用される b - ステージ誘電材料は、そのようなプロセスに十分合っていない。

#### 【 0 0 0 6 】

##### 導電ペースト

従来の導電ペーストでは、電導性は高分子バインダ内の金属粒子間の点接触に基づく。メッキされたビアの連続した金属と比較して、この点接触はこれらの材料の貧弱な信頼性の基本的な原因である。

#### 【 0 0 0 7 】

従来の伝導ペーストの伝導率と信頼性は、いくつかの用途では十分であるかもしれない。またそのような伝導ペーストの使用は費用対効果に優れている。しかしながら、用途によっては、より強化された z 軸内部接続の材料が必要である。

#### 【 0 0 0 8 】

一時的な液相焼結 (transient liquid phase sintering: T L P S) ペーストは、ラミネーション温度で焼結する組成物を提供することによって、上層の銅パッドから、T L P S ペーストのバルクを通して、最終的に下層の銅パッドへ連続的に延びる冶金学的に相互接続された金属ネットワークを作り出すことにより、従来の伝導ペーストの基本的な欠点を克服する。T L P S 組成物は、用途の様々な組み合わせで、電子部品のアセンブリ、平面内回路トレース、異なる面の回路トレース間の内部接続、パッケージング要素上の非パッケージ集積回路ダイのアセンブリをはじめとする従来の電気的小よび / または熱伝導性物質の置き換えとして使用されてきた。T L P S 組成物への用途のいくつかは、米国特許第 6,716,036、5,980,785、5,948,533、5,922,397、5,853,622、5,716,663、5,830,389、8,221,518、および米国特許出願 2011-0171372 に記載されており、これらはその全体が本明細書に参考として援用される。

#### 【 0 0 0 9 】

それぞれの用途は、用途と特異的な要求との特定の組を提供する。T L P S 組成物は、たとえば析出の容易さ、製造時間小よび / または複雑さの低減、結果物中の増加した回路密度、高い電気的小よび / または熱の伝導率を有する環境面で安定したインターフェイスの生産を始めとする要求について、従来技術よりも満たすという効果を与える。米国特許 5,948,533、および 8,221,518、および公開番号 2011-0171372 に開示された多層電子基体のビアにおける使用に特に関連する。

#### 【 0 0 1 0 】

T L P S ペーストは、従来の b - ステージラミネーション接着剤を使用して、多層電子基体において非常に信頼できる相互接続を形成することが示された。しかしながら、回路パッドサイズの縮小に適合してビアサイズが小さくなると、ペーストプロセスのために設計されなかった標準の b - ステージラミネーション接着剤の使用は、より問題が多くなる

10

20

30

40

50

。

## 【 0 0 1 1 】

## ボンディング・シート

多層電子基体のラミネーションに使用される典型的なボンディング・シートは、織布ガラスマット強化マトリックスの中に浸透された熱硬化性樹脂で作られている。このタイプの構造物は「プリプレグ」（樹脂であらかじめ含浸された織布ガラスマット）として知られている。可能な限り最も小さくて最も薄い部品を調製することが目的である H D I 電子基板用途では、プリプレグは比較的低いガラス量と比較的大きい樹脂分となるように選択される。これらの特性は薄くて軽量の部品を容易にするだけでなく、低ガラス密度はビアホールを形成するレーザアブレーションにより影響を受けやすい。このタイプの形態は、連続した銅メッキされたビアプロセスに良好に適合している。

10

## 【 0 0 1 2 】

H D I に使用される非常に薄いプリプレグの取り扱いには難しい。フリースタンディングプリプレグ内の伝導性ペーストが満たされたビアホールの作成は、保護的なカバーシートを提供しても、プリプレグを破損または歪めずに達成することは特に難しい。どんな歪みも、相互接続される回路の 1 または両方のビアの位置ずれを引き起こしそうである。いくつかの環境では、ラミネーションにより結合される回路層の 1 つと、プリプレグをタックラミネートすることによって緩和される。それにもかかわらず、H D I プリプレグの他の特性は、導電ペースト相互接続プロセスにも有害である。

## 【 0 0 1 3 】

ビアが銅でメッキされるプロセスでは、使用されるボンディング・シートは、ラミネーションの前に熱加工を受けることができない。そして、細かい回路の特徴を封止するのに、高流動性は望ましい。一般に、貯蔵の間に引き起こされるボンディング・シート流動特性の変化は、プロセスによってよく許容されている。

20

## 【 0 0 1 4 】

対照的に、ペーストで満たされるビアプロセスでは、ボンディング・シートはラミネーションの前にいくつかの中間的取り扱い工程と、しばしば多数回の熱サイクルにかけられる（例えば、タックラミネートと、導電ペーストからの揮発物の抽出）。これらの中間工程は、流れの低下により、ボンディング・シートが適当に封止する能力と回路層に接着する能力を妨げる。逆に、ボンディング・シート接着剤の流れが大き過ぎるなら、ブラインドビアの下部へマイグレートし、銅パッドをコーティングし、その結果、接続を妨害する。それは横方向にも流れ、ビアの形状またはポジションさえ変える場合がある。それはビアから堆積しているペーストの一部を運び去り、および/または伝導性ペーストを混ぜ合わせ、その結果、伝導性系路の形成を防ぐ。導電ペースト相互接続のために、銅がメッキされたビア相互接続と異なり、ボンディング・シートのフロー制御は重要である。

30

## 【 0 0 1 5 】

標準のボンディング・シートの流動特性は、特定の環境のための最適の流れを達成するために、プリプレグに加熱の特殊化および入力により管理されることができる。また、回路層の噛み合わせ上の銅含量を最大にする回路設計は、横方向の流動の量を制限するのに使用されることができる。しかしながら、これは困難な解決策であり、完全に流れ問題を解決できるというわけではない。

40

## 【 0 0 1 6 】

流れがないとして特徴付けられたプリプレグボンディング・シートも、利用可能である。これらの材料は、一般に、導電ペーストビアに必要であるプレラミネーションプロセス工程で影響を受けず、高流動性樹脂に関連する相互接続欠陥を引き起こさない。流れがないプリプレグの難点は、材料の非常に限られた選択しかないことであり、流れがないプリプレグを使用することでラミネーションプロセスを開発するために与えられた部品形態の良好な封止と接着を達成するのがより難しく、利用可能な流れがないプリプレグは織布ガラスマットで強化される。

## 【 0 0 1 7 】

50

プリプレグを作成するのに使用される織布ガラスマットは、良い取り扱い性と寸法制御特性を提供するが、それは導電ペースト相互接続における欠陥の潜在的な原因である。ガラス織り方のユニットサイズは一般に、ビアホールサイズのオーダーである。それぞれのビアの直接的な周縁が、樹脂およびガラス繊維の含有量に関して大きく変わることを意味する。さらに、HDIプリプレグに使用される軽いガラス織布は、達成される結合部の厚さを制限し、熱膨張係数(CTE)の有意に少ない制御を提供する。したがって、CTE、特にz軸方向のCTEは比較的高いが、ガラス織布の厚さは、導電ペーストとプリプレグの間のすべてのCTEミスマッチを緩和する能力を制限する。プリプレグ樹脂と比較してガラスのより低い電気特性のため、ガラスを含むプリプレグは、必要な誘電特性を達成するために樹脂のみを含むプリプレグより厚くなければならない。プリプレグ樹脂とガラスは、アブレーションのために異なったレベルのレーザエネルギーを必要とするので、b-ステージプリプレグで形成されたビアホールは、いつも幾分かの不規則があり、これはペーストの堆積を複雑にし、伝導性ペーストで満たされたビアの電気性能の変化を引き起こすだろう。最終的に、非ぬれなどのような、プリプレグ樹脂とガラス・フィラメントの間の結合不全は、導電ペーストそして/またはメッキ溶液の通り道を作り、ビア構造からマイグレートして出て行く場合がある。

10

#### 【0018】

アラミド(ポリマー)繊維で織布ガラスマットを置き換えたボンディング・シートが、ガラスナックル(glass knuckle)とレーザーの課題を軽減するために導入された。しかし、吸湿による高い寸法不安定をもたらし、溶浸プロセスの間にマット内への不規則な樹脂の浸透をもたらすので、市場から消えた。

20

#### 【0019】

フィルム接着剤には、上で留意された問題のすべてを軽減する可能性があるが、現在利用可能なものでは、高い流動特性があり伝導性ビアから押し出される傾向がある。

#### 【0020】

多層HDI電子基板のために伝導性ペーストで満たされたビアのz軸内部接続によりもたらされる、コスト抑制、収率向上、資本設備要件の低下、密度能力、およびデザインの多様性の利益を得るために、必要とされるものは、電氣的に伝導性の要素を電子基板構造物を提供するビルディングブロックであり、これはその一部を非流動性のb-ステージフォームとして有するポリマーのみからなる結合フィルムと組み合わせられ、該結合フィルムを厚さ方向に横断するビアホールを有する。ここでそのようなビアホールはラミネーションの間に連続した電気系路になる導電ペーストで満たされ、および/またはそれから形成される隆起と並べられる。

30

#### 【0021】

発明の要約

本発明は電子基板z軸内部接続構造物であって、b-ステージの熱硬化性の樹脂と必要に応じて粒状充填剤によって囲まれたc-ステージ熱硬化性樹脂の強化マトリックスを含む結合フィルム、導電ペーストで満たされた結合フィルムを横断する少なくとも1つの穴を含む構造物を提供する。ある特定の実施態様では、c-ステージ熱硬化性樹脂とb-ステージ熱硬化性樹脂は、独自に硬化するが、互いに混合されたままに残っているc-ステージ化可能な樹脂とb-ステージ化可能な樹脂の混合物から同時にキャストされる。ある特定の態様では、c-ステージ熱硬化性樹脂は約100 未満の温度で硬化し、b-ステージ熱硬化性樹脂は、160 以上の温度で硬化が始まる。

40

#### 【0022】

c-ステージ熱硬化性樹脂は、エポキシ、フェノール、ポリエステル、ポリイミド、アクリルまたはその組み合わせであることができる。例えば、c-ステージ熱硬化性樹脂は、ビスフェノール A、ビスフェノール F、およびエピクロルヒドリン(例えば、エポキシ、たとえば Epon(登録商標) 828(ビスフェノールAジグリシジルエーテル)から形成されたものであることができる。

#### 【0023】

50

b - ステージ熱硬化性樹脂は、ベンゾキサジン、ポリイミド、ビスマレイミド - トリアジン樹脂またはそれらの組み合わせであることができる。例えば、b - ステージ熱硬化性樹脂はAraldite（登録商標）MT35700（ビスフェノールFベンゾキサジン）などのベンゾキサジンであることができる。

【0024】

いくつかの実施態様では、結合フィルムは導電ペーストで満たされた少なくとも2つの穴によって横断される。他の実施態様では、結合フィルムは伝導性ペーストで満たされた、パターンに配置された複数の穴で横断される。

【0025】

本発明のある特定の態様では、保護シートは結合フィルムの1または両方の表面を覆っている。例えば、結合フィルムは保護シート上に直接キャストされるか、またはフィルムのキャストの後に1つまたは複数の保護シートを適用することができる。任意に、結合フィルムの少なくとも1つの穴は、1つまたは複数の保護シートを横断する。たとえば保護シートは、金属箔シート、紙シート、コート紙シート、またはポリマーシートであることができる。

【0026】

導電ペーストは、当技術分野で公知の任意のものであることができるが、典型的には焼結ペースト、たとえば一時的な液相焼結ペーストであることができる。

【0027】

また、本発明は、本発明にかかる結合フィルムを含む、電子基板z軸内部接続アセンブリを提供する。1つの実施態様では、電子基板z軸内部接続アセンブリは、2つのz軸内部接続構造の間に誘電体シートを有する2つの本発明のz軸内部接続構造物を含んでいる。必要に応じて、アセンブリはタックラミネートされる（tack-laminated）。このアセンブリはアセンブリのすべてまたは一部を横断する導電ペーストの満たされた穴を含んでいる。誘電体シートは当技術分野で周知であり、セラミックス、ガラス、必要に応じて強化されるかまたは粒状物質を充填した熱可塑性または熱硬化性のポリマー、およびそれらの組み合わせから選択されることができる。

【0028】

別の実施態様では、本発明は本発明にかかる少なくとも1つのz軸内部接続構造物に取り付けられた電子基板サブストラクチャ構造物を含んでいる電子基板z軸内部接続アセンブリを提供する。必要に応じて、アセンブリはタックラミネートされている。例えば、電子基板サブストラクチャは、金属箔、プリフォーム、クリップ、リードフレーム、テープ、誘電体シートまたはコアであることができる。電子基板サブストラクチャが誘電材料であるときに、それは上に示した任意の誘電材料であることができ、1または両方の主要な表面において金属化することができ、その金属化はパターンづけられるかまたはパターンがなくてもよい。いくつかの例では、電子基板サブストラクチャはコアであることができ、コアは複数の誘電体および金属化層を含むことができる。ある特定の態様では、コアの外側の層（主要な表面）は金属化層であることができ、これはパターンづけられるかまたはパターンがなくてもよい。コアは少なくとも1つの穴によってさらに部分的または完全に横断されることができ、該穴はたとえば導電ペーストで満たされたメッキされたスルーホール；絶縁性のペーストで満たされたメッキされたスルーホール；未充填のメッキされたスルーホール；導電ペーストで満たされたメッキされた電氣的に伝導性のビア；導電ペーストで満たされた非メッキの電氣的に伝導性のビア；または、未充填のメッキされた電氣的に伝導性のビアであることができる。

【0029】

また、本発明は導電ペーストから形成された少なくとも1つの隆起を備えた電子基体サブストラクチャ；b - ステージの熱硬化性の樹脂によって囲まれたc - ステージ熱硬化性樹脂の強化マトリックスを含んでいる結合フィルムへのz軸内部接続構造；および必要に応じて粒状充填剤を含む電子基板z軸内部接続アセンブリを提供し、そこでは、少なくとも1つの穴が少なくとも1つの隆起と整列して並ぶ。

## 【 0 0 3 0 】

本発明はさらに、導電ペーストから形成された少なくとも1つの隆起を備えた電子基体サブストラクチャ；および結合フィルムを横断する少なくとも1つの穴を含む電子基板z軸内部接続構造物；を含んでいる電子基体z軸内部接続アセンブリを提供し、そこでは前記少なくとも1つの穴が前記少なくとも1つの隆起と整列して並ぶ。さらに別の実施態様では、本発明は上述の導電ペーストから形成された少なくとも1つの隆起を備えた電子基体サブストラクチャ、電子基板サブストラクチャの少なくとも1つの隆起と整列して並んだz軸内部接続構造物の少なくとも1つの穴を有する本発明の電子基板z軸内部接続構造物を含む、電子基板z軸内部接続アセンブリを提供する。

## 【 0 0 3 1 】

必要に応じて、アセンブリはタックラミネートされる。電子基板サブストラクチャは上述の任意のものであることができ、隆起は典型的にはディスペンシング (dispensing)、ジェットイング (jetting)、スクリーン印刷、ステンシル印刷、パッド転移 (pad transfer) およびグラビア印刷により堆積される。

## 【図面の簡単な説明】

## 【 0 0 3 2 】

【図1】図1は、本発明のz軸相互接続構造物のいくつかの異なった実施態様の断面図である。

【図2】図2は、本発明の1つの実施態様による結合フィルムのキャストイングについて図説する図である。

【図3】図3は、従来のボンディング・シートの望ましくない領域への流れを示す断面図である。

【図4】図4は、従来のプリプレグでの空気内包化を示す断面図である。

【図5】図5は、従来のプリプレグを含むブラインドビアへのグラスファイバーの突出を示す断面図である。

【図6】図6Aおよび6Bは、ラミネーションの前後における本発明の実施態様によるz軸相互接続構造物を示す断面図である。図6Aは従来の導電ペーストを使用して形成された構造物について図説する、図6BはTLPSPペーストを使用して形成された同じ構造物を示している。

【図7】図7は本発明の実施態様に従って調製された例示の電子基板構造物を示す断面図である。

【図8】図8は、例示の逐次積層プロセスにおける工程と、例示の平行積層プロセスにおける工程とを比較する簡略図である。

## 【 0 0 3 3 】

発明の詳細な説明

定義

本明細書において使用される時、“または”は特記の無い限り「および/または」を意味する。さらに、「含む」、「包含する」などの用語の使用は、「含む」ものとして理解されて、制限的に使用されない。明細書および特許請求の範囲においては、それが使用される文脈に応じて、あるものの単数形は複数形も含むものとする。たとえば“a”または“an”は、それが使用される文脈に応じて、1またはそれ以上を意味する。すなわち、「金属」は、少なくとも1つの金属、2つの金属、または複数の金属を意味する場合がある。

## 【 0 0 3 4 】

「約」または「ほぼ」という本明細書に使用される用語は、“約”または「ほぼ」が付された数が、示された数字のプラスマイナス1 - 10%を含むことを意味する。例えば、約50は、45 - 55または状況に依存して49 - 51を意味できる。本明細書では、「45 - 55」などの数字の整数値の範囲は、特定の範囲内のそれぞれの整数を含む。例えば、「45 - 55パーセント」は、割合が45%、46%から55%である場合があることなどを意味する。本明細書に記載された範囲内が、たとえば「1.2%から10.5%

」のように小数点を含む場合、その範囲は特定の範囲内で示した中で最も小さい増分のそれぞれの少数値について言及する。例えば、「1.2%から10.5%」の場合には、1.2%、1.3%、1.4%、1.5%、であることができ、10.5%を含む。また「1.20%から10.50%」は、1.20%、1.21%、1.22%、1.23%であることができ、10.50%を含む。

【0035】

本明細書において使用される時、用語「実質的に」は、大きい範囲または程度をいう。例えば、「実質的にすべて」は、典型的には、少なくとも約90%、しばしばには少なくとも約95%、しばしばには少なくとも99%と、よりしばしばには少なくとも約99.9%をいう。

10

【0036】

「主要な表面」という用語は、一般に、部品、構造物、サブストラクチャ、要素または同様のものの表面であり、最大の表面積を有するものを示すために使用される。たとえば、4つの狭く小さい縁または側面と、比較的大きな上表面と下表面を有する板またはシートのようなほぼ平坦な矩形の部品の場合、上表面と下表面が「主要な表面」または「主表面」と呼ばれ、4つの縁または側面の表面が「小さい表面」と呼ばれる。

【0037】

「z軸相互接続(z-axis interconnect)」および「z軸内部接続(z-axis interconnection)」は実質的に交換可能に使用され、回路の実質的に平坦な層に実質的に垂直な方向(「z軸」に沿った)に伸びている電気内部接続について言及するために使用される。z軸相互接続は、二個以上の実質的に平行に配向された回路の層の間を有効に電氣的に接続し、1種以上の電氣的接続を含むことができる。

20

【0038】

「電子基板」は、1以上の電子部品が組み立てられ、それにより電氣的信号が他の電子部品/要素に分配される電気内部接続構造物について説明するために使用される一般的な用語である。電子基板はしばしば、電子製品に機械的に長持ちするプラットフォームの全てまたは少なくとも一部を提供する。また、「電子基板」という用語は、本明細書で使用される時、光学的および電氣的信号を集積する構造物を包含する。

【0039】

「電子基板サブストラクチャ」および「電子基板サブコンストラクション」は、交換可能に使用され、電子基板を形成するために結合されるサブ-要素(sub-elements)またはサブ-層(sub-layers)について言及するために使用される。電子基板サブストラクチャは、特異的そして/または特殊化された必要条件を満たす多層の電子基板を形成するために、あらかじめ調製されて、次に様々な組み合わせで組み立てられるブロックである。

30

【0040】

「プリント板」または「PCB」という用語は、機械的に個々の電子装置をサポートし、組み立てて、電氣的に相互接続するのに典型的に使用される特殊な形の電子基板をいい、典型的にはそのような装置の多様性をサポートする。

【0041】

本明細書に使用される「半導体パッケージ基体」は、単一の半導体装置に接続して、より大きいサイズフォーマットのデバイスにそこから電氣的信号を分配するのに伝統的に使用されていた特殊化された電子基板を示す。近年、半導体パッケージ基体は、二以上の半導体素子をサポートするのに使用され、そして/または、抵抗器、コンデンサーおよびインダクタなどの補助的電子装置をサポートするために使用される。

40

【0042】

「インタポーザ」は外側の主要な表面が回路素子としてz軸内部接続系路の末端だけを外側主表面が有する電子基板サブストラクチャである。インタポーザは典型的には、機械的に結合して、電氣的に電子基板「サブ-コンストラクション」、異なった電子基板および同様のものを相互接続するのに典型的に使用されている。例えば、本発明のある特定の実施態様では、インタポーザは導電ペーストで満たされたスルービアによって横断された

50

結合フィルムから成る。

【0043】

「コネクタ」は電子基体における末端を意味し、たとえば別の電子基体に電子基体を電氣的に相互接続するか、またはユーザーインタフェースのような電子装置の別の要素に電子基体を接続するのに使用される。典型的に、コネクタは堅い電子基板サブ・コンストラクションとフレキシブル回路を電氣的に相互接続することによって、形成される。本発明の構造物は、そのような要素の間の機械的および電氣的内部接続を有効にするのに使用できる。

【0044】

本明細書に使用される「多層電子基板」は、2以上の金属化層を含む電子基体を示す。典型的に、多層の電子基体を通り抜けるように穴が開けられ、穴が多層の電子基体の全てまたは一部（たとえば例えば、一以上の層）を通り抜けるようにされ、穴が金属化層をz-軸方向で接続するために電氣的に伝導性の媒体で満たされる。これは複雑な接続のための導体の「ウェブ」を多くの装置に作成する。層の総数は、最小で3、一般的には12~20、最大で70以上である。

【0045】

「フレックス回路」は可撓性材料、典型的にフィルムおよびホイル（例えば、銅）に基づく電子基体を示す。そのような型の電子基板は、曲げられるのでインストールを容易にし、使用中の基体で必要な場所で曲がりを経容する。

【0046】

「誘電性である」、「誘電材料」と「電気絶縁体」は交換可能に使用され、電気伝導に対して高度に抵抗性である材料をいう。一般的な誘電材料としては、磁器、ガラス、ほとんどのプラスチック（すなわち、ポリマー）、樹脂、雲母、および様々な金属の酸化物があげられる。

【0047】

本明細書に使用される「マトリックス」は、ポリマー接着材料、例えばボンディング・シートに機械的な安定性、良い取扱適性および改良された物理的性質を提供するのに使用される強化構造物である。典型的なマトリックスは、織られ、編まれ、そして/または、別の方法で交織され（intermingled）て、アモルファスまたは多孔性であることができる。既存のマトリックスに結合接着剤を浸透させてボンディング・シートを形成できる。または本発明のある特定の実施態様では、マトリックスを形成するポリマーと接着剤を同時にキャスト（co-casting）して、マトリックスをその場で形成することができる。

【0048】

「ポリマーラミネート」は電子基体の基本的なブロックである。ポリマーラミネートは、1つまたは両方の主表面に、熱、圧力および/または接着剤を使用して材料を互いに結合する「ラミネーション」のプロセスで、金属ホイル（例えば、銅箔）が結合されている、完全に加工されたか、またはc-ステージの、強化されているかまたは強化されていないポリマー誘電体層を含む。電子基板ポリマーラミネートにおける使用に適したポリマーは、エポキシ樹脂、アクリル樹脂、ポリイミド樹脂、ビスマレイミド・トリアジン樹脂、シアン酸エステル樹脂、フェノール樹脂、フルオロポリマー樹脂、ポリカーボネート樹脂、ポリエステル樹脂、および同様のものを含むが、これらに限定されない。

【0049】

用語の「コア」と「内部層」は交換可能に使用され、中央の電子基板サブストラクチャをいい、その上に追加電子基板サブストラクチャが取り付けられ、電氣的に相互接続され、完成した多層電子基体を形成する。コアは典型的に1以上のポリマーラミネートを含み、その上に金属化層がパターン付けて形成されて回路層とされ、この回路層は次いで銅でメッキされたスルーホールによって電氣的に相互接続される。

【0050】

「B-ステージ」は、シートフォームなどの形態で使用される事ができるように、実質的にタックのない状態に「乾燥された」熱硬化性重合体または樹脂をいう。b-ステージ

10

20

30

40

50

ポリマーは化学的に硬化されていないか、または部分的にのみ化学的に反応されるか、または「架橋され」、化学的に互いに一緒に接着するために使用できる。いくつかの態様で、b - ステージ材料は低温では熱可塑性プラスチック材料と同様に振る舞う（例えば、タックラミネーションの間）が、より高い温度で完全に硬化し熱硬化することができる。「B - ステージ化可能」はフィルムなどのB - ステージ接着剤を形成できるポリマーをいう。そのような接着剤は、低いタックラミネーション温度を許容すると共に、ラミネーション温度で完全に硬化されると高い熱安定性を提供する。

【0051】

「C - ステージ」は完全に架橋された（すなわち、熱硬化された）ポリマーまたは樹脂を示し、それは誘電体として電子装置で一般的に使用される。「C - ステージ化可能」は架橋された形態に硬化できる接着剤をいう。本発明のある特定の実施態様では、強化マトリックスを形成するために使用される樹脂は、中間的b - ステージなしで液体からc - ステージ形態まで硬化される。

10

【0052】

「熱可塑性」は、昇温状態に暴露された時に溶融し、より低い温度へ戻された時に、昇温状態で分子構造の大幅な変更（例えば、架橋）を受けずに固体化するポリマー材料をいう。熱可塑性ポリマーは、溶融し、結合すべき表面を濡らし、次いで固体化することにより、接着剤結合剤として働く。

【0053】

本明細書に使用される「熱硬化」は、ポリマーまたは樹脂が不可逆的に「硬化」し、非硬化生成物と比較してより大きい強度と、より少ない溶解性を有するただ一つの三次元網目構造をもたらす能力をいう。熱硬化性材料は典型的に硬化することができるポリマーであり、例えば、熱（たとえば200以上）、化学反応（例えば、エポキシ開環、フリーラジカル重合など、または照射（例えば、可視光、UV光、電子ビーム照射、イオン線照射、またはX - 線照射）により硬化できる。

20

【0054】

熱硬化性樹脂または樹脂などの熱硬化性材料は、硬化の前には典型的に液体または可鍛性の形態であり、したがってそれらの最終形態に形成されることができ、そして/または接着剤として使用できる。硬化は架橋プロセスにより、硬化性樹脂を堅い不融性、不溶性の形態に変える。エネルギー（例えば、熱）および/または触媒類は典型的に加えられ、分子鎖が化学的に活性な部位（例えば、不飽和部位またはエポキシ部位）で反応を起こし、強固な立体構造にポリマー鎖を結合する。架橋プロセスはより大きな分子量と、結果としてより高い融点を有する分子を形成する。反応中、ポリマーの分子量がある点まで増加し、融点が周囲温度より高くなると、ポリマーは固体となる。

30

【0055】

「ボンディング・シート」は接着シートであり、例えば電子基体を形成するためにラミネーションの間、複数の電子基板サブ - コンストラクションと一緒に接着するのに使用される。ボンディング・シートは、接着材料から完全に成ることができ、または補強材、たとえばマトリックスおよび/またはフィラーを含むことができる。

40

【0056】

「接着性フィルム」は、強化マトリックスを含まないポリマーボンディング・シートである。接着性フィルムは、熱可塑性または熱硬化性材料のどちらでもよい。

【0057】

本明細書に使用される「流れ（flow）」は、接着材料の動きを示し、特にボンディング・シートおよび接着フィルムなどのフィルムおよびシートでのポリマー接着剤の横方向の動きをいう。

【0058】

「流れがない（no flow）」は、一緒に接着される表面での凸凹に追従するために接着樹脂が物理的に位置が変わったが、ラミネーション条件では横方向に流れないボンディング・シートに適用される用語である。

50

## 【 0 0 5 9 】

「プリプレグ」はラミネーションの間、電子基板サブストラクチャの結合により電子基体を作成するのに使用されるボンディング・シートのタイプをいう。プリプレグは、織られたか、またはからみあったアモルファスまたは多孔性のマトリックスを提供し、その内に接着剤が「あらかじめ含浸され」、シート結合材料として使用される。

マトリックスは最も典型的にガラス繊維布である。

## 【 0 0 6 0 】

「結合フィルム」は、接着剤と強化マトリックスの両方がポリマー材料から形成されるボンディング・シート的一种である。ある特定の実施態様では、接着剤と強化マトリックスは液体前駆体配合物から単一操作で同時にキャストイングされる。本発明のある特定の

10

## 【 0 0 6 1 】

「相互侵入編目ポリマー（interpenetrating network polymer）」または「IPN」は、個々の化学硬化機構の異なる二以上のポリマー樹脂の調製において、ポリマー樹脂は安定した混合物として存在し、それぞれのポリマー樹脂が独立して、他方の樹脂の硬化に影響せずに（部分的または完全に）硬化するようにされ、かつそれぞれのポリマーが他方の調製と完全に一体化されて行われるポリマーについていう。本発明のある結合フィルムは2つの樹脂系のIPN重合体調製として分類できる。そこでは、1つの樹脂がマトリックス形成ポリマーとして作用して、もう片方の樹脂は接着剤として機能する。ある特定の態様では、IPNのマトリックス形成ポリマーはc - ステージ化可能なポリマーであり、接

20

## 【 0 0 6 2 】

「保護シート」は電氣的に相互接続された電子基体を組み立てて、形成するのに必要な工程段階のいくつかまたはすべての間、電子基板サブストラクチャの表面を保護するのに使用されるシート形態の使い捨ての材料である。また、保護シートは例えば、薄い、そして/または、デリケートな材料の取り扱いを容易にする材料であることができる。例示の保護シートは、金属箔、紙、およびポリマーフィルムである。

## 【 0 0 6 3 】

「FR4」はプリント基板誘電体ラミネートの一般的なカテゴリーであり、エポキシベースで、ガラス繊維で強化されていて、臭素化物難燃剤を含んでいるプリプレグをいう。

30

## 【 0 0 6 4 】

「メッキされたスルーホール」または「PTH」は、電子基体または電子基板サブストラクチャに形成された穴であり、電気メッキのための導電性材料でシードされた穴をいう。そのような穴は、z - 軸方向で電氣的に回路層を接続するために銅で典型的にメッキされる。これらの穴は、電子部品から導線を受け取るのに使用できるか、または単に回路層のz軸方向の内部接続を有効にする手段であることができる。

## 【 0 0 6 5 】

「スルービア」は、電子基板サブストラクチャ全体を横断して、電氣的に横断された層を相互接続する小さな直径の穴である。直径がより小さく、しばしば完成した電子基板全体ではなく1つのサブストラクチャを横断するだけである点で、スルービアはスルーホールと区別される。

40

## 【 0 0 6 6 】

「ブラインドビア」は、電子基板または電子基板サブストラクチャを通して部分的に伸びている小さな直径の穴である。ブラインドビアは他の層の表面を消費せずに、特定の層の間のz軸接続に使用される。ブラインドビアは、銅でメッキされるか、又は導電ペーストで満たされることができる。

## 【 0 0 6 7 】

本明細書に使用される「アスペクト比」は、穴またはビアの直径とその高さの間の相関

50

を示す。

例えば、高さと同じ直径を有するビア（直径 10 mm で高さ 10 mm）は、1 : 1 のアスペクト比を有する。

【0068】

「高密度配線」または「HDI」は、薄膜層、非常に小さい電導体、および狭い面積で多くの回路をパッキングするための空間を有するタイプの電子基板を示す。

【0069】

「すべての層」のHDIは、それぞれの層における無制限なビア（z軸相互接続）配置を有する電子基板技術をいい、該層は可能な最も良い回路ルーティングと非常に高い回路密度を提供する。

【0070】

「冶金学的な結合（metallurgical bond）」は、金属粒子、金属箔、金属回路および電子構造物中に見いだされる他の形式の金属などの金属元素の相互拡散による、金属層の混合から生じる永久的な結合をいう。冶金学的な結合は機械的結合に加えて、電気的および熱的伝導のための経路を層の間に作成する。

【0071】

「位置合わせ」は多層の電子基体の層の整列プロセスをいい、希望の電気内部接続が作用できるようにする。本発明の電子基板のz軸方向内部接続は、優れたz軸方向の位置合わせを提供し、整列とラミネーションを許容し、たとえば互いに位置あわせされた回路層を提供する。

【0072】

「ラミネーション」は、層がボンディング・シート（結合層）を使用することで一緒に接着する電子基板製造に使用されるプロセスをいい、本発明の結合フィルムは、熱、圧力、およびしばしば真空とともにプレスされる。熱硬化性のボンディング・シートはこのプロセスの間、b - ステージからc - ステージ（完全に硬化されるか、または架橋処理される）まで変換される。このプロセスに複数回、組み合わされた電子基体を供することができる。

【0073】

「タックラミネーション」は、2以上の層（たとえばボンディング・シートと電子基板サブ - コンストラクション）を加熱して付着させるのにちょうど十分な程度に一時的に接着するが、ラミネート加工が頼るようには接着性ポリマーを硬化するというわけではない（例えば、完全な化学的架橋反応を起こさない）プロセスをいう。このプロセスの目的は、ボンディング・シートの必要とされるすべての処理における取り扱いの容易さを促進し、形成されたボンディング・シートとその下の回路とのz軸方向の位置あわせを助けることである。

【0074】

「封止（encapsulation）」は、保護的または絶縁性のコーティング、たとえばポリマーで電子回路または他の要素を完全に覆うことを示す。一般に、本明細書において使用される時、「封止」はボンディング・シートの電子基板サブ - コンストラクションの主表面に追従し、空気が取り込まれず、ボンディング・シートのポリマーによって完全におおわれたラミネーションから回路が浮かび上がる。

【0075】

「逐次ラミネーション（sequential lamination）」は、基体が一連の結合（ラミネート加工）により形成される複雑な多層電子基体を形成する方法であって、複数（少なくとも3）または多数（少なくとも10）の層の内の1または2が一度にラミネートされる方法をいう。典型的に、銅箔とボンディング・シートは中央の誘電体コアの1または両側に、1または2が一度にラミネートされる。その後、新たに加えられたホイルと誘電体コアの間でz軸方向の内部接続が形成され、次いで外側のホイルを回路パターンにする。このプロセスは、希望の数の層に達するまで、追加層の回路を加えるために繰り返される。ある場合には、ボンディング・シートは導電ペーストで満たされたビアによって横断され、

10

20

30

40

50

ホイルとコアの間の $z$ 軸方向の内部接続がラミネーションサイクルの間に有効にされ、その結果、次のラミネーションサイクルでサブ・コンストラクションを形成するのに必要である工程段階の数を減少させる。

【0076】

「平行ラミネーション (parallel lamination)」は、多数の電子基板サブ・コンストラクションをただ一つのラミネーションの操作で結合 (ラミネート加工) して多層の電子基板を形成する方法をいう。ボンディング・シートはそれぞれの電子基板サブ・コンストラクションの間で使用される。 $z$ 軸方向の電気接続は、ラミネートされた構造物中にメッキされたスルーホールを形成するか、または本明細書に記載されるように、ボンディング・シートにビアを形成し、ビアを導電ペーストで満たした後ラミネーションすることにより有効にされる。

10

【0077】

図8は単純化された逐次および平行ラミネーションプロセスにおける工程について図説する。ある工程 (例えば、サブ・コンストラクションの形成、ビアのメッキおよび充填、および回路エッチング) は示されず、全体のプロセスが簡単な形態で示されるようにした。逐次ラミネーション (左側) では、ボンディング・シート (520) および銅箔 (510) を含むサブ・コンストラクション (500) が、中央のコア (530) の上下面 (主表面) とラミネートされる (工程A)。ラミネーションに続いて、ビアをドリルで開け、銅層と接続する (工程B)。ビアはメッキされ、回路パターンが形成される (図示せず)。追加のサブ・コンストラクションがラミネートされ構造物が成長され (工程C)、次にビアホールが形成され (工程D)、新たに加えられた層を接続する。

20

【0078】

平行ラミネーション (右側) では、複数のサブ・コンストラクションが、それぞれボンディング・シート (520) と銅箔 (510) を含んで形成される。ビアはあらかじめドリルで孔を開けて形成され、伝導性物質で満たされるかまたはメッキされ、その後ラミネートされてビアを含むサブ・コンストラクション (540) を形成する。すべてのサブ・コンストラクション層が利用可能となれば、それらは主要なコア (530) と共にただ一つのラミネーション工程で並べられて、接着される。2つのプロセスにおけるそれぞれの工程の詳細が異なり、または重複するが、平行ラミネーションは逐次ラミネーションプロセスよりも少ないラミネーション工程を必要とすることは当業者に明らかであろう。

30

【0079】

「デージーチェーン (daisy chain)」は、 $z$ 軸ビアで相互接続された1つの連続した回路またはネットを形成する回路のパターンをいう。このタイプの回路はテストビヒクルとしてしばしば使用される。そこでは、ネットにおけるどんな欠点もただ一つの電気テストで容易に検出されるので、回路のエンドポイントだけが電氣的にテストされる必要がある。回路の幾何学形状、ビア直径、およびタイプ (PTH、スルービア、ブラインドビア) は、試験中のデザインを表すために選ばれる。また、信頼性の基準として、アセンブリをシミュレートするために熱的にデージーチェーンをテストできる。

【0080】

「レーザアブレーション」は、不要な物質を蒸発するか、または分解するために十分な量のレーザエネルギーに露出することによって、構造物から材料を選択的に除去するためのテクニックである。レーザアブレーションはUVまたはCO<sub>2</sub>レーザーによって典型的に実行されて、電子基体にビアおよび特異化された形状を製造する。

40

【0081】

本明細書に使用される「導電ペースト」は、液体媒体中に分散された金属粒子を含む組成物を示す。熱加工の後に、導電ペースト中の金属粒子は、互いに密接な物理的接触が保たれるか、または冶金学的に一緒に接着され、その結果、連続した電氣的接続を形成する。

【0082】

「離層」は、電子基体内の2以上の層またはサブ・コンストラクションが互いに全体と

50

してまたは部分的に分離する、電子基板または電子基板サブ - コンストラクションの破壊をいう。

【 0 0 8 3 】

本明細書に使用される「フラックス」は、物質、しばしば酸または塩基であり、特に金属の融合を促進し、特に金属酸化物を除去し、その形成を防止する。

【 0 0 8 4 】

本明細書に使用される用語「熔融温度」または「融点」は、固体が大気圧で液体になる温度（点）をいう。

【 0 0 8 5 】

「示差走査熱量計」（「DSC」）という用語は、サンプルと参照の温度を増加させるのに必要である熱量の相違を温度の関数として測定する熱分析の方法を示す。DSCは、対象となる物質の物理的特性（例えば、溶融）と反応速度論を調査するのに使用される。

【 0 0 8 6 】

「焼結」という用語は、金属粉末粒子の隣接している表面が加熱で接着されるプロセスを示す。「焼結可能」は、焼結されることができる材料を示す。「液相焼結」は固体粉末粒子が液体相と共存する焼結の形式を示す。金属がお互いの内部に拡散して、新しい合金および/またはインターメタリックを形成するので、混合物の高密度化と均質化が起こる。

【 0 0 8 7 】

「一時的な液相焼結」または「TLPS」では、液体が短期間の間にのみ存在し、その結果金属の均質化が起こり、固体合金および/またはインターメタリックの混合物が形成される。液相は、周囲の固相に対する非常に高い溶解性がある。その結果、急速に固体内に拡散して、最終的には固まる。HMP金属をソリダス温度より上まで加熱しなくとも、拡散均質化は最終組成物を作成する。実際には、TLPSは導電ペースト中、処理されたペーストの粒子と典型的な金属回路製品の間に冶金学的な結合を与える。

【 0 0 8 8 】

本明細書に使用される「高い熔融温度の金属」、「高融点金属」または「HMP金属」という用語は、約400に等しいかまたはより高い熔融温度を持っている金属を示すHMP金属としては、Cu、Ag、Pd、Au、Al、Ni、Be、Rh、Co、Fe、Mo、W、MnおよびPtがあげられる。典型的には、本発明で使用されるHMP金属はCu、Ag、Pd、Au、Al、NiまたはPtであり、最も頻繁にはHMP金属はCuまたはAgのどちらかである。

【 0 0 8 9 】

本明細書に使用される「低い熔融温度の金属」、「低融点金属」または「LMP金属」という用語は、約400より低い熔融温度を持っている金属を示す。例示のLMP金属としては、Sn、Bi、Zn、Ga、In、Te、Hg、Tl、Sb、Se、Po、Pb、Cd、およびこれらの金属の合金中のPoがあげられる。典型的に、本発明の組成物に使用されるLMP金属は、Sn、Bi、Pb、Ga、InまたはZnであり、そして、最も頻繁にはLMPは合金中のSnである。「熱膨張係数」または「CTE」は、物質の熱力学特性について説明する用語である。CTEは材料の長さ寸法の変化と温度の変化に関連する。本明細書において使用される時、「 $1CTE$ 」または「 $1$ 」はTgの前のCTEを示し、「 $2CTE$ 」はTgの後のCTEをいう。

【 0 0 9 0 】

プリント基板などの電子基体は、狭い面積に複雑な回路部品を収容するために複数の層として調製される。そのような回路は通常平面である層の上に2次元形式（X軸とY軸）で層の上に形成される。異なった層に形成された回路は、基体内の回路層と誘電体層を交互にすることによって絶縁された。通常は平面である回路は、回路部品の層の間で伝導系路を形成する掘削孔（ビア）によって垂直（Z軸）方向に接続される。系路は、次に、めっきするか、または導電ペーストで満たすことにより電導性にされる。層は逐次過程（一度に1または2つの層）、またはプリフォーム層（例えば、電子基板サブ - コンストラク

10

20

30

40

50

ション)と層間構造(接着剤)が一工程ですべて一緒にラミネートされるより効率的な平行積層プロセスにおけるラミネーションで一緒に接着される。

図8を参照。

【0091】

本発明は多層回路基板アセンブリおよび結合の速度、精度および効率を改良する先端物質とプロセスの開発に基づいている。特に本発明は、あらかじめ形成されたz軸方向相互接続(ビア)を含む改良された結合層構造物およびアセンブリを提供する。該ビアは導電性ペーストであらかじめ満たされ、回路を含む電子基板サブ-コンストラクションの垂直な内部接続を促進する。

【0092】

その結果、本発明のz軸方向内部接続構造物は、電子基板サブ-コンストラクション「ビルディングブロック」からさまざまな多層電子基板構造物(または、サブ-コンストラクション)を作る手段を提供する。これらの定義されたビルディングブロックは任意の組み合わせで使用されることができ、たとえば銅メッキされたビア、銅メッキされたスルーホール、および/または銅箔を使用して形成された従来の電子基板サブ-コンストラクションと組み合わせで使用できることは、当業者に理解されるだろう。従って、本発明は結合層と導電性ペーストで満たされた少なくとも1つの穴を含む、基体のz軸内部接続構造物を提供する。

【0093】

結合層フィルム

また本発明は、ガラスまたはゴムを含むプリプレグではなく、フィルム形状の結合層を提供する。フィルムは、フィルムの厚さを制限するガラスまたは他の繊維を含まない。代わりに、結合フィルムは優れたレーザアブレーション要件と反応がある熱硬化性樹脂のみから形成される。

【0094】

特に適当な結合フィルムは、2種の異なった熱硬化性樹脂、たとえばc-ステージ樹脂およびb-ステージ樹脂から調製される。1つの実施態様では、従来のフィルム接着剤で使用されたゴムで処理されたマトリックスと、伝統的なプリプレグで使用されたグラスファイバーマトリックスの代わりにc-ステージの熱硬化性樹脂を使用する。

【0095】

c-ステージポリマーマトリックスは、ガラス織布とほぼ同等に振る舞うが、導電ペーストz軸内部接続のために不都合な特性がない。ある特定の態様では、あらかじめ硬化された高温熱硬化性樹脂マトリックスは本発明による結合フィルムに組み入れられる。例えば、高温硬化性樹脂はエポキシであることができる。柔軟なフィルムに使用されていたゴムで処理されたマトリックスと異なって、エポキシマトリックスは架橋(c-ステージ化)され、ガラス織布をよく真似し、特異なレーザー発振特性、貧しい誘電性能およびガラスに一般的な樹脂による濡れの問題がない。形態安定性、フロー制御、およびCTEコントロールに、3次元強化マトリックスは重要である。マトリックス重合体としての使用のために想定された樹脂系としては、エポキシ、シアン酸エステル、ビスマレイミド、アクリル、ポリエステル、ポリスルホンがあげられる。

【0096】

c-ステージマトリックスはタックラミネーションに適したb-ステージポリマーによって浸透されることができる。c-ステージマトリックスとの適合のために、b-ステージポリマーは、高い硬化開始温度、長い貯蔵期間を有し、横方向での流れがほとんどない。しかしながら、b-ステージポリマーは、また、回路層との高い結合、ラミネーションの間の十分な変形/流れを発現し、微細回路を封止する。これらの目的は、流れとCTEを抑えるために無機充てん剤を加えた、高温の硬化開始温度を有する高温重合体(high temperature polymer)で満たすことによって、一部達成される。

【0097】

ベンゾキサジン、米国特許公報第2012/0141753(Hunrath)に記載されているように

10

20

30

40

50

、接着性フィルムとして使用されるb - ステージ樹脂のクラスである。しかしながら、Hunrathが説明したベンゾキサジン接着性フィルムは、本発明に不適当な高流量特性のために設計された。それにもかかわらず、ベンゾキサジン樹脂系の有利な接着特性はc - ステージポリマーマトリックスと組み合わせられると、本発明に適当な低流量特性の結合フィルムの作成に利用することができる。

【0098】

結合フィルムのb - ステージ部分としてのベンゾキサジンの選択は、レーザアブレーション操作のための付加的効果を与える。ほとんどの接着システムのようにCO<sub>2</sub>レーザーとのレーザアブレーションに適していることに加えて、ベンゾキサジンはUV波長への暴露で暗くなる。そして、この暗色化は十分なUVレーザエネルギーの吸収を可能にし、UVレーザアブレーションを有効にする。CO<sub>2</sub>とUVレーザアブレーションの両方との適合性は、本発明のベンゾキサジンを含む結合フィルムを電子基体の生産で多目的にし、加工業者施設のより広い配列、UV対CO<sub>2</sub>の潜在的なより速いスループット、およびUVレーザーのより小さいサイズでのアブレーション能力における履行を可能にする。

【0099】

共硬化結合フィルム

c - ステージマトリックスを前もって形成し、次にb - ステージ樹脂を浸透させるが、特に驚異的な観察は、c - ステージ成分とb - ステージ成分が混合され、相互侵入高分子網目(IPN)配合物が形成され、コ - キャスト(co-cast)され、本発明の結合フィルムを形成することである。ポリマーのプレフォームされたマットに浸透させる必要なしに、これは非常に均質の複合膜を作成する。

【0100】

本発明のこの実施態様によると、結合フィルムは、お互いに浸入するが、他方のポリマーの硬化に影響するような化学的相互作用をしない、2つの異なったタイプのポリマーと一緒に混合することによって調製される。第1の成分重合体はc - ステージ化可能な樹脂(例えば、エポキシ)であり、2番目の成分重合体と混合しても、100以下の温度でc - ステージを形成し、完全に架橋した強化マトリックスとなる。本発明のコ - キュアリング結合フィルムは、ピアホールのスケールにおいて有利に等方性および均質の混合物である。

【0101】

図2は、b - ステージ化可能配合物222とc - ステージ可能配合物224を含む液体混合物(220)からの本発明の結合フィルムへのキャストイングについて概念的に表現する図であり、キャリアシート(210)上にキャストし、低温で処理されてc - ステージ可能樹脂マトリックス(234)とb - ステージ化可能接着樹脂(232)の相互侵入網目重合体(IPN)を作成する。

【0102】

2番目のポリマーは、c - ステージが形成される時固体化するが、完全には硬化しない、高い硬化温度のb - ステージ化可能接着剤である。このようにして形成されたフィルムのb - ステージの部分、タックラミネートされることができ、それに続いてラミネーション温度で完全に硬化することができる。

【0103】

本発明のマトリックス(c - ステージ)樹脂構成要素とb - ステージ熱硬化性樹脂は混和可能であり、調製された接着性フィルムの中で均一混合物を維持するが、異なった機構で硬化する。

【0104】

マトリックスを形成するc - ステージ熱硬化性樹脂は、以下の硬化温度を有する低温硬化性樹脂である; 約100、たとえば95、90、85、80、75、70、65、60、55、50、45、40、35、30または室温。低温硬化エポキシは本発明の共 - 硬化された結合フィルムのc - ステージ熱硬化性樹脂としての使用に適していることがわかった。

## 【 0 1 0 5 】

b - ステージ熱硬化性接着剤樹脂は、高い結合性を有する任意の高い硬化温度の熱硬化性樹脂であることができ、長い貯蔵期間の間、一貫して低い流動性を有し、ビア構成の間、および導電ペーストインストールの間に進行しない。ある特定の態様では、c - ステージマトリックス樹脂と混ぜられるb - ステージ熱硬化性樹脂は、160 以上、たとえば約165、約170、約175、約180、約185、約190、約195、約200、約210、約225、約250、約300、または約300以上の硬化開始温度を有する。上述のベンゾキサジン類は、本発明の共 - 硬化結合フィルムの調製に使用するのに適当なb - ステージ樹脂であることがわかった。

## 【 0 1 0 6 】

結合フィルムの上に保護シートを直接キャストするか、および/または保護シートをかぶせることができる。保護シートとしての使用に適した材料としては、金属箔、紙、コート紙、およびポリマー、特に熱可塑性ポリマー、たとえばポリエチレンテレフタレートがあげられる。

## 【 0 1 0 7 】

結合フィルムが電子基板サブストラクチャ上にタックラミネートされない実施態様では、結合フィルムの両方の表面への保護シートの適用は、処理および取り扱いの間、たとえばレーザアブレーションや導電ペーストインストールの間に、汚染から結合フィルムのb - ステージの部分を守るために行う事ができる。これらの実施態様では、1つの主表面上の保護シートはその上に結合フィルムがキャストされるキャリアであることができ、またはキャリアを取り外して捨て、より適当な保護シートを適用することができる。保護シートの使用は、本発明の構造物の生産のたは使用において必要でないが、それは製作過程を容易にする。

## 【 0 1 0 8 】

c - ステージの強化マトリックスに加えて、b - ステージ接着樹脂の流れを遅らせるために結合フィルムに粒状充填剤を追加できる。粒状充填剤の追加は、レーザアブレーション後にビアホール底部をb - ステージ樹脂で再コーティングすることを防止し、樹脂の過度の側方移動を防止し、ビアそして/またはその内部の導電ペーストの移動を防止し、b - ステージ樹脂と導電ペーストの混合を防ぎ、これはビアの周辺での電気的伝導系路の発達を防ぐ。本発明の共 - 硬化結合フィルムにおける使用に適した粒状充填剤としては、シリカ、フェュードシリカ、タルク、テフロンビーズ、グラファイト、アルミナ、窒化ホウ素があげられる。現在、好ましいものは、1 ~ 2 マイクロメートルのタルクである。

## 【 0 1 0 9 】

## 導電ペースト

導電ペーストも本発明の主要な成分であり、z 軸方向の相互接続を有する結合層の構成を可能にし、さらに、多層の電子基体および基体のサブストラクチャの平行アセンブリとラミネーションを可能とする。上で示したように、本発明の結合層、特に結合フィルムは、導電ペーストで満たされた少なくとも1つの穴を含んでいる。穴は、当技術分野で利用可能な任意の方法で形成されるが、レーザアブレーションで典型的に形成される。

## 【 0 1 1 0 】

そして穴は、導電ペーストで当技術分野で公知の方法を使用することで満たされる。穴は直接流体導電ペーストで満たすことができる。または導電ペーストの隆起が結合フィルム内の穴のパターン内の電子基板サブストラクチャに適用され、次いでサブストラクチャと整列された時に、結合フィルム内の穴に浸透し、満たし、ラミネーションに先立ち電子基板サブストラクチャに接続する。満たされた穴は整列と、銅パッドとの電導性内部接続と、それによる二以上の回路層の垂直な接続に適している。

## 【 0 1 1 1 】

ある特定の実施態様では、ひとつの結合フィルムが1よりも多い穴、たとえば複数の穴(少なくとも3)または多数の穴(少なくとも10)を含み、そのような穴は垂直な接続を必要とするマッチされた電子基板サブストラクチャのポイントに対応するパターンに配

10

20

30

40

50

置される。本発明の結合フィルムと導電ペーストの両方が、製造、整列およびラミネーションの間にそれらのパターン位置合わせを保持する噛み合わされた層で、z軸内部接続を発生させる能力に貢献する。いくつかの態様では、電子基板サブストラクチャは結合フィルム内のレーザ切断されて整列された穴と、z軸内部接続のポイントで導電ペースト隆起を有する。

#### 【0112】

T L P S ペースト

さまざまな接続的なペーストが当技術分野で知られている。しかしながら、T L P S ペーストがz軸電気接続を形成するのに使用されるとき、本発明は最も有利に実施される。

#### 【0113】

本発明における使用に適した典型的なT L P S組成物は、少なくとも1つの高融点金属(M)を含む少なくとも1つの第1の粒子、Mと反応性である第2の金属元素(Y)の低溶融温度合金を含む少なくとも1つの第2の粒子、および有機ビヒクルを含む。ある特定の態様では、T L P Sペースト組成はひとつタイプの第1の粒子(すなわち、たとえば1つの高融点金属Mを、元素状で含む、1つのサイズの粒子だけを含んでいる)だけを含んでいる。他の態様では、第1の粒子の二以上のタイプが存在している(例えば、異なった高融点金属、または異なった形状およびサイズの粒子を含んでいる)。

#### 【0114】

同様に、組成物は、たとえばYのひとつの合金のような1つのタイプのYを含む第2の粒子を含むことができ、または複数のタイプの粒子、たとえばY組成物の異なる合金、元素Y、並びに追加の要素、たとえばコーティング、異なる形状およびサイズのものを含むことができる。

#### 【0115】

高融点金属Mは、たとえば銅、銀、金、パラジウム、ニッケル、アルミニウムまたはそれらの組み合わせであり、典型的には銅である。

#### 【0116】

例えば、低融点金属Yは、スズ、ビスマス、亜鉛、ガリウム、インジウム、テルル、水銀、タリウム、アンチモン、セレンウム、ポロニウムまたはそれらの組み合わせであり、典型的にはスズである。

#### 【0117】

また、必要に応じて、促進剤要素XがT L P S組成物に存在することができ、たとえばビスマス、インジウム、鉛、銀、銅、アンチモン、金、ニッケルまたはそれらの組み合わせであり、典型的にはビスマスである。

#### 【0118】

本発明のある特定の実施態様では、本発明のT L P S組成物の粒子は、コーティング、たとえば飽和脂肪酸、不飽和脂肪酸、金属、金属合金、無機金属塩、有機金属塩、金属アルコキシド、およびトリアゾル類などを含むことができる。この好適な実施例における使用のために想定された例示のT L P Sペーストは、米国特許6,716,036、5,980,785、5,948,533、5,922,397、5,853,622、5,716,663、5,830,389、8,221,518、および米国特許公開2011-0171372に記載されている。その内容は参考として全体が参照される。機械的に結合フィルムに電子基板サブストラクチャを接続するのに必要であるラミネーションサイクルの間、T L P Sペーストの中の合金粒子は溶融し、ペーストの中の銅パッドと銅粒子の両方を濡らし、連続した、冶金学的に合金化された系路を形成する。T L P Sペースト配合物の利点は図6で図説される。

#### 【0119】

図6AとBは、銅パッド回路の形態(470)を有するc-ステージポリマー誘電体(450)から成る電子基板サブ-コンストラクションとのラミネーションの前後の、z軸相互接続構造物について表現する。図6Aと図6Bの両方で、結合フィルム(420)は同じである。図6Aでは、導電ペースト(460)は従来のタイプのものであり、導電ペーストを圧縮して金属粒子間、および金属粒子と銅パッドの間の物理的接触により、パッ

10

20

30

40

50

ド(410)からパッド(470)への連続した電気接続を金属粒子が形成する。図6Bでは、導電ペースト(490)は、銅パッド(410)から銅パッド(470)への連続した電気系路を形成するために焼結またはTLP Sを通して金属粒子間、および金属粒子と銅パッドの間の冶金学的な結合を行うタイプである。

#### 【0120】

上で説明した導電ペースト組成物は、当業者に知られている様々なテクニック、たとえばニードルディスペンシング、ステンシリング、スクリーン印刷、インクジェット、押出、キャストリング、スプレー、パッド転移、グラビアまたは他の方法(これらに限定されるものではない)を使用することで適用される。いったん適用されると、説明した組成物はラミネーションプレスで典型的に熱処理される。具体的な熱プロセス条件は、電子基板サブストラクチャを結合するのに使用されるフィルム接着剤に依存している。

10

#### 【0121】

「焼結」は、金属粉末粒子の隣接している表面が加熱で接着されるプロセスを示す。「液相焼結(liquid phase sintering)」は固体粉末粒子が液体相と共存する焼結の特別な形式を示す。金属がお互いの内部に拡散して、新しい合金および/またはインターメタリック種(intermetallic species)を形成するので、混合物の高密度化と均質化が起こる。

#### 【0122】

粉末の「一時的な液相焼結」または「TLP S」においては、金属の均質化の結果、液体が短期間のみ存在し、固体合金および/またはインターメタリックの混合物を形成する。液相は、周囲の固相に対する非常に高い溶解性がある。その結果、急速に固体内に拡散して、最終的には固まる。混合物を平衡融解温度より上まで加熱しなくとも、拡散均質化は最終組成物を作成する。

20

#### 【0123】

本発明のある特定の実施態様で使われるTLP Sペーストは、溶解ビヒクル内ではんだ合金粒子と反応性金属の小粒子を混合することによって、調製される。はんだ合金粉末の中の少なくとも1つの元素が小さい金属粒子の中の金属と反応性である。温度がはんだ合金の融点に上がるのに従って、粒子は溶融状態になる。この遷移状態は吸熱事象として示差走査熱量計(DSC)で観測される。はんだ合金の中の反応性元素は、受容性金属粉(receptive metal powder)と反応し、新しい合金組成物とインターメタリックを形成する。DSCにより、発熱事象としてインターメタリック種の形成を観測できる。低融点合金と受容性金属からの反応性元素の拡散と反応は、反応剤が完全に減耗され、処理温度における溶融相がもうなくなるか、または反応系が混合物の冷却により停止されるまで続く。冷却後、次の温度サイクルでは、元の融解温度を超えても、混合物のオリジナルの溶融シグネチャーを再生しない。これは典型的な低温一時的な液相焼結(以下、TLP Sと呼ぶ)金属混合物の「シグネチャー(signature)」である。

30

#### 【0124】

また、本発明は本明細書に開示されたTLP S組成物を調製するための方法を提供して、それは以下の工程を含んでいる。

1. 微粒子形態での少なくとも1つの高融点金属M、微粒子形態での少なくとも1つの低溶融温度合金Y、および有機ビヒクルを提供する；
  2. 組成物の総重量に基づいて以下の割合で前記微粒子と有機ビヒクルを組み合わせる：
    - i) 微粒子形態での少なくとも1つの高融点金属Mを、約20重量%から約70重量%；
    - ii) 微粒子形態での少なくとも1つの低溶融温度合金を、約20重量%から約70重量%；
    - iii) 有機ビヒクル、約1重量%から約30重量%；
- その結果、TLP S組成物を調製する。

40

#### 【0125】

z軸相互接続構造物

50

本発明はさまざまな多層電子基板を作るために、様々な電子層ビルディングブロックまたは電子基板サブ-コンストラクションで使用されるz軸結合層(構造物)を提供する。結合層の制作では、本明細書に記載された結合フィルムは、保護と取り扱いの容易さのために保護シート上にキャストされるか、または保護シートが結合フィルムの表面に適用されることができる。いくつかの実施態様では、上に適用された保護シートは、ビアホールのレーザアブレーションおよびTLPSPペーストなどの導電ペーストのインストールの工程段階を通して、フィルム接着剤の上に留まることができる。これらの工程段階の間にフィルム接着剤の上に適用された保護シートを残すことは、噛み合う電子基板サブストラクチャとのラミネーションの前に汚染から結合フィルムの表面を保護する、作業特異的で、コンフォーマルな、一時的なステンシルを提供する。

10

#### 【0126】

いくつかの実施態様では、z軸相互接続結合フィルムは基体サブストラクチャとタックラミネーションされた後、整列され、アセンブリされ、ラミネーションされて多層の電子基体を形成する。いくつかの実施態様では、適用された保護シートは、電子基板サブストラクチャへのタックラミネーションの間、フィルム接着剤の上に残ることができるか、またはこのプロセスの間に構造物に加えることができる。

#### 【0127】

本発明の結合フィルムは、これらに限定されるものではないが、以下を始めとするさまざまな電子基体サブストラクチャをラミネートするのに使用される：

1. 金属箔、プリフォーム、クリップ、リードフレーム、テープ、または他の形状の物；
2. セラミックまたはガラスのような無機物質、熱可塑性ポリマー、b-ステージまたはc-ステージの、強化されるかまたは強化されていない、粒状物質が充填されているかまたはされていない熱硬化性ポリマー、またはこれらの組み合わせから構成される誘電体シート；
3. 導電媒質で満たされているかまたは満たされていない穴で横断されている、上の項目2に記載されている誘電体シート；
4. 1つの主要な表面が金属化されており、該金属化がパターン付けられているか又はいない、上の項目3に記載されている誘電体シート；
5. 2つの主要な表面が金属化されており、該金属化がパターン付けられているか又はいない、上の項目3に記載されている誘電体シート；

20

30

6.

複数の誘電体と金属化層から成るコア、ここでコアの最外表面は金属化される：

- a. 少なくとも1つの面における金属化がパターン付けられている；
- b. メッキされたスルーホールにより、コアは完全にまたは部分的に横断されることができ、メッキされたスルーホールは電氣的に伝導性であるかまたは電導性でないフィラーで充填されるかまたはされない；
- c. 1以上の位置で金属化層の間のz軸電気接続を提供する電氣的に伝導性ビアでコアを部分的に横断でき、前記ビアは銅めっき、導電ペースト、またはその組み合わせから形成される。

40

#### 【0128】

上記のタイプの電子基板サブストラクチャは、1または2、3のラミネーション数サイクルで希望の多層電子基板を得るのに、本発明の実施におけるさまざまな組み合わせが利用できることが当業者によって理解されるだろう。

#### 【0129】

図1に戻る。図1はz軸相互接続構造物(10-60)の非限定的な例について図説する。それらは回路基板などの電子基体の製造で電子基板サブ-コンストラクションを相互接続するのに使用される。図の最上部は、結合フィルム(100)と保護シート(120)が金属箔(70)とタックラミネートされたz軸内部接続(10)がある。ブラインドビアは、保護シート(120)と結合フィルム(100)を通してレーザ切断され、こ

50

これらのブラインドビアは導電ペースト(80)で満たされている。下の図は、電子基板サブ-コンストラクション(20)である。ここでは両側に銅箔にを有するポリマーラミネートがエッチングされ、銅の回路(75)が形成され、レーザ切断されて、有効にz軸内部接続するために銅でメッキされたブラインドビア(90)を形成する。z軸内部接続構造物(30)は、導電ペースト(80)で満たされたスルービアを有するポリマー保護シート(120)が両面に付与された結合フィルム(100)から成り、スルービアは両方の結合フィルムと保護シートを横断する。図の中央の電子基板サブストラクチャ(40)では、コアは回路(75)にエッチングされた銅箔を有する、c-ステージ誘電体層(130)で構成されたポリマーラミネートから成り、これはメッキされたスルーホール(110)によって横断される。その下の図はz軸内部接続構造物であって、(20)に類似する電子基板サブストラクチャが結合フィルム(100)が、その上のポリマー保護シート(120)とタックラミネートされ、レーザ切断されて保護シートと結合フィルムを通して伸びていて、導電ペースト(80)で満たされるブラインドビアが形成されている。

#### 【0130】

最後は、電子基板サブストラクチャ(60)上にステンシルされた導電ペーストの隆起(150)を有するスルービアを有する結合フィルム(140)を示し、2部分のz軸内部接続構造物について図説する。電子基板サブストラクチャ(60)は、熱処理された導電ペースト(160)で満たされたビアホールによって横断されたc-ステージポリマー誘電体(130)から成り、片側に銅の回路(75)がエッチングされている。図示されたスタックから電子基体を製造するために、保護シート(120)を取り除いて、z軸の相互接続構造物(10、30、140+150/160)と電子基板サブ-コンストラクション(20、40)が並べられて、ラミネートされて、銅箔(70)をエッチングして外側の層の回路を形成する。

#### 【0131】

電子基板内部接続構造物

1つの実施態様では、本発明は以下を含む電子基板内部接続アセンブリを提供する。

1. ラミネーションの間に必要な連続したz軸電気接続を形成する導電ペースト；
2. 液体混合物から造膜した後にラミネーション温度以下では実質的に非反応性でラミネーションの前に非流動性特性を確実にする全体的な流れ制御をするb-ステージ接着剤と、緊密に絡み合ったc-ステージの強化マトリックスを発現する結合フィルム；およびフィルム接着剤が結合される電子基板サブストラクチャ。

#### 【0132】

別の実施態様では、本発明の構造物は以下を含む電子基板z軸内部接続構造物を提供する。

1. 以下を含む結合フィルム；
  - a. 100 未満で硬化し、硬化の間、b-ステージ樹脂系から分離しない熱硬化性樹脂から形成されるc-ステージマトリックス；
  - b. 160 以上の硬化開始温度を有し、c-ステージマトリックスと相互侵入するb-ステージの熱硬化性樹脂；
  - c. 任意の粒状充填剤；
2. 結合フィルムを横断するパターン付けられた穴；および
3. 穴を満たす導電ペースト。

#### 【0133】

別の実施態様では、本発明の構造物は以下を含む電子基板z軸内部接続構造物を提供する。

1. 電子基板サブストラクチャ；
- 以下を含む結合フィルム；
  - a. 100 未満で硬化し、硬化の間、b-ステージ樹脂系から分離しない熱硬化性樹脂から形成されるc-ステージマトリックス；
  - b. 160 以上の硬化温度を有し、c-ステージマトリックスと相互侵入するb-ス

ページの熱硬化性樹脂；

c . 任意の粒状充填剤；

2 . 結合フィルムを横断するパターン付けられた穴；および

3 . パターン付けられた穴を満たす導電ペースト。

【 0 1 3 4 】

さらに別の実施態様では、本発明構造物は以下を含む電子基板 z 軸内部接続アセンブリを含んでいる；

1 . 導電ペーストから形成された隆起のパターンを有する電子基板サブストラクチャ；

2 . 以下を含む結合フィルム；

a . 1 0 0 未満で硬化し、硬化の間、b - ステージ樹脂系から分離しない熱硬化性樹脂から形成される c - ステージマトリックス；

b . 1 6 0 以上の硬化温度を有し、c - ステージマトリックスと相互侵入する b - ステージの熱硬化性樹脂；

c . 任意の粒状充填剤；

ここで、前記電子基板サブストラクチャと結合フィルムが一緒にされた時、電子基板サブストラクチャ上の隆起のパターンと整列されたパターンの穴によって、結合フィルムが横断される。

【 0 1 3 5 】

本発明のある特定の実施態様では、上述の T L P S ペーストは、z 軸電気接続を形成するのに使用される導電ペーストである。電子基板サブストラクチャをフィルム接着剤に機械的に接続するのに必要であるラミネーションサイクルの間、これらの T L P S 中の合金粒子は溶融し、銅パッドとペースト中の銅粒子の両方を濡らし、連続した冶金学的に合金化された系路を形成する。

【 0 1 3 6 】

本発明の結合フィルムは以下のように特異的に設計されている：

・結合フィルムは全体が複数のポリマーで構成され、それらのポリマーは互いに同等のレザアブレーション特性を有する；

・結合フィルムは二以上の樹脂の液体混合物から単一工程でキャストされる；

・フィルムの c - ステージ強化マトリックスは、1 0 0 未満で硬化し、共 - 硬化の間、b - ステージ樹脂系から分離しない熱硬化性樹脂から形成され、b - ステージ樹脂と c - ステージ樹脂は混和可能であり、内部混合を維持するが、別個に存在し、あらかじめ硬化されたマットに浸透させる必要が無い。

・結合フィルムの b - ステージの部分は、必要に応じて添加剤そして / または、フィラーで変成され、ラミネーションの前に必要とされるすべての前処理工程の間に、有意に流れないようにされる；

・b - ステージの部分は 1 6 0 よりも高い硬化開始温度を有し、長い貯蔵期間を確実にして、ラミネーションプロファイル内で焼結する前に導電ペーストと化学相互作用を起こすことを防ぐ。

【 0 1 3 7 】

したがって、1 つの実施態様では、本発明は以下を含む電子基板内部接続構造物として記載できる：

上述の電子基板サブストラクチャ；

接着剤を有し、好ましくは I P N である以下を含む結合フィルム；

a . 1 0 0 未満で硬化し、硬化の間、b - ステージ樹脂系から分離しない熱硬化性樹脂から形成される c - ステージマトリックス；

b . 1 6 0 以上の硬化温度を有し、c - ステージマトリックスと相互侵入する b - ステージの熱硬化性樹脂；

c . 任意の粒状充填剤；

ここで、穴のパターンによって結合接着剤が横断され、該穴は導電性ペーストで満たされ、および / または前記電子基板サブストラクチャ上の導電性ペーストから形成される隆

10

20

30

40

50

起と整列される。

【 0 1 3 8 】

本発明の実施では、少なくとも1つの請求項に記載された電子基板内部接続構造物は、上記の電子基板サブストラクチャと組み合わせられ、ラミネートされ、金属化された二以上の層を有する電子基体を製造する。電子基板サブストラクチャがパターン付けられていない銅箔を含む場合では、印刷 - エッチングのような一般的な工業的手法の使用が、外側の回路層を形成し、多層電子基板の生成に必要である。

【 0 1 3 9 】

図7は、2つの本発明のz軸相互接続構造物を使った例示の電子基板構造物について示し、結合フィルム(180)が電子基板サブストラクチャ(1および2)とタックラミネートされ、これらはそれぞれの面に銅の回路層(175)を有するエポキシガラスラミネート(185)であり、ラミネーションの前に3番目の電子基板サブストラクチャ(3)と整列される。

10

【 0 1 4 0 】

本発明は、1つのラミネーションサイクルで、多数の電子基板内部接続構造物が、電子基板サブストラクチャとラミネートされ、複雑な多層電子基体を製造する用途において最も有用である。本発明構造物の他の有利な用途は、複数の連続したラミネーションを使用する製造スキームにより、異なった電子基板内部接続構造物と電子基板サブストラクチャをラミネーションすることを含んでいる。

【 0 1 4 1 】

20

本発明の電子基板z軸内部接続構造物は、多層回路基板でz軸の機械的および電氣的内部接続を有効にするために最も一般的に使用されるが、発明者はそのような構造物の利益を得るさまざまな用途を企図する。そのような用途の例としては、1つのタイプのPCB(例えば、高周波またはHDI)が別のタイプのPCB(例えば、標準密度またはフレキシブル回路)と組み合わせられた混合モード回路基板があげられる。本発明のz軸内部接続の多機能性と特性の利益を得る他の用途として以下が挙げられる：半導体ダイのフリップチップ内部接続、熱移動、半導体パッケージ、インタポーザ、コネクタ、光学導波管、領域配列アタッチ(area array attach)、セラミック - ベースまたはガラスベースと、ポリマーベースのような異なった誘電材料で作られた電子基体相互接続、単一ユニットとして従来プロセスではできないくらい大きい非常に大きい形式のプリント基板のサブ - コンストラクション相互接続。

30

【 0 1 4 2 】

どんなタイプの導電ペーストでも、相互接続をするのに本発明の結合フィルムの属性は有益である。TLPSPペースト、従来の金属充填重合体、ナノ焼結材料、ナノマイクロメートルハイブリッドは、一貫したビアホール定義からのすべての利益を得、この接着材料により、下部パッドにおける樹脂の不存在、制御された流れ、長い貯蔵期間、およびブレ積層プロセスでの寛容度を得ることができる。

【 0 1 4 3 】

ペースト相互接続プロセスとHDI電子基板形態因子と要求性能を念頭において結合フィルムを設計することによって、導電ペーストz軸相互接続の履行は簡単になる。全体の材料セットは、標準の電子基板製造プロセスへの最小量の影響で一緒に働いて、高い電気性能特性を有する薄い高密度の電子基体をサポートするように設計されている。電子基板z軸内部接続構造物への統合されたシステムデザインにより、樹脂の適切なフロー制御が調節でき、導電ペーストがよく画定されたビア形状内で反応を起こしていないペーストとして保持され、樹脂が銅パッドへの電気接続を構成することを許容しない。相互接続は、したがって、高密度で連続的に、パッドからパッドへ、ビアからビアへ相互接続する。

40

【 0 1 4 4 】

本明細書に記載された結合フィルムシステムは、ガラス織布、熱処理または流れ制御のための他の処理に依存せず、導電ペーストビアへの樹脂効果が予測可能であり長い貯蔵期間の間一貫している。また、フィルムは電気特性が無くスタンドアロンの誘電体であり、

50

ガラスによる厚さの制約もない。しかし熱特性は、鉛のない同等のガラス強化システムと類似する。したがって、導電ペーストz軸相互接続は高さが小さく、これはCTEのミスマッチの緩和に有用であり、電子基板をどこにでも配置でき、全体的な構造物を非常に薄くできる。マトリックスと樹脂がともにポリマーベースであるので、レーザ孔開けはより速くてより一貫したものであり、そして、結合フィルムが電子基板サブストラクチャにタックラミネートされたものである実施態様では、下層の銅パッドは、より少ない熱に暴露され、粒径効果が得られる。レーザー加工された平滑で一定の形状のビアは、TLPSPペーストの一貫した高品質な充填を容易にする。

#### 【0145】

z軸内部接続のための本発明の1 - および2一部分のブロック構造物は、銅めっきされたマイクロビアと同じ信頼性を提供しつつ、電子基板加工業者に過酷でない多層HDI電子基板製造プロセスを可能にする。いくつかの実施態様では、本発明の構造物は完全に新しい構造物を有する電子基体の生産を可能にする。

#### 【0146】

本発明は、以下の非限定的な例を参照することにより、より理解されるであろう。

#### 実施例

##### 実施例 1

TLPSPペーストのOrmet 701 (Ormet Circuits, Inc., サンディエゴ、カリフォルニア) が3つのテスト用ビヒクル、銅クラッドエポキシ/フェノールラミネートにインストールされ、ボンディング・シートが保護シートとともにキャストされ、複数のデジチェーンを含む銅張り積層板と一緒に(同時に)適用され、それぞれのデジチェーンは一連の接続された数十から数百のTLPSz軸ビア内部接続を有していた。3個の異なったボンディング・シートが、タックラミネート工程を使用して、ポリエステル(ポリエチレンテレフタレート; Mylar (登録商標))であるポリマー保護シートとともに、それぞれのテスト用ビヒクルの1つの回路パターンにそれぞれを適用することによって、検査された。この実施例に使用されたボンディング・シートは、以下の通りであった。

1. Isola 370HR (Isola Group, チャンドラー、AZ)、電気グレードガラス織布で強化された多官能性エポキシ/フェノール樹脂ブレンド(Tg 180)を含む、標準ガラス布帛で強化されたプリプレグ;

2. Isola 406N、ガラス織布で強化された多官能性エポキシ(Tg 165)を含む非-流動性のプリプレグ、これは最小の流れで表面に結合された;

Insullectro Zeta LE (Integral Technologies, Inc, Lake Forrest, CA)、b-ステージのベンゾキサジンポリマー/cステージのエポキシブレンド(Tg 165)、非-流動性結合フィルム、すでに保護シートが適用されていた。

それぞれのボンディング・シートはメーカーの指示通りに適用された。

#### 【0147】

次にビアホールが、CO<sub>2</sub>レーザーでさまざまな穴サイズ(4ミル、6ミル、8ミル、および10ミル)でそれぞれのボンディング・シートに開けられた。ビアホールはポリマー保護シートとボンディング・シートの両方を横断し、銅パッドの下で終わった。次に、Ormet 701 TLPSPペーストが二段階過程によるビアホールに適用された: 最初にポリマースキージを使用し、次に金属スキージを使用した。それぞれのテスト用ビヒクルからポリマー保護シートを取り除いた。Ormet 701ペースト中の溶媒はオーブンで95で留去された。メーティング回路(mating circuit)が満たされたビアアセンブリの上に置かれた。そして、それぞれのテスト用ビヒクルがボンディング・シートメーカーの推薦する条件で処理され、ラミネートされたテスト用ビヒクルが形成された。それぞれのボンディング・シートに関して、ラミネーション条件は175を超えていた。これは、Ormet 701のTLPSP処理のための最低温度である。

#### 【0148】

そして、デジチェーンの抵抗はラミネートされたテスト用ビヒクルで測定された。

直列の多くのペーストビアを含むデジチェーン試験クーポンは、 $6 \times 288 / 10$  秒のはんだフロートに供され、構成要素のアセンブル過程をシュミレートした。それぞれの熱サイクルの後に抵抗を測定した。この結果を以下の表 1 に示す。

【 0 1 4 9 】

【表 1】

結合シート	6 回のはんだフロート後の 最大の抵抗変化 (%)
Isola 370HR (従来のプリプレグ)	<15
Isola 406N (非流動性プリプレグ)	<10
Insulectro Zeta LE フィルム (非流動性フィルム)	<1

10

【 0 1 5 0 】

20

実施例 2

電気回路のデジチェーンパターンを有する電子基体が、実施例 1 で記載されているようにして作られた。デジチェーンパターンは z 軸でビアによって相互接続された、そして、上記のように、デジチェーンごとにビアのサイズは変えられた。Ormet 701 ペーストにおいて TLPS 反応を起こす処理の後に、それぞれのボンディング・シートから調製されたいくつかのデジチェーンが、樹脂に漬けられ、切断され、研磨されて相互接続を明らかにした。ビア壁界面で結合フィルムと導電ペーストの間の相互作用の程度を測定するために、数個の異なった対物レンズと照明を備えた光学顕微鏡の下で調べられた。その結果を下の第 2 表に要約する。

【 0 1 5 1 】

30

【表 2】

結合シート	接着剤との界面での TLPS の焼結
Isola 370HR (従来のプリプレグ)	不良
Isola 406N (非流動性プリプレグ)	良
Insulectro Zeta LE フィルム (非流動性フィルム)	優秀

40

【 0 1 5 2 】

従来の Isola 370HR プリプレグで調製された構造物では、界面で焼結ペーストが浸透し、界面の金属粒子は最終的な z 軸相互接続内で焼結しなかった。その結果、ビア

50

の直径が有意に減少した。この現象によるビアの直径の低下は、ビアを通る際の電気抵抗が期待よりも高く、高電流を取り扱うためには容量が小さく、その結果、「不良」と結論づけられた。流れがないプリプレグと本発明の結合フィルムの両方では、この現象は観測されず、最も完全な焼結が流れがないフィルムで観測された（優秀な焼結）。これらのペーストの粒子群は所定の位置に焼結するまでしっかり保持された。流れがないプリプレグはよく振る舞い、切断されたビアの形状を維持した。しかし、導電ペーストは、界面においてペーストとボンディング・シート接着剤の少量の混り合いを示して、その結果、「良」と結論づけられた。非・流動性フィルム中のあらかじめ硬化されたエポキシマトリックスである Zeta LEは、導電ペーストとのどんな相互作用も示さなかった。その結果、「優秀」と結論づけられた。

10

【 0 1 5 3 】

## 実施例 3

デジチェーンパターンを有する電気回路電子基体が、実施例 1 で記載されているようにして作られた。デジチェーンパターンはビアによって z 軸で相互接続された、そして、デジチェーンごとにビアのサイズは変えられた。Ormet 701 ペーストにおいて TLP S 反応を起こした後にそれぞれのボンディング・シートから調製されたいくつかのデジチェーンが横方向に切断され（cross-sectioned）、実施例 2 で記載されているように顕微鏡の下で調べられ、導電ペーストの充填、溶剤抽出およびラミネーションの操作の後にビアがレーザ切断された形状および位置を維持しているかどうか決定された。結果を以下の表 3 に要約する。

20

【 0 1 5 4 】

【表 3】

結合シート	ビア形状保持
Isola 370HR (従来のプリプレグ)	不可～不良
Isola 406N (非流動性プリプレグ)	良
Insulectro Zeta LE フィルム (非流動性フィルム)	良

30

【 0 1 5 5 】

実施例 2 と同様、Isola 370HR ボンディング・シートを使用する従来のプリプレグ構造物は、「不可」ないし「不良」な性能を示し、ビアはボンディング・シート内の樹脂がラミネーションサイクルの間、非常に流動性になっていたことを示唆する形状を示し、ビア形状は押し流された外観を示した。流れがないプリプレグで形成されたビア構造は、良い形状とポジション保持を示したが、いくつかの場合、ラミネートされたビアの高さは補強ガラスマットの高さと等しかった。ガラスの厚さへの封止は、樹脂がガラスマットと回路パッドの間の界面から除かれた場合に離層の原因と成る場合があり、ガラスマットのサイズによって強いられる、電子基板の厚さの設計制限が際だった。非・流動性の結合フィルムのビアは、垂直な与圧によりビア壁で外側への湾曲を示した。しかし結合フィルムと導電ペーストの間の界面は明瞭であり、ビアのポジションは切断時のまま変化がなかった。

40

【 0 1 5 6 】

## 実施例 4

50

電気回路のデジチェーンパターンを有する電子基体が実施例 1 のように作られた。デジチェーンパターンはビアによって z 軸で相互接続された。上で説明したようにデジチェーンごとにビアのサイズは変えられた。いくつかのデジチェーンが横方向に切断され、先に記載されたように顕微鏡の下で調べられ、導電ペーストの充填、溶剤抽出およびラミネーションの操作の後に、ビアの底部で銅パッド上に結合フィルム樹脂が押し戻されたかどうかが決定的にされた。結果を以下の表 4 に要約する。

【 0 1 5 7 】

【表 4】

結合シート	穴の底での銅パッドとの 界面での TLPS の焼結
Isola 370HR (従来のプリプレグ)	不可
Isola 406N (非流動性プリプレグ)	良
Insullectro Zeta LE フィルム (非流動性フィルム)	優秀

【 0 1 5 8 】

実施例 2 におけるように、Isola 370HRボンディング・シートを使用する従来のプリプレグ構造物は、「不可」ないし「不良」な性能を示した。多くの場合、焼結ペーストと銅パッドの間には、明確な境界線があった。ペーストとパッドの界面でのこのタイプ障害は、しばしば不良な電気性能と信頼性をもたらす。これらの結果は図 3 に示される。図 3 の左側の構造物は、電子基板サブストラクチャ（銅パッド 260 およびたとえばガラス繊維強化エポキシラミネート 250 のようなポリマー）の上にタックラミネートされ、次いでレーザー切断されて銅パッド（260）まで掘られたブラインドビア（270）が形成された、従来のボンディング・シート（280）を示す。図 3 の中央の構造物は、レーザアブレーションサイクルの最後、または時間の経過した後の同じ構造物を示し、ボンディング・シート樹脂（290）の銅パッド（260）上への有害な流れについて図説する。図 3 の右側は、中央の構造物を導電ペースト（275）でビアを満たした後に、ボンディング・シート樹脂（290）の流れが満たされたビア（275）と銅パッド（260）の間で、導電性材料のギャップを形成することを示す。

【 0 1 5 9 】

境界線は流れがないプリプレグで形成されたビアに比較して不明瞭であり、相互作用のない領域がより支配的に成っている。本発明の結合フィルムで形成されたビアでは、境界線は観測されなかった。

【 0 1 6 0 】

実施例 5

電気回路のデジチェーンパターンを有する電子基体は実施例 1 のように作られたが、レーザアブレーション工程後に製作過程は止められ、ビアが顕微鏡によって観察された。ガラスマット強化材を有するボンディング・シートを使った全ての構造物では、全部においてガラスマットの切離端は壁からビアにはみ出し、切離端は黒焦げであった。この欠点は図 5 で図説される。

## 【 0 1 6 1 】

図 5 は電子基板サブアセンブリー（ 2 5 0 + 2 6 0 ）の上にタックラミネートされた従来のプリプレグ（ 2 8 0 ）で形成されたブラインドビア（ 2 7 0 ）内にガラスバンドルの端（ 3 1 0 ）が突き出していることを示している。

## 【 0 1 6 2 】

ガラスマットではなく、一体となった c - ステージポリマー強化材を使用する本発明の結合フィルムで作られた構造物では、ビア壁は平滑で欠陥が無い。

## 【 0 1 6 3 】

## 実施例 6

結合フィルムのロールが、c - ステージエポキシマトリックスを形成するポリマー成分、ベンゾキサジン樹脂、硬化剤、タルクおよび溶剤を混合して混合流体（例えば、62%のベンゾキサジン（Araldite（登録商標）MT 35700、ビスフェノール F ベンゾキサジン；Huntsman, The Woodlands, Texas）、15%のフィラー（タルク）、12%のエポキシ（Epon（登録商標）828、ビスフェノール A 系ジグリシジルエーテルエポキシ；Polysciences, Warrington, PA）、8%のフェノキシ樹脂、3%の Tetra 触媒（トリエチレントトラミン；硬化剤））を含む構成要素を混合することによって、調製された。混合物はスロットダイコーティング装置を通してキャリア・フィルム上に送られた。

次に、コーティングは加熱されて溶媒が除去され、c - ステージマトリックスに硬化され、保護シートがロールから適用された。図 2 は、説明した加熱およびコーティング工程の概念的な描写である。

## 【 0 1 6 4 】

結合フィルムのロールの製造の 2 週間後に、ロールの一部が切り出され、キャリアから取り出され、95℃まで加熱された真空フレームを使用して電子基板サブ - コンストラクション上にタックラミネートされた。タックラミネーションの後、形成された構造物が点検された。いくつかの従来技術構造物では、タックラミネーションプロセスは、ボンディング・シートと回路層の間の空気の内包を引き起こす。この空気の内包は、図 4 で図説されるように回路の縁でしばしば見られた。この図は、電子基板サブストラクチャ（250 + 260）にタックラミネーションする前に、不適当な条件または過度の期間格納されていた従来のプリプレグ（280）を使用した場合に観測される、空気の内包パターン（300）を示している。空気を内包するこれらのポケットは、最終的な電子基板製品における離層欠陥の可能な原因である。また、空気を内包するポケットは、電子基板製品を製造するために使用されたラミネーションサイクルの間の、ビアからの導電ペーストの漏出に起因する電気ショートという欠陥を引き起こすことがある。本発明の結合フィルムで形成したタックラミネートされた構造物は、空気内包の欠点を有しない。

## 【 0 1 6 5 】

結合フィルムのロールの製造の 6 カ月後に、ロールの第 2 の部分が切断され、キャリアから取り出され、先のように電子基板サブ - コンストラクション上にラミネートされた。タックラミネートされた構造物の検査は、どんな欠陥も見いださなかった。この実験は本発明の結合フィルムで b - 段階式接着剤として使用されるベンゾキサジン樹脂の長い室温での安定性を示した。2 週間と 6 カ月の貯蔵の後の、基体にタックされた結合フィルムの中への CO<sub>2</sub> レーザーによるビアのレーザアブレーションは、滑らかな壁、一貫した形状、および底部に露出されたきれいな銅という非常に高い品質を示した。これは CO<sub>2</sub> レーザーで切断された、従来のプリプレグを使用した同様のビアレーザでの結果と対照的である。

本発明は以下の実施態様を包含する。

## 実施態様 1：

z 軸が内部接続された電子基板構造物であって、

a . 以下を含む結合フィルム

i . b - ステージの熱硬化性樹脂によって囲まれた c - ステージ熱硬化性樹脂の強化

マトリックス、および

i i . 任意の粒状充填剤、

b . 結合フィルムを横断する少なくとも1つの穴、該少なくとも1つの穴は導電ペーストで満たされている、を含む構造物。

実施態様2：

c - ステージ熱硬化性樹脂とb - ステージ熱硬化性樹脂が、c - ステージ化可能な樹脂とb - ステージ化可能な樹脂との混和性混合物からキャストされ、これらは独立に硬化するが、内部混合されたままに残る、実施態様1記載の構造物。

実施態様3：

c - ステージ熱硬化性樹脂が100未満の温度で硬化し、b - ステージ熱硬化性樹脂が160以上の硬化開始温度を有する、実施態様1記載の構造物。

10

実施態様4：

c - ステージ熱硬化性樹脂がエポキシ樹脂、フェノール樹脂、アクリレート樹脂、ポリエステル樹脂、ポリイミド樹脂、シアン酸エステル樹脂、およびそれらの組み合わせから成る群から選択される、実施態様1記載の構造物。

実施態様5： c - ステージ熱硬化性樹脂がエポキシ樹脂である、実施態様4記載の構造物。

実施態様6： エポキシ樹脂が、ビスフェノールA、ビスフェノールF、ノボラック、脂肪族およびグリシジルアミンに基づくエポキシ樹脂から成る群から選択される、実施態様5記載の構造物。

20

実施態様7： エポキシ樹脂が、ビスフェノールAに基づくエポキシ樹脂である、実施態様6記載の構造物。

実施態様8： b - ステージ熱硬化性樹脂が、ベンゾキサジン樹脂、ポリイミド樹脂、ビスマレイミド-トリアジン樹脂、およびそれらの組み合わせから成る群から選択される、実施態様1記載の構造物。

実施態様9： b - ステージ熱硬化性樹脂が、ベンゾキサジン樹脂である、実施態様8記載の構造物。

実施態様10： ベンゾキサジン樹脂がビスフェノールF-ベンゾキサジン樹脂である、実施態様9記載の構造物。

実施態様11： 結合フィルムを横断し、導電ペーストで満たされている少なくとも2つの穴を含む、実施態様1記載の構造物。

30

実施態様12： 結合フィルムを横断し、導電ペーストで満たされている複数の穴を含み、該複数の穴がパターン付けられて配置される、実施態様1記載の構造物。

実施態様13： 該結合フィルムの主表面を覆う少なくとも1つの保護シートをさらに含む、実施態様1記載の構造物。

実施態様14： 該結合フィルムが直接保護シート上にキャストされる、実施態様13記載の構造物。

実施態様15： 少なくとも1つの穴が少なくとも1つの保護シートを横断する、実施態様13記載の構造物。

実施態様16： 少なくとも1つの保護シートのそれぞれが、金属箔シート、紙シート、コーティングされた紙シート、およびポリマーシートから成る群から独自に選択される、実施態様13記載の構造物。

40

実施態様17： 導電ペーストが焼結ペーストである、実施態様1記載の構造物。

実施態様18： 焼結ペーストが一時的な液相焼結ペーストである、実施態様17記載の構造物。

実施態様19： 以下を含む電子基体z軸内部接続アセンブリ；

a . 2つの、実施態様1記載のz軸内部接続構造物、

b . 該2つのz軸内部接続構造物の間に配置される誘電体シート、ここで任意に互いにタックラミネートされる。

実施態様20： アセンブリがアセンブリを横断する少なくとも1つの穴を含み、該少な

50

くとも1つの穴は導電ペーストで満たされている、実施態様19記載のアセンブリ。

実施態様21： 誘電体シートが、セラミック、ガラス、熱可塑性ポリマー、熱硬化性ポリマー、およびそれらの組み合わせから成る群から選択される材料を含む、実施態様19記載のアセンブリ。

実施態様22： 熱可塑性ポリマーまたは熱硬化性ポリマーが粒状物質で強化されるかまたは粒状物質が充填されている、実施態様21記載のアセンブリ。

実施態様23： 以下を含む電子基板z軸内部接続アセンブリ：

a. 電子基板サブストラクチャ、および

b. 電子基板サブストラクチャーに取り付けられた、少なくとも1つの実施態様1記載のz軸内部接続構造物、ここでz軸内部接続構造物は任意に電子基板サブストラクチャーにタックラミネートされる。

10

実施態様24： 電子基板サブストラクチャーが、金属箔、プリフォーム、クリップ、リードフレーム、テープ、誘電体シート、およびコアから成る群から選択される、実施態様23記載のアセンブリ。

実施態様25： 誘電体シートが、セラミック、ガラス、熱可塑性ポリマー、熱硬化性ポリマー、およびそれらの組み合わせから成る群から選択される材料を含む、実施態様24記載のアセンブリ。

実施態様26： 誘電体シートが主表面の1つまたは両方が金属化層を含む、実施態様25記載のアセンブリ。

実施態様27： 少なくとも1つの主表面の金属化層がパターン付けられる、実施態様26記載のアセンブリ。

20

実施態様28： コアが複数の誘電体層と金属化層を含む、実施態様24記載のアセンブリ。

実施態様29： コアの少なくとも1つの外側の主表面が金属化層である、実施態様24記載のアセンブリ。

実施態様30： 少なくとも1つの外側の主表面の金属化層がパターン付けられる、実施態様29記載のアセンブリ。

実施態様31： コアは少なくとも1つの穴によってさらに部分的または完全に横断されることができ、該穴は導電ペーストで満たされたメッキされたスルーホール；

絶縁性のペーストで満たされたメッキされたメッキされたスルーホール；

30

未充填のメッキされたスルーホール；

導電ペーストで満たされたメッキされた電氣的に伝導性のビア；

導電ペーストで満たされたメッキされていない電氣的に伝導性のビア；

または、未充填のメッキされた電氣的に伝導性のビアから成る群から選択される、実施態様30記載のアセンブリ。

実施態様32： 以下を含む電子基板z軸内部接続アセンブリ：

a. 導電ペーストから形成された少なくとも1つの隆起を有するサブ-ストラクチャ、および

b. 以下を含む、結合フィルムへのz軸内部接続構造物；

1. b-ステージ熱硬化性樹脂によって囲まれたc-ステージ熱硬化性樹脂の強化マトリックス、および

40

2. 任意の粒状充填剤、

ここで、少なくとも1つの穴が少なくとも1つの隆起と整列される。

実施態様33： 以下を含む電子基板z軸内部接続アセンブリ：

a. 導電ペーストから形成された少なくとも1つの隆起を有する電子基板サブ-ストラクチャー、および

b. 結合フィルムを横断する少なくとも1つの穴を含む、電子基板z軸内部接続構造物、

ここで少なくとも1つの穴は少なくとも1つの隆起と整列している。

実施態様34： 電子基板サブ-ストラクチャーが金属箔、プリフォーム、クリップ、リー

50

ドフレーム、テープ、誘電体シート、およびコアから成る群から選択される、実施態様 3 2 記載のアセンブリ。

実施態様 3 5： 誘電体シートが、セラミック、ガラス、熱可塑性ポリマー、熱硬化性ポリマー、およびそれらの組み合わせから成る群から選択される材料を含む、実施態様 3 4 記載のアセンブリ。

実施態様 3 6： 誘電体シートが主表面の 1 つまたは両方が金属化層をさらに含む、実施態様 3 4 記載のアセンブリ。

実施態様 3 7： 少なくとも 1 つの主表面の金属化層がパターン付けられる、実施態様 3 7 記載のアセンブリ。

実施態様 3 8： コアが複数の誘電体層と金属化層を含む、実施態様 3 4 記載のアセンブリ。

実施態様 3 9： コアの少なくとも 1 つの外側の主表面が金属化層である、実施態様 3 8 記載のアセンブリ。

実施態様 4 0： 少なくとも 1 つの外側の主表面の金属化層がパターン付けられる、実施態様 3 9 記載のアセンブリ。

実施態様 4 1： 少なくとも 1 つの隆起が、ディスペンシング、ジェットイング、スクリーン印刷、ステンシル印刷、パッド転移およびグラビア印刷により堆積される、実施態様 3 2 記載のアセンブリ。

10

【図 1】

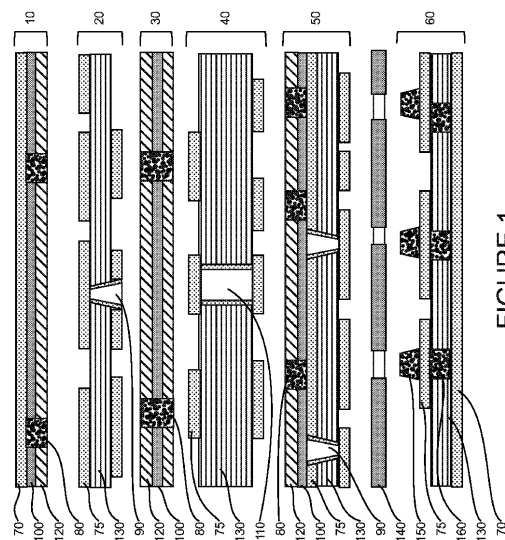


FIGURE 1

【図 2】

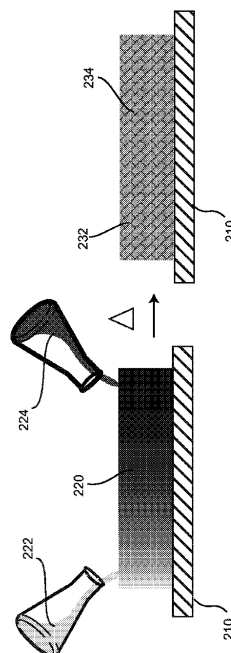


Figure 2

【図 3】

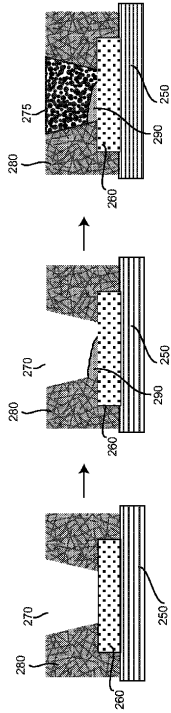


Figure 3

【図 4】

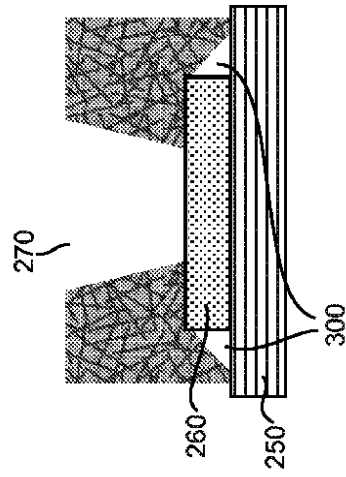


Figure 4

【図 5】

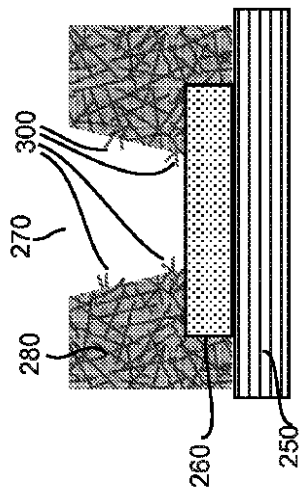


Figure 5

【図 6 A】

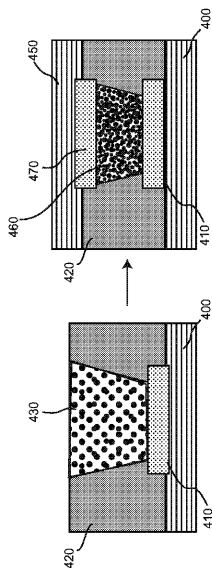


Figure 6A

【図 6 B】

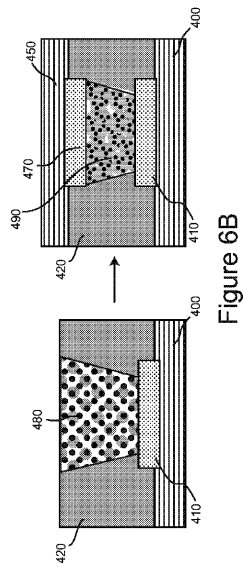


Figure 6B

【図 7】

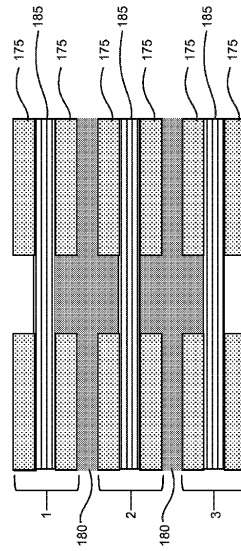
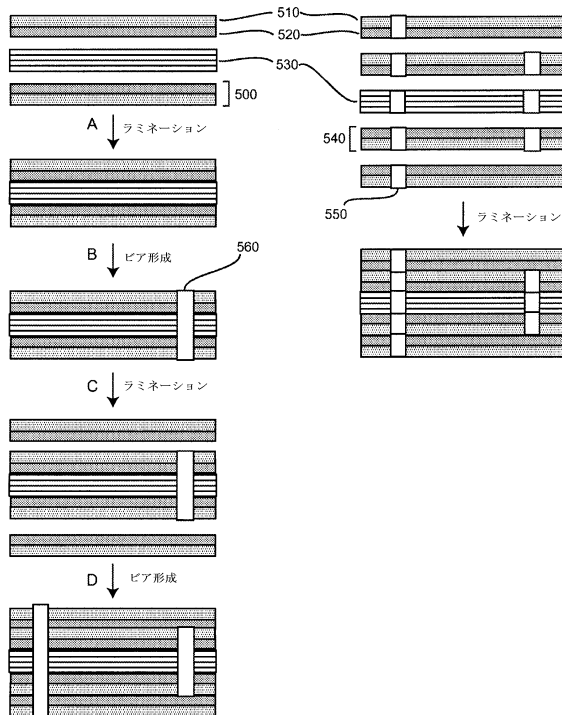


Figure 7

【図 8】

逐次ラミネーションプロセス

平行ラミネーションプロセス



## フロントページの続き

- (72)発明者 ハンラス クリストファー エイ  
アメリカ合衆国 9 2 6 7 5 カリフォルニア州 サン ジュアン キャピストラーノ、 カレ  
デル テソロ 3 2 9 2 1
- (72)発明者 トラン ハング ダイ  
アメリカ合衆国 9 2 8 0 7 カリフォルニア州 アナハイム、 ノース アズレ ストリート 1  
7 3 0
- (72)発明者 シエラ キャサリン エイ  
アメリカ合衆国 9 2 0 7 8 カリフォルニア州 サン マルコス ワシントンニア ドライブ 4  
1 0
- (72)発明者 ホルコム ケニス シー  
アメリカ合衆国 9 2 1 2 9 カリフォルニア州 サン ディエゴ ダルハウジエ ロード 1 4  
2 7 8
- (72)発明者 フリーセン ジー デルバート  
アメリカ合衆国 9 5 4 0 9 カリフォルニア州 サンタ ロサ、 オークモント ドライブ 7 5  
9 0

審査官 馬場 慎

- (56)参考文献 特開平 8 - 2 8 8 6 4 9 ( J P , A )  
国際公開第 2 0 1 3 / 0 2 3 1 0 1 ( W O , A 1 )  
特開 2 0 1 2 - 2 4 1 1 6 8 ( J P , A )

## (58)調査した分野(Int.Cl. , D B 名)

H 0 5 K	1 / 0 3
H 0 5 K	1 / 1 1
H 0 5 K	3 / 4 0 - 3 / 4 2
H 0 5 K	3 / 4 6