

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2009-532884  
(P2009-532884A)

(43) 公表日 平成21年9月10日(2009.9.10)

(51) Int.Cl.	F I	テーマコード (参考)
HO 1 L 31/04 (2006.01)	HO 1 L 31/04 S	5 F 0 4 3
HO 1 L 21/306 (2006.01)	HO 1 L 31/04 M	5 F 0 5 1
HO 1 L 21/465 (2006.01)	HO 1 L 21/306 F	
	HO 1 L 21/465	

審査請求 未請求 予備審査請求 未請求 (全 19 頁)

(21) 出願番号 特願2009-503280 (P2009-503280)  
 (86) (22) 出願日 平成19年3月29日 (2007.3.29)  
 (85) 翻訳文提出日 平成20年11月20日 (2008.11.20)  
 (86) 国際出願番号 PCT/US2007/065521  
 (87) 国際公開番号 W02007/115105  
 (87) 国際公開日 平成19年10月11日 (2007.10.11)  
 (31) 優先権主張番号 11/394,723  
 (32) 優先日 平成18年3月31日 (2006.3.31)  
 (33) 優先権主張国 米国 (US)

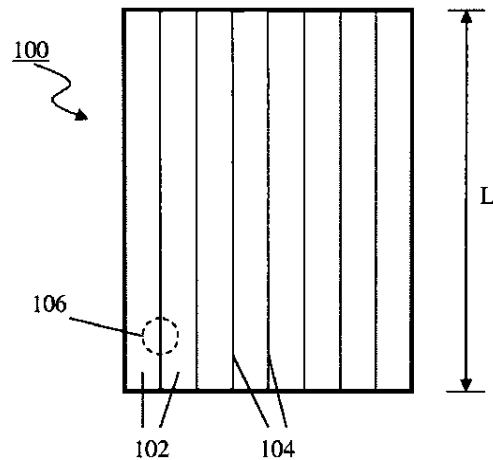
(71) 出願人 390040660  
 アプライド マテリアルズ インコーポレ  
 イテッド  
 APPLIED MATERIALS, I  
 NCORPORATED  
 アメリカ合衆国 カリフォルニア州 95  
 054 サンタ クララ パウアーズ ア  
 ベニュー 3050  
 (74) 代理人 100088155  
 弁理士 長谷川 芳樹  
 (74) 代理人 100094318  
 弁理士 山田 行一  
 (74) 代理人 100107456  
 弁理士 池田 成人

最終頁に続く

(54) 【発明の名称】 エッチングプロセスと堆積プロセスを用いて改善された薄膜太陽電池相互接続部を製造する方法

(57) 【要約】

本発明は、太陽光発電モジュールにおいて相互接続部を形成する方法を提供する。一態様によれば、本発明の方法は、従来の集積回路製造に行われたものと同様の処理ステップを含む。例えば、前記方法は、マスクングとエッチングをして、セルの間にアイソレーション溝を形成するステップと、追加エッチングして、セルの間に相互接続部を形成するために使用し得る溝に隣接した導電性段差を形成するステップとを含むのがよい。他の態様によれば、導電性段差を形成するための方法は、例えば、モジュールの上にミラーを位置決めして、フォトレジストを基板の下からある角度で一回以上露光し、エッチングして、導電性段差を露光することにより、自己整合させることができる。他の態様によれば、プロセスは、モジュールにおいてグリッド線を形成して、構造における電流輸送を改善する段差を含むことができる。



**【特許請求の範囲】****【請求項 1】**

薄膜太陽光発電モジュールにおいて相互接続部を形成する方法であって：

基板の上面で太陽光発電モジュール層のスタックを作製するステップと；

該スタックを完全に通ってほぼ平行な第一のエッジ部と第二のエッジ部を有するアイソレーション溝を形成するが、該溝の該第一と第二のエッジ部に隣接した該スタックの最上部上にフォトレジストが残るステップと；

該溝の該第一のエッジ部に隣接した該フォトレジストの領域を露光するステップと；

露光された該フォトレジストを経て該スタックの一つ以上の層をエッチングして、該溝の該第一のエッジ部に隣接したコンタクト段差を形成するステップと；

を含む、前記方法。

10

**【請求項 2】**

該露光するステップが：

該スタックの上に反射体を配置する工程と；

該基板を該溝の下からと該溝を通してある角度で照射し、それによって、光を該反射体から反射させると共に該第一のエッジ部に隣接した該フォトレジストを露光する工程と；

を含む、請求項 1 に記載の方法。

**【請求項 3】**

該アイソレーション溝を形成するステップが：

該スタックの最上部上に該フォトレジストを適用する工程と；

20

フォトリソグラフィを用いて該フォトレジストの部分を露光し現像する工程と；

マスクング層として現像されていないフォトレジストを用いて該スタックをエッチングする工程と；

を含む、請求項 1 に記載の方法。

**【請求項 4】**

第二に、該基板を該溝の下からと該溝を通して第二の角度で照射し、それによって、光を該反射体から反射させると共に該第二のエッジ部に隣接したフォトレジストを露光するステップと；

露光された該フォトレジストを除去して、該溝の該第二のエッジ部に隣接した該スタックの最上部上にコンタクト領域を形成するステップと；

30

を更に含む、請求項 1 に記載の方法。

**【請求項 5】**

該スタックが、該基板に隣接した底面を有する導体層を含み、該エッチングステップが、該導体層の上面で停止する、請求項 1 に記載の方法。

**【請求項 6】**

該スタックが、該基板に隣接した底面を有する導体層と該導体層の上面の上に半導体物質層を含み、該エッチングするステップが、該下に横たわる導体の該上面に達する前に該半導体物質層において停止する、請求項 1 に記載の方法。

**【請求項 7】**

該溝にほぼ垂直な方向に該スタックの最上導体層にグリッド線を形成するステップを更に含む、請求項 1 に記載の方法。

40

**【請求項 8】**

該コンタクト段差を形成した後にブランケット絶縁体を堆積させるステップと；

最上部エッチングを行い、それによって、該溝と該コンタクト段差に対応するスタックの壁上に絶縁部分が残るステップと；

を更に含む、請求項 1 に記載の方法。

**【請求項 9】**

該最上部エッチングを行った後に最上導体層を堆積させるステップと；

該最上導体層をパターン形成して、該溝と該コンタクト段差の上の部分を除去するステップと；

50

を更に含む、請求項 10 に記載の方法。

【請求項 10】

該溝の該第二のエッジ部に隣接した該スタックの最上部導体と該コンタクト段差の間にコネクタを形成するステップ；

を更に含む、請求項 1 に記載の方法。

【請求項 11】

該コネクタを形成するステップが、該コンタクト段差を形成した後に導電物質をある角度で堆積させ、それによって、該コンタクト段差に隣接した該スタックの壁が堆積から遮断される、請求項 10 に記載の方法。

【請求項 12】

該導電物質を堆積させるために蒸着が用いられ；該導電物質を堆積させるためにスパッタリングが用いられる、請求項 11 に記載の方法。

【請求項 13】

該コネクタを形成するステップが；

該コンタクト段差を形成した後に追加のフォトレジスト層を適用する工程と；

該溝の下からと該溝を通して該基板を照射し、それによって、該溝の上と該溝の該第一エッジ部と第二のエッジ部に隣接した該追加のフォトレジストを露光する工程と；

露光された該追加のフォトレジストを除去するが、露光されていない追加のフォトレジストが残る工程と；

該基板上に導電物質を堆積させる工程と；

該露光されていない追加のフォトレジストを除去し、それによって、該コネクタを備える導電物質が残る工程と；

を含む、請求項 10 に記載の方法。

【請求項 14】

該追加のフォトレジストが少なくとも二つの層を含み、該露光されていない追加のフォトレジストを除去するステップがリフトオフプロセスを含む、請求項 13 に記載の方法。

【請求項 15】

該照射ステップが、該追加のフォトレジストを過剰露光する工程を含む、請求項 13 に記載の方法。

【発明の詳細な説明】

【発明の分野】

【0001】

[0001]本発明は、一般的には、太陽光発電デバイス、より詳細には、薄膜太陽光発電デバイスにおいて改善された相互接続部を製造するためのシステム及び方法に関する。

【発明の背景】

【0002】

[0002]薄膜ソーラーモジュールは、適度な効率で製造コストが低い魅力のある方法を提供する。これらのモジュールは、アモルファスシリコン、アモルファスシリコンゲルマニウム、銅インジウムガリウムセレン(CIGS)、テルル化カドミウムを含む種々の物質から製造される。これらのソーラーモジュールの共通の特徴は、板ガラスのような大面積絶縁体上に堆積させることである。

【0003】

[0003]これらのモジュールの他の共通の特徴は、大面積堆積層を多くのセル更に/又はサブセルに分割するためのスクライプや相互接続部の使用である。この方法で分割される典型的なモジュールの平面図を図 1 に示す。図 1 に示されるように、モジュール 100 は、相互接続部 104 によって直列接続される(例えば、この図面では水平方向に共に電気接続されている)複数のセル 102 (即ち、ストライプ)に分割される。相互接続部は、典型的には、スクライプと導体を用いてモジュールに形成される。しかしながら、このようなモジュール 100 の長さ L が 1 メートル以上であり得ることは留意すべきである。一方、典型的にはモジュールのほぼ全長 L に達する、(図 2 において寸法 W に対応する)相

10

20

30

40

50

互接続部の幅は、典型的に約700～1000 $\mu\text{m}$ であり、セル（即ち、ストライプ）の幅は、典型的には約1cmである。当業者によって理解されるように、図1は、典型的なモジュールの簡易化された一定の比率の縮尺ではない図であり、モジュールには、図1に示されていない他の受動的で能動的な要素、例えば、電極、保護ダイオード、端子が更に含まれ得る。更に、モジュールは、典型的には、外部接触部を含むことができ更に/又は環境的に封入される。

#### 【0004】

[0004]既知である相互接続部104は、直列抵抗の損失へ影響を受けにくい高電圧、低電力を供給するように製造される。例えば、12%効率の1 $\text{m}^2$ パネルは120ワットの電力を供給する。セルの動作電圧が0.6ボルトである場合には、電流は200アンペアである。抵抗損が $I^2R$ （ここで、 $I$ は電流であり、 $R$ は抵抗である）であり、導電性薄膜の抵抗が比較的高いので、ほとんどの電力が消費される。しかしながら、例えば、モジュールが300ストライプに分割された場合には、電圧は180ボルトで電流は0.56アンペアである。抵抗損は、89,000の倍率だけ減少する。

10

#### 【0005】

[0005]本譲受人が共同所有する同時係属中の出願第11/245,620号（AMAT-10468）によって、薄膜太陽光発電モジュールの相互接続部を形成する当該技術の状態が劇的に進歩した。この発明の開示内容は本明細書に援用されている。この発明の一態様には、ベース電極を曝す段差構造を含む切断部を形成するための単一のレーザスクライプの使用が含まれた。この発明の他の態様は、得られた相互接続部が従来の相互接続部より非常に狭くすることができ、より効率のよいモジュール構造につながるものであった。

20

#### 【0006】

[0006]同時係属中の出願に記載されるプロセスを、図1における106のような一つの相互接続領域の一部によって図2A～図2Eに示す。図2Aに示した最初の段差において、導体全体、半導体及びスタックコンタクト202-206は、ガラスのような基板208上に堆積される。一実施形態において、層202は、モリブデンのような金属又はZnOのようなTCOであり、層204は、CIGSのような半導体であり、層206は、ZnOのようなTCOである。一部の実施形態において、スタック全体は約2-3 $\mu\text{m}$ 厚である。

30

#### 【0007】

[0007]図2Bに示した次の段差において、スクライプ210は、底部導体202まで作られる。図2Cに示した第二スクライプ212をより小さな切断を用いて作り、曝された導電性の出っ張り214が生じる。これらのスクライプ210と212のいずれも、レーザ又は機械的スクライプ、又はこれらの組み合わせを用いて作ることができる。

#### 【0008】

[0008]スクライプが同時に作られる一実施形態において、（図面の向きに対して）右側よりも左側の方がより強いという点において、歪んだ強度プロファイルを有するレーザビームが用いられる。これは右側よりも左側の方がより深く切断することを示し、出っ張り214が生じる。他の実施形態において、二つのレーザ源が単一のファイバーに結合される。一つは、光子エネルギーが半導体のバンドギャップよりも小さいためにスタックを透過する、例えば、1064nmの波長を持つNd:YAGのような赤外線源である。これにより、導体202が優先的に切断される。第二はより短い波長源であり、例えば、半導体204（例えば、CIGS）を切断するが導体202を切断しない倍のNd:YAGと532nmである。第二の切断の幅は、20～50 $\mu\text{m}$ 程度であり、全体の幅 $W$ は、0.01～0.2cmほどに減少させることができ、以前に可能であったものよりも非常に狭い。

40

#### 【0009】

[0009]図2Dに示されるように、スクライプに続いて、絶縁体216が一方の壁上に堆積される。好ましい実施形態において、以下の自己整合法を用いて絶縁体216を堆積させる。ポリミド又はフォトレジストのような感光性ポリマーが、インクジェット、噴霧又

50

はローラのような多くの周知の方法のいずれを用いても全体のモジュールに適用される。ポリマーは、ガラスを通して裏側から露光される。これにより溝の中で自己整合の露光が行われる（即ち、導体層202は溝の部分を除いてフォトレジスト全てが露光されることを阻止する）。次に、ポリマーが現像され、溝に露光された（図面に示した向きに対して）左壁上のコーティングだけが残る。

【0010】

[0010]最後に、図2Eに示されるように、導体218を絶縁体216の上に堆積させ、左のセル220の最上部を右のセル222の底部に接続する。これによりセル220と222の間の直列接続が得られる。その後、切断部の全長（例えば、図1に示すモジュールにおける切断部の長さL）を、絶縁物質と導電物質で被覆して、相互接続部を形成する。

10

【0011】

[0011]同時係属中の出願の方法は以前に可能であったよりも許容され得る結果と非常に狭い相互接続部を与えるが、ある種の欠点を受けることがある。例えば、図2Bと図2Cに関連して述べた段差に用いられるレーザアブレーションは選択性が不十分であるので、左側のガラスを切断しつつ、右側の下に横たわる導体でアブレーションが停止する狭いプロセス窓が存在し得る。更に、レーザアブレーションは、それぞれが1メートル以上の長さの数百の切断が必要とされ得る多数の狭いストライプを有するパネルの処理能力が低いことがある。また更に、レーザアブレーションは、特に高アブレーション速度で行われる場合に、エッジ部に損傷を引き起こし得る。

【0012】

[0012]本譲受人が共同所有する同時係属中の出願第\_\_\_号（AMAT-10668）には、曝された導電性段差を形成するために別の手段が記載され、この開示内容は本明細書に援用されている。好ましい一実施形態において、このことは、単一層のフォトレジストと二回の露光を用いて行われた。この実施形態の一態様は、エッチングして導電性段差を形成することができる曝された自己整合領域を得るために基板の上にミラーから反射する裏面から曝した。しかしながら、溝のある段差が形成されると、多くの追加プロセスステップが側壁を絶縁するとともに導体を堆積させるのに必要となった。更に、米国特許出願第6,300,593号、同第6,559,411号、同第6,919,530号には全て薄膜太陽光発電材料をスクライプするレーザを用いたプロセスが記載されているので、上述したある種の欠点が示される。これらの引例はアイソレーション溝の中に絶縁体が示され、この絶縁を達成するために用いられる具体的な方法は開示されていないので、同時係属中の出願のプロセスを改善するのに使用できない。

20

30

【0013】

[0013]それ故、薄膜太陽光発電デバイスにおいて相互接続部を形成する上述した方法を悩ませる欠点の多くを克服することが望ましい。本発明の目的は、特にこのことを行うものである。

【発明の概要】

【0014】

[0014]本発明は、太陽光発電モジュールにおいて相互接続部を形成する方法を提供する。一態様によれば、本発明の方法は、従来の集積回路製造で行われるものと同様の処理ステップを含む。例えば、方法には、セルの間にアイソレーション溝を形成するためにマスクとエッチング、また、セルの間に相互接続部を形成するために使用し得る溝に隣接した導電性段差を形成するために追加のエッチングが含まれ得る。他の態様によれば、導電性段差を形成する方法は、例えば、モジュールの上にミラーを位置決めしてフォトレジストを基板の下からある角度で一回以上露光することやエッチングして導電性段差を露光することによって、自己整合させることができる。他の態様によれば、プロセスには、モジュールにグリッド線を形成して構造における電流輸送を改善するステップが含まれ得る。

40

【0015】

[0015]これらの多くの目的のために、本発明の薄膜太陽光発電モジュールにおいて相互接続部を形成する方法は、基板の上面に薄膜太陽光発電モジュール層のスタックを作製す

50

るステップと、スタックを完全に通って第一と第二のほぼ平行なエッジ部を有するアイソレーション溝を形成するが、溝の第一と第二のエッジ部に隣接したスタックの最上部にフォトレジストが残るステップと、溝の第一のエッジ部と隣接したフォトレジストの領域を露光するステップと、溝の第一のエッジ部に隣接したコンタクト段差を形成するために露光されたフォトレジストを経てスタックの一つ以上の層をエッチングするステップと、を含む。

【0016】

[0016]ある実施形態において、方法は、更に、溝の第二のエッジ部に隣接したスタックの最上部導体とコンタクト段差の間のコネクタを形成するステップとを含む。ある他の実施形態において、コネクタを形成するステップは、コンタクト段差を形成した後にある角度で導電物質を堆積させ、それによってコンタクト段差に隣接したスタックの壁を堆積から遮断する工程を含む。他のある実施形態において、コネクタを形成する方法は、コンタクトステップを形成した後にフォトレジストの追加の層を適用する工程と、溝の下から溝を通して基板を照射し、それによって溝の上と溝第一と第二のエッジ部に隣接して追加のフォトレジストを露光する工程と、露光されていない追加のフォトレジストを残しつつ、露光された追加のフォトレジストを除去する工程と、基板上に導電物質を堆積させる工程と、露光されていない追加のフォトレジストを除去し、それによってコネクタを備える導電物質を残す工程を含む。

10

【0017】

[0017]本発明のこれらの多くの態様と特徴は、添付の図面と共に本発明の個々の実施形態の以下の説明を見る際に当業者に明らかになるであろう。

20

【0018】

[0023]以下に図面に用いられる符号を記載する。この説明は、限定するよりは具体的に説明するものであり、当業者は、本発明の範囲内でありながら種々の置換や修正が行われ得ることを理解する。

【好適実施形態の詳細な説明】

【0019】

[0024]ここで、当業者が本発明を実施することができるように本発明の説明的例として示される図面によって本発明を詳述する。特に、以下の図面と例は、本発明の範囲を単一の実施形態に限定することを意味せず、他の実施形態も記載した又は図示した要素の一部又は全ての交換によって可能である。更に、本発明のある要素が既知の構成要素を用いて部分的に又は完全に実施され得る場合、本発明の理解に必要なこのような既知の構成要素の一部だけが記載され、このような既知の構成要素の他の部分の詳細な説明は、本発明が不明瞭にならないように省略される。本明細書において、一つだけの構成要素を示す実施形態は限定とみなすべきではなく、むしろ、本発明は、複数の同一構成要素を含む他の実施形態を包含するものであり、本明細書に明白にことわらない限り、逆もまた同じである。更に、出願人は、明細書又は特許請求の範囲におけるいかなる用語も明白にそれだけで示されない限りまれな又は特別な意味とみなさないものである。更に、本発明は、説明によって本明細書に示される既知の構成要素に現在及び将来既知の等価物を包含する。

30

【0020】

[0025]一般に、本発明は、従来のIC製造プロセスと同様のプロセスを用いる薄膜太陽光発電デバイスにおける相互接続部を形成する方法に関する。このようなプロセスは、レーザアブレーションを必要とせず、含まないので、レーザアブレーションに関連のある欠点の多くを避けることができる。更に、本発明は、IC製造プロセスを用いる際に固有のある自己整合と拡張可能性を用いる。

40

【0021】

[0026]本発明による薄膜太陽光発電モジュールにおいてセルの間にコンタクト段差を形成するステップを含む相互接続部の形成のためのプロセスの流れの一例の実施形態を図3A-図3Gに示す。図が一定の比率で縮尺されてなく、また、あるプロセスステップに示される異なる層と要素の相対寸法が、本発明のある態様を明瞭にするために誇張したり過

50

小したりすることは留意すべきである。種々の層と特徴部の例示的寸法が適当な場合に説明に明記されるが、図面は限定よりむしろ、照射を意図している。

【0022】

[0027] 図3Aに示されるように、この実施形態におけるプロセスの流れは、3mm厚の板ガラスのような基板308上の出発物質のスタック300から始まる。この実施形態において、スタック300は、ガラス基板308に接触した不透明な金属電極-典型的にはモリブデン-に対応する $0.1\mu\text{m}$ 層306と、上面上の透明な電極-典型的にはアルミニウムでドーパされたZnO-に対応する $1\mu\text{m}$ 層302とを含む。プロセスは、また、 $\text{Si}$ 、 $\mu\text{C}:\text{Si}$ 、マイクロモルフのような他の種類の薄膜モジュールと用いることができ、この場合、透明電極はガラスに接触しているのがよく、金属対極は最上部上にある。このプロセスの流れの場合、半導体層304は、 $0.07\mu\text{m}$ のCdSバッファ層の下の $2\mu\text{m}$ のCIGSであるが、他の適した物質はCIS、 $\text{Si}$ 、 $\mu\text{C}:\text{Si}$ 、CdTe、又は複数の物質のスタックを含む他のいかなる適切な物質も使用することができ、バッファ層は含まれる必要がない。

10

【0023】

[0028]  $\text{SiO}_2$ のような追加の物質層がZnOを保護するためにスタックの最上部に添加し得ることは留意すべきである。他の保護層物質、例えば、BARC又はBCBも可能である。

【0024】

[0029] プロセスの流れにおける最初のステップは、ガラスにアイソレーション切断を行うことである。好ましい一実施形態において、このことは、本明細書に詳述されるように、レーザ又は機械的スクライブよりもエッチングプロセスで行われる。例えば、図3Bに示すこの実施形態において、フォトレジストの層312は、噴霧、浸漬又はロールオンプロセスを用いてモジュールに適用される。厚さは $1-10\mu\text{m}$ であるのがよい。 $30\mu\text{m}$ の広いラインは、上に(図示)又は基板と接触して約 $10\mu\text{m}$ にぶらさがったマスク310と対応するアパーチャ316を用いたフォトレジストにおいて曝される。

20

【0025】

[0030] 図3Cにおいて、レジストが生じ、アイソレーション切断部318をウエットエッチング又はドライエッチングを用いてガラスまでエッチングする。一例の段階的ウエットエッチングプロセスにおいて、 $\text{HCl}$ 又は $\text{CH}_3\text{COOH}$ 溶液を用いてZnO層をエッチングすることができ、その後、 $\text{H}_2\text{SO}_4 + \text{HNO}_3$ プロセスを用いてCIGS層をエッチングすることができ、その後、 $\text{H}_3\text{PO}_4 + \text{CH}_3\text{COOH} + \text{HNO}_3$  (一般にPANエッチングと呼ばれる)プロセスを用いてMo層をエッチングすることができる。CIGS層エッチングプロセスが、それ自体において、また、それ自体についてユニークで新規であることは留意すべきであり、このCIGSエッチングプロセス又は代替的CIGSエッチングプロセスを行う種々の例示的方法は、同時係属中の出願第\_\_\_号(AMAT-10936)により詳細に記載され、この開示内容は本明細書に援用されている。更に、以下により詳細に説明される本発明の態様は、アイソレーション切断部318が続いて自己整合処理のマスクのアパーチャとして作用することである。ガラスまでエッチングを行った後、例えば、 $\text{CF}_4$ 化合物を生成する炭素ガスとフッ素ガスによるプラズマプロセスを用いて絶縁体320を堆積させる。エッチングプロセスが好ましいが、代替的实施形態は機械的プロセス又はレーザスクライブプロセスを用いることができる。

30

40

【0026】

[0031] 図3Dは、好ましい一実施形態によると導電性段差又はコンタクト段差を形成する方法を開始する次のステップを示す図である。同時係属中の出願第\_\_\_号(AMAT-10668)により詳細に示される技術に従って、リフレクター又はミラー322が上面(例えば、 $50\mu\text{m}$ )に密接に近接して位置し、照射はガラス基板308の下面からある角度で入射する。光はミラーから反射し、すでに形成されたスクライブ318に隣接してフォトレジストの領域を露光する。それ故、このように曝されると存在するスクライブに自己整合し、同時係属中の出願に記載される式による幅で段差が生じる。

50

## 【 0 0 2 7 】

[0032]ミラーと基板間の空間を一定に保つことは好ましいことである。一実施形態において、ミラーは基板を損傷させずに一定の距離空間を与えるソフトスペーサを持つ。他の実施形態において、透明な薄膜 3 2 8 が基板の表面の上に広がっているので、露光は薄膜の上面から反射する。例えば、薄膜 3 2 8 は、透明なマイラーであるのがよく、上面からの反射を増大するために、上面は、例えば、アルミニウムを含む反射コーティング 3 2 2 を持つことができる。他の別法において、反射コーティングを含まない透明なマイラー膜 3 2 8 は、その上に配置された別々の反射体又はミラー 3 2 2 に一様なスペーサを与えるために使用し得る。

## 【 0 0 2 8 】

[0033]露光と現像後、エッチングを行って導電性段差 3 2 4 が形成される。このことは、ドライエッチングか又はウエットエッチング、又はこれらの組み合わせで行うことができる。溝 3 1 8 を形成する以前のエッチングプロセスのように、エッチング化学を、セルスタックの各層を選択的に進行させるように変化させることができる。一部の実施形態において、エッチングは、底部導体に達したときに停止させる（C I G S の場合はモリブデン、又は  $Si$  又は  $\mu C : Si$  の場合は  $ZnO$ ）。他の場合において、エッチングは半導体層において停止させることができる。例えば、 $Si$  又は  $\mu C : Si$  において、半導体は、底部の近傍で多量にドーパされ、この多量にドーパされた領域への接触は許容され得る。

## 【 0 0 2 9 】

[0034]図 3 E に示されるように、図面の向きに対して溝 3 1 8 の左の隣接した領域から透明なフォトレジストに反対の方向から入射する光で溝 3 1 8 を通る露光が繰り返される。スタック 3 0 0 の最上部からのこの領域におけるフォトレジストの現像と除去に続いて、スタック 3 0 0 の表面が相互接続部の金属に対して良好に接触することを確実にするために洗浄ステップを行うことができる。

## 【 0 0 3 0 】

[0035]図 3 F に示されるように、ここで、蒸着のような方向性プロセスを用いて金属 3 2 6 が堆積される。例えば、 $A1$  は約  $45^\circ$  の角度で蒸着を用いて堆積される。残っているフォトレジスト 3 1 2 がシャドウマスクとして働くので、金属は左セルの最上部に（図面の向きに対して）、左側壁の下に、また、導電性段差 3 2 4 にのみ堆積される。右側壁 3 3 0 はシャドウマスクのために被覆されない。

## 【 0 0 3 1 】

[0036]レジスト除去後の最終構造を図 3 G に示す。図 3 G に示されるように、金属相互接続部 3 3 2 は、アイソレーション溝 3 1 8（図面に対して）の左のセルの最上部から右のセルの導電性段差 3 2 4 まで続く。絶縁体 3 2 0 は、溝 3 1 8 に残るので、セルの間を更に絶縁する。

## 【 0 0 3 2 】

[0037]図 3 E に示すステップにおいて、第二露光を最上部からシャドウマスクを通して行ってグリッド線を形成することが可能であることは留意のこと。この場合、マスクは目視で整列させることができる。例えば、存在しているグリッド線を強調するために基板を通して光を示すことができる。一実施形態において、溝のラインパターンに重なる開口部を持つ、マスクを通る光の透過率を最大にすることによってマスクがグリッド線に整列する。この最大は、マスクが正確に溝パターンに重なるときに得られる。一例において、グリッド線は、セルの一方のエッジ部から各ストライプのもう一方まで完全に溝 3 1 8 のほぼ垂直の方向で  $ZnO / TCO$  最上層を切断するので、セルの伝導度が低下する。グリッド線は、一例として、約  $3 \mu m$  に分けられることができる。

## 【 0 0 3 3 】

[0038]第二の例示的プロセスの実施形態を、図 4 A - 図 4 G に関して以下に記載する。

## 【 0 0 3 4 】

[0039]スタック 4 0 0 においてアイソレーション溝を形成するための図 4 A と図 4 B の

10

20

30

40

50



プロセスステップは、実質的に図3Aと図3Bに関して説明したように実施することができる。前の実施形態のように、スタック400は、ガラス基板408と接触している不透明な金属電極-典型的にはモリブデン-に対応する層406と、上面上に透明電極-典型的にはアルミニウムでドーブされたZnOに対応する層402とを含む。半導体層404は、適切ないかなる金属：CIGS、CIS、 $\mu\text{C}:\text{Si}$ 、 $\mu\text{C}:\text{Si}$ 、CdTe、又は複数の物質のスタックであり得る。前の実施形態のように、スタックの上面にSiO<sub>2</sub>層を追加してZnOを保護することができる。他の保護層物質、BARC又はBCBも可能である。

#### 【0035】

[0040]しかしながら、前の実施形態と対照的に、図4Bでのプロセスが完了した後に絶縁体が堆積されない。代わりに、以下により詳細に説明されるように、角度のあるリソグラフィを用いて導電性段差が形成される。

#### 【0036】

[0041]より具体的には、図4Bと図4Cにおいて、アパーチャ416を有するマスク410を通して露光されたフォトレジストの部分が現像され、基板まで下にエッチングされて溝418を形成する。前の実施形態に記載される多段エッチングプロセスは、プロセスがそれぞれの層について調整される場合に使用し得る。しかしながら、ZnOの下を切り取った部分がいずれの実施形態においても問題になり得ることは留意すべきである。従って、ZnOエッチング後にポストバークを行ってZnOの上にレジストを下げる。

#### 【0037】

[0042]次に、図4Dに示されるように、前の実施形態と同様に、溝418を通してある角度で入射する光がミラー422（例えば、マイラー膜428の表面上の反射体）から反射してフォトレジスト412の隣接した部分を露光する。

#### 【0038】

[0043]その後、図4Eにおいて、フォトレジストを除去し、金属層406まで下にエッチングが行われ、導電性段差424が残る。金属層406までの下への多段階エッチングは、前の実施形態のようにこのエッチングについても行われ得る。次に、薄い（例えば、0.1 $\mu\text{m}$ 厚）絶縁体430が適用される。これは、ポリマー膜、二酸化シリコン又は窒化シリコンのようなCVD誘電体、又は多くの他の膜のいずれでもあり得る。MOSFETプロセスにおいてゲートの側面を被覆するために用いられるスペースプロセスと同様に、絶縁体は、ウエット又はドライエッチングプロセスを用いて最上部からエッチングされる。これにより、図4Fに示されるように、垂直の壁の上に絶縁体残渣が残し、絶縁が得られる。

#### 【0039】

[0044]図4Gに示されるように、フォトレジスト層432が構造に再び適用され、溝418を通して裏側から露光される。このステップについて、商標登録されBrewer Scienceから入手できるProLift100のようなリフトオフレジストの2 $\mu\text{m}$ 層を、以下からより明らかになるように、層432に用いることができる。更に、この場合、図4Gと図4Hに示されるように、光が広い範囲の角度で入射することができ、それによって開口部のレジストと隣接のレジストが露光される。例えば、このことは、基板がランプの上のコンベヤトラック上に乗るにつれて、水銀灯のような平行でない光源で下から照射することによって行われ得る。ある場合には、露光の側面の範囲を増大するためにレジストを過剰露光することが望ましいことがある。この広い開口部の効果は、セルの最上部から溝418の左（図面の向きに対して）と導電性段差424の左のエッジ部の最上部までレジストを取り除くことである。

#### 【0040】

[0045]次に、図4Hに示されるように、0.3 $\mu\text{m}$ 層のAlのような金属434を基板の上に堆積させ、最後に図4Iに示されるように、残っているフォトレジスト432を除去してフォトレジストで覆われた領域から金属をリフトオフする。図4Iに示されるように、これにより左のセルの最上部を右の底部に接続する金属が残る。これがより経済的で

10

20

30

40

50

あるので、導体の堆積にスパッタリングを用いることが好ましい。これにより、クリーンなリフトオフが得られるようにレジストの境界でコーティングの切断を確実にするために上記のリフトオフレジストの使用が強いられる。しかしながら、一部の実施形態において、金属蒸着が用いられる。

【0041】

[0046]最後の構造を図4Iに示す。図4Iに示されるように、この例において、絶縁体430は、溝418の左(図面の向きに対して)までセルの壁に残るので、金属が露光したエッジ部でセルが短くなることを防止する。

【0042】

[0047]他の可能な実施形態を図5A~図5Iに示す。

10

【0043】

[0048]スタック500におけるアイソレーション溝を形成するための図5A~図5Iにおけるプロセスステップは、実質的に図4A~図4Cに関して説明されるように実施し得る。この実施形態において、スタック500は、ガラス基板506と接触させた不透明な金属電極-典型的にはモリブデン-に対応する層504を含む。しかしながら、この実施形態において、プロセスのこの段階で、表面上に透明電極に対応する層がない。半導体層502は、適切ないかなる物質適した金属: CIGS、CIS、: Si、 $\mu$ C: Si、CdTe、又は上述した複数の物質のスタックであり得る。

【0044】

[0049]図5Bと図5Cにおいて、アパーチャ516を有するマスク510を通して露光されたフォトレジスト512の部分を現像し、基板まで下にエッチングして溝518を形成する。次に、図5Dに示されるように、前の実施形態と同様に、溝418を通してある角度で入射する光は、ミラー522(例えば、透明なマイラー膜528の最上部に被覆又は載置している反射体)から反射されて、フォトレジスト512の隣接した部分を露光する。

20

【0045】

[0050]その後、更に前の実施形態と同様に、図5Eにおいて、フォトレジストを除去し、半導体層502を通してエッチングを行い、導電性段差524が残る。次に、薄い絶縁体530を適用する。これは、ポリマー膜、二酸化シリコン又は窒化シリコンのようなCVD誘電体、又は多くの他の膜のいずれでもあり得る。MOSFETプロセスにおいてゲートの側面を被覆するために用いられるスペースプロセスと同様に、ウェット又はドライエッチングプロセスを用いて最上部から絶縁体をエッチングする。これにより、図5Fに示されるように、垂直壁上に絶縁体残渣530が残り、絶縁が得られる。その後、更に図5Fに示されるように、ZnOのようなTCOの $0.7\mu\text{m}$ 層508が堆積される。

30

【0046】

[0051]次に、図5Gに示されるように、フォトレジスト層532(例えば、Shipley 3612のようなポジ型フォトレジスト)が構造に適用され、溝518を通して裏側からある角度で露光される。その後、フォトレジストを現像し、下に横たわるZnOを通して、導電性段差524までエッチングする。その後、残っているフォトレジストを除去する。このステップには、二つの露光が必要であり、一つは、穴518を取り除き、続いて角度を付けて露光するのがよいことは留意すべきである。別のプロセス(自己整合されない)において、最初のマスクは移動し、ZnOは右のエッジ部の上に除去され、残っているZnOは左のセルの最上部と導電性エッジ部の間の接続を形成している(図面の向きに対して)。

40

【0047】

[0052]図5Hに示されるように、次のステップは、新たなフォトレジスト層536(例えば、ProLift 100のようなリフトオフレジストの層の最上部上のShipley 3612のようなポジ型フォトレジスト)を適用するステップと、溝518を通して追加露光を行うステップを含む。この場合、光は、例えば、上記の平行でない光源を用いて照射することによって広い範囲の角度にわたって入射し、それによって、図5Hと図5I

50

に示されるように、開口部の上のレジストと隣接のレジストを露光する。ある場合には、露光の側方範囲を増大するためにレジストを過剰露光することが望ましい。この広い開口部の効果は、溝 5 1 8 の左のセルの上部（図面に向きに対して）と導電性ステップ 5 2 4 の左のエッジ部の最上部からレジストを除去することである。

【 0 0 4 8 】

[0053]最後に、図 5 I に示されるように、0.3 μm 層のアルミニウムのような金属層 5 3 4 を基板の上に堆積し、次に図 5 J に示されるように、フォトレジストで覆われた領域から金属をリフトオフするようにフォトレジスト 5 3 6 が除去される。これにより、図 5 J に示されるように、左のセルの最上部を右の底部に接続する金属が残る。導体の堆積には、これがより経済的であるので、スパッタリングを用いることが好ましい。これにより、クリーンなリフトオフが得られるようにレジストの境界でコーティングの切断を確実にするために上記リフトオフレジストの使用が強いられる。しかしながら、一部の実施形態において、金属蒸着が用いられる。

10

【 0 0 4 9 】

[0054]最後の構造を図 5 J に示す。図 5 J に示されるように、絶縁体 5 3 0 の一部は、図面の向きに対して溝 5 1 8 の左のセルの側壁上に残るので、導体がセルを短くすることを防止する。側壁上の絶縁体により、露光された接合エッジ部が保護されると共に露光したエッジ部の不動態化を得ることができる。

【 0 0 5 0 】

[0055]本発明を特にその好ましい実施形態によって記載してきたが、形態と詳細の変更や修正が本発明の精神と範囲から逸脱されることなく行われてもよいことは当業者に容易に明らかでなければならない。添付の特許請求の範囲はこのような変更や修正を包含することを意図するものである。

20

【 図面の簡単な説明 】

【 0 0 5 1 】

【 図 1 】図 1 は、相互接続部で分けられた薄膜太陽光発電セルの従来のもジュールの平面図である。

【 図 2 】図 2 A - 図 2 E は、同時係属中の出願による薄膜太陽光発電セルの間に相互接続部を形成するプロセスを示す図である。

【 図 3 】図 3 A - 図 3 G は、本発明の好ましい一実施形態による薄膜太陽光発電セルの間に相互接続部を形成するプロセスを示す図である。

30

【 図 4 】図 4 A - 図 4 I は、本発明の好ましい他の実施形態による薄膜太陽光発電セルの間に相互接続部を形成するプロセスを示す図である。

【 図 5 】図 5 A - 図 5 J は、本発明の好ましい他の実施形態による薄膜太陽光発電セルの間に相互接続部を形成するプロセスを示す図である。

【 符号の説明 】

【 0 0 5 2 】

2 0 2 ... 金属、2 0 4 ... 半導体、2 0 6 ... T C O、2 0 8 ... 基板、2 1 0 ... 第一スクライプ、2 1 2 ... 第二スクライプ、2 1 4 ... 導電性の出っ張り部、2 1 6 ... 絶縁体、2 1 8 ... 導体、2 2 0 ... 最初のセル、2 2 2 ... 次のセル、3 0 0 ... スタック、3 0 2 ... 最上導体層、3 0 4 ... 半導体層、3 0 6 ... 下に横たわる導体、3 0 8 ... 基板、3 1 0 ... マスク、3 1 2 ... フォトレジスト層、3 1 6 ... アパーチャ、3 1 8 ... アイソレーション溝、3 2 0 ... 絶縁体、3 2 2 ... 反射体、3 2 4 ... コンタクト段差、3 2 6 ... 金属、3 2 8 ... 透明膜、3 3 0 ... 側壁、3 3 2 ... コネクタ、4 0 0 ... スタック、4 0 2 ... 最上導体層、4 0 4 ... 半導体層、4 0 6 ... 下に横たわる導体、4 0 8 ... 基板、4 1 0 ... マスク、4 1 2 ... フォトレジスト層、4 1 6 ... アパーチャ、4 1 8 ... アイソレーション溝、4 2 2 ... 反射体、4 2 4 ... コンタクト段差、4 2 8 ... 透明膜、4 3 0 ... 絶縁体、4 3 2 ... 追加のフォトレジスト、4 3 4 ... 金属、5 0 0 ... スタック、5 0 2 ... 半導体層、5 0 4 ... 下に横たわる導体、5 0 6 ... 基板、5 0 8 ... 最上導体層、5 1 0 ... マスク、5 1 2 ... フォトレジスト層、5 1 6 ... アパーチャ、5 1 8 ... アイソレーション溝、5 2 2 ... 反射体、5 2 4 ... コンタクト段差、5

40

50

2 8 ... 透明膜、5 3 0 ... 絶縁体、5 3 2 ... 追加のフォトレジスト、5 3 4 ... 金属、5 3 6 ... 追加のフォトレジスト。

【 図 1 】

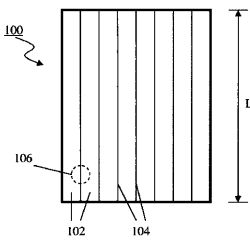
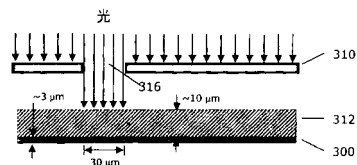


FIG. 1  
(PRIOR ART)

【 図 3 B 】



【 図 2 】

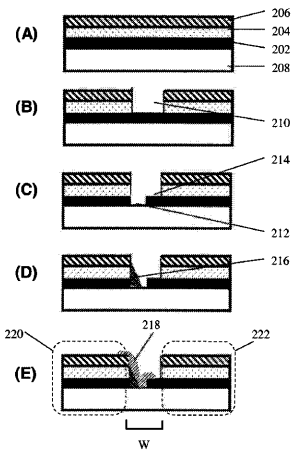
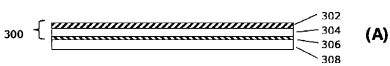


FIG. 2  
(PRIOR ART)

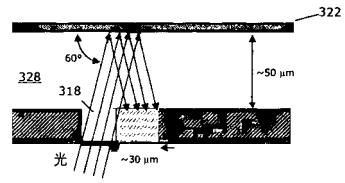
【 図 3 A 】



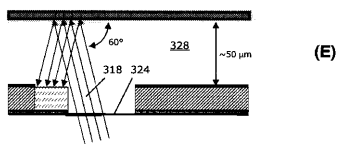
【 図 3 C 】



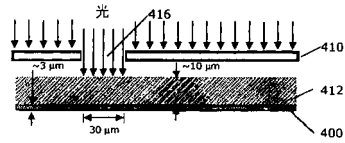
【 図 3 D 】



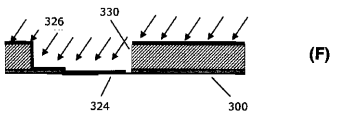
【 図 3 E 】



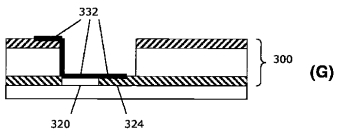
【 図 4 B 】



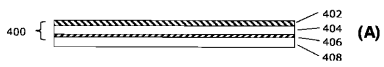
【 図 3 F 】



【 図 3 G 】



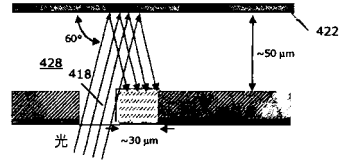
【 図 4 A 】



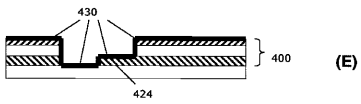
【 図 4 C 】



【 図 4 D 】



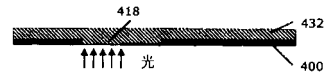
【 図 4 E 】



【 図 4 F 】



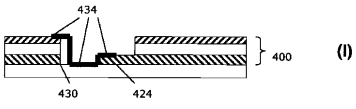
【 図 4 G 】



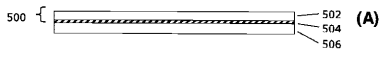
【 図 4 H 】



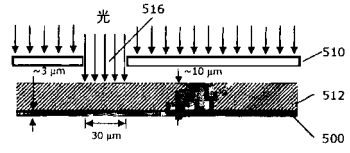
【 図 4 I 】



【 図 5 A 】



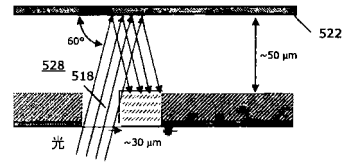
【 図 5 B 】



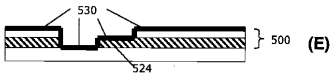
【 図 5 C 】



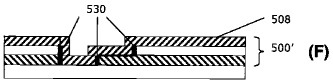
【 図 5 D 】



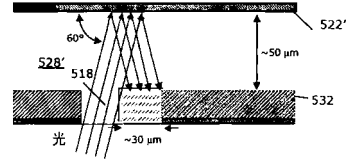
【 図 5 E 】



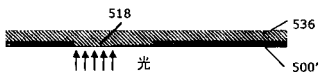
【 図 5 F 】



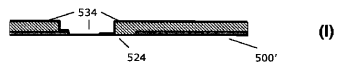
【 図 5 G 】



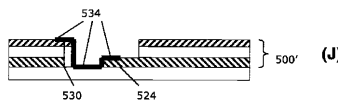
【 図 5 H 】



【 図 5 I 】




【 図 5 J 】





## 【 国際調査報告 】

INTERNATIONAL SEARCH REPORT		International application No. PCT/US07/65521
<b>A. CLASSIFICATION OF SUBJECT MATTER</b>		
IPC: G03F 7/00(2006.01);G03F 1/00(2006.01);H01B 13/00(2006.01);H01L 21/02(2006.01)		
USPC: 430/320,311;216/18;257/E21.026,E21.027,E21.587 According to International Patent Classification (IPC) or to both national classification and IPC		
<b>B. FIELDS SEARCHED</b>		
Minimum documentation searched (classification system followed by classification symbols) U.S. : 430/320, 311; 216/18; 257/E21.026, E21.027, E21.587		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched NONE		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) Please See Continuation Sheet		
<b>C. DOCUMENTS CONSIDERED TO BE RELEVANT</b>		
Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X --- Y	US 4,278,473 A (Borden) 14 July 1981 (14.07.1981), see column 4, lines 1-44, column 5, lines 52-67, see column 6, 1-47, and figures 1a-1c.	1,3-4,6-16, 20 2, 5, 17-19
Y	US 4,229,265 A (Kenworthy) 21 October 1980 (21.10.1980), see column 4, lines 50-68, and column 5, lines 1-14, and figures 9-11.	2, 5, 17-19
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input type="checkbox"/> See patent family annex.		
* Special categories of cited documents:		
"A" document defining the general state of the art which is not considered to be of particular relevance	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention	
"E" earlier application or patent published on or after the international filing date	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone	
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art	
"O" document referring to an oral disclosure, use, exhibition or other means	"&" document member of the same patent family	
"P" document published prior to the international filing date but later than the priority date claimed		
Date of the actual completion of the international search 16 July 2008 (16.07.2008)	Date of mailing of the international search report 22 JUL 2008	
Name and mailing address of the ISA/US Mail Stop PCT, Attn: ISA/US Commissioner for Patents P.O. Box 1450 Alexandria, Virginia 22313-1450 Facsimile No. (571) 273-3201	Authorized officer Mark F Huff Telephone No. (571) 272-1200 DEBORAH A. THOMAS PARALEGAL SPECIALIST 	

**INTERNATIONAL SEARCH REPORT**

International application No.  
PCT/US07/65521

**Continuation of B. FIELDS SEARCHED Item 3:**

East Database. Search terms: photovoltaic cell, solar cell, photoresist, resist, expos\$4, back\$4expos\$4, reflector, mirror, groove, via, trench, conduct\$4, stack, laminate, pattern, mask, reverse expos\$4, CIGS, CdTe, ZnO, TCO, contact, interconnect\$4

## フロントページの続き

(81)指定国 AP(BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), EP(AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, LV, MC, MT, NL, PL, PT, RO, SE, SI, SK, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW

(72)発明者 ボーデン, ピーター, ジー.

アメリカ合衆国, カリフォルニア州, サン マテオ, セヴィル ウェイ 118

Fターム(参考) 5F043 AA13 AA21 BB12 BB14 GG02

5F051 AA10 CB21 EA09 EA10 EA11 EA14 FA02 FA06 FA13 FA15

GA03