



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2017-0108140
(43) 공개일자 2017년09월26일

(51) 국제특허분류(Int. Cl.)
H02H 3/087 (2006.01) H01H 33/59 (2006.01)
H01H 9/54 (2006.01) H02H 3/02 (2006.01)
(52) CPC특허분류
H02H 3/087 (2013.01)
H01H 33/596 (2013.01)
(21) 출원번호 10-2017-7024198
(22) 출원일자(국제) 2016년01월28일
심사청구일자 없음
(85) 번역문제출일자 2017년08월29일
(86) 국제출원번호 PCT/EP2016/051745
(87) 국제공개번호 WO 2016/120357
국제공개일자 2016년08월04일
(30) 우선권주장
15153334.6 2015년01월30일
유럽특허청(EPO)(EP)

(71) 출원인
제네럴 일렉트릭 테크놀로지 게엠베하
스위스 5400 바덴 브라운 보베리 슈트라세 7
(72) 발명자
뒤프라즈 장-피에르
프랑스 브레솔 01360 루트 드 다그뉴 534
(74) 대리인
김태홍, 김진희

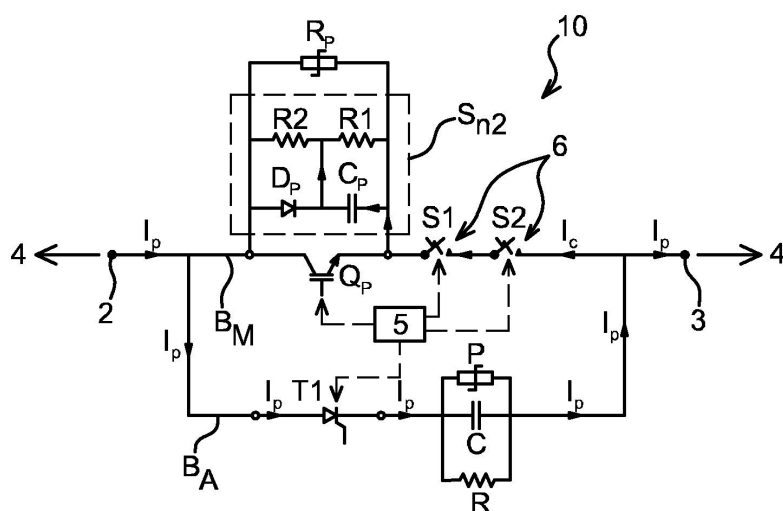
전체 청구항 수 : 총 6 항

(54) 발명의 명칭 역전류 발생을 구비한 DC 회로 차단기

(57) 요약

본 발명은 메인 브랜치(B_M), 및 메인 브랜치와 전기적으로 병렬인 보조 브랜치(B_A)를 포함하는 회로 차단기 디바이스(10)를 제공하고, 메인 브랜치는 적어도 하나의 반도체 스위치(Q_P)를 구성하는 차단기 셀과 직렬인 적어도 하나의 기계적 스위치-단로기($S1, S2$), 및 적어도 하나의 차단기 셀과 병렬인 스너버 회로($Sn2$)를 포함하고, 스너버 회로는 에너지 저장 소자(C_P)를 포함하고, 기계적 스위치 단로기($S1, S2$)는 제 1 동작 모드에서 메인 브랜치에 전류가 선택적으로 흐르게 하도록, 또는 제 2 동작 모드에서 메인 브랜치로부터 보조 브랜치로 전류를 정류하도록 스위칭가능하고, 스너버 회로($Sn2$)는 에너지 저장 소자(C_P)를 방전시킴으로써 메인 브랜치로부터 보조 브랜치로 전류가 정류될 때, 메인 브랜치에서 역전류를 생성하도록 배치된 블리더 저항기($R2$)를 더 포함한다.

대표도 - 도3a



(52) CPC특허분류

H01H 9/54 (2013.01)

H02H 3/021 (2013.01)

명세서

청구범위

청구항 1

회로 차단기 디바이스(10)에 있어서,

메인 브랜치(B_M); 및

상기 메인 브랜치와 전기적으로 병렬인 보조 브랜치(B_A)

를 포함하고,

상기 메인 브랜치는, 적어도 하나의 반도체 스위치(Q_P)로 구성된 차단기 셀과 직렬인 적어도 하나의 기계적 스위치-단로기(switch-disconnector)(S_1 , S_2), 및 적어도 하나의 차단기 셀과 병렬인 스너버 회로(snubber circuit)(Sn_2) - 상기 스너버 회로는 에너지 저장 소자(C_p)를 포함함 - 를 포함하고,

상기 기계적 스위치 단로기(S_1 , S_2)는, 제 1 동작 모드에서 상기 메인 브랜치에 전류가 선택적으로 흐르게 하도록, 또는 제 2 동작 모드에서 상기 메인 브랜치로부터 상기 보조 브랜치로 전류를 정류(commutate)하도록 스위칭가능하고,

상기 스너버 회로(Sn_2)는, 상기 에너지 저장 소자(C_p)를 방전시킴으로써 상기 메인 브랜치로부터 상기 보조 브랜치로 전류가 정류될 때, 상기 메인 브랜치에서 역전류(counter current)를 생성하도록 배치된 블리더 저항기(bleeder resistor)(R_2)를 더 포함하는 것인, 회로 차단기 디바이스(10).

청구항 2

제 1 항에 있어서,

상기 스너버 회로(Sn)는 상기 에너지 저장 소자(C_p)와 직렬로 접속된 다이오드(D_p)를 포함하고, 상기 블리더 저항기(R_2)는 상기 다이오드와 병렬로 배치되는 것인, 회로 차단기 디바이스.

청구항 3

제 1 항 또는 제 2 항에 있어서,

상기 적어도 하나의 차단기 셀과 병렬인 서지 피뢰기(surge arrester)(R_p)를 더 포함하는, 회로 차단기 디바이스.

청구항 4

제 1 항 또는 제 2 항에 있어서,

상기 보조 브랜치(B_A)는 캐패시터(C), 저항기(R), 및 서지 피뢰기(P)의 병렬 접속으로 구성된 스위칭-지원(switching-assistance) 모듈과 직렬인 적어도 하나의 사이리스터(T_1)를 더 포함하는 것인, 회로 차단기 디바이스.

청구항 5

전력 시스템에 있어서,

직류를 반송하도록 배치된 송신 라인; 및

상기 송신 라인에서 직류의 흐름을 제어가능하게 단절(discontinuation)시키기 위해 상기 송신 라인에 커플링된, 제 1 항 내지 제 4 항 중 어느 한 항에 따른 회로 차단기 디바이스

를 포함하는, 전력 시스템.

청구항 6

제 5 항에 있어서,

고전압 직류(High Voltage Direct Current) 전력 송신 시스템을 포함하는, 전력 시스템.

발명의 설명

기술 분야

[0001] 본 발명은 고전압 직류(high voltage direct current; HVDC) 전력 송신에 사용하기 위한 회로 차단기 디바이스에 관한 것이다.

배경 기술

[0002] 송전망 사업자들(Grid operators)은 장거리에 효율적으로 높은 전력을 반송하기 위해 점점 더 고전압 직류(HVDC)를 사용한다. 주된 이유는 그러한 고전력 장거리 링크에 대해 직류(DC)가 용량성 또는 유도성 손실없이 전력을 송신할 수 있기 때문에 교류 (AC)보다 우수하다는 것이다.

[0003] DC 변환소는 또한 해당 네트워크의 주파수 및 위상을 디커플링함으로써 연관 AC 네트워크의 안정성을 향상시킨다. 따라서 HVDC 링크는 풍력 또는 태양 에너지와 같은 분산된 그리고 간헐적인 소스의 전력 기여의 성장에 의해 과제가 되는 그리드 안정화에 매우 유용하다.

[0004] 전력 네트워크에서의 핵심 요소는 회로 차단기이다. 그 역할은 네트워크를 보호하여, (예를 들어, 벼락 또는 해저 케이블의 파손에 뒤이어) 오작동하는 요소의 전류를 신속하게 차단함으로써 고장 또는 정전을 방지하는 것이다. 이 방법으로, 이것은 결함을 나머지 그리드로부터 격리한다. 회로 차단기는 AC이든 DC이든 간에 복잡한 상호접속된 그리드를 보호하는데 중요하다.

[0005] AC 네트워크에서, 전류는 제로를 통과하여(50Hz 네트워크에 대해 초당 100회) 주기적으로 구동되며, 전류 제로는 인터럽트(interrupt)를 위한 이상적인 순간이다.

[0006] 그러나, DC 네트워크에서 자연적인 전류 제로는 없으며, 중요한 기술적 과제 중 하나는 상송을 멈추지 않는 결함 전류이다.

[0007] 전류 제로의 부재에서, 회로 차단기의 스위치에 의해 분리된 접점 사이에 전기 아크가 생성된다. 이로 인해 접점이 저하됨으로써, 절연 내력에 악영향을 미치고 스위치의 수명을 단축시킨다.

[0008] 그에 따라 인위적인 전류 제로를 생성할 수 있는 소자를 구비한 DC 차단기가 개발되었다.

[0009] 도 1에 나타난 바와 같이, 예를 들어 Dag Andersson Dr. 및 Anders Henriksson부터의, "Passive and Active DC Breakers in the Three Gorges - Changzhou HVDC Project"(Cigre International Conference on Power Systems, Wuhan, China, 3-5 September, 2001, Page 391) 기사에 기재된바와 같이, 그러한 인위적인 전류 제로는 회로 차단기(B)에 병렬로 LC 발진 회로를 추가함으로써 달성될 수 있다. 여기서 LC 회로는 영구적으로 사전 충전된 인덕터(L), 인터럽터(I) 및 캐패시터(C)의 일련의 배열을 포함한다.

[0010] 도 1의 DC 차단기는 병렬로 3개의 브랜치(branch): 전류가 정상 상태로 흐르는 차단기(B)를 구비한 로우-임피던스 브랜치(메인 브랜치), LC 회로를 구비한 보조 브랜치, 및 서지 피뢰기(P)를 구비한 에너지 업소버(energy absorber) 브랜치를 포함한다.

[0011] 스위칭 시나리오는 2단계 프로세스이다.

[0012] - 단계 1: 차단기(B)의 폐쇄 위치에서, 전류는 메인 브랜치를 통해 흐르고, 보조 및 에너지 업소버 브랜치는 어떤 역할도 하지 않는다. 트립 명령시, 메인 브랜치로부터 보조 브랜치로 전류 정류를 개시하기 위해, 차단기의 접점은 분리되지만 전류는 여전히 메인 브랜치를 통해 흐른다. 따라서, 길이가 증가하는 아크가 차단기의 접점 사이에 그려진다. 접점들이 충분히 분리되면, 보조 브랜치의 인터럽터(I)가 닫힌다. 사전 충전된(pre-charged) 캐패시터(C)는 이 발진 회로의 캐패시턴스 및 인덕턴스에 의해 정해진 주파수로 인덕터(L) 및 차단기(B)를 통해 방전된다. 캐패시터의 전압이 충분히 높으면 방전 전류가 DC 전류를 초과하고, 전류가 제로를 교차하면 메인 브랜치의 전류가 하나의 주기 미만으로 인터럽트된다. 그렇지 않으면, 방전은 메인 및 보조 브랜치에 의해 형성된

루프에서 전류 발진을 개시한다. 발진하는 전류는 증가하여, 결국 인터럽트될 DC 전류를 초과한다. 이제, 메인 브랜치를 통해 흐르는 전류는 제로 교차를 가지며 차단기는 전류를 인터럽트할 수 있다.

[0013] - 단계 2. 아크 전류가 인터럽트되면, 이제 전류는 보조 브랜치에만 흐른다. 라인(또는 케이블)의 에너지는 여전히 너무 높고, 그것은 캐패시터를 계속 충전한다. 서지 피뢰기의 니트포인트(knee point) 전압에 도달하면, 전도(conducting)를 시작하고, 에너지를 흡수하고, 전압을 클램핑한다. 이 전압은, 라인이 더 이상 제로 전류에 상응하는 에너지를 가지지 않을 때까지, 회로 차단기를 통한 전류 흐름과 반대이다. 전압이 서지 피뢰기의 니트포인트 전압까지 떨어지고, 전류가 확실하게 인터럽트된다.

[0014] LC 회로를 이용한 인위적인 전류 제로 생성을 구비한 DC 차단기의 또 다른 예가 도 2에 도시되고, Yeqi Wang 및 Rainer Marquardt로부터의, 《 A fast switching, scalable DC-Breaker for meshed HVDC-Super-Grids 》, PCIM-Europe, 20-22 May 2014의 기사에 기재되어 있다.

[0015] 메인 브랜치 상의 2개의 차단기(B_{in} , B_{out})의 폐쇄 위치에서, 캐패시터(C_{PG})는 네트워크 전압까지 충전된다. 이 회로 차단기가 인터럽트로 설정되면, 메커니즘이 차단기(B_{in} 및 B_{out})을 개방함으로써 두 차단기 모두에서 전기 아크를 생성한다. 점점 분리가 전압 안정성을 보장할만큼 충분히 클 때, 사이리스터(T_{PG})는 폐쇄되고 캐패시터(C_{PG})(사전 충전됨) 및 인덕터(L_{PG})에 의해 형성된 루프에서 전류를 개시한다. 전류가 반전하려고하면(즉, 1/2 주기 이후), 턴-오프 명령이 필요없이 사이리스터는 자연적으로 턴 오프된다. 사이리스터 블록킹 이후, 캐패시터(C_{PG})는 거의 동일한 전하로 끝나지만, 전압은 반전된다. 그 후, 캐패시터(C_{PG})와 회로 차단기 외부의 인덕턴스(L_{in} 및 L_{out}) 사이에서 제 2 전류 발진이 개시된다. 캐패시터(C_{PG})를 향한 회로 차단기의 좌측 및 우측 상의 네트워크 부분의 높은 돌입 전류는 결합의 측면 상에 있는 차단기에 제로 전류를 생성한다. 돌입 전류가 스위칭 순간에 흐르는 전류보다 훨씬 더 큰 경우, 차단기와 병렬인 다이오드(D_{in} , D_{out})는 아크의 재점화없이 전류가 흐르도록 허용하고, DB로 라벨링된 브랜치는 루프 인덕턴스 로우(low), 돌입 전류 하이(high)를 유지하도록 회로를 폐쇄한다. 네트워크 인덕턴스(L_{in} , L_{out})가 여전히 자기(magnetic) 에너지를 갖는 경우, 그것은 서지 피뢰기(VDR_{PG})에서 소멸될 수 있다. 전류가 제로로 감소되고 결합이 격리된다.

[0016] 이들 종래 기술의 해결책은 절단될 전류보다 큰 역전류(countercurrent)를 생성하는 단점을 가진다. 실제로, 역전류 값은 도 1의 회로 차단기에 대해 킬로 암페어의 크기를 초과하고, 도 2의 회로 차단기에 대해서는 10 킬로 암페어를 초과한다. 전류가 반드시 흘러야 하는 루프에서의 인덕턴스 때문에 큰 체적의 캐패시터를 필요하게 하는 일정량의 에너지가 저장되어야 한다. 이러한 캐패시터는 제 2 종래 기술에서 접지로부터 절연되고 서로 격리되어 장착되어야 한다는 점에서 특히 부담된다.

발명의 내용

[0017] 본 발명은 종래 기술의 해결책의 단점을 극복하면서 HVDC 회로 차단기에서 아크 소멸을 가속시키는 것을 목적으로 한다. 이러한 목적을 위해서, 본 발명은 메인 브랜치, 및 메인 브랜치와 전기적으로 병렬인 보조 브랜치를 포함하는 회로 차단기 디바이스를 제안하고, 메인 브랜치는 적어도 하나의 반도체 스위치로 구성된 차단기 셀과 직렬인 적어도 하나의 기계적 스위치-단로기, 및 적어도 하나의 차단기 셀과 병렬인 스너버 회로(snubber circuit)를 포함하고, 스너버 회로는 에너지 저장 소자를 포함하고, 기계적 스위치 단로기는 제 1 동작 모드에서 메인 브랜치에 전류가 선택적으로 흐르게 하도록, 또는 제 2 동작 모드에서 메인 브랜치로부터 보조 브랜치로 전류를 정류(commutate)하도록 스위칭가능하고, 스너버 회로는 에너지 저장 소자를 방전시킴으로써 메인 브랜치로부터 보조 브랜치로 전류가 정류될 때, 메인 브랜치에서 역전류를 생성하도록 배치된 블리더 저항기를 더 포함한다.

[0018] 이 회로 차단기 디바이스의 어떤 바람직한, 그러나 제한적이지 않은 특징은 다음과 같다:

[0019] - 스너버 회로는 에너지 저장 소자와 직렬로 접속된 다이오드를 포함하고, 블리더 저항기는 다이오드와 병렬로 배치된다.

[0020] - 회로 차단기 디바이스는 적어도 하나의 차단기 셀과 병렬인 서지 피뢰기(surge arrester)를 더 포함한다.

[0021] - 보조 브랜치는 캐패시터, 저항기, 및 서지 피뢰기의 병렬 접속으로 구성된 스위칭-지원(switching-assistance) 모듈과 직렬인 적어도 하나의 사이리스터를 더 포함한다.

[0022] 본 발명은 또한, 직류를 반송하도록 배치된 송신 라인, 및 송신 라인에서 직류의 흐름을 제어가능하게 단절(discontinuation)시키기 위해 송신 라인에 커플링된, 본 발명에 따른 회로 차단기 디바이스를 포함하는 전력 시스템에 관한 것이다. 전력 시스템은 고전압 직류(High Voltage Direct Current) 전력 송신 시스템을 포함할 수 있다.

도면의 간단한 설명

[0023] 본 발명의 다른 양상, 목적, 이점 및 특징은 첨부된 도면을 참조하여 비제한적인 예로서 주어진 바람직한 실시예의 다음의 상세한 설명을 읽음으로써 보다 명확하게 나타날 것이다.

도 1 및 도 2는, 이미 상술된, 종래 기술의 회로 차단기 디바이스를 나타낸다.

도 2a 내지 도 2c는 또 다른 종래 기술의 회로 차단기 디바이스의 동작 모드를 예시한다.

도 2d는 도 2a 내지 도 2c의 종래 기술의 회로 차단기 디바이스의 메인 브랜치로부터 보조 브랜치로의 전류 정류를 나타낸다.

도 3a는 본 발명의 가능한 실시예에 따른 회로 차단기 디바이스를 나타낸다.

도 3b는 도 3a의 회로 차단기의 메인 브랜치로부터 보조 브랜치로의 전류 정류를 나타낸다.

발명을 실시하기 위한 구체적인 내용

[0024] 도 2a 내지 도 2c는 아크 소멸을 가속시키기 위한 역전류 발생이 없는 종래의 회로 차단기 디바이스(1)의 동작 모드를 예시한다. 도 3a는 본 발명의 가능한 실시예에 따른 회로 차단기 디바이스(10)를 나타낸다. 아래의 설명으로부터 명백해질 바와 같이, 회로 차단기 디바이스(10)는 종래 기술의 회로 차단기(1)와 동일한 토폴로지를 갖지만 역전류를 생성할 수 있게 하는 추가의 블리더 저항기를 구비한다. 이러한 이유로, 회로 차단기 디바이스(1 및 10)의 공통 소자는 동일한 참조를 공유한다.

[0025] 회로 차단기 디바이스(1, 10)는 각각 송신 라인에서 직류의 흐름을 제어가능하게 단절(discontinuation)시키기 위해, 직류를 반송하도록 배치된 전력 시스템의 송신 라인에 커플링되도록 되어 있다. 전력 시스템은 고전압 직류(High Voltage Direct Current) 전력 전달 시스템을 포함 할 수 있다.

[0026] 회로 차단기 디바이스(1, 10) 각각은 사용시에 정상 상태(steady condition) 하에서 전류가 흐르는 메인 브랜치(B_M), 및 메인 브랜치와 전기적으로 병렬인 보조 브랜치(B_A)를 포함한다. 메인 브랜치(B_M) 및 보조 브랜치(B_A) 각각은 사용시에 DC 전기 네트워크(4)에 접속된 제 1 단자(2)과 제 2 단자(3) 사이에서 연장된다.

[0027] 메인 브랜치(B_M)는 적어도 하나의 반도체 스위치(Q_P)로 구성된 적어도 하나의 차단기 셀과 직렬인 적어도 하나의 기계적 스위치-단로기(S_1, S_2)를 포함한다. 적어도 하나의 기계적 스위치-단로기(S_1, S_2)는 예를 들어 진공 인터럽터이다. 각각의 반도체 스위치(Q_P)는 예를 들어 실리콘-기반 절연 게이트 바이폴라 트랜지스터(insulated gate bipolar transistor; IGBT)일 수 있다. 대안으로, 실리콘 탄화물 또는 갈륨 질화물과 같은 다른 와이드-밴드-갭(wide-band-gap) 반도체 재료일 수 있는, JFET, MOSFET 또는 바이폴라 트랜지스터와 같은 다른 유형의 턴-오프 반도체 디바이스가 사용될 수 있다.

[0028] 회로 차단기 디바이스(1, 10)는 적어도 하나의 기계적 스위치-단로기(S_1, S_2) 및 적어도 하나의 반도체 스위치(Q_P)의 스위칭을 제어하기 위한 스위칭 제어 유닛(5)을 더 포함한다.

[0029] 따라서, 스위칭 제어 유닛(5)에 의해, 적어도 하나의 기계적 스위치-단로기(S_1, S_2)는 제 1 동작 모드에서 메인 브랜치(B_M)에 전류를 선택적으로 흐르게 하도록, 또는 제 2 동작 모드에서 메인 브랜치로부터 보조 브랜치(B_A)로 전류를 정류(commutate)하도록 스위칭가능하다.

[0030] 메인 브랜치(B_M)는 적어도 하나의 차단기 셀(Q_P)과 병렬인 스너버 회로(snubber circuit)(Sn_1, Sn_2)를 더 포함한다. 스너버 회로는 캐패시터(C_P)와 같은 에너지 저장 소자와 전기적으로 직렬인 다이오드(D_P)를 포함하며, 그 자체는 방전 저항기(R_1)와 전기적으로 병렬이다.

[0031] 에너지 저장 소자(C_P)는 스위칭 제어 유닛(5)에 의해 차단기 셀(Q_P)이 OFF 상태로 스위칭될 때, 그 단자에서 전압의 증가율을 제어한다. 다이오드(D_P)는 차단기 셀(Q_P)이 전도를 시작될 때 캐패시터(C_P)의 극심한 방전을 방지

한다. 마지막으로, 방전 저항기(R1)는 에너지 저장 소자(C_p)의 느린 방전을 가능하게 한다.

- [0032] 따라서, 스너버 회로는 전도(conducting)(ON) 상태에서부터 비전도(non-conducting)(OFF) 상태로 스위칭할 때, 그 단자에 걸리는 전압의 증가율을 제어함으로써 연관된 차단기 셀을 보호한다. 이러한 전압 증가율의 제한은 또한, 그것이 브랜치에서 전류의 di/dt를 제어한다는 점에서, 메인 브랜치로부터 보조 브랜치로 전류를 스위칭 하는데 유익한 효과를 가진다.
- [0033] 또한, 차단기 셀(Q_p)과 전기적으로 병렬인 서지 피뢰기(surge arrester)(R_p)가 있다. 이것은 차단기 셀(Q_p)의 내 전압보다 낮은 값으로 전압을 제한하도록 설계된다.
- [0034] 보조 브랜치(B_A)는 메인 브랜치(B_M)와 병렬로 제공되고, 캐패시터(C), 캐패시터를 방전시키기 위한 저항기(R), 및 서지 피뢰기(P)의 병렬 접속으로 구성된 스위칭-지원(switching-assistance) 모듈과 직렬인 적어도 하나의 사이리스터(T1)를 포함한다. 스위칭 제어 모듈(5)은 또한, 적어도 하나의 사이리스터(T1)를 비전도(OFF) 상태와 전도(ON) 상태 사이에서 스위칭하도록 구성된다.
- [0035] 회로 차단기 디바이스(1, 10)가 메인 브랜치로부터 보조 브랜치로 스위칭될 때, 서지 피뢰기(R_p, P)는 두 브랜치 모두에서 교대로 사용된다.
- [0036] 도 2a는 메인 브랜치(B_M)에 흐르는 전류(I_p)를 갖는 제 1 동작 모드를 예시한다.
- [0037] 네트워크(4) 상에 전기적 결함이 발생하면, 메인 브랜치(B_M)에서 전류(I_p)가 증가한다. 이 결함을 제거하기 위해 전류는 인터럽트되어야 한다. 전류 인터럽트는 후속하는 동작 순서를 구현하는 스위칭 제어 유닛(5)으로 수행된다.
- [0038] 도 2b에 도시된 바와 같이, 먼저 메인 브랜치(B_M) 내의 적어도 하나의 차단기 셀(Q_p)은 스위치 오프되고, 전류는 스너버 회로(Sn1)로 우회된다. 스너버 회로(Sn1)는 병렬 서지 피뢰기(R_p)가 전도할 때까지 전압 상승률을 제한하고 그 에너지 저장 소자(C_p)를 충전한다.
- [0039] 제 2 단계에서, 도 2c에 도시된 바와 같이, 보조 브랜치(B_A)에서 적어도 하나의 사이리스터(T1)는 그 전도 상태로 스위칭된다. 동시에, 메인 브랜치에서 적어도 하나의 기계적 스위치-단로기(S1, S2)의 개방이 시작된다.
- [0040] 따라서, 전류는 보조 브랜치(B_A)로 우회된다. 도 2d는 메인 브랜치로부터 보조 브랜치로의 전류 정류를 나타내고, I_M은 시간에 따른 메인 브랜치에서의 전류 값을 지정하고, I_A는 시간에 따른 보조 브랜치에서의 전류 값을 지정한다.
- [0041] 이 정류에 후속하여, 보조 브랜치(B_A)에서 캐패시터(C)는 병렬의 서지 피뢰기(P)가 전도할 때까지 충전된다. 이 마지막 서지 피뢰기(P)는 제 1 서지 피뢰기(R_p)보다 작은 값으로 전압을 제한한다. 스너버 회로(Sn1)의 에너지 저장 소자(C_p)는 병렬의 방전 저항기(R1)를 통해 천천히 방전한다. 사용된 전압차 및 기술(높은 비선형 과도 전압 억제기 대 비선형 서지 피뢰기)에 따라, 전류는 여전히, 이전 기술의 회로 차단기 디바이스(1)의 메인 브랜치(B_M)에서의 적어도 하나의 기계식 스위치 단로기(S1, S2)를 통하여 제 2 단계 이전과 동일한 방향으로 통과하고, 전기 아크(6)가 생성된다.
- [0042] 브랜치에서 전류 제로를 구축하고 아크가 소멸됨을 보장하기 위해, 본 발명은 메인 브랜치에서 역전류를 발생시키도록 스너버 회로의 에너지 저장 소자(C_p)에 저장된 전하를 사용한다. 본 발명에 따른 차단기 디바이스(10)를 나타내는 도 3a에 도시된 바와 같이, 스너버 회로(Sn2)는 에너지 저장 소자(C_p)를 방전시킴으로써 전류가 메인 브랜치로부터 보조 브랜치로 정류될 때 메인 브랜치(B_M)에서 역전류(I_c)를 생성하도록 배치된 블리더 저항기(bleeder resistor)(R2)를 더 포함한다.
- [0043] 에너지 저장 소자(C_p)가 완전히 방전되면, 역전류는 제로에서 안정화된다.
- [0044] 도 3a에 도시된 바와 같이, 블리더 저항기(R2)는 스너버 회로(Sn2)의 다이오드(D_p)와 병렬로 배치될 수 있다.
- [0045] 블리더 저항기(R2)는 방전 저항기(R1)와 동일할 수 있지만, 역전류(I_c)를 조정하기 위해 더 작게 선택될 수 있

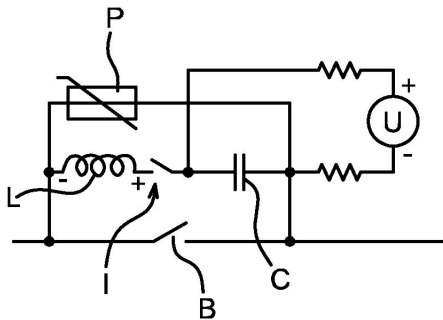
다.

[0046]

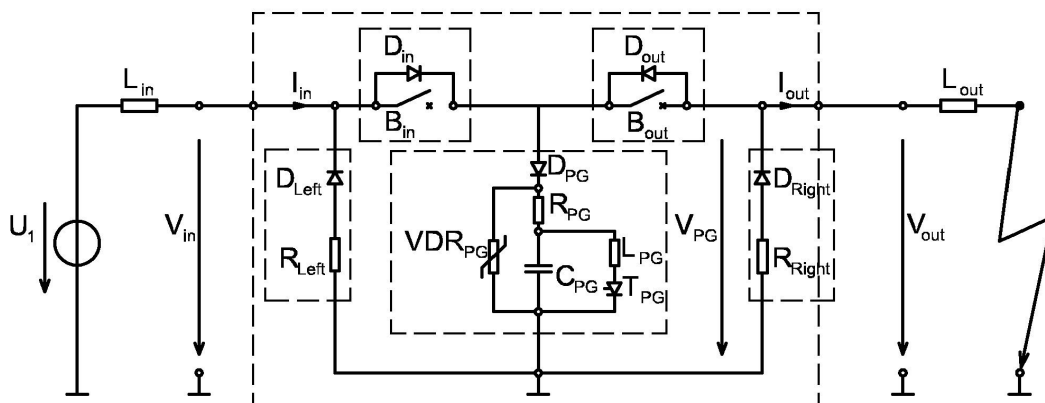
블리더 저항기(R2)를 적어도 하나의 기계적 스위치-단로기(S1, S2)의 전류에 추가하는 효과는, 시간에 따른 메인 브랜치에서의 전류값(I_M) 및 시간에 따른 보조 브랜치에서의 전류값(I_A)을 나타내는, 도 3b에서 볼 수 있다. 메인 브랜치(B_M)에서 생성된 역전류(I_C)에 대응하는, 수십 암페어이지만, 매우 낮은 지속시간(밀리 초 미만)의 음의 전류 피크가 관찰된다. 이 역전류(I_C)는 인터럽트될 전류에 비해 매우 낮은 값이지만, 제로 교차를 생성하고 아크의 소멸을 가속시키는데 충분한 값을 갖는다. 그러므로, 적어도 하나의 기계적 스위치-단로기의 점점의 수명이 개선되면서, 역전류는 작은 캐패시터만 생성할 필요가 있다.

도면

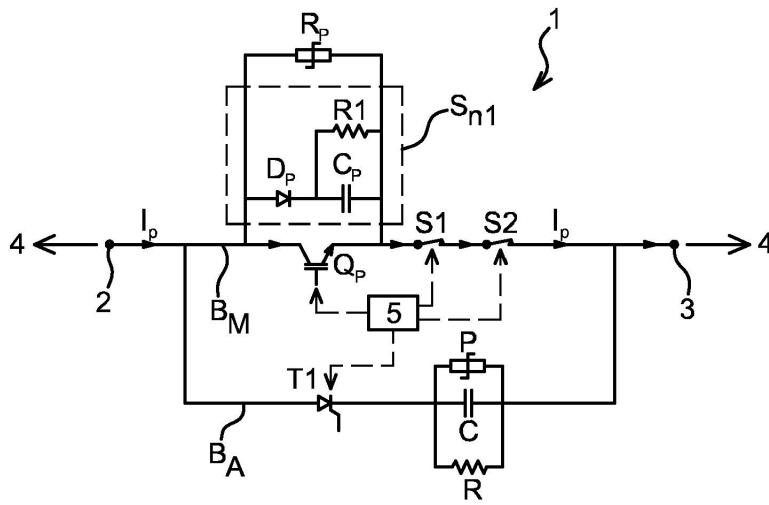
도면1



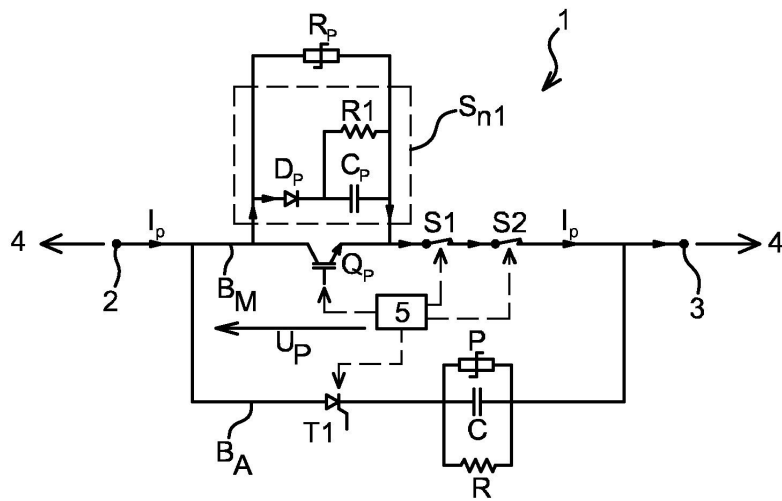
도면2



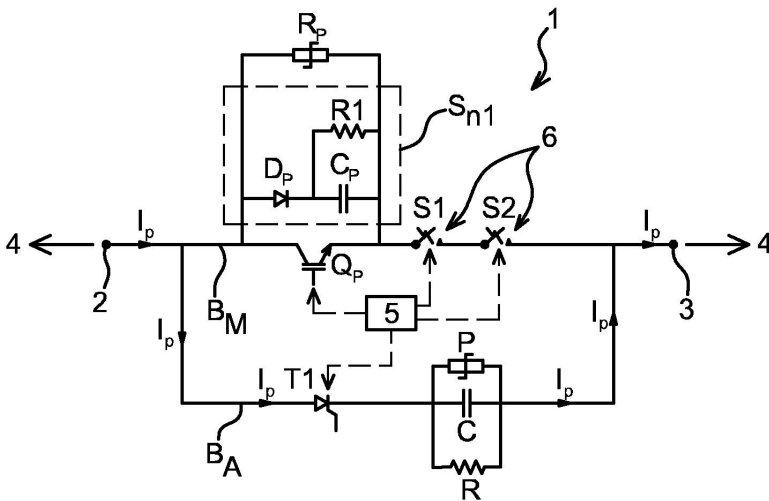
도면2a



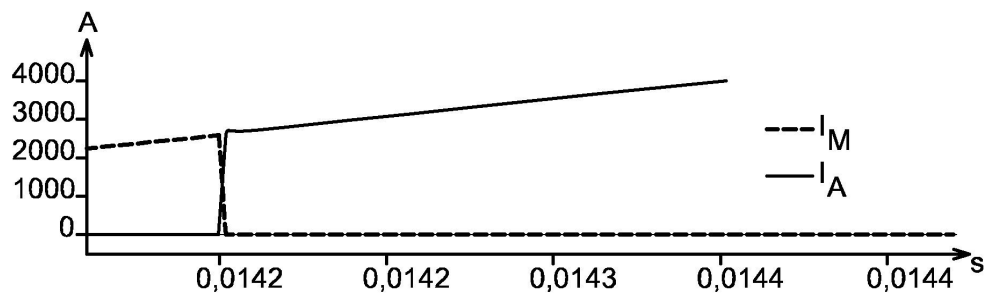
도면2b



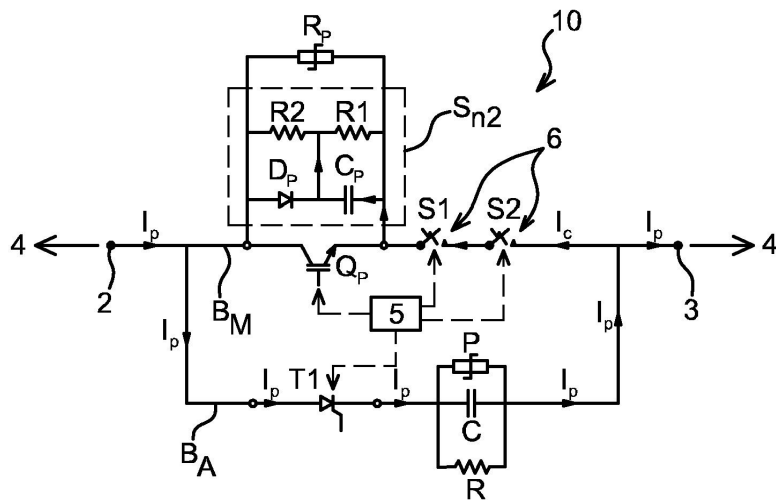
도면2c



도면2d



도면3a



도면3b

