

22) Date de dépôt : 07.09.07.

30) Priorité :

43) Date de mise à la disposition du public de la demande : 13.03.09 Bulletin 09/11.

56) Liste des documents cités dans le rapport de recherche préliminaire : *Se reporter à la fin du présent fascicule*

60) Références à d'autres documents nationaux apparentés :

71) Demandeur(s) : THOMSON LICENSING Société par actions simplifiée — FR.

72) Inventeur(s) : TAPIE THIERRY, DEFRANCE SERGE et MONTALVO LUIS.

73) Titulaire(s) :

74) Mandataire(s) : THOMSON.

54) PROCÉDE ET DISPOSITIF DE COMPENSATION AUTOMATIQUE D'UN ECART DE PHASE SUR UN SIGNAL DE SYNCHRONISATION RECU PAR UN EQUIPEMENT DISTANT.

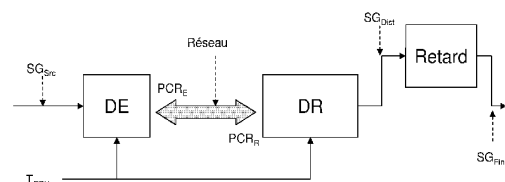
57) La présente invention se rapporte au domaine des équipements vidéo. En particulier, l'invention concerne un dispositif apte à recevoir des paquets dans un réseau. Le dispositif comporte des moyens pour :

- recevoir des paquets contenant des échantillons PCR_R réalisés à une période T_{ech} ;
- régénérer une rampe CSR_PCR_1 à l'aide d'une boucle PLL_1 qui délivrent une horloge CLK_out_1 ;
- initialiser, à tous les passages à zéro de la rampe CSR_PCR_1 , un compteur CPT cadencé par l'horloge CLK_out_1 ;
- générer des tops image tous les passages à zéro du compteur CPT; et
- reconstituer un signal de synchronisation SG_{Dst} à partir desdits tops image;
- transmettre le signal de synchronisation SG_{Dst} à un équipement distant à synchroniser EQ;

Selon l'invention, il comporte des moyens pour :

- recevoir un signal de synchronisation retour SG_{Final} identique au signal de synchronisation reçu par l'équipement EQ;
- extraire des tops image retour à partir du signal de synchronisation retour SG_{Final} ;

- transmettre à la boucle PLL_1 une somme entre un échantillon PCR_R et un échantillon ECH_1 d'un signal $SCPT_1$ délivré par le compteur image CPT, les échantillons ECH_1 étant réalisés à une cadence donnée par les tops image retour.



**PROCEDE ET DISPOSITIF DE COMPENSATION AUTOMATIQUE D'UN
ECART DE PHASE SUR UN SIGNAL DE SYNCHRONISATION REÇU PAR
UN EQUIPEMENT DISTANT**

Domaine de l'invention

5 La présente invention se rapporte au domaine des équipements vidéo.

 La présente invention se rapporte plus particulièrement à un dispositif pour la réception d'un signal de synchronisation sur un réseau de communication à commutation par paquets, par exemple de type IP (acronyme de l'expression anglaise « Internet Protocol »), que le réseau soit filaire (par exemple Ethernet (IEEE802.3)) ou non filaire, (par exemple IEEE 802.16 D- 2004).

15 **Etat de la technique**

 Les progrès dans la capacité des réseaux IP à transporter tout type de signaux (données ou vidéo) font qu'il est possible d'utiliser de tels réseaux comme architecture « backbone » pour les studios vidéo. Un intérêt majeur de cette évolution est d'avoir alors une infrastructure unique pour le transport de données. Alors que dans le passé, plusieurs médias étaient nécessaires pour transporter différents types de signaux entre les équipements, les propriétés de multiplexage offertes par la couche IP permettent de réduire à un le nombre des médias nécessaires : un réseau IP qui relie les différents équipements.

 Dans l'état de la technique, la synchronisation d'équipements vidéo (caméras, etc...) dans un studio est réalisée par la transmission d'un signal de synchronisation communément appelé « Genlock » ou encore « black burst ». Par exemple, le signal Genlock est

composé de deux signaux de synchronisation, l'un est répété toutes les 40 ms et indique le début de la trame vidéo, l'autre est répété toutes les 64 μ s (pour un format standard et moins pour un format HD) et indique le début des lignes dans la trame vidéo. Les formes d'onde des signaux de synchronisation sont fonction du format de l'image transmise sur le réseau. Par exemple pour une image en haute définition, le signal de synchronisation a une forme dite tri-level (-300mV, 0V, +300 mV).

10

Lorsqu'un signal de synchronisation est acheminé vers divers équipements à synchroniser par un câble coaxial dédié, on est assuré d'une durée de transmission constante, sans gigue (phénomène nommé « jitter » en anglais). A partir d'un tel signal, tout équipement est en mesure de reconstruire une horloge de cadencement propre à son fonctionnement qui garantit que son fonctionnement est rigoureusement en phase avec tous les équipements reliés au même réseau. Par exemple, deux caméras synchronisées par un signal Genlock circulant sur un câble coaxial dédié, génèrent chacune une vidéo d'un contenu différent mais rigoureusement en fréquence et en phase l'une par rapport à l'autre.

25

Un inconvénient connu présenté par un réseau IP/Ethernet vient de ce qu'il introduit une forte gigue dans une transmission de signaux et en particulier pour la transmission d'un signal de synchronisation. Lorsqu'un tel signal est acheminé par une liaison IP/Ethernet à divers équipements à synchroniser, cette gigue se traduit par des fluctuations temporelles de la durée avec laquelle l'information portée par le signal de synchronisation parvient aux équipements.

35

Dans l'art antérieur, on connaît des dispositifs pour reconstruire au niveau de chaque caméra, une horloge de cadencement propre à cette caméra

permettant de s'affranchir de la gigue. Le principe de ces dispositifs repose sur une forte atténuation de l'amplitude de la gigue du signal de synchronisation au niveau de la réception. On peut garantir ainsi qu'une
5 image générée par une caméra est rigoureusement en phase avec toutes les images générées par les caméras voisines reliées au même réseau.

Des exemples de tels dispositifs d'atténuation de la gigue sont décrits dans la demande
10 internationale PCT FR2007/050918, ils agissent sur des signaux numériques dits de compteur (ou PCR, qui est l'acronyme de l'expression anglo-saxonne « Program Clock Reference »), qui sont représentatifs de signaux d'horloge très précis de référence. Ces signaux
15 numériques sont fournis à des caméras au travers un réseau afin qu'elles puissent localement reconstruire des signaux d'horloge en phase avec l'horloge de référence.

Le dispositif de réception selon l'art
20 antérieur comporte des moyens pour :

- recevoir des paquets contenant des échantillons du réseau provenant de données échantillonnées toutes les périodes T_{ech} ;
- régénérer une rampe de comptage CSR_PCR_1 à
25 l'aide d'une boucle à verrouillage de phase PLL_1 ;
- initialiser un second compteur CPT tous les passages à zéro dudit premier compteur CSR_PCR_1 ;
- générer des tops image tous les passages à zéro dudit second compteur CPT; et
- 30 - reconstituer un signal de synchronisation à partir desdits tops image.

La boucle à verrouillage de phase PLL_1 (« PLL » est l'acronyme de l'expression anglo-saxonne
35 « Phase Locked Loop ») du dispositif de réception se comporte comme un filtre passe-bas qui atténue

partiellement la gigue présente sur des échantillons reçus PCR_i qui ont circulé sur le réseau.

Toutefois, cette demande internationale de brevet ne fait pas mention du problème de suppression automatique d'un retard de synchronisation entre différents équipements. En effet, la durée de transport du signal de synchronisation produit par le coté émission jusqu'à un équipement à synchroniser est particulière à chaque équipement. Les écarts de durée de transport introduisent des déphasage dans les synchronisations des différents équipements. Or ces déphasages ne sont pas compensés par de dispositifs de l'art antérieur

Dans l'art antérieur, il n'est pas fait mention du problème de compensation du déphasage de signaux de synchronisation parvenant jusqu'à différents équipements à synchroniser reliés à un réseau, excepté dans la demande de brevet français FR0755691. Dans cette dernière demande, on décrit des moyens pour réaliser une compensation manuelle de déphasage de synchronisation arrivant jusqu'à chaque équipement. Le problème technique que la présente invention se propose de résoudre est de réaliser une compensation automatique du déphasage.

Exposé de l'invention

A cet effet, la présente invention concerne un dispositif de réception apte à recevoir des paquets dans un réseau de communication par paquets comportant au moins deux stations, ledit dispositif comportant des moyens pour :

- recevoir des paquets contenant des échantillons PCR_i dudit réseau, lesdits échantillons PCR_i provenant de données échantillonnées toutes les périodes T_{ech}, où T_{ech} est issue d'une base de temps synchronisée sur toutes les stations dudit réseau;

- régénérer une rampe de comptage CSR_PCR_1 à l'aide d'une boucle à verrouillage de phase PLL_1 délivrant en outre une horloge reconstituée CLK_out_1 ;
- initialiser, à tous les passages à zéro de la rampe de comptage CSR_PCR_1 , un compteur image CPT qui est cadencé par l'horloge reconstituée CLK_out_1 ;
- générer des tops image tous les passages à zéro dudit compteur image CPT; et
- reconstituer un signal de synchronisation SG_{Dist} à partir desdits tops image ;
- transmettre le signal de synchronisation SG_{Dist} à un équipement distant à synchroniser EQ ; caractérisé en ce qu'il comporte des moyens pour :
 - recevoir un signal de synchronisation retour SG_{Final} identique au signal de synchronisation reçu par l'équipement EQ;
 - extraire des tops image retour à partir du signal de synchronisation retour SG_{Final} ;
 - transmettre à la boucle à verrouillage de phase PLL_1 une somme entre l'échantillon reçu PCR_2 et un échantillon ECH_1 d'un signal de comptage $SCPTI_1$ délivré par le compteur image CPT, ledit échantillonnage étant réalisé à une cadence donnée par les tops image retour.

Brève description des dessins

- On comprendra mieux l'invention à l'aide de la description, faite ci-après à titre purement explicatif, d'un mode de réalisation de l'invention, en référence aux figures annexées :
- la Figure 1 illustre la transmission d'une information Genlock entre deux caméras reliées par un réseau IP/Ethernet ;
 - la Figure 2 illustre l'interfaçage entre un domaine analogique et un réseau IP/Ethernet ;
 - la Figure 3 illustre la régénération du signal Genlock côté réception selon l'art antérieur ;

- la Figure 4 représente schématiquement une architecture d'une boucle à verrouillage de phase d'un dispositif de réception selon l'art antérieur ;

5 - la figure 5 illustre un exemple de situation dans laquelle un équipement reçoit un signal de synchronisation SG_{final} retardé par rapport au signal de synchronisation SG_{dist} délivré par un dispositif de réception selon l'art antérieur ;

10 - la figure 6 représente schématiquement une architecture d'un dispositif de réception selon l'invention.

Description détaillée des modes de réalisation de l'invention

15 Le monde actuel analogique est interfacé vers le réseau IP/Ethernet côté émission, et le réseau IP/Ethernet est interfacé vers le monde analogique côté réception, comme cela est illustré Figure 1.

20 Sur cette même figure, le coté émission est constitué d'un « Maître Genlock » (ou « Genlock master ») MGE qui est connecté à une interface Analogique/IP I_AIP. Le Maître Genlock MGE produit un signal Genlock SG0 à destination des interfaces I_AIP.

25 Le coté réception est constitué de deux caméras (CAM1, CAM2) chacune connectées à une interface IP/Analogique I_IPA. Les interfaces I_IPA qui seront, à terme, incluses dans les caméras elles-mêmes ont la charge de reconstruire des signaux Genlock SG1, SG2 à destination des caméras CAM1, CAM2. Les caméras CAM1, CAM2 produisent chacune un signal vidéo SV1, SV2 qu'on
30 souhaite synchroniser parfaitement.

Les cotés émissions et réception sont reliés entre eux par un réseau à commutation par paquets qui est à l'origine d'une gigue apparaissant sur le signal Genlock SG0.

Un top d'échantillonnage, à la période T_{ech} , est généré à partir d'une première couche de synchronisation, par exemple IEEE1588, est adressé aux cotés émission et réception. En effet, le protocole PTP (acronyme anglais de « Precision Time Protocol ») basé sur IEEE1588 permet d'obtenir une synchronisation entre les équipements connectés sur un réseau Ethernet de l'ordre de la microseconde. En d'autres termes, toutes les bases de temps de chaque équipement évoluent en même temps à une précision près de l'ordre de la microseconde. Ces bases de temps peuvent être utilisées dans ce cas pour générer chacune leur propre top d'échantillonnage à la période T_{ech} . L'utilisation de la couche IEEE1588 n'est pas un passage obligé. Tout système permettant de fournir des tops d'échantillonnage à la période T_{ech} sur les différents équipements connectés sur un réseau peut convenir. On peut par exemple utiliser un top d'échantillonnage de période 5ms issu d'une couche physique de transmission sans fil.

20

Sur la Figure 2, on détaille des traitements du signal Genlock SGO issu de MGE, au sein de l'interface I_AIP.

Tout d'abord, un module EXS extrait des informations de synchronisation du signal SGO afin de récupérer une horloge vidéo de cadencement (notée Clk video sur la Figure 2). Plus précisément, le module EXS est en charge de générer un top image à chaque début d'image. De plus, le module EXS comporte un compteur image, par exemple un compteur à 40 ms, qui n'est pas représenté sur la Figure 2. La sortie de ce compteur image évolue suivant une rampe de comptage passant par 0 à chaque période image, c'est-à-dire toutes les 40 ms si on considère le compteur image cité en exemple ci-dessus.

35

Le compteur image délivre un signal en marches d'escalier. Les marches ont une hauteur unitaire. L'excursion du signal, c'est-à-dire la hauteur

correspondant à l'écart de niveau entre la plus basse des marches et la plus haute des marches est égale à $40\text{ms} \cdot F_{\text{out}}$, où F_{out} est la fréquence de l'horloge Clk video. Le compteur CPT délivre successivement toutes les valeurs entières de 0 à $40 \text{ ms} \cdot F_{\text{out}} - 1$.

L'horloge vidéo de cadencement est employée pour cadencer un compteur CPT_PCR. La sortie du compteur CPT_PCR est une rampe de comptage CSE_PCR, dont la période vaut m périodes image. Toutes les « m » images, le compteur CPT_PCR est réinitialisé, c'est-à-dire que la rampe de comptage CSE_PCR est remise à 0.

Par « rampe comptage » on désigne un signal en marches d'escalier. Les marches ont une hauteur (ou incrément de comptage ΔC) unitaire. L'excursion du signal, c'est-à-dire la hauteur correspondant à l'écart de niveau entre la plus basse des marches et la plus haute des marches est égale à $m \cdot 40\text{ms} \cdot F_{\text{out}}$. Le compteur CPT_PCR₁ délivre successivement toutes les valeurs entières de 0 à $m \cdot 40 \text{ ms} \cdot F_{\text{out}} - 1$.

Par la suite, un module LCH échantillonne la rampe de comptage CSE_PCR est toutes les périodes T_{ech} pour produire des échantillons PCR_e. Ces échantillons PCR_e sont envoyés sur le réseau et circulent jusqu'au côté réception au travers une interface avec réseau (bloc INTE).

La figure 3 représente le côté réception selon l'art antérieur. L'interface I_IPA récupère les échantillons PCR_e qui ont été envoyés sur le réseau. Ces échantillons PCR_e sont reçus au travers une interface réseau (module INTR) avec un retard lié au transport entre le dispositif d'émission et le dispositif de réception : le module INTR produit des échantillons PCR_r. Les échantillons PCR_e, qui ont été produits à intervalles réguliers T_{ech} côté émission, arrivent à intervalles irréguliers côté réception : ceci est dû majoritairement à la gigue introduite lors du transport sur le réseau. Les échantillons PCR_r sont pris en compte à intervalles

réguliers T_{ech} et de ce fait, la majeure partie de la gigue introduite lors du transport de paquets est éliminée.

L'imprécision entre les instants d'échantillonnage de l'émission et de la réception est absorbée par une boucle à verrouillage de phase PLL_1 dont la bande passante est appropriée. Les caractéristiques de la boucle PLL_1 garantissent une génération d'horloge reconstituée CLK_{out_1} avec une gigue réduite.

La boucle à verrouillage de phase PLL_1 se comporte comme un système recevant des échantillons PCR_i et délivrant :

- une horloge reconstituée CLK_{out_1} ,
- une rampe de comptage CSR_{PCR_1} et,
- des échantillons locaux PCR_{loc_1} .

Lorsque la boucle PLL_1 fonctionne en régime établi, les échantillons PCR_i sont sensiblement égaux aux échantillons PCR_{loc_1} .

L'horloge reconstituée CLK_{out_1} cadence un compteur image CPT similaire au compteur image coté émission, par exemple un compteur 40 ms. Le compteur image CPT est réinitialisé à chaque passage par 0 de la rampe de comptage CSR_{PCR_1} . Entre deux initialisations successives, le compteur image CPT évolue librement et produit un top image qui alimente un générateur local de Genlock, GEG pour produire un signal Genlock reconstruit $SG1, SG2$ destiné à synchroniser les caméras $CAM1, CAM2$.

Le signal Genlock reconstruit $SG1, SG2$, qui est généré à partir de la rampe de comptage CSR_{PCR_1} et de horloge reconstituée CLK_{out_1} est en phase avec le signal Genlock $SG0$ du coté émission, au coup d'horloge près.

La figure 4 représente une architecture d'une boucle à verrouillage de phase PLL_1 employée dans une interface I_{IPA} selon l'art antérieur.

La boucle à verrouillage de phase PLL_1 comporte :

- un comparateur d'échantillons CMP_1 qui compare les échantillons PCR_2 et des échantillons locaux PCR_Loc_1 et délivrant un résultat de comparaison des échantillons, ou un signal d'erreur ERR ;
- un correcteur COR_1 recevant le signal ERR et délivrant un signal d'erreur corrigé ERC ;
- un oscillateur paramétrable VCO_1 recevant le signal d'erreur corrigé ERC et délivrant une horloge reconstituée CLK_out_1 , l'horloge CLK_out_1 a une fréquence qui dépend du signal ERC ;
- un compteur CPT_PCR_1 qui produit une rampe de comptage CSR_PCR_1 suivant une cadence imprimée par l'horloge reconstituée CLK_out_1 ;
- un système de maintien de valeur $LATCH_1$, qui génère des échantillons locaux PCR_loc_1 à partir des valeurs de la rampe de comptage CSR_PCR_1 aux instants T_{ech} ;

La figure 5 illustre un exemple de situation dans laquelle un dispositif de réception selon l'invention présente un intérêt particulier.

Un dispositif d'émission DE selon l'art antérieur reçoit un premier signal de synchronisation SG_0 . Il transmet sur un réseau des échantillons PCR_2 qui sont reçus notamment par un dispositif de réception DR selon l'art antérieur identique à ceux dont le fonctionnement a été présenté précédemment.

A partir d'échantillons reçus PCR_R , le dispositif de réception DR génère un signal de synchronisation SG_{Dist} , qui est synchrone avec SG_0 . Le signal de synchronisation SG_{Dist} est destiné à être utilisé pour synchroniser un équipement distant EQ , par exemple une caméra. Le signal de synchronisation SG_{Final} effectivement reçu par l'équipement EQ peut être retardé par rapport à SG_{Dist} par le transport jusqu'à l'équipement EQ . Ce retard n'est pas automatiquement compensé par des

dispositifs de réception selon l'art antérieur. Dans cette situation particulière, plusieurs équipements sont « synchronisés » par des signaux de synchronisation. Lorsque les équipements sont des caméras, les images produites par les caméras sont donc synchrones mais ne sont pas présentées en phase.

L'invention se propose de compenser automatiquement le retard du signal de synchronisation en se basant sur une comparaison entre le signal de synchronisation SG_{Final} et le signal de synchronisation SG_{Dist} . De cette façon, les signaux de synchronisation arrivant sur les différents équipements sont synchrones et en phase.

La figure 6 représente schématiquement une architecture d'un dispositif de réception selon l'invention.

Le dispositif de réception selon l'invention comporte en outre :

- Un module ESYNC similaire au module EXS du dispositif d'émission selon l'art antérieur, le module ESYNC extrait des informations de synchronisation du signal de synchronisation SG_{Final} pour générer un top image retour ;

- un système de maintien de valeur LCH, qui génère des échantillons locaux ECH_1 à partir des valeurs d'un signal de comptage $SCPTI_1$ délivré par le compteur image CPT à des instants définis par les tops images retour;

- un dispositif de sommation d'échantillons SOM, le dispositif SOM reçoit des échantillons reçus PCR_x et des échantillons locaux ECH_1 , il délivre une somme d'échantillons à la boucle PLL_1 .

En phase d'accrochage, les échantillons locaux ECH_1 ont une valeur qui varie à une cadence définie par les tops images retour. Par exemple, lorsque la

période T_{ech} vaut 5 ms et la période du top image retour vaut 40 ms, une même valeur d'échantillon ECH_1 sera sommée sur 8 échantillons PCR_n consécutifs. En régime établi, les échantillons locaux ECH_1 ont une valeur quasi
5 constante.

L'invention est décrite dans ce qui précède à titre d'exemple. Il est entendu que l'homme du métier est à même de réaliser différentes variantes de l'invention
10 sans pour autant sortir du cadre du brevet.

REVENDICATIONS

1. Dispositif de réception apte à recevoir des paquets dans un réseau de communication par paquets comportant au moins deux stations, ledit dispositif
- 5 comportant des moyens pour :
- recevoir des paquets contenant des échantillons PCR_x dudit réseau, lesdits échantillons PCR_x provenant de données échantillonnées toutes les périodes T_{ech} , où T_{ech} est issue d'une base de temps synchronisée sur

10 toutes les stations dudit réseau;

 - régénérer une rampe de comptage CSR_PCR_1 à l'aide d'une boucle à verrouillage de phase PLL_1 délivrant en outre une horloge reconstituée CLK_out_1 ;
 - initialiser, à tous les passages à zéro de

15 la rampe de comptage CSR_PCR_1 , un compteur image CPT qui est cadencé par l'horloge reconstituée CLK_out_1 ; - générer des tops image tous les passages à zéro dudit compteur image CPT; et
 - reconstituer un signal de synchronisation

20 SG_{Dist} à partir desdits tops image ; - transmettre le signal de synchronisation SG_{Dist} à un équipement distant à synchroniser EQ ;
- caractérisé en ce qu'il comporte des moyens pour :
- recevoir un signal de synchronisation

25 retour SG_{Final} identique au signal de synchronisation reçu par l'équipement EQ; - extraire des tops image retour à partir du signal de synchronisation retour SG_{Final} ;
 - transmettre à la boucle à verrouillage de

30 phase PLL_1 une somme entre l'échantillon reçu PCR_x et un échantillon ECH_1 d'un signal de comptage $SCPTI_1$ délivré par le compteur image CPT, ledit échantillonnage étant réalisé à une cadence donnée par les tops image retour.

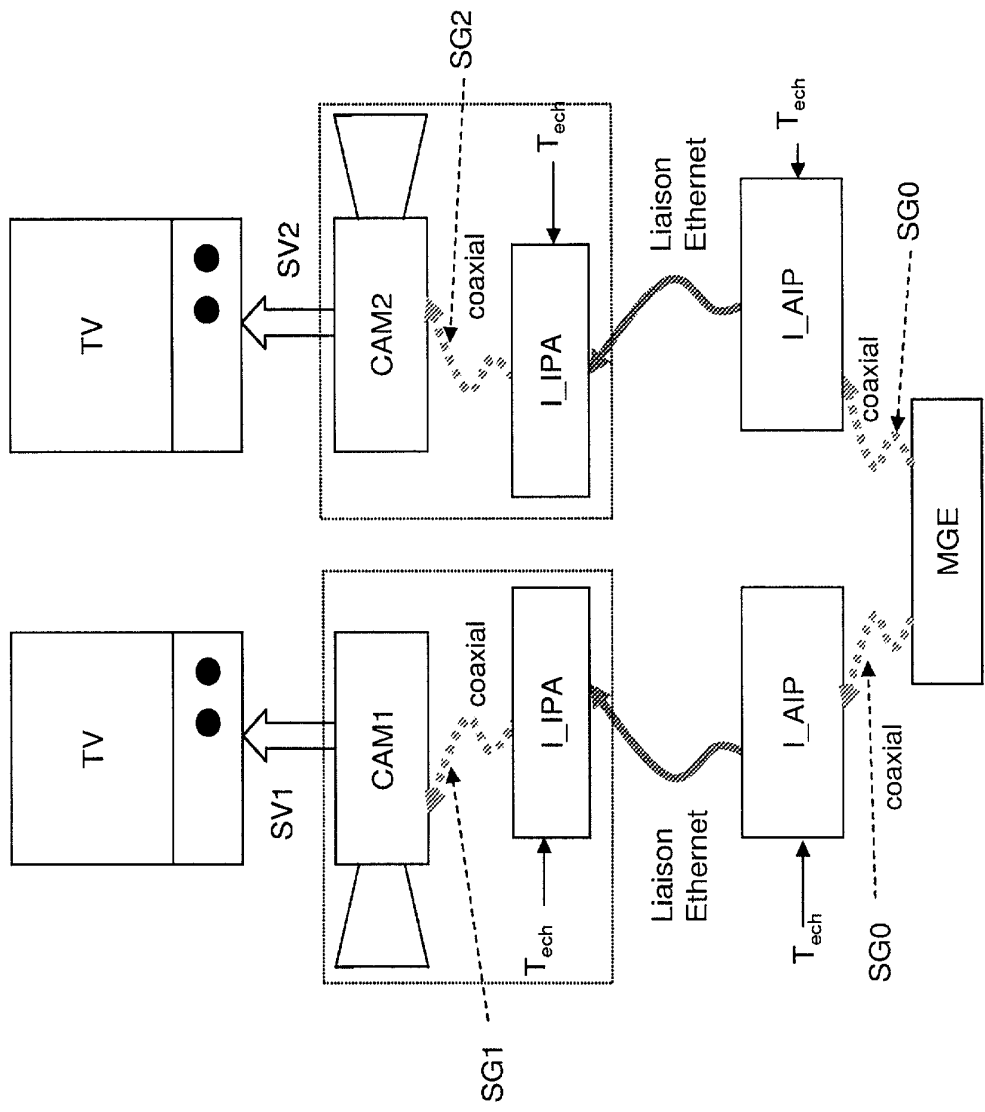


Figure 1

2/6

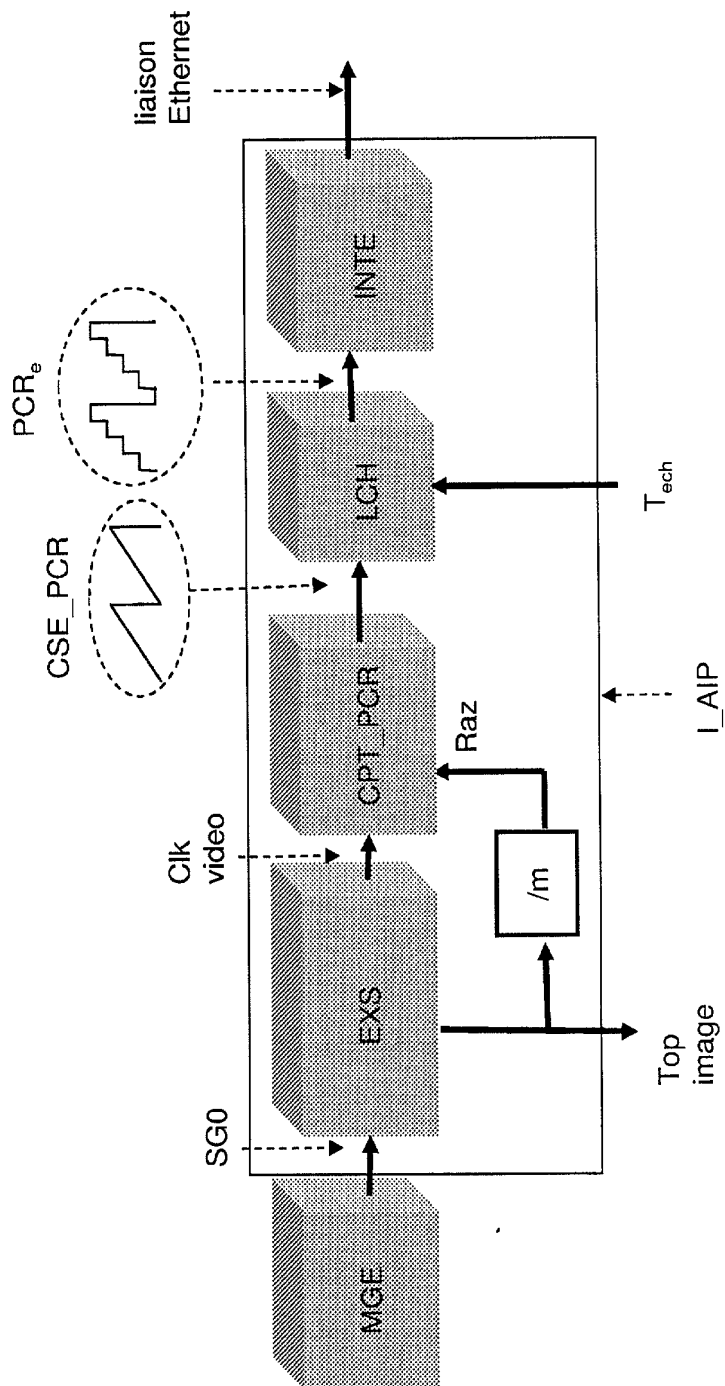


Figure 2

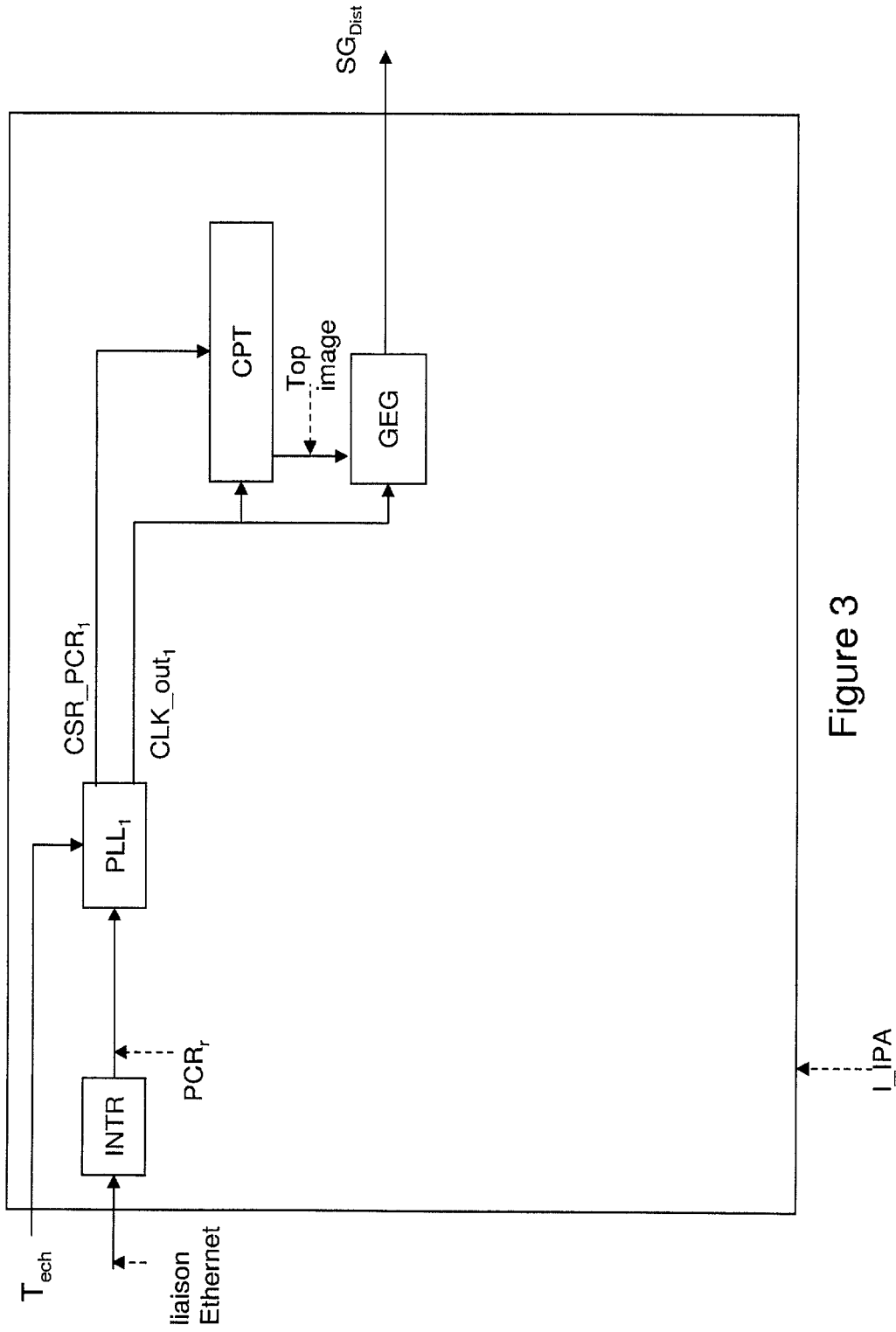


Figure 3

4/6

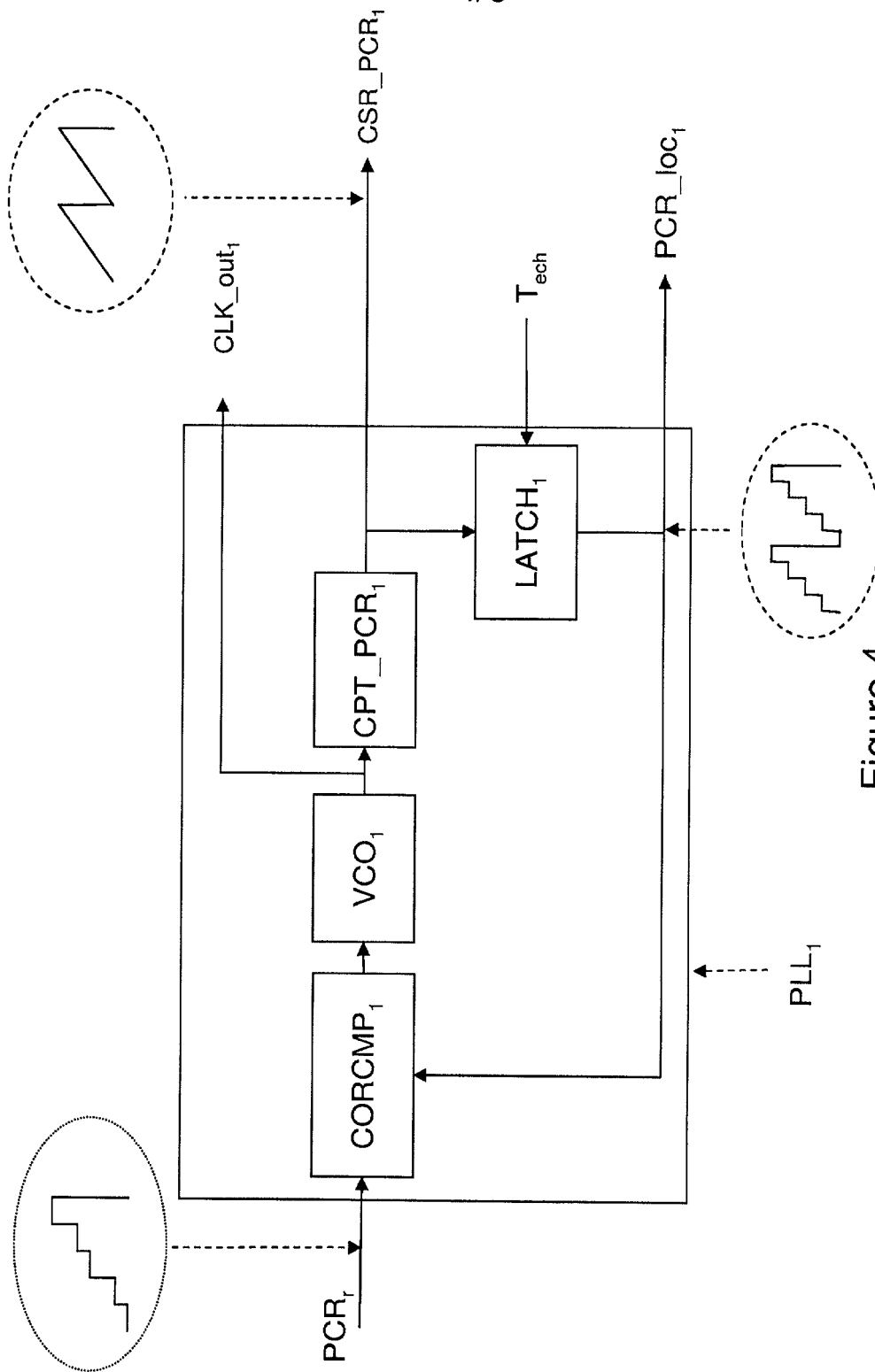


Figure 4

5/6

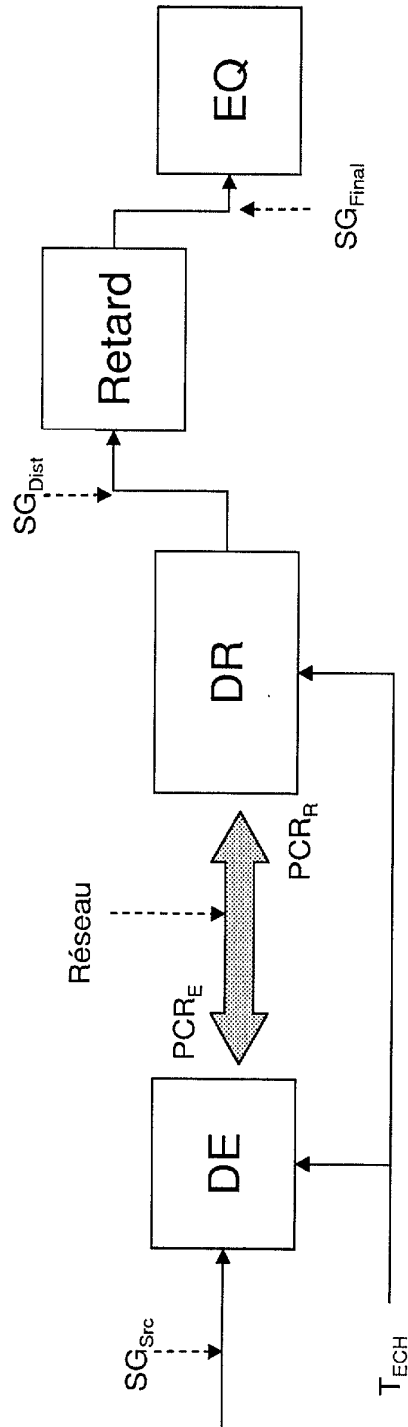


Figure 5

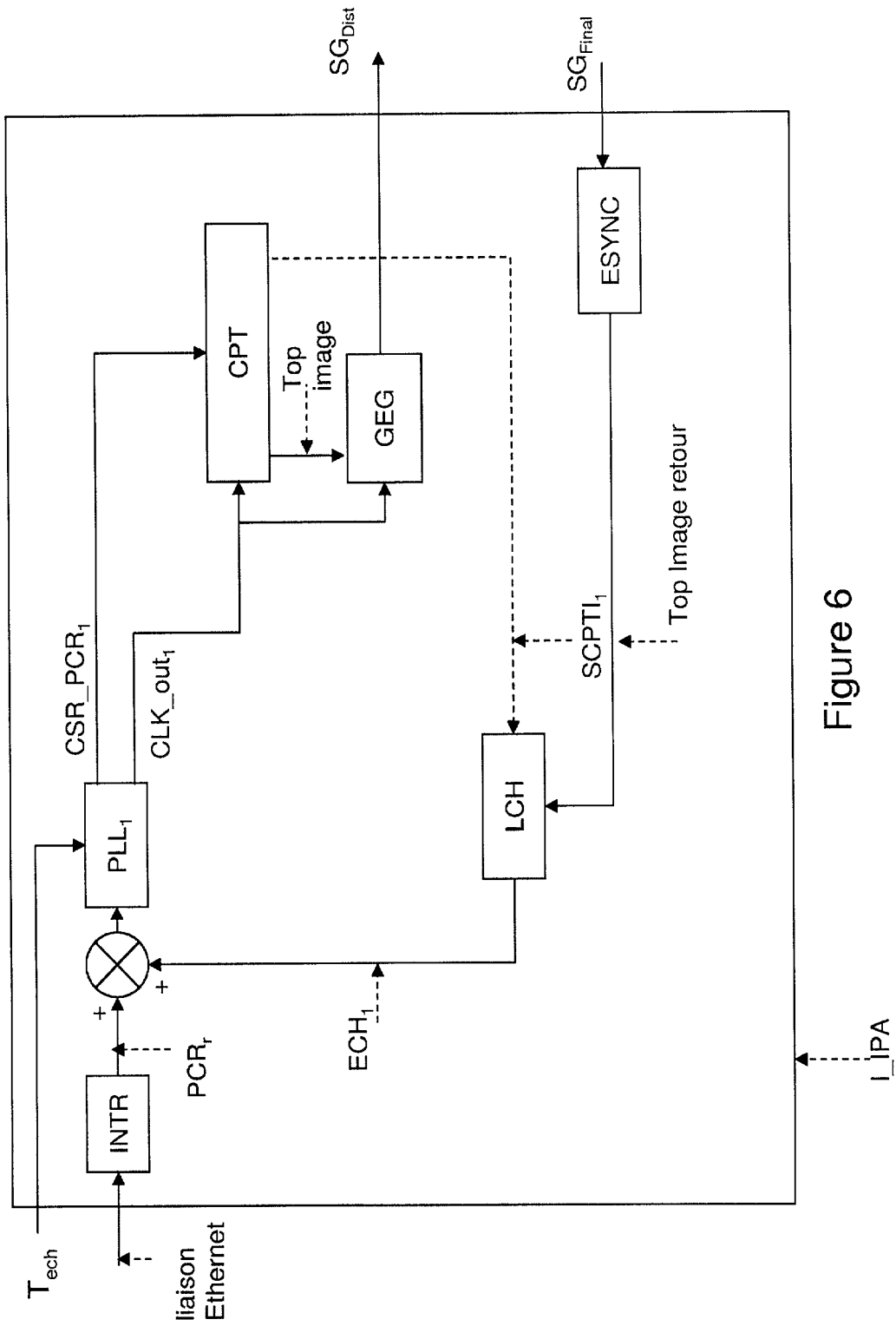


Figure 6



**RAPPORT DE RECHERCHE
PRÉLIMINAIRE**

N° d'enregistrement national

établi sur la base des dernières revendications déposées avant le commencement de la recherche

FA 698241
FR 0757424

DOCUMENTS CONSIDÉRÉS COMME PERTINENTS		Revendication(s) concernée(s)	Classement attribué à l'invention par l'INPI
Catégorie	Citation du document avec indication, en cas de besoin, des parties pertinentes		
Y	EP 1 471 745 A (SONY UK LTD [GB]) 27 octobre 2004 (2004-10-27) * abrégé * * alinéa [0045] - alinéa [0051] * -----	1	H04N7/52 H04J3/06 H04L12/56
Y	IEEE INSTRUMENTATION AND MEASUREMENT SOCIETY: "IEEE std 1588-2002 IEEE Standard for a Precision Clock Synchronization Protocol for Networked Measurement and Control Systems (Part)" IEEE STANDARDS, IEEE, US, 8 novembre 2002 (2002-11-08), pages 10-25,79, XP002467037 * page 11, alinéa 6.1.2 - page 12, alinéa 6.1.3 *	1	
D,E	WO 2007/104891 A (THOMSON LICENSING [FR]; TAPIE THIERRY [FR]; DEFRANCE SERGE [FR]; HUGUI) 20 septembre 2007 (2007-09-20) * le document en entier * -----	1	
			DOMAINES TECHNIQUES RECHERCHÉS (IPC)
			H04N
		Date d'achèvement de la recherche	Examineur
		9 juillet 2008	Schoeyer, Marnix
CATÉGORIE DES DOCUMENTS CITÉS		T : théorie ou principe à la base de l'invention E : document de brevet bénéficiant d'une date antérieure à la date de dépôt et qui n'a été publié qu'à cette date de dépôt ou qu'à une date postérieure. D : cité dans la demande L : cité pour d'autres raisons & : membre de la même famille, document correspondant	
X : particulièrement pertinent à lui seul Y : particulièrement pertinent en combinaison avec un autre document de la même catégorie A : arrière-plan technologique O : divulgation non-écrite P : document intercalaire			

**ANNEXE AU RAPPORT DE RECHERCHE PRÉLIMINAIRE
RELATIF A LA DEMANDE DE BREVET FRANÇAIS NO. FR 0757424 FA 698241**

La présente annexe indique les membres de la famille de brevets relatifs aux documents brevets cités dans le rapport de recherche préliminaire visé ci-dessus.

Les dits membres sont contenus au fichier informatique de l'Office européen des brevets à la date du 09-07-2008

Les renseignements fournis sont donnés à titre indicatif et n'engagent pas la responsabilité de l'Office européen des brevets, ni de l'Administration française

Document brevet cité au rapport de recherche	Date de publication	Membre(s) de la famille de brevet(s)	Date de publication
EP 1471745 A	27-10-2004	CN 1543193 A	03-11-2004
		GB 2400255 A	06-10-2004
		JP 2004304809 A	28-10-2004
		US 2004257469 A1	23-12-2004

WO 2007104891 A	20-09-2007	FR 2898453 A1	14-09-2007
