



(12) 发明专利申请

(10) 申请公布号 CN 112242787 A

(43) 申请公布日 2021.01.19

(21) 申请号 202011085848.0

(22) 申请日 2020.10.12

(71) 申请人 深圳市振华微电子有限公司
地址 518000 广东省深圳市南山区高新技术工业村W1号厂房3层B1、2层B1区

(72) 发明人 魏毅鹏 孙亚倩

(74) 专利代理机构 深圳市智胜联合知识产权代理有限公司 44368

代理人 张广兴

(51) Int. Cl.

H02M 1/34 (2007.01)

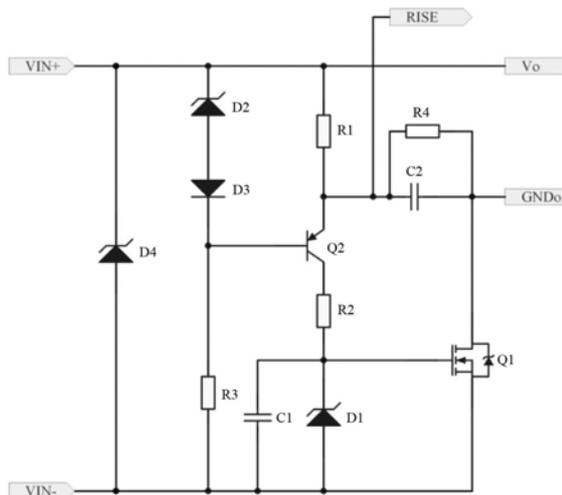
权利要求书1页 说明书3页 附图1页

(54) 发明名称

一种简易冲击电流抑制电路

(57) 摘要

本发明提出一种简易冲击电流抑制电路,包括恒流源、N沟道MOS管、第一电容和第一稳压管,电路设有正输入端、正输出端、负输入端和负输出端,所述正输入端与所述正输出端直接连接,所述恒流源从所述正输入端取电,所述N沟道MOS管的栅极连接所述第一电容的第一端、所述第一稳压管的阴极和所述恒流源的电流输出端,所述N沟道MOS管的源极连接所述第一电容的第二端、所述第一稳压管的阳极和所述负输入端,所述N沟道MOS管的漏极连接所述负输出端。本发明简单易用且效果优良,可将冲击电流抑制在合理的范围内,满足直流供电系统的应用需求和相关标准规定。



1. 一种简易冲击电流抑制电路,其特征在于,包括恒流源、N沟道MOS管(Q1)、第一电容(C1)和第一稳压管(D1),电路设有正输入端(VIN+)、正输出端(Vo)、负输入端(VIN-)和负输出端(GND_o),所述正输入端(VIN+)与所述正输出端(Vo)直接连接,所述恒流源从所述正输入端(VIN+)取电,所述N沟道MOS管(Q1)的栅极连接所述第一电容(C1)的第一端、所述第一稳压管(D1)的阴极和所述恒流源的电流输出端,所述N沟道MOS管(Q1)的源极连接所述第一电容(C1)的第二端、所述第一稳压管(D1)的阳极和所述负输入端(VIN-),所述N沟道MOS管(Q1)的漏极连接所述负输出端(GND_o)。

2. 如权利要求1所述的一种简易冲击电流抑制电路,其特征在于,所述恒流源包括三极管(Q2)、第一电阻(R1)、第二电阻(R2)、第三电阻(R3)、第二稳压管(D2)和二极管(D3),所述第一电阻(R1)的第一端连接所述第二稳压管(D2)的阴极和所述正输入端(VIN+),所述第一电阻(R1)的第二端连接所述三极管(Q2)的发射极,所述第二稳压管(D2)的阳极连接所述二极管(D3)的阳极,所述二极管(D3)的阴极连接所述三极管(Q2)的基极和所述第三电阻(R3)的第一端,所述三极管(Q2)的集电极连接所述第二电阻(R2)的第一端,所述第二电阻(R2)的第二端连接所述N沟道MOS管(Q1)的栅极,所述第三电阻(R3)的第二端连接所述负输入端(VIN-)。

3. 如权利要求2所述的一种简易冲击电流抑制电路,其特征在于,还包括第四电阻(R4)和第二电容(C2),所述第四电阻(R4)的第一端连接所述第二电容(C2)的第一端和所述三极管(Q2)的发射极,所述第四电阻(R4)的第二端连接所述第二电容(C2)的第二端和所述负输出端(GND_o)。

4. 如权利要求3所述的一种简易冲击电流抑制电路,其特征在于,电路还设有延迟调节端(RISE),所述延迟调节端(RISE)连接于所述第一电阻(R1)的第二端,所述延迟调节端(RISE)与所述正输入端(VIN+)之间外接可调电阻。

5. 如权利要求4所述的一种简易冲击电流抑制电路,其特征在于,还包括TVS管(D4),所述TVS管(D4)的阴极连接所述正输入端(VIN+),所述TVS管(D4)的阳极连接所述负输入端(VIN-)。

一种简易冲击电流抑制电路

技术领域

[0001] 本发明涉及新能源技术领域,尤其是一种简易冲击电流抑制电路。

背景技术

[0002] 直流供电系统根据不同功率等级会在输入端存在容量不等的储能、滤波电容,在上电启动瞬间给电容充电会产生较大的冲击电流,冲击电流对于供电源、负载及其他用电设备等均有较大的干扰,严重时可能导致其工作异常甚至损坏。在GJB181B-2012《飞机供电特性》中也有相关规定,要求冲击电流峰值应不大于额定电流的5倍,并应在0.1s内回到额定电流。

[0003] 现有的直流供电系统对冲击电流抑制的电路结构复杂,对冲击电流抑制效果不佳,尚不能满足直流供电系统的应用需求和相关标准规定。

发明内容

[0004] 为了解决上述问题,本发明提出一种简易冲击电流抑制电路,该电路简单易用且效果优良,可将冲击电流抑制在合理的范围内,满足直流供电系统的应用需求和相关标准规定。

[0005] 本发明通过以下技术方案实现的:

[0006] 本发明提出一种简易冲击电流抑制电路,包括恒流源、N沟道MOS管、第一电容和第一稳压管,电路设有正输入端、正输出端、负输入端和负输出端,所述正输入端与所述正输出端直接连接,所述恒流源从所述正输入端取电,所述N沟道MOS管的栅极连接所述第一电容的第一端、所述第一稳压管的阴极和所述恒流源的电流输出端,所述N沟道MOS管的源极连接所述第一电容的第二端、所述第一稳压管的阳极和所述负输入端,所述N沟道MOS管的漏极连接所述负输出端。

[0007] 进一步地,所述恒流源包括三极管、第一电阻、第二电阻、第三电阻、第二稳压管 and 二极管,所述第一电阻的第一端连接所述第二稳压管的阴极和所述正输入端,所述第一电阻的第二端连接所述三极管的发射极,所述第二稳压管的阳极连接所述二极管的阳极,所述二极管的阴极连接所述三极管的基极和所述第三电阻的第一端,所述三极管的集电极连接所述第二电阻的第一端,所述第二电阻的第二端连接所述N沟道MOS管的栅极,所述第三电阻的第二端连接所述负输入端。

[0008] 进一步地,本发明提出的一种简易冲击电流抑制电路还包括第四电阻和第二电容,所述第四电阻的第一端连接所述第二电容的第一端和所述三极管的发射极,所述第四电阻的第二端连接所述第二电容的第二端和所述负输出端。

[0009] 进一步地,本发明提出的一种简易冲击电流抑制电路还设有延迟调节端,所述延迟调节端连接于所述第一电阻的第二端,所述延迟调节端与所述正输入端之间外接可调电阻。

[0010] 进一步地,本发明提出的一种简易冲击电流抑制电路还包括TVS管,所述TVS管的

阴极连接所述正输入端,所述TVS管的阳极连接所述负输入端。

[0011] 本发明的有益效果:

[0012] 本发明通过在电源负线上增加N沟道MOS管Q1,设计延迟调节电路使N沟道MOS管Q1缓慢开通,最终使后级输出电压缓慢上升,为后级滤波器或DC/DC变换器的容性器件充电提供缓冲,使快上电过程变为慢上电过程,从而有效减小电容充电引起的冲击电流;通过外接可调电阻,可调节恒流源的充电电流大小,从而调节输出电压上升时间;此外,本发明在前端增加TVS管D4可对瞬态尖峰电压600V/10 μ s/50 Ω (针对GJB181要求)或400V/5 μ s (针对GJB151要求)进行有效抑制,保护电路不会过压损坏。

附图说明

[0013] 图1为本发明实施例电路结构示意图。

具体实施方式

[0014] 为了更加清楚、完整的说明本发明的技术方案,下面结合附图对本发明作进一步说明。

[0015] 参见图1,本发明提出一种简易冲击电流抑制电路实施例,包括恒流源、N沟道MOS管Q1、第一电容C1和第一稳压管D1,电路设有正输入端VIN+、正输出端Vo、负输入端VIN-和负输出端GND_o,正输入端VIN+与正输出端Vo直接连接,恒流源从正输入端VIN+取电,N沟道MOS管Q1的栅极连接第一电容C1的第一端、第一稳压管D1的阴极和恒流源的电流输出端,N沟道MOS管Q1的源极连接第一电容C1的第二端、第一稳压管D1的阳极和负输入端VIN-,N沟道MOS管Q1的漏极连接负输出端GND_o。

[0016] 具体地,本发明通过在电源负线上增加N沟道MOS管Q1,设计延迟调节电路使N沟道MOS管Q1缓慢开通,最终使后级输出电压缓慢上升,为后级滤波器或DC/DC变换器的容性器件充电提供缓冲,使快上电过程变为慢上电过程,从而有效减小电容充电引起的冲击电流。本发明采用恒流源为第一电容C1充电,使C1上的电压能够线性上升,该电压也加在N沟道MOS管Q1的栅极和源极之间,从而控制N沟道MOS管Q1缓慢开通。第一稳压管D1为N沟道MOS管Q1的栅极提供稳压保护,防止N沟道MOS管Q1完全导通后栅极-源极过压击穿,第一电容C1可以消除上电瞬间N沟道MOS管Q1由寄生参数引起的误导通。

[0017] 进一步地,参见图1,本发明实施例中,恒流源包括三极管Q2、第一电阻R1、第二电阻R2、第三电阻R3、第二稳压管D2和二极管D3,第一电阻R1的第一端连接第二稳压管D2的阴极和正输入端VIN+,第一电阻R1的第二端连接三极管Q2的发射极,第二稳压管D2的阳极连接二极管D3的阳极,二极管D3的阴极连接三极管Q2的基极和第三电阻R3的第一端,三极管Q2的集电极连接第二电阻R2的第一端,第二电阻R2的第二端连接N沟道MOS管Q1的栅极,第三电阻R3的第二端连接负输入端VIN-。

[0018] 恒流源中的二极管D3可以抵消三极管Q2的PN结带来的温漂,使第一电阻R1上流过的电流等于第二稳压管D2的稳压值除以R1的阻值。另外,由三极管Q2、第二电阻R2、第一稳压管D1、第一电容C1和第三电阻R3组成控制电路,使N沟道MOS管Q1工作于饱和区,从而使其在充电过程中栅极电压与输出电压成比例上升。其中,三极管Q2为PNP型三极管。

[0019] 需要说明的是,N沟道MOS管Q1在满足耐压与过电流要求的前提下,应保证其稳态

工作时温度不能超过结温,该电路中N沟道MOS管Q1工作于饱和区与深度线性区两个工作区域。上电过程中N沟道MOS管Q1工作于饱和区,此时N沟道MOS管Q1缓慢导通,起到抑制冲击电流的作用,由于输出电压较小,后级负载处于欠压保护状态,尚未工作,功耗较小;抑制冲击电流过程结束后,N沟道MOS管Q1工作于线性区,此时N沟道MOS管Q1完全开通,其功耗主要为导通损耗,要求N沟道MOS管Q1选取时漏源导通电阻 $R_{DS(on)}$ 尽量小。若电路要求最低工作电压较低(如8V),至少保证,N沟道MOS管Q1在栅极电压为5V时即可完全开通,应选取低逻辑开通的MOS管。由于本电路设计工作原理的特殊性,N沟道MOS管Q1在低输入电压时导通电阻较大,通过的电流太大会引起过热损坏,需特别注意测试条件和方法。负载要求有合适的欠压保护,可限制N沟道MOS管Q1在低输入电压时的通过电流,控制功耗;若负载无欠压保护或欠压保护电压较低,需先对电路上电再带负载,否则会引起电路失效。

[0020] 进一步地,参见图1,本发明实施例中,还包括第四电阻R4和第二电容C2,第四电阻R4的第一端连接第二电容C2的第一端和三极管Q2的发射极,第四电阻R4的第二端连接第二电容C2的第二端和负输出端GND_o。通过恒流源电路给电容C2充电,使三极管Q2的发射极电压缓慢上升,延迟三极管Q2的开通时间,进而控制给电容C1的充电时间,设置MOS管Q1的开通时间及电压上升斜率。电阻R4用于给电容C2提供关电时的电荷泄放通道,使电路快速复位。

[0021] 进一步地,参见图1,本发明实施例中,电路还设有延迟调节端RISE,延迟调节端RISE连接于第一电阻R1的第二端,延迟调节端RISE与正输入端VIN+之间外接可调电阻。通过外接可调电阻,可调节恒流源的充电电流大小,从而调节输出电压上升时间。

[0022] 进一步地,参见图1,本发明实施例中,还包括TVS管(Transient Voltage Suppressor,瞬态二极管)D4,TVS管D4的阴极连接正输入端VIN+,TVS管D4的阳极连接负输入端VIN-。由于本发明实际应用时一般置于供电系统的最前端,增加TVS管D4可对瞬态尖峰电压600V/10 μ s/50 Ω (针对GJB181要求)或400V/5 μ s(针对GJB151要求)进行有效抑制,保护电路不会过压损坏。

[0023] 当然,本发明还可有其它多种实施方式,基于本实施方式,本领域的普通技术人员在没有做出任何创造性劳动的前提下所获得其他实施方式,都属于本发明所保护的范围。

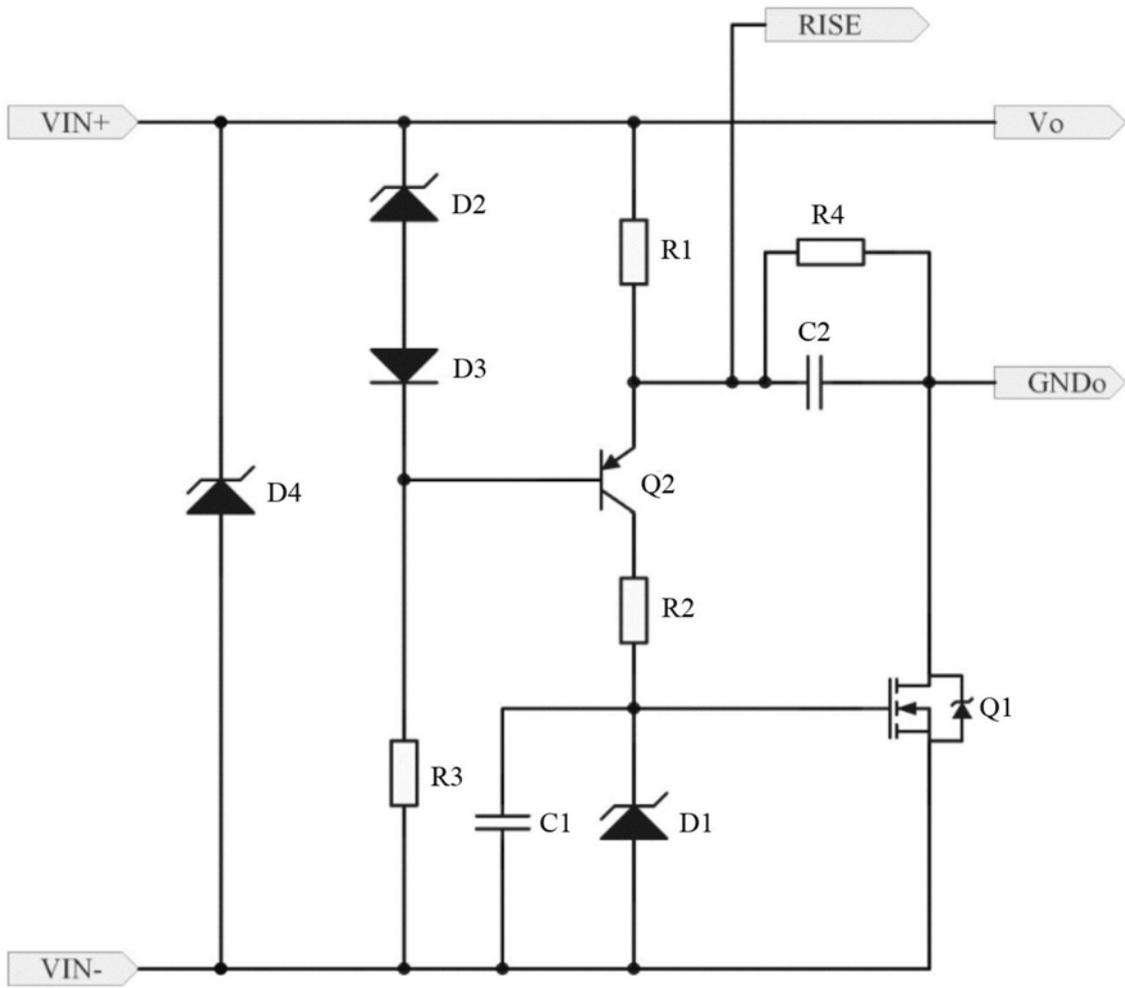


图1