(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2024年2月15日(15.02.2024)

WIPO | PCT

(10) 国際公開番号
WO 2024/034482 A1

(51) 国際特許分類:
H01L 21/60 (2006.01) *H01L 23/12* (2006.01)

(21) 国際出願番号： PCT/JP2023/028203

(22) 国際出願日： 2023年8月1日(01.08.2023)

(25) 国際出願の言語： 日本語

(26) 国際公開の言語： 日本語

(30) 優先権データ：
特願 2022-128273 2022年8月10日(10.08.2022) JP

(71) 出願人: ヌヴォトンテクノロジージャパン株式会社 (**NUVOTON TECHNOLOGY CORPORATION JAPAN**) [JP/JP]; 〒6178520 京都府長岡京市神足焼町１番地 Kyoto (JP).

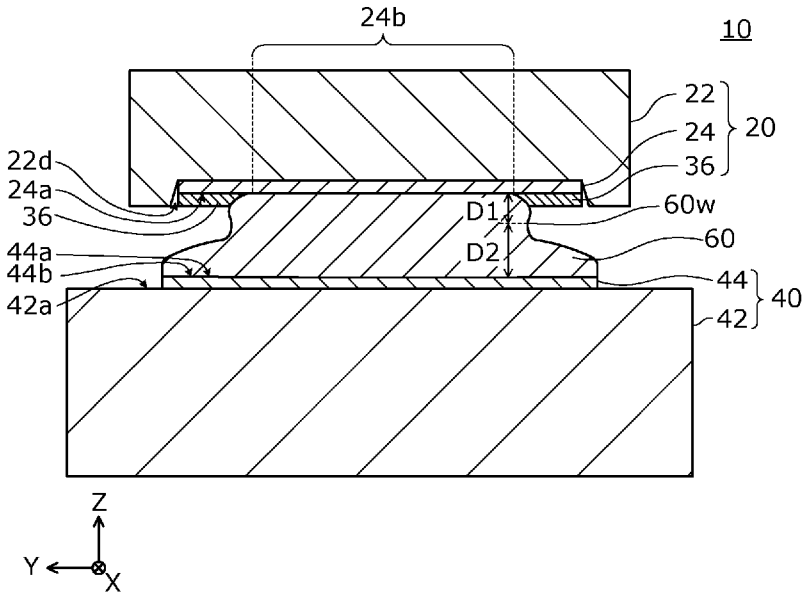
(72) 発明者: 井島 新一 (**IJIMA, Shinichi**).

(74) 代理人: 新居 広守, 外 (**NII, Hiromori** et al.); 〒5320011 大阪府大阪市淀川区西中島５丁目３番１０号タナカ・イトーピア新大阪ビル６階新居国際特許事務所内 Osaka (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MU, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL,

(54) **Title:** SEMICONDUCTOR DEVICE AND METHOD FOR MANUFACTURING SEMICONDUCTOR DEVICE

(54) 発明の名称： 半導体装置、及び半導体装置の製造方法



(57) **Abstract:** A semiconductor device (10) is provided with a semiconductor element (20), a submount (40), and a joining body (60). The semiconductor element (20) comprises an element body (22) and a first base electrode (24) that has a first joining surface (24a). The submount (40) comprises a base (42) and a second base electrode (44) that has a second joining surface (44a). The joining body (60) is an alloy that includes a plurality of metallic elements, is joined with the semiconductor element (20) in a first joining region (24b) of the first joining surface (24a), and is joined with the submount (40) in a second joining region (44b) of the second joining surface (44a). The semiconductor element (20) further includes an unjoined section (36) that is disposed outside the first joining region (24b) and that is formed from at least one metallic element among the plurality of metallic elements. The area of the first joining region (24b) is less than the area of the second joining region (44b).

WO 2024/034482 A1

[続葉有]

PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一　国際調査報告（条約第21条(3)）

(57) 要約：半導体装置（１０）は、半導体素子（２０）と、サブマウント（４０）と、接合体（６０）とを備え、半導体素子（２０）は、素子本体（２２）と、第一接合面（２４ａ）を有する第一下地電極（２４）とを有し、サブマウント（４０）は、基台（４２）と、第二接合面（４４ａ）を有する第二下地電極（４４）とを有し、接合体（６０）は、複数の金属元素を含む合金であり、第一接合面（２４ａ）の第一接合領域（２４ｂ）において、半導体素子（２０）と接合され、第二接合面（４４ａ）の第二接合領域（４４ｂ）においてサブマウント（４０）と接合され、半導体素子（２０）は、第一接合領域（２４ｂ）の外側に配置される非接合部（３６）であって、複数の金属元素のうち少なくとも一つの金属元素で構成される非接合部（３６）をさらに有し、第一接合領域（２４ｂ）の面積は、第二接合領域（４４ｂ）の面積より小さい。

明　細　書

発明の名称 ： 半導体装置、及び半導体装置の製造方法

技術分野

[0001]　本開示は、半導体装置、及び半導体装置の製造方法に関する。

背景技術

[0002]　従来、半導体レーザチップなどの半導体素子と、半導体素子を搭載するためサブマウントとを備える半導体装置が知られている（例えば、特許文献１、特許文献２など）。このような半導体装置において、半導体素子の接合面は、半田などの接合部材を用いてサブマウントの接合面に接合される。半導体素子をサブマウントの所定の位置に精度良く配置するために、一般に、コレットなどの移載機を用いて半導体素子をサブマウント上の所定の位置にて接合部材に押し付けた状態で、接合部材を加熱することで溶融させた後、接合部材を冷却する。これにより、接合部材が半導体素子とサブマウントとに接触した状態で凝固するため、接合部材を介して、半導体素子をサブマウントに接合することができる。

先行技術文献

特許文献

[0003] 特許文献1：特開２０１０－１７１０４７号公報

特許文献2：特開２０１９－１８６３２８号公報

発明の概要

発明が解決しようとする課題

[0004]　しかしながら、上記方法を用いると、接合部材が、半導体素子の接合面とサブマウントの接合面との間から外側にはみ出す場合がある。これに伴い、半導体素子の接合面と、サブマウントの接合面との間の接合部材の量が減少することで、十分な接合強度を確保できなくなるおそれがある。また、接合部材がはみ出す際に、半導体素子が接合部材とともに所定の位置から移動するおそれがある。

[0005] 本開示は、このような課題を解決するためになされたものであり、半導体素子の接合面とサブマウントの接合面との間からの接合部材のはみ出しを抑制できる半導体装置などを提供することを目的とする。

課題を解決するための手段

[0006] 上記目的を達成するために、本開示に係る半導体装置は、半導体素子と、サブマウントと、接合体とを備える半導体装置であって、前記半導体素子は、素子本体と、前記素子本体に配置され、前記接合体と接合される第一接合面を有する第一下地電極とを有し、前記サブマウントは、基台と、前記基台に配置され、前記接合体と接合される第二接合面を有する第二下地電極とを有し、前記接合体は、複数の金属元素を含む合金であり、前記第一接合面の第一接合領域において、前記半導体素子と接合され、前記第二接合面の第二接合領域において前記サブマウントと接合され、前記半導体素子は、前記第一接合面における前記第一接合領域の外側に配置される非接合部であって、前記接合体と組成が異なり、かつ、前記複数の金属元素のうち少なくとも一つの金属元素で構成される非接合部をさらに有し、前記第一接合領域の面積は、前記第二接合領域の面積より小さい。

[0007] 上記目的を達成するために、本開示に係る半導体装置の製造方法は、半導体素子と、サブマウントとを備える半導体装置の製造方法であって、前記半導体素子は、素子本体と、前記素子本体に配置され、第一接合面を有する第一下地電極と、前記第一接合面に配置される第一電極パッドとを有し、前記サブマウントは、基台と、前記基台に配置され、第二接合面を有する第二下地電極と、前記第二接合面に配置される第二電極パッドとを有し、前記半導体装置の製造方法は、前記半導体素子と、前記第二電極パッドに接合部材が配置された前記サブマウントとを準備する準備工程と、前記半導体素子を移動させる移載機によって、前記接合部材に前記半導体素子の載置を開始することで、前記第一電極パッドと前記接合部材とを接触させる載置工程と、前記接合部材を溶融させる溶融工程と、前記接合部材を凝固させる凝固工程とを含み、前記溶融工程において、前記移載機が前記半導体素子を前記接合部

材へ押し付ける力は、前記半導体素子の質量W［ｋｇ］及び平均比重ρ_c、重力加速度Ｇ［ｍ／ｓ^2］、並びに、前記接合部材の比重ρ_sを用いると、ＷＧ（$\rho_s-\rho_c$）／ρ_cの１０倍以下である。

発明の効果

[0008] 本開示によれば、半導体素子の接合面とサブマウントの接合面との間からの接合部材のはみ出しを抑制できる半導体装置などを提供できる。

図面の簡単な説明

[0009] [図1]実施の形態に係る半導体装置の全体構成を示す上面図である。

[図2]実施の形態に係る半導体装置の全体構成を示す断面図である。

[図3]実施の形態に係る半導体装置の製造方法の流れを示すフローチャートである。

[図4]実施の形態に係る半導体装置の製造方法の載置工程、溶融工程、及び凝固工程におけるヒータ温度の制御態様例を示す模式的なグラフである。

[図5A]実施の形態に係る半導体装置の製造方法の準備工程において準備される半導体素子を示す模式的な断面図である。

[図5B]実施の形態に係る半導体装置の製造方法の準備工程において準備されるサブマウントを示す模式的な断面図である。

[図6]実施の形態に係るサブマウントの構成を示す模式的な上面図である。

[図7]実施の形態に係る半導体装置の製造方法の載置工程を示す模式的な断面図である。

[図8]実施の形態に係る半導体装置の製造方法の溶融工程を示す模式的な第一の断面図である。

[図9]実施の形態に係る半導体装置の製造方法の溶融工程を示す模式的な第二の断面図である。

[図10]実施の形態に係る半導体装置の製造方法の溶融工程を示す模式的な第三の断面図である。

[図11]実施の形態に係る半導体装置の製造方法の溶融工程を示す模式的な第四の断面図である。

[図12]実施の形態に係る半導体装置の製造方法の溶融工程を示す模式的な第五の断面図である。

[図13]実施の形態に係る半導体装置の製造方法の凝固工程を示す模式的な断面図である。

[図14]比較例の溶融工程を用いて製造された半導体装置の構成を示す模式的な断面図である。

[図15]変形例１に係る半導体装置の製造方法の載置工程、溶融工程、及び凝固工程におけるヒータ温度の制御態様例を示す模式的なグラフである。

[図16]変形例２に係る半導体装置の製造方法の載置工程、溶融工程、及び凝固工程におけるヒータ温度の制御態様例を示す模式的なグラフである。

発明を実施するための形態

[0010] 以下、本開示の実施の形態について、図面を参照しながら説明する。なお、以下に説明する実施の形態は、いずれも本開示の一具体例を示すものである。したがって、以下の実施の形態で示される、数値、形状、材料、構成要素、及び、構成要素の配置位置や接続形態などは、一例であって本開示を限定する主旨ではない。

[0011] また、各図は模式図であり、必ずしも厳密に図示されたものではない。したがって、各図において縮尺等は必ずしも一致していない。なお、各図において、実質的に同一の構成に対しては同一の符号を付しており、重複する説明は省略又は簡略化する。

[0012] また、本明細書において、「上方」及び「下方」という用語は、絶対的な空間認識における鉛直上方及び鉛直下方を指すものではなく、積層構成における積層順を基に相対的な位置関係により規定される用語として用いる。また、「上方」及び「下方」という用語は、２つの構成要素が互いに間隔をあけて配置されて２つの構成要素の間に別の構成要素が存在する場合のみならず、２つの構成要素が互いに接する状態で配置される場合にも適用される。

[0013] （実施の形態）

実施の形態に係る半導体装置、及び半導体装置の製造方法について説明す

る。

[0014] ［１．半導体装置の全体構成］

本実施の形態に係る半導体装置の全体構成について図１及び図２を用いて説明する。図１及び図２は、それぞれ、本実施の形態に係る半導体装置１０の全体構成を示す上面図及び断面図である。図２には、図１のＩＩ－ＩＩ線における半導体装置１０の断面が示されている。なお、各図には、互いに直交するＸ軸、Ｙ軸、及びＺ軸が示されている。Ｘ軸、Ｙ軸、及びＺ軸は、右手系の直交座標系である。

[0015] 図２に示されるように、半導体装置１０は、半導体素子２０と、サブマウント４０と、接合体６０とを備える。

[0016] 半導体素子２０は、半導体層を含み、半導体層に接続される電極を有する素子である。半導体素子２０は、特に限定されないが、本実施の形態では、光を出射する半導体発光素子である。より詳しくは、半導体素子２０は、レーザ光を出射する半導体レーザ素子である。図２に示されるように、半導体素子２０は、サブマウント４０に対してＺ軸方向に配置される。

[0017] 半導体素子２０は、素子本体２２と、第一下地電極２４と、非接合部３６とを有する。

[0018] 素子本体２２は、半導体素子２０の本体部であり、半導体層を含む。素子本体２２は、例えば、ＧａＡｓからなる基板と、ｎ型半導体層と、活性層と、ｐ型半導体層とを有する。本実施の形態では、素子本体２２のサブマウント４０と対向する面には、凹部２２ｄが形成されている。凹部２２ｄは、平坦な底面を有する。なお、ここで、平坦とは、完全に平坦である状態に限定されず、実質的に平坦である状態も含む。例えば、凹部２２ｄの深さの平均値に対する凹部２２ｄの各位置における深さの誤差が１０％程度以内である状態も平坦と称される。素子本体２２のＸ軸方向の寸法は、例えば、１２０μｍ以上１５０μｍ以下であり、Ｙ軸方向（つまり、半導体素子２０の長手方向）の寸法は、例えば、２６０μｍ以上２８０μｍ以下である。

[0019] 第一下地電極２４は、素子本体２２に配置され、接合体６０と接合される

第一接合面２４ａを有する電極である。本実施の形態では、第一下地電極２４は、素子本体２２に形成された凹部２２ｄに配置される金属膜である。第一下地電極２４は、素子本体２２と密着しやすい金属材料で形成される。第一下地電極２４は、例えば、Ｔｉ、Ｃｒ、Ｎｉ、Ｐｄ、及びＰｔの少なくとも一つで形成された単層膜又は多層膜であってもよい。本実施の形態では、第一下地電極２４は、素子本体２２と接する膜厚１００ｎｍのＴｉ膜と、Ｔｉ膜と接する膜厚１５０ｎｍのＰｔ膜とを有する。本実施の形態では、Ｐｔ膜の表面が第一接合面２４ａに相当する。なお、第一下地電極２４は、素子本体２２の基板側に配置されてもよいし、素子本体２２の基板に対して裏側（半導体層側）に配置されてもよい。

[0020] 非接合部３６は、第一下地電極２４の第一接合面２４ａにおける第一接合領域２４ｂの外側に配置される金属部である。ここで、第一接合領域２４ｂは、第一接合面２４ａにおける接合体６０が接合される領域である。非接合部３６は、接合体６０と組成が異なり、かつ、接合体６０に含まれる複数の金属元素のうち少なくとも一つの金属元素で構成される。非接合部３６は、第一接合領域２４ｂの周囲を囲む。本実施の形態では、非接合部３６は、膜厚２００ｎｍのＡｕ膜である。

[0021] サブマウント４０は、半導体素子２０が実装される部材であり、基台４２と、第二下地電極４４とを有する。本実施の形態では、サブマウント４０は、図１に示されるように、外部電極パッド４８をさらに有する。

[0022] 基台４２は、図２に示されるように、第二下地電極４４が配置される主面４２ａを有する部材である。基台４２は、例えば、直方体状の形状を有する。本実施の形態では、基台４２は、主面４２ａの各辺の長さが３００μｍのＳｉ基板である。なお、基台４２の材質は、Ｓｉに限定されない。基台４２として、例えば、アルミナ、ＡｌＮ、ＳｉＣ、ダイヤモンドなどの材料で構成されるセラミック基板、多結晶基板、単結晶基板などを用いることができる。

[0023] 第二下地電極４４は、基台４２に配置され、接合体６０と接合される第二

接合面４４ａを有する電極である。第二下地電極４４は、基台４２の主面４２ａに配置される。第二下地電極４４は、基台４２と密着しやすい金属材料で形成される。第二下地電極４４は、例えば、Ｔｉ、Ｃｒ、Ｎｉ、Ｐｄ、及びＰｔの少なくとも一つで形成された単層膜又は多層膜であってもよい。本実施の形態では、第二下地電極４４は、基台４２と接する膜厚１００ｎｍのＴｉ膜と、Ｔｉ膜と接する膜厚１５０ｎｍのＰｔ膜とを有する。本実施の形態では、Ｐｔ膜の表面が第二接合面４４ａに相当する。

[0024] 図１に示される外部電極パッド４８は、外部配線を接続するための電極パッドである。外部電極パッド４８は、第二下地電極４４の第二接合面４４ａの上面視において、第二接合面４４ａのうち、半導体素子２０の外側に位置する領域に配置される。つまり、外部電極パッド４８は、第二接合面４４ａのうち、半導体素子２０によって覆われていない領域に配置される。外部電極パッド４８は、第二下地電極４４及び接合体６０を介して第一下地電極２４と導通している。本実施の形態では、外部電極パッド４８は、膜厚２００ｎｍのＡｕ膜である。

[0025] 接合体６０は、複数の金属元素を含む合金であり、半導体素子２０とサブマウント４０とを接合する。接合体６０は、第一接合面２４ａの第一接合領域２４ｂにおいて、半導体素子２０と接合され、第二接合面４４ａの第二接合領域４４ｂにおいてサブマウント４０と接合される。接合体６０は、例えば、ＡｕＳｎ半田である。

[0026] 図１に示されるように、第一接合領域２４ｂの面積は、第二接合領域４４ｂの面積より小さい。また、第一接合領域２４ｂの第一接合面２４ａに平行なＸ軸方向の寸法は、第二接合領域４４ｂのＸ軸方向の寸法より小さく、第一接合領域２４ｂの第一接合面２４ａに平行でＸ軸方向と垂直なＹ軸方向の寸法は、第二接合領域４４ｂのＹ軸方向の寸法より小さい。

[0027] 本実施の形態では、第一接合面２４ａの面積は、第二接合領域４４ｂの面積より小さい。第一接合面２４ａのＸ軸方向の寸法は、第二接合領域４４ｂのＸ軸方向の寸法より小さく、第一接合面２４ａのＹ軸方向の寸法は、第二

接合領域４４ｂのＹ軸方向の寸法より小さい。

[0028] また、第二接合領域４４ｂの面積は、第二接合面４４ａの上面視における半導体素子２０の面積より小さい。第二接合領域４４ｂのＸ軸方向の寸法は、第二接合面４４ａの上面視における半導体素子２０のＸ軸方向の寸法より小さく、第二接合領域４４ｂのＹ軸方向の寸法は、第二接合面４４ａの上面視における半導体素子２０のＹ軸方向の寸法より小さい。

[0029] 本実施の形態では、図２に示されるように、接合体６０の第二接合面４４ａに平行な断面の面積が最も小さい最狭部６０ｗから第一接合面２４ａまでの距離Ｄ１は、最狭部６０ｗから第二接合面４４ａまでの距離Ｄ２より小さい。なお、図２に示される例では、最狭部６０ｗは、非接合部３６の表面（図２の下側の面）より、第二接合面４４ａに近い位置にあるが、最狭部６０ｗの位置はこれに限定されない。最狭部６０ｗから第二接合面４４ａまでの距離は、例えば、非接合部３６の表面から第二接合面４４ａまでの距離と等しくてもよい。つまり、最狭部６０ｗは、非接合部３６の表面と同一の平面上にあってもよい。

[0030] ［２．半導体装置の製造方法］

本実施の形態に係る半導体装置の製造方法について、図３～図１３を用いて説明する。図３は、本実施の形態に係る半導体装置１０の製造方法の流れを示すフローチャートである。図４は、本実施の形態に係る半導体装置１０の製造方法の載置工程、溶融工程、及び凝固工程におけるヒータ温度の制御態様例を示す模式的なグラフである。図５Ａ及び図５Ｂは、それぞれ、本実施の形態に係る半導体装置１０の製造方法の準備工程において準備される半導体素子２０及びサブマウント４０を示す模式的な断面図である。図７～１３は、本実施の形態に係る半導体装置１０の製造方法の各工程を示す模式的な断面図である。図５Ａ、５Ｂ、７～１３には、半導体素子２０、サブマウント４０などの図２と同様の位置における断面が示されている。図６は、本実施の形態に係るサブマウント４０の構成を示す模式的な上面図である。図６には、半導体素子２０が接合される前のサブマウント４０が示されている

。また、図６には、サブマウント４０に接合される半導体素子２０の第一電極パッド３０の輪郭が破線で示されている。

[0031] 図３に示されるように、まず、図５Ａに示される半導体素子２０と、図５Ｂに示される、第二電極パッド５０に接合部材６０Ｍが配置されたサブマウント４０とを準備する（準備工程Ｓ１０）。ここでは、図５Ａに示されるように、半導体素子２０は、素子本体２２と、第一下地電極２４と、第一電極パッド３０とを有する。

[0032] 第一電極パッド３０は、第一下地電極２４の第一接合面２４ａに配置される金属膜である。第一電極パッド３０の中央部が、サブマウント４０に配置される接合部材６０Ｍと合金化されて接合体６０の一部となる。一方、第一電極パッド３０の周縁部は合金化されない。この合金化されない第一電極パッド３０の周縁部を非接合部３６と称する。本実施の形態では、第一電極パッド３０は、素子本体２２に形成された凹部２２ｄ内に配置される。第一電極パッド３０は、非接合部３６と同様に、接合体６０と組成が異なり、かつ、接合体６０に含まれる複数の金属元素のうち少なくとも一つの金属元素で構成される。本実施の形態では、第一電極パッド３０は、膜厚５００ｎｍのＡｕ膜である。

[0033] 図５Ｂに示されるように、サブマウント４０は、基台４２と、第二下地電極４４と、第二電極パッド５０とを有する。本実施の形態では、サブマウント４０は、図６に示されるように、外部電極パッド４８をさらに有する。

[0034] 第二電極パッド５０は、図５Ｂに示されるように、第二下地電極４４の第二接合面４４ａに配置される金属膜である。第二電極パッド５０は、接合部材６０Ｍと合金化されて接合体６０の一部となる。第二電極パッド５０は、第一電極パッド３０と同様に、接合体６０と組成が異なり、かつ、接合体６０に含まれる複数の金属元素のうち少なくとも一つの金属元素で構成される。本実施の形態では、第二電極パッド５０は、膜厚２００ｎｍのＡｕ膜である。

[0035] 接合部材６０Ｍは、半導体素子２０と、サブマウント４０とを接合するた

めの部材であり、第二電極パッド５０に配置される。図６に示されるように、第二下地電極４４の第二接合面４４ａの上面視において、接合部材６０Ｍの面積は、第二電極パッド５０の面積より小さい。接合部材６０ＭのＸ軸方向の寸法は、第二電極パッド５０のＸ軸方向の寸法より小さく、接合部材６０ＭのＹ軸方向の寸法は、第二電極パッド５０のＹ軸方向の寸法より小さい。また、第二接合面４４ａの上面視において、第一電極パッド３０の面積は、接合部材６０Ｍの面積より大きく、かつ、第二電極パッド５０の面積より小さい。第一電極パッド３０のＸ軸方向の寸法は、接合部材６０ＭのＸ軸方向の寸法より大きく、かつ、第二電極パッド５０のＸ軸方向の寸法より小さい。また、第一電極パッド３０のＹ軸方向の寸法は、接合部材６０ＭのＹ軸方向の寸法より大きく、かつ、第二電極パッド５０のＹ軸方向の寸法より小さい。また、第二接合面４４ａの上面視において、第二電極パッド５０の面積は、半導体素子２０の面積より小さい。第二電極パッド５０のＸ軸方向の寸法は、半導体素子２０のＸ軸方向の寸法より小さく、第二電極パッド５０のＹ軸方向の寸法は、半導体素子２０のＹ軸方向の寸法より小さい。具体的には、接合部材６０ＭはＸ軸方向幅が９７μｍ、Ｙ軸方向幅が２３６μｍ、厚さが３．０μｍであり、第一電極パッド３０はＸ軸方向幅が１１０μｍ、Ｙ軸方向幅が２４０μｍであり、第二電極パッド５０はＸ軸方向幅が１１４μｍ、Ｙ軸方向幅が２５０μｍであり、半導体素子２０はＸ軸方向幅が１３０μｍ、Ｙ軸方向幅が２６０μｍである。

[0036] また、第二接合面４４ａの上面視において、接合部材６０Ｍの形状は、矩形の四隅が除去された形状である。接合部材６０Ｍの四隅部分と第二電極パッド５０の端部との距離が小さい場合、後工程において接合部材６０Ｍを溶融する時に、接合部材６０Ｍの四隅部分が第二電極パッド５０の端部からはみ出しやすいが、接合部材６０Ｍの四隅部分を除去することで、接合部材６０Ｍが第二電極パッド５０からはみ出すことを抑制できる。具体的には、接合部材６０Ｍと第二電極パッド５０の端部との間隔は、３０μｍ以上としてもよい。これにより、溶融された接合部材６０Ｍの第二電極パッド５０から

のはみ出しを抑制できる。

[0037] 接合部材６０Ｍは、例えば、蒸着などの方法を用いて、第二電極パッド５０上に配置される。接合部材６０Ｍとして、例えば、ＡｕＳｎ半田などを用いることができる。

[0038] 続いて、図３に示されるように、接合部材６０Ｍに半導体素子２０の載置を開始することで、第一電極パッド３０と接合部材６０Ｍとを接触させる（載置工程Ｓ２０）。本実施の形態では、載置工程Ｓ２０は、半導体素子２０が移載機９０によって第一電極パッド３０付近に移動される工程と、移載機９０によって接合部材６０Ｍに半導体素子２０を載置することで、第一電極パッド３０と接合部材６０Ｍとを接触させる工程と、移載機９０が半導体素子２０を離して元の位置に移動する工程とを含む。ここで、移載機９０は、半導体素子２０を移動させる機器であり、例えば、コレットなどを用いることができる。半導体素子２０が接合部材６０Ｍに接触した時点を載置開始とし、移載機９０が半導体素子２０から離れた時点を載置終了とする。半導体素子２０のサブマウント４０に対する位置決めは、例えば、半導体素子２０及びサブマウント４０の画像を撮像し、画像認識技術を用いて行ってもよいし、機械的な手法によって行ってもよい。

[0039] 本実施の形態では、載置工程Ｓ２０を開始する前に、つまり、準備工程Ｓ１０において、サブマウント４０及び接合部材６０Ｍの予備加熱を開始し、図４に示されるように、載置工程Ｓ２０において、接合部材６０Ｍは、接合部材６０Ｍの融点より低い温度で加熱されている。より具体的には、載置工程Ｓ２０において、ヒータ温度を準備工程Ｓ１０の予備加熱温度と同じ温度に維持することで、接合部材６０Ｍを、接合部材６０Ｍの融点より低い温度で加熱し続ける。これにより、接合部材６０Ｍの温度が、接合部材６０Ｍの融点未満に維持される。接合部材６０Ｍを加熱するために、例えば、サブマウント４０の基台４２の下面（主面４２ａの裏側の面）をヒータ上に配置してもよい。図４に示される例では、載置工程Ｓ２０におけるヒータ温度を、接合部材６０Ｍの融点（ＡｕＳｎ半田の融点２８０℃）より低い１５０℃に

維持している。このように、予備加熱を行うことで、載置工程Ｓ２０に続く溶融工程Ｓ３０における更なる加熱に要する時間を短縮できる。したがって、半導体装置１０の製造に要する時間を短縮できる。例えば、１℃の昇温に０．０１０秒要する設備の場合には、予備加熱の温度を室温（２５℃）より１２５℃高い１５０℃とすることで、加熱に要する時間を１．２５秒短縮できる。

[0040] 続いて、図３に示されるように、接合部材６０Ｍを溶融させる（溶融工程Ｓ３０）。本実施の形態では、溶融工程Ｓ３０において、接合部材６０Ｍの温度が、接合部材６０Ｍの融点より高くなるように加熱する。図４に示される例では、ヒータの温度を３６０℃に上昇させることで、接合部材６０Ｍを溶融させる。

[0041] 溶融工程Ｓ３０において、半導体素子２０が、溶融した接合部材６０Ｍに埋没しないように、移載機９０による半導体素子２０を接合部材６０Ｍへ押し付ける力を制御する。例えば、半導体素子２０が、ＧａＡｓを主成分とする半導体レーザ素子である場合、半導体素子２０の平均比重ρ_cが、接合部材６０Ｍの比重ρ_sより小さいため、半導体素子２０を接合部材６０Ｍに押し付けない場合には、半導体素子２０は、溶融した接合部材６０Ｍ上に浮く。したがって、本実施の形態のように、第二接合面４４ａの上面視において、接合部材６０Ｍの面積が、半導体素子２０の面積より小さい場合、溶融した接合部材６０Ｍ上に半導体素子２０を載置しても、半導体素子２０を接合部材６０Ｍへ押し付けなければ、接合部材６０Ｍが半導体素子２０の外側にはみ出さない。

[0042] さらに、半導体素子２０を接合部材６０Ｍへ押し付ける力が、半導体素子２０と接合部材６０Ｍとの比重の差に対応する力以下であれば、半導体素子２０は、溶融した接合部材６０Ｍに埋没しない。半導体素子２０と接合部材６０Ｍとの比重の差に対応する力は、半導体素子２０の質量Ｗ［ｋｇ］、重力加速度Ｇ［ｍ／ｓ^2］を用いると、$WG(\rho_s-\rho_c)/\rho_c$で表される。したがって、移載機９０が半導体素子２０を接合部材６０Ｍへ押し付ける力が

、ＷＧ（$\rho_s-\rho_c$）／ρ_c以下である時には、溶融した接合部材６０Ｍは半導体素子２０の外側にはみ出さない。

[0043] 実際には、溶融した接合部材６０Ｍの表面張力により、接合部材６０Ｍの横方向（各図のＸ軸方向及びＹ軸方向）への広がりは抑制される。この表面張力に起因する広がり抑制力は、接合部材６０Ｍが配置される面の濡れ性に依存し、面の濡れ性が高くなるにしたがって、広がり抑制力が小さくなる。例えば、接合部材６０Ｍの組成が$Au_{0.8}Sn_{0.2}$であり、第二下地電極４４の表面がＰｔである場合、$\rho_c=5.3\times10^{3}$［ｋｇ／ｍ^3］、$\rho_s=1.5\times10^{4}$［ｋｇ／ｍ^3］、Ｗ＝１．８×１０$^{-8}$［ｋｇ］とすると、ＷＧ（$\rho_s-\rho_c$）／$\rho_c=3.1\times10^{-7}$［Ｎ］である。しかしながら、実験的には、半導体素子２０を接合部材６０Ｍへ押し付ける力が、３．１×１０$^{-6}$［Ｎ］以下であれば、半導体素子２０の外側に接合部材６０Ｍがはみ出すことはほとんどなかった。また、半導体素子２０を接合部材６０Ｍへ押し付ける力が、１．５×１０$^{-6}$［Ｎ］以下であれば、半導体素子２０の外側に接合部材６０Ｍがはみ出すことは全くなかった。したがって、半導体素子２０を接合部材６０Ｍへ押し付ける力は、ＷＧ（$\rho_s-\rho_c$）／ρ_cの１０倍以下であってもよい。これにより、接合部材６０Ｍのはみ出しを抑制できる。また、半導体素子２０を接合部材６０Ｍへ押し付ける力は、ＷＧ（$\rho_s-\rho_c$）／ρ_cの５倍以下であってもよい。これにより、接合部材６０Ｍのはみ出しをより確実に抑制できる。

[0044] 本実施の形態では、溶融工程Ｓ３０において、移載機９０が半導体素子２０を接合部材６０Ｍへ押し付ける力はゼロである。図８に示されるように、移載機９０は、半導体素子２０から離れてもよい。これにより、接合部材６０Ｍのはみ出しをより一層確実に抑制できる。

[0045] 本実施の形態に係る溶融工程Ｓ３０の効果を説明するために、比較例の溶融工程を用いて製造される半導体装置について、図１４を用いて説明する。図１４は、比較例の溶融工程を用いて製造された半導体装置９１０の構成を示す模式的な断面図である。

[0046] 本比較例の溶融工程においては、半導体素子２０を、接合部材６０Ｍへ、ＷＧ（$\rho_s-\rho_c$）／ρ_cの１０倍を超える力で押し付ける。この場合、接合部材６０Ｍが、第一電極パッド３０（又は、第一下地電極２４）と、第二電極パッド５０（又は、第二下地電極４４）との間（つまり、第一電極パッド３０における任意の一点と、第二電極パッド５０における任意の一点とを結ぶ線分が存在し得る領域）からはみ出る。図１４の接合部材６０Ｍの左端部においては、第一電極パッド３０と、第二電極パッド５０との間から接合部材６０Ｍの側面が凸状にはみ出している。図１４の接合部材６０Ｍの右端部においては、第一電極パッド３０の外側にまで接合部材６０Ｍが大きくはみ出している。この場合、第一電極パッド３０と、第二電極パッド５０接合面との間の接合部材６０Ｍの量が減少することで、接合部材６０Ｍの厚さが臨界以上に薄くなり、接合部材６０Ｍによる接合強度が不足する場合がある。また、接合部材６０Ｍが一方向に偏ってはみ出す際には、半導体素子２０が接合部材６０Ｍとともに所定の位置からその方向へ移動するおそれがある。

[0047] これに対して、本実施の形態に係る溶融工程Ｓ３０では、半導体素子２０を接合部材６０Ｍへ押し付ける力は、ＷＧ（$\rho_s-\rho_c$）／ρ_cの１０倍以下であるため、接合部材６０Ｍがはみ出すことを抑制できる。したがって、第一電極パッド３０と、第二電極パッド５０接合面との間の接合部材６０Ｍの量を十分に確保できる（例えば、接合部材６０Ｍの厚さを２μｍ以上確保できる）ため、接合部材６０Ｍによって十分な接合強度が得られ、かつ、半導体素子２０の移動を抑制できる。

[0048] 溶融工程Ｓ３０において、サブマウント４０側から接合部材６０Ｍを加熱する場合、図８に示されるように、接合部材６０Ｍのサブマウント４０に近い部分の温度が融点を超えることで、溶融される（液相化される）。これにより、接合部材６０Ｍのサブマウント４０の近傍の部分が横方向に延伸する。なお、図８に示される状態では、接合部材６０Ｍのうち、サブマウント４０から遠い部分は、固相状態を維持している。

[0049] さらに加熱を続けると、図９に示されるように、液相化された接合部材６

０Ｍと、第二電極パッド５０のうち接合部材６０Ｍに接する部分とが合金化され始める。これにより、接合部材６０ＭのＳｎ元素が第二電極パッド５０に拡散し、組成がＡｕＳｎである領域、つまり、接合部材６０Ｍの領域が拡大する。

[0050] さらに加熱を続けると、図１０に示されるように、液相化された接合部材６０Ｍが、第二電極パッド５０の上面全体に広がる。つまり、接合部材６０Ｍの下面の面積が、第二電極パッド５０の上面の面積と等しくなる。また、接合部材６０Ｍの領域が、第二電極パッド５０の下面の方向へ広がる。

[0051] さらに加熱を続けると、図１１に示されるように、接合部材６０Ｍの上部（サブマウント４０から遠い部分）の一部も液相化される。液相化された接合部材６０Ｍは、横方向に広がる。また、接合部材６０Ｍと、第一電極パッド３０のうち、接合部材６０Ｍと接する部分とが合金化され始める。これにより、半導体素子２０と、サブマウント４０との電気的接続が完了する。

[0052] さらに加熱を続けると、図１２に示されるように、接合部材６０Ｍの上部も含めた全体が液相化される。これにより、接合部材６０Ｍの上部も横方向に広がるが、接合部材６０Ｍの下部の方が温度が高く、流動性が高いため、接合部材６０Ｍの上部より下部の方が横方向における広がりが大きい。また、液相化された接合部材６０Ｍの表面張力により、横方向への広がりが抑制される。図１２に示されるように、本実施の形態では、第二電極パッド５０の全体が、接合部材６０Ｍと合金化される。これにより、サブマウント４０と接合部材６０Ｍとを強固に接合できる。なお、第二電極パッド５０の外側の領域は、接合部材６０Ｍと合金化せず、かつ、接合部材６０Ｍに対する濡れ性が低いため、接合部材６０Ｍが広がりにくい。

[0053] また、第一電極パッド３０の中央部は、接合部材６０Ｍと合金化される。これにより、半導体素子２０と接合部材６０Ｍとを強固に接合できる。また、合金化された第一電極パッド３０の中央部に対応する領域が、接合部材６０Ｍと、第一下地電極２４の第一接合面２４ａとが接合される第一接合領域２４ｂである。第一電極パッド３０の中央部の外側に位置する非接合部３６

は、接合部材６０Ｍと合金化されない。接合部材６０ＭがＡｕＳｎである場合、非接合部３６はＳｎ元素を含まず、第一電極パッド３０と接合部材６０Ｍとの合金部はＳｎ元素を含む。

[0054] このように非接合部３６が形成されるように、半導体素子２０を接合部材６０Ｍに接合することで、接合部材６０Ｍのはみ出しを確実に抑制できる。

[0055] なお、半導体素子２０の非接合部３６と、溶融した接合部材６０Ｍとの間で接触角が所定の角度に維持されるため、接合部材６０Ｍが溶融されている間は、接合部材６０Ｍは、くびれを有する形状となる。

[0056] 続いて、図３に示されるように、接合部材６０Ｍを凝固させる（凝固工程Ｓ４０）。本実施の形態では、図４に示されるように、ヒータ温度を低下させることで、接合部材６０Ｍの温度を接合部材６０Ｍの融点未満まで冷却する。図４に示される例では、ヒータの温度を１５０℃まで冷却する。以上のように、接合部材６０Ｍを凝固させる。このように、接合部材６０Ｍを凝固させることで、図１３に示されるように接合体６０が形成される。なお、凝固の際には形状の特徴はおおむね維持されるが、接合部材６０Ｍが凝固する状況によっては、接合部材６０Ｍが凝固して形成される接合体６０にくびれ（最狭部６０ｗ）が確認されない場合もある。

[0057] 以上のように、本実施の形態に係る半導体装置１０を製造することができる。

[0058] ［３．半導体装置の製造方法の変形例］

本実施の形態の変形例１及び変形例２に係る半導体装置１０の製造方法について説明する。変形例１及び変形例２に係る半導体装置１０の製造方法は、載置工程Ｓ２０における予備加熱の態様において、上述した本実施の形態に係る半導体装置の製造方法と相違する。以下、変形例１及び変形例２に係る半導体装置１０の製造方法について、本実施の形態に係る半導体装置１０の製造方法との相違点を中心に、それぞれ、図１５及び図１６を用いて説明する。

[0059] 図１５は、変形例１に係る半導体装置の製造方法の載置工程Ｓ２０、溶融

工程Ｓ３０、及び凝固工程Ｓ４０におけるヒータ温度の制御態様例を示す模式的なグラフである。上述した準備工程Ｓ１０においては、予備加熱の温度は、１５０℃であったのに対して、変形例１に係る載置工程Ｓ２０では、図１５に示されるように、１５０℃の予備加熱状態の後、接合部材６０Ｍを載せたサブマウント４０を、接合部材６０Ｍの融点（２８０℃）より高い３６０℃に昇温して接合部材６０Ｍを溶融させる。その状態で載置を開始・終了し、その後に２００℃に降下させている。つまり、変形例１に係る載置工程Ｓ２０において、接合部材６０Ｍが溶融した状態で載置が開始される。これにより、半導体素子２０の載置時に接合部材６０Ｍの表面形状が変形できるため、載置後の半導体素子２０の姿勢が接合部材６０Ｍの載置前の表面形状のばらつきに左右されない。また、載置終了時に接合部材６０Ｍが溶融状態であることにより、載置時の第一電極パッド３０と接合部材６０Ｍとの接触面積が増大するとともに、移載機９０を半導体素子２０から離したときに半導体素子２０が移載機９０側に保持されたままになるというリスクが表面張力等の影響により減少する。

[0060] 図１６は、変形例２に係る半導体装置の製造方法の載置工程Ｓ２０、溶融工程Ｓ３０、及び凝固工程Ｓ４０におけるヒータ温度の制御態様例を示す模式的なグラフである。変形例２では、移載機９０で半導体素子２０を介して接合部材６０Ｍを押さえている時間が、変形１より長い。この場合、接合部材６０Ｍの温度が下がって凝固している状態で載置終了となる。つまり、載置工程Ｓ２０において、接合部材６０Ｍが凝固した状態で載置が終了される。この場合、半導体素子２０と凝固した接合部材６０Ｍとは接合しているので、移載機９０を半導体素子２０から離したときに半導体素子２０が移載機９０側に保持されたままになるというリスクがさらに減少する。

[0061] ［４．効果など］

以上に述べたように、本実施の形態に係る半導体装置１０は、半導体素子２０と、サブマウント４０と、接合体６０とを備える。半導体素子２０は、素子本体２２と、素子本体２２に配置され、接合体６０と接合される第一接

合面２４ａを有する第一下地電極２４とを有する。サブマウント４０は、基台４２と、基台４２に配置され、接合体６０と接合される第二接合面４４ａを有する第二下地電極４４とを有する。接合体６０は、複数の金属元素を含む合金であり、第一接合面２４ａの第一接合領域２４ｂにおいて、半導体素子２０と接合され、第二接合面４４ａの第二接合領域４４ｂにおいてサブマウント４０と接合される。半導体素子２０は、第一接合面２４ａにおける第一接合領域２４ｂの外側に配置される非接合部３６であって、接合体６０と組成が異なり、かつ、接合体６０に含まれる複数の金属元素のうち少なくとも一つの金属元素で構成される非接合部３６をさらに有する。第一接合領域２４ｂの面積は、第二接合領域４４ｂの面積より小さい。

[0062] このように、第一接合領域２４ｂの外側に非接合部３６が形成されるように、半導体素子２０を接合部材６０Ｍに接合することで、接合部材６０Ｍの半導体素子２０側の端部が、第一接合面２４ａの端部まで延伸することを抑制できる。したがって、接合体６０が第一接合面２４ａより外側にはみ出すことを抑制できる。

[0063] また、半導体装置１０において、第一接合面２４ａの面積は、第二接合領域４４ｂの面積より小さく、第二接合領域４４ｂの面積は、第二接合面４４ａの上面視における半導体素子２０の面積より小さくてもよい。

[0064] このように、第一接合面２４ａ及び第二接合領域４４ｂの面積を第二接合面４４ａの上面視における半導体素子２０の面積より小さくすることで、接合体６０が、半導体素子２０の外側にはみ出すことを抑制できる。

[0065] また、半導体装置１０において、接合体６０の第二接合面４４ａに平行な断面の面積が最も小さい最狭部６０ｗから第一接合面２４ａまでの距離Ｄ１は、最狭部６０ｗから第二接合面４４ａまでの距離Ｄ２より小さくてもよい。

[0066] このような位置関係においては、接合体６０の断面が、第２接合面側が広い台形に近い形状になる。一方、熱拡散における熱伝導範囲は熱源からの距離に従って広がるという関係があるので、この接合体６０の形状は高い放熱

特性につながる。

[0067] また、半導体装置１０において、第二接合面４４ａの上面視において、接合体６０の全体が、半導体素子２０の周縁の内側に配置されてもよい。

[0068] これにより、接合体６０が、半導体素子２０の外側にはみ出すことを抑制できる。

[0069] また、半導体装置１０において、半導体素子２０は、半導体発光素子であってもよい。

[0070] 本実施の形態では、半導体素子２０の位置ずれを抑制できるため、半導体発光素子である半導体素子２０の光軸のずれを抑制できる。特に、半導体素子２０が半導体レーザ素子であり、点光源として用いられる場合には、光軸位置精度に対する要求仕様が厳しい場合が多く、位置ずれ抑制の効果は有用である。また、半導体レーザ素子が横方向出射であり、かつジャンクションダウン実装されている場合、接合体６０が半導体レーザ素子の外側にはみ出すことがないので、半導体レーザ素子からの出射光が接合体６０によって妨げられることがない。

[0071] 本実施の形態に係る半導体装置１０の製造方法は、半導体素子２０と、第二電極パッド５０に接合部材６０Ｍが配置されたサブマウント４０とを準備する準備工程Ｓ１０と、半導体素子２０を移動させる移載機９０によって、接合部材６０Ｍに半導体素子２０を載置することで、第一電極パッド３０と接合部材６０Ｍとを接触させる載置工程Ｓ２０と、接合部材６０Ｍを溶融させる溶融工程Ｓ３０と、接合部材６０Ｍを凝固させる凝固工程Ｓ４０とを含む。溶融工程Ｓ３０において、移載機９０が半導体素子２０を接合部材６０Ｍへ押し付ける力は、半導体素子２０の質量Ｗ［ｋｇ］及び平均比重ρｃ、重力加速度Ｇ［ｍ／ｓ２］、並びに、接合部材６０Ｍの比重ρｓを用いると、ＷＧ（ρｓ－ρｃ）／ρｃの１０倍以下である。

[0072] これにより、接合部材６０Ｍに半導体素子２０が過大な力で押し付けられないため、半導体素子２０が、溶融された接合部材６０Ｍ上に浮く。したがって、半導体素子２０が接合部材６０Ｍに埋没することを抑制できるため、

接合部材６０Ｍが、半導体素子２０の外側にはみ出すことを抑制できる。

[0073] また、半導体装置１０の製造方法の溶融工程Ｓ３０において、移載機９０が半導体素子２０を接合部材６０Ｍへ押し付ける力はゼロであってもよい。

[0074] これにより、接合部材６０Ｍが、半導体素子２０の外側にはみ出すことを確実に抑制できる。

[0075] また、半導体装置１０の製造方法において、第二接合面４４ａの上面視において、接合部材６０Ｍの面積は、第二電極パッド５０の面積より小さくてもよい。

[0076] これにより、接合部材６０Ｍが第二電極パッド５０の外側にはみ出すことを抑制できる。

[0077] また、半導体装置１０の製造方法において、第二接合面４４ａの上面視において、第一電極パッド３０の面積は、接合部材６０Ｍの面積より大きく、かつ、第二電極パッド５０の面積より小さく、第二電極パッド５０の面積は、半導体素子２０の面積より小さくてもよい。

[0078] このように、接合部材６０Ｍが配置される第二電極パッド５０の面積が、半導体素子２０の面積より小さいため、接合部材６０Ｍが半導体素子２０の外側にはみ出すことを抑制できる。

[0079] また、半導体装置１０の製造方法において、第二接合面４４ａの上面視において、接合部材６０Ｍの形状は、矩形の四隅が除去された形状であってもよい。

[0080] 接合部材６０Ｍが矩形である場合、接合部材６０Ｍの四隅部分が第二電極パッド５０からはみ出しやすいが、接合部材６０Ｍが四隅部分を有さないことで、接合部材６０Ｍが第二電極パッド５０からはみ出すことを抑制できる。

[0081] また、半導体装置１０の製造方法の溶融工程Ｓ３０において、第一電極パッド３０の中央部は、接合部材６０Ｍと合金化されてもよい。

[0082] これにより、半導体素子２０と、接合部材６０Ｍとを強固に接合できる。

[0083] また、半導体装置１０の製造方法の溶融工程Ｓ３０において、第一電極パ

ッド３０の中央部の外側に位置する非接合部３６は、接合部材６０Ｍと合金化されなくてもよい。

[0084] このように非接合部３６が形成されるように、半導体素子２０を接合部材６０Ｍに接合することで、接合部材６０Ｍのはみ出しを確実に抑制できる。

[0085] また、半導体装置１０の製造方法の溶融工程Ｓ３０において、第二電極パッド５０の全体が、接合部材６０Ｍと合金化されてもよい。

[0086] これにより、サブマウント４０と接合部材６０Ｍとを強固に接合できる。

[0087] また、半導体装置１０の製造方法の載置工程Ｓ２０において、接合部材６０Ｍは、接合部材６０Ｍの融点より低い温度で加熱されていてもよい。

[0088] このように、溶融工程Ｓ３０の前の載置工程Ｓ２０において予備加熱を行うことで、載置工程Ｓ２０に続く溶融工程Ｓ３０における更なる加熱に要する時間を短縮できる。したがって、半導体装置１０の製造に要する時間を短縮できる。

[0089] また、半導体装置１０の製造方法の載置工程Ｓ２０において、接合部材６０Ｍが溶融した状態で載置が開始されてもよい。

[0090] これにより、半導体素子２０の載置時に接合部材６０Ｍの表面形状が変形できるため、載置後の半導体素子２０の姿勢が接合部材６０Ｍの載置前の表面形状のばらつきに左右されない。

[0091] また、半導体装置１０の製造方法の載置工程Ｓ２０において、接合部材６０Ｍが凝固した状態で載置が終了されてもよい。

[0092] この場合、半導体素子２０と凝固した接合部材６０Ｍとは接合しているので、移載機９０を半導体素子２０から離したときに半導体素子２０が移載機９０側に保持されたままになるというリスクが減少する。

[0093] （変形例など）

以上、本開示に係る半導体装置等について、実施の形態に基づいて説明したが、本開示は、上記の実施の形態に限定されるものではない。

[0094] 例えば、上記実施の形態において、半導体素子として、半導体発光素子を用いたが、他の半導体素子であってもよい。例えば、半導体素子として、フ

ォトダイオードなどを用いてもよい。

[0095] また、実施の形態に対して当業者が思いつく各種変形を施して得られる形態や、本開示の趣旨を逸脱しない範囲で各実施の形態における構成要素及び機能を任意に組み合わせることで実現される形態も本開示に含まれる。

産業上の利用可能性

[0096] 本開示に係る半導体装置等は、特に、サブマウントと半導体素子との相対位置において、高い精度が要求される、半導体レーザ素子を用いた空間合波装置、半導体レーザ素子を用いた熱アシストハードディスク装置などに利用可能である。

符号の説明

[0097] １０、９１０　半導体装置
２０　半導体素子
２２　素子本体
２２ｄ　凹部
２４　第一下地電極
２４ａ　第一接合面
２４ｂ　第一接合領域
３０　第一電極パッド
３６　非接合部
４０　サブマウント
４２　基台
４２ａ　主面
４４　第二下地電極
４４ａ　第二接合面
４４ｂ　第二接合領域
４８　外部電極パッド
５０　第二電極パッド
６０　接合体

６０Ｍ　接合部材

６０ｗ　最狭部

９０　移載機

請求の範囲

[請求項1] 半導体素子と、サブマウントと、接合体とを備える半導体装置であって、

前記半導体素子は、

素子本体と、

前記素子本体に配置され、前記接合体と接合される第一接合面を有する第一下地電極とを有し、

前記サブマウントは、

基台と、

前記基台に配置され、前記接合体と接合される第二接合面を有する第二下地電極とを有し、

前記接合体は、複数の金属元素を含む合金であり、前記第一接合面の第一接合領域において、前記半導体素子と接合され、前記第二接合面の第二接合領域において前記サブマウントと接合され、

前記半導体素子は、前記第一接合面における前記第一接合領域の外側に配置される非接合部であって、前記接合体と組成が異なり、かつ、前記複数の金属元素のうち少なくとも一つの金属元素で構成される非接合部をさらに有し、

前記第一接合領域の面積は、前記第二接合領域の面積より小さい

半導体装置。

[請求項2] 前記第一接合面の面積は、前記第二接合領域の面積より小さく、

前記第二接合領域の面積は、前記第二接合面の上面視における前記半導体素子の面積より小さい

請求項１に記載の半導体装置。

[請求項3] 前記接合体の前記第二接合面に平行な断面の面積が最も小さい最狭部から前記第一接合面までの距離は、前記最狭部から前記第二接合面までの距離より小さい

請求項１又は２に記載の半導体装置。

[請求項4] 前記第二接合面の上面視において、前記接合体の全体が、前記半導体素子の周縁の内側に配置される

請求項１～３のいずれか１項に記載の半導体装置。

[請求項5] 前記半導体素子は、光を出射する半導体発光素子である

請求項１～４のいずれか１項に記載の半導体装置。

[請求項6] 半導体素子と、サブマウントとを備える半導体装置の製造方法であって、

前記半導体素子は、

素子本体と、

前記素子本体に配置され、第一接合面を有する第一下地電極と、

前記第一接合面に配置される第一電極パッドとを有し、

前記サブマウントは、

基台と、

前記基台に配置され、第二接合面を有する第二下地電極と、

前記第二接合面に配置される第二電極パッドとを有し、

前記半導体装置の製造方法は、

前記半導体素子と、前記第二電極パッドに接合部材が配置された前記サブマウントとを準備する準備工程と、

前記半導体素子を移動させる移載機によって、前記接合部材に前記半導体素子の載置を開始することで、前記第一電極パッドと前記接合部材とを接触させる載置工程と、

前記接合部材を溶融させる溶融工程と、

前記接合部材を凝固させる凝固工程とを含み、

前記溶融工程において、前記移載機が前記半導体素子を前記接合部材へ押し付ける力は、前記半導体素子の質量Ｗ［ｋｇ］及び平均比重ρ_c、重力加速度Ｇ［ｍ／ｓ^2］、並びに、前記接合部材の比重ρ_sを用いると、ＷＧ（$\rho_s-\rho_c$）／ρ_cの１０倍以下である

半導体装置の製造方法。

[請求項7] 前記溶融工程において、前記移載機が前記半導体素子を前記接合部材へ押し付ける力はゼロである

請求項６に記載の半導体装置の製造方法。

[請求項8] 前記第二接合面の上面視において、前記接合部材の面積は、前記第二電極パッドの面積より小さい

請求項６又は７に記載の半導体装置の製造方法。

[請求項9] 前記第二接合面の上面視において、

前記第一電極パッドの面積は、前記接合部材の面積より大きく、かつ、前記第二電極パッドの面積より小さく、

前記第二電極パッドの面積は、前記半導体素子の面積より小さい

請求項６～８のいずれか１項に記載の半導体装置の製造方法。

[請求項10] 前記第二接合面の上面視において、前記接合部材の形状は、矩形の四隅が除去された形状である

請求項６～９のいずれか１項に記載の半導体装置の製造方法。

[請求項11] 前記溶融工程において、前記第一電極パッドの中央部は、前記接合部材と合金化される

請求項６～１０のいずれか１項に記載の半導体装置の製造方法。

[請求項12] 前記溶融工程において、前記第一電極パッドの前記中央部の外側に位置する非接合部は、前記接合部材と合金化されない

請求項１１に記載の半導体装置の製造方法。

[請求項13] 前記溶融工程において、前記第二電極パッドの全体が、前記接合部材と合金化される

請求項６～１２のいずれか１項に記載の半導体装置の製造方法。

[請求項14] 前記半導体素子は、光を出射する半導体発光素子である

請求項６～１３のいずれか１項に記載の半導体装置の製造方法。

[請求項15] 前記載置工程において、前記接合部材は、前記接合部材の融点より低い温度で加熱されている

請求項６～１４のいずれか１項に記載の半導体装置の製造方法。

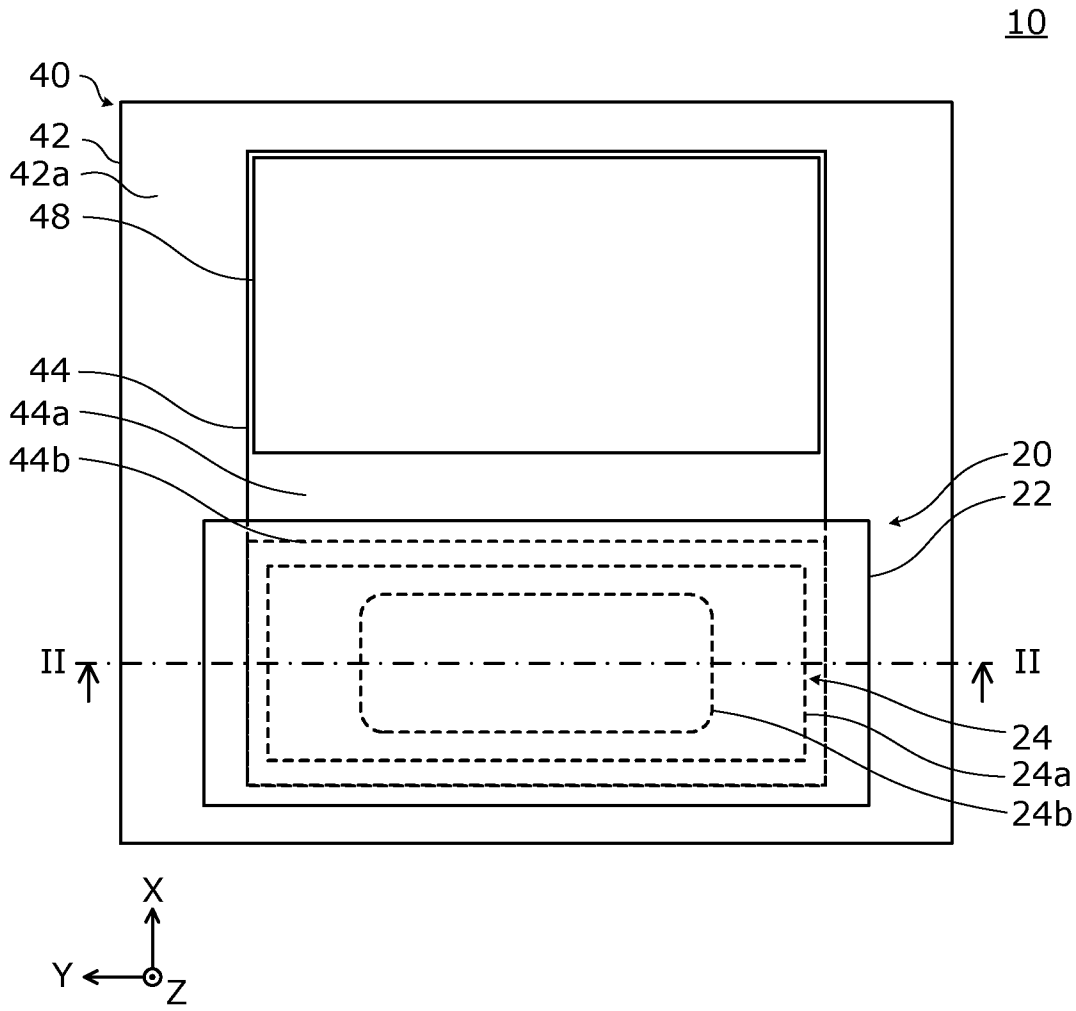
[請求項16] 前記載置工程において、前記接合部材が溶融した状態で前記載置が開始される

請求項６～１４のいずれか１項に記載の半導体装置の製造方法。

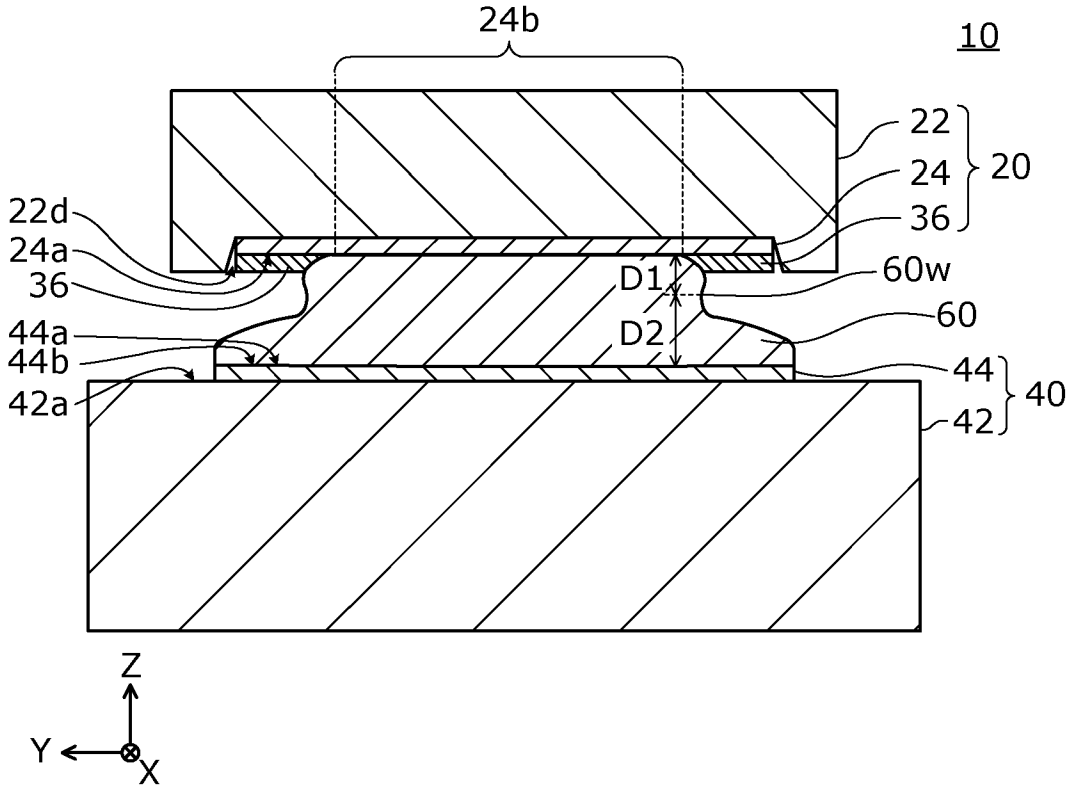
[請求項17] 前記載置工程において、前記接合部材が凝固した状態で前記載置が終了される

請求項１６に記載の半導体装置の製造方法。

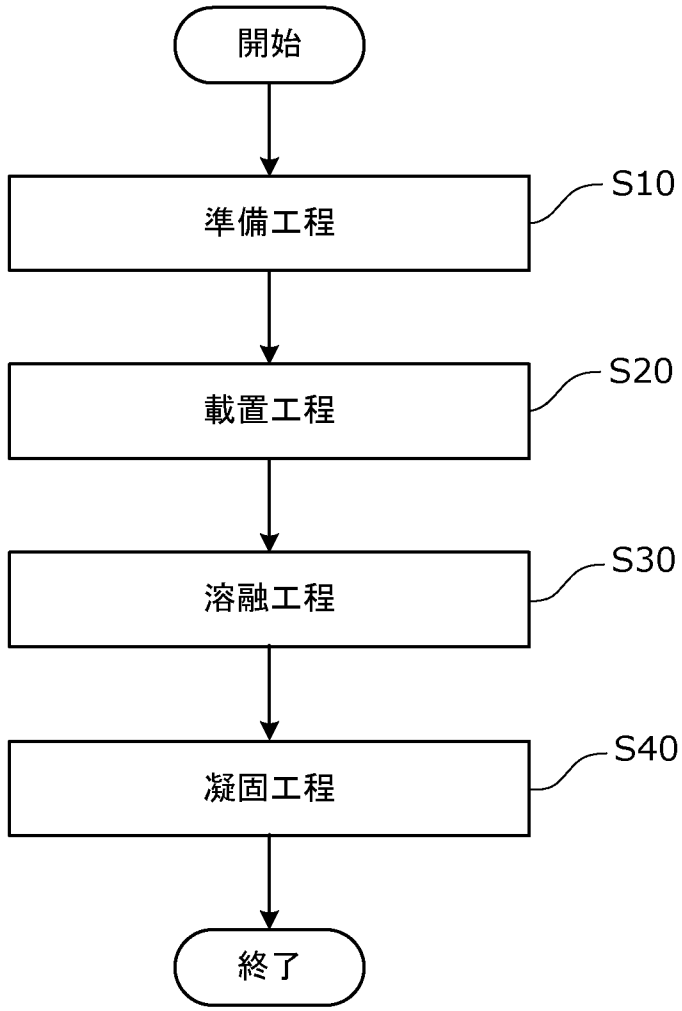
[図1]


10
40
42
42a
48
44
44a
44b
20
22
II
II
24
24a
24b
X
Y
Z

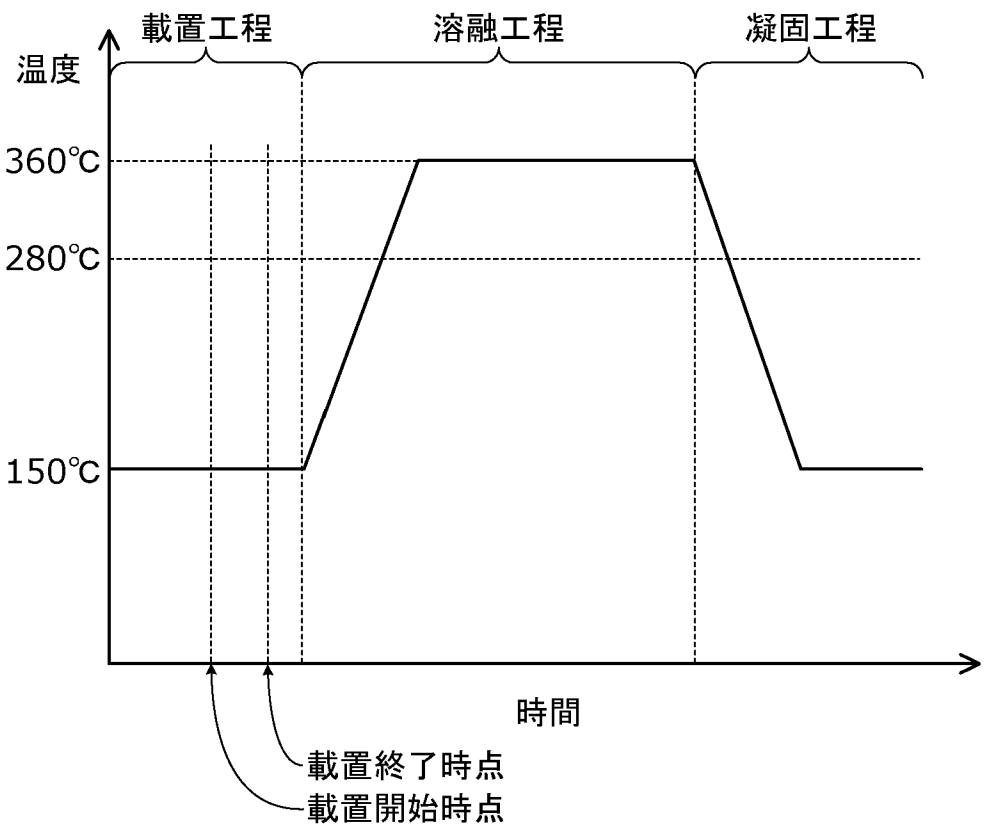
[図2]


24b
10
22
24
36
20
22d
24a
36
D1
60w
D2
60
44a
44b
42a
44
42
40
Z
Y
X

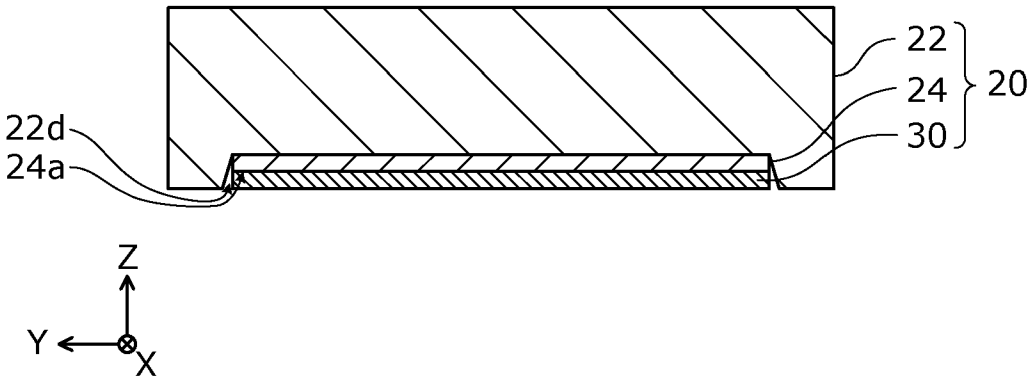
[図3]


開始
準備工程
S10
載置工程
S20
溶融工程
S30
凝固工程
S40
終了

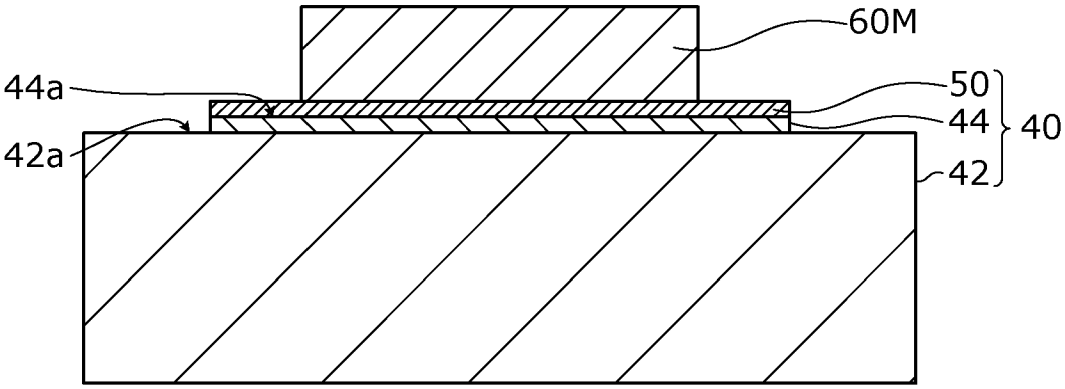
[図4]

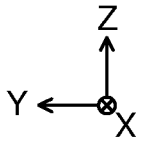

載置工程
溶融工程
凝固工程
温度
360℃
280℃
150℃
時間
載置終了時点
載置開始時点

[図5A]

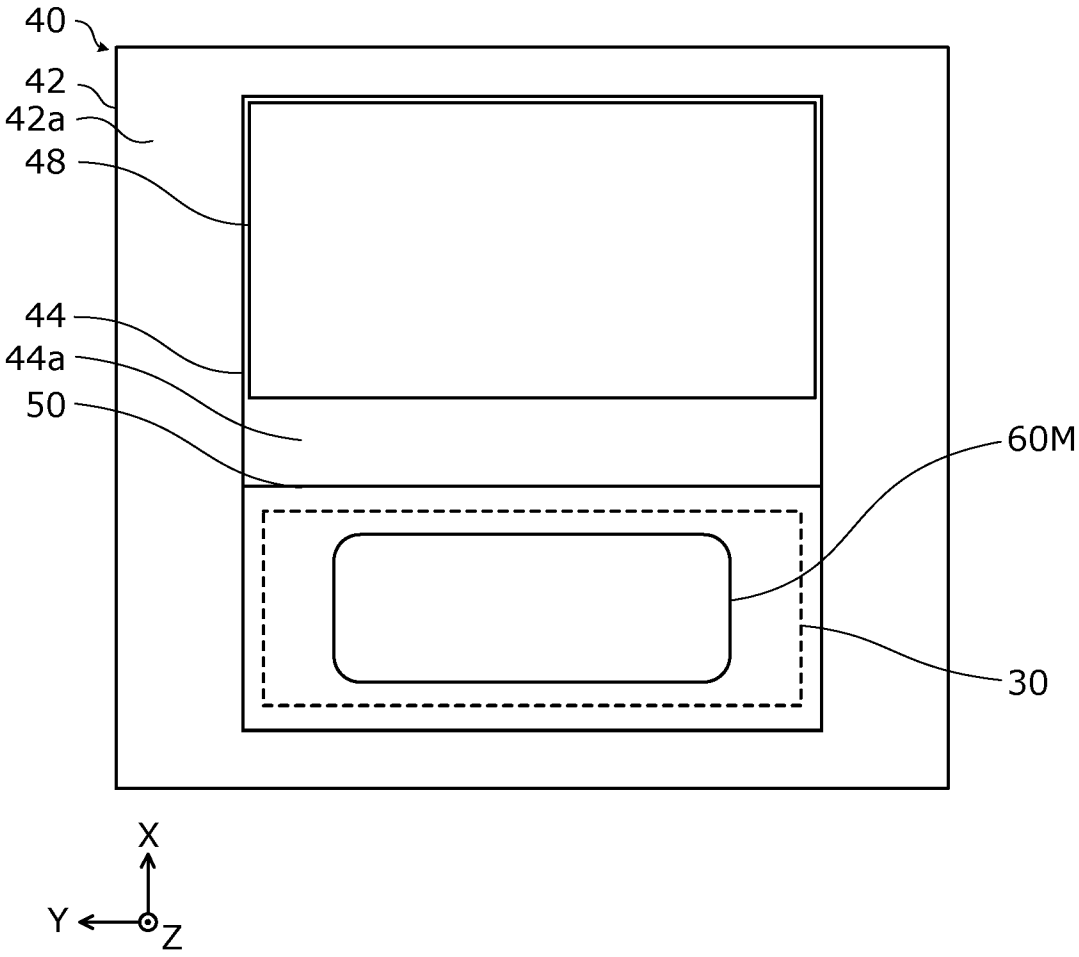


[図5B]

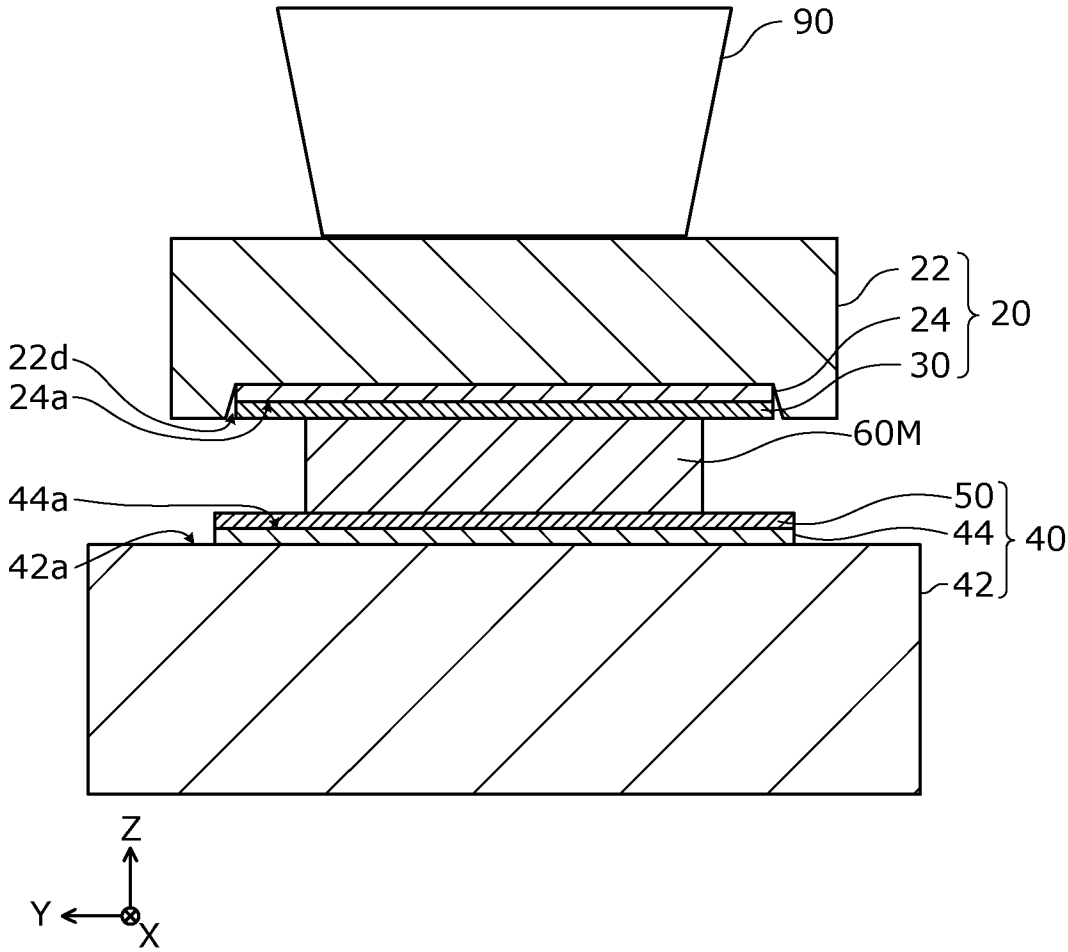




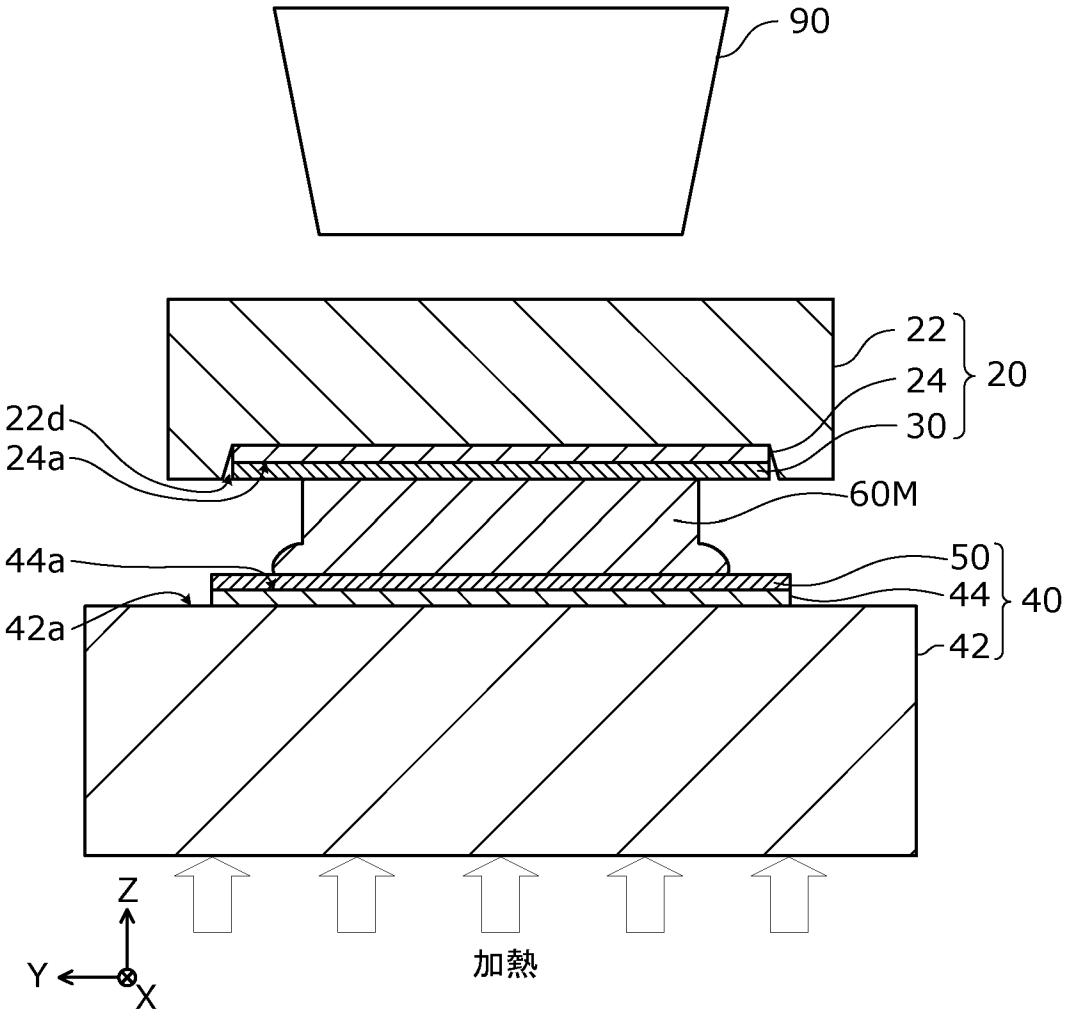
[図6]



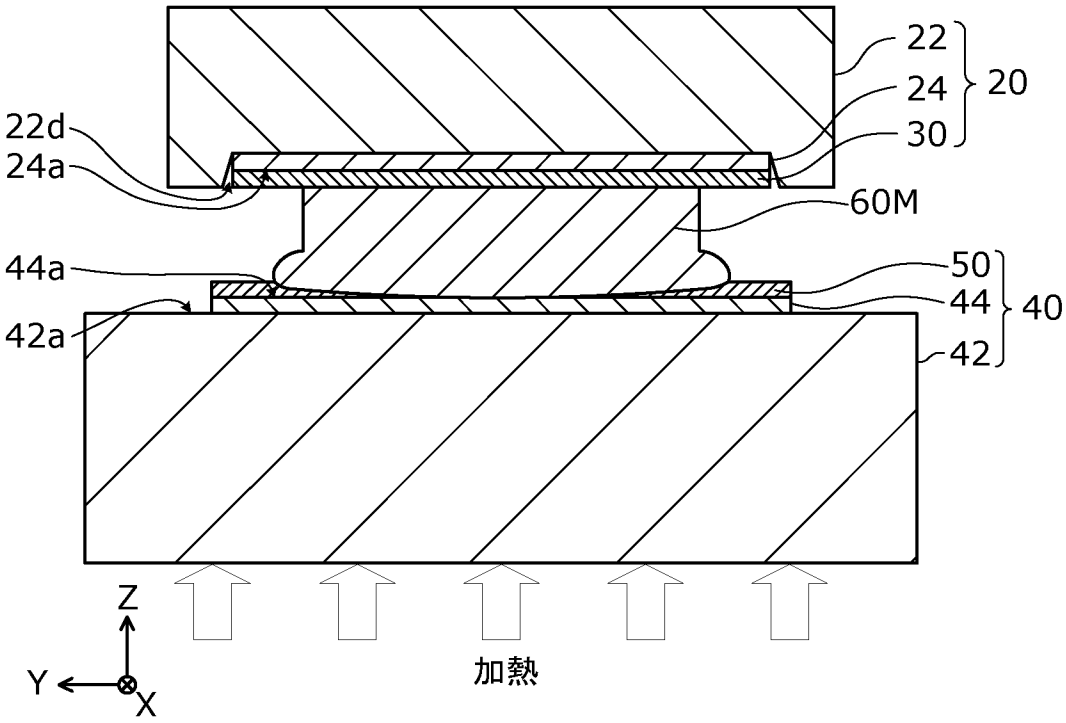
[図7]



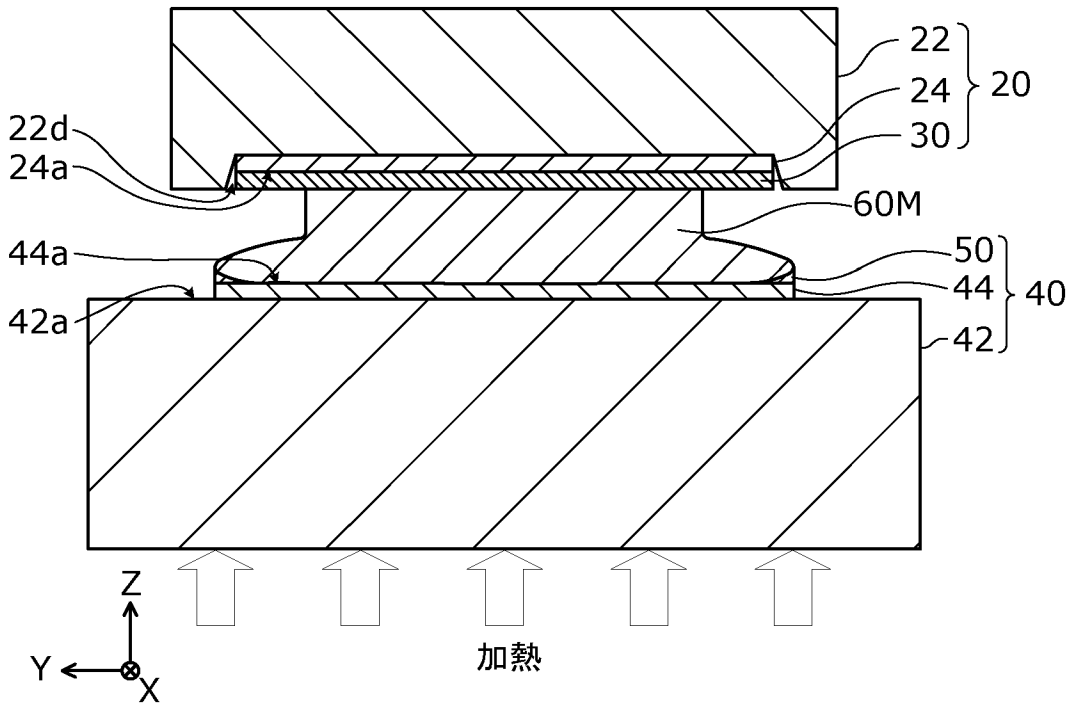
[図8]


90
22
24
30
20
22d
24a
60M
44a
50
44
40
42a
42
Z
Y
X
加熱

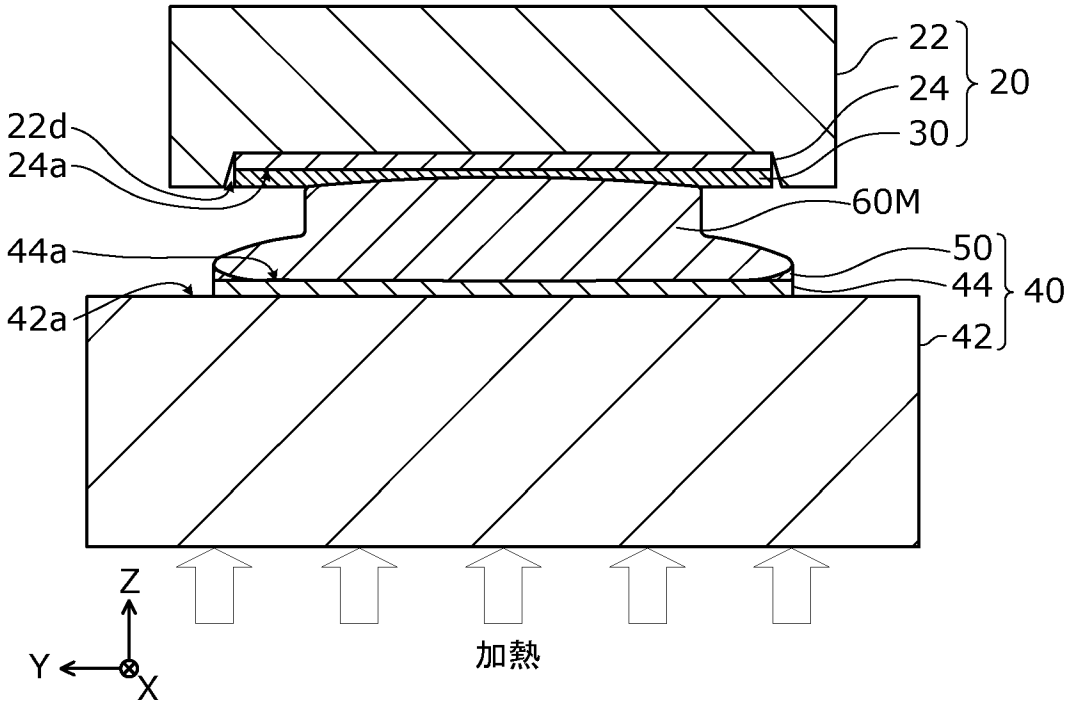
[図9]


22
24
30
20
22d
24a
60M
44a
50
44
40
42a
42
Z
Y
X
加熱

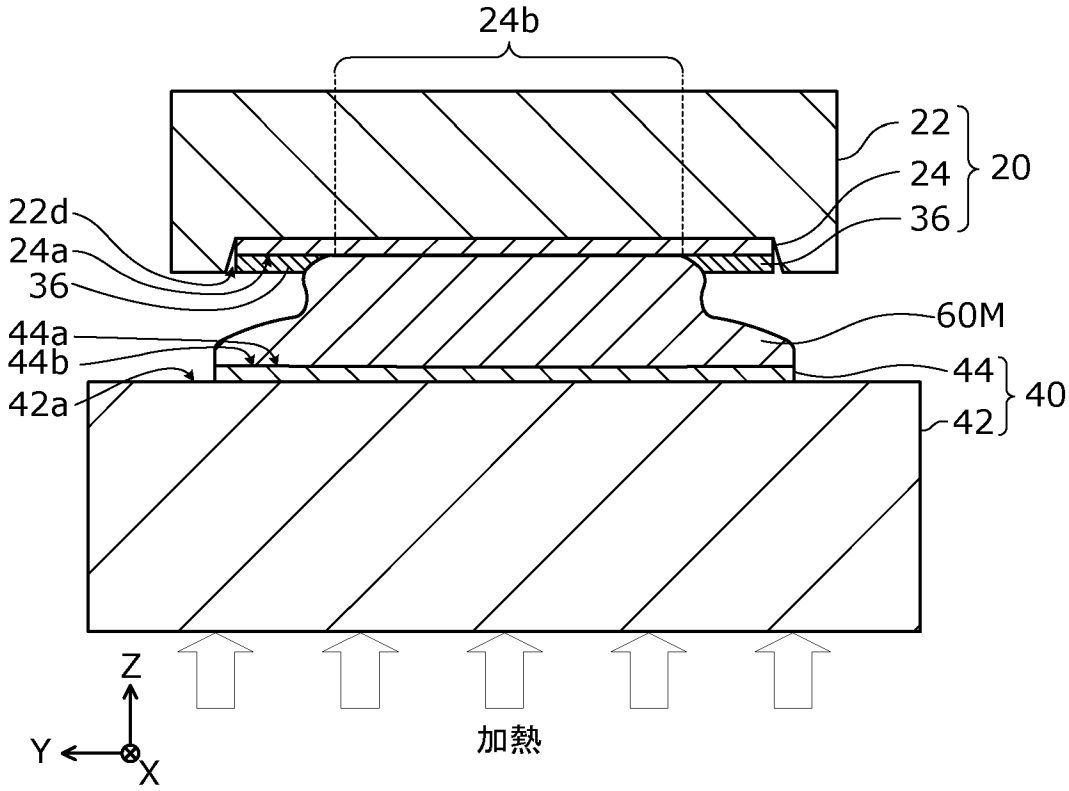
[図10]


22
24
30
20
22d
24a
60M
44a
50
44
40
42a
42
Z
Y
X
加熱

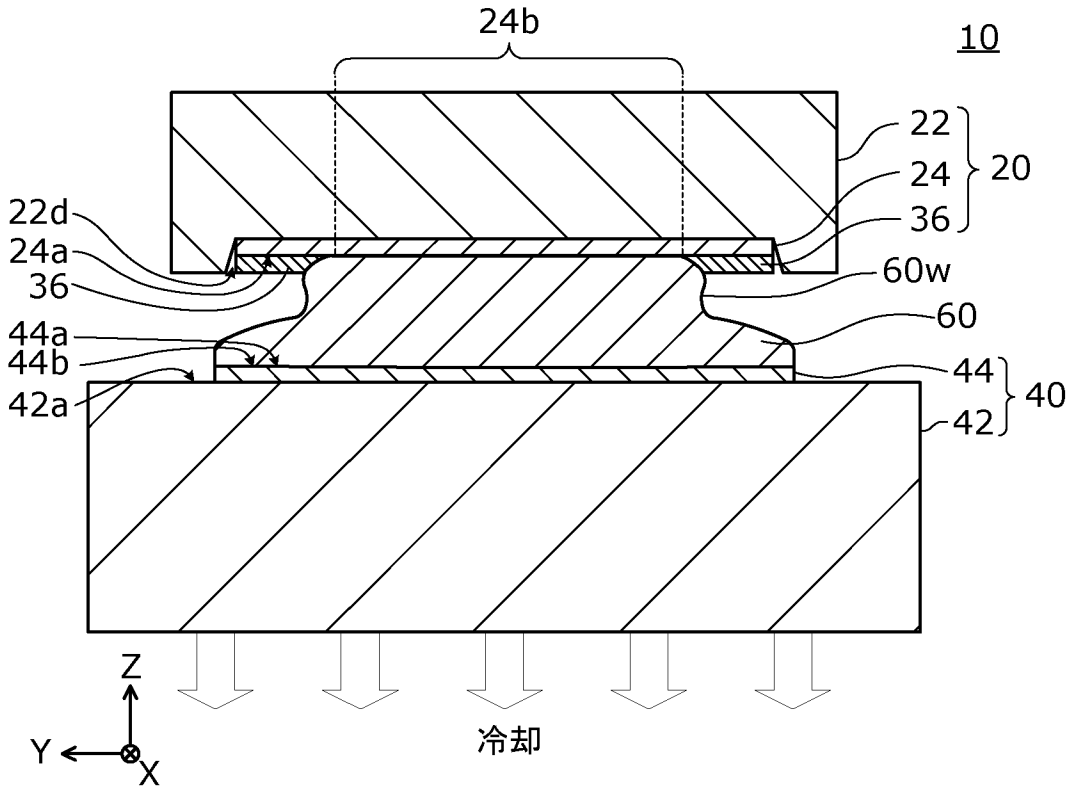
[図11]


22
24
30
20
22d
24a
60M
44a
50
44
40
42a
42
Z
Y
X
加熱

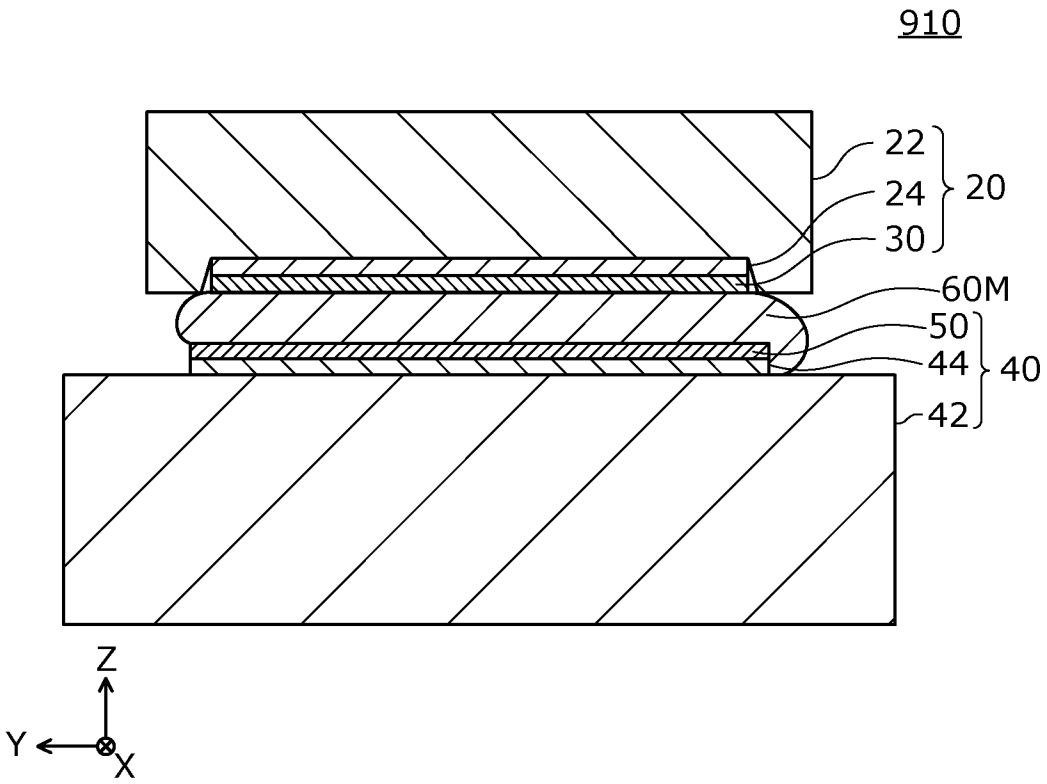
[図12]


24b
22
24
20
36
22d
24a
36
60M
44a
44b
44
40
42a
42
Z
Y
X
加熱

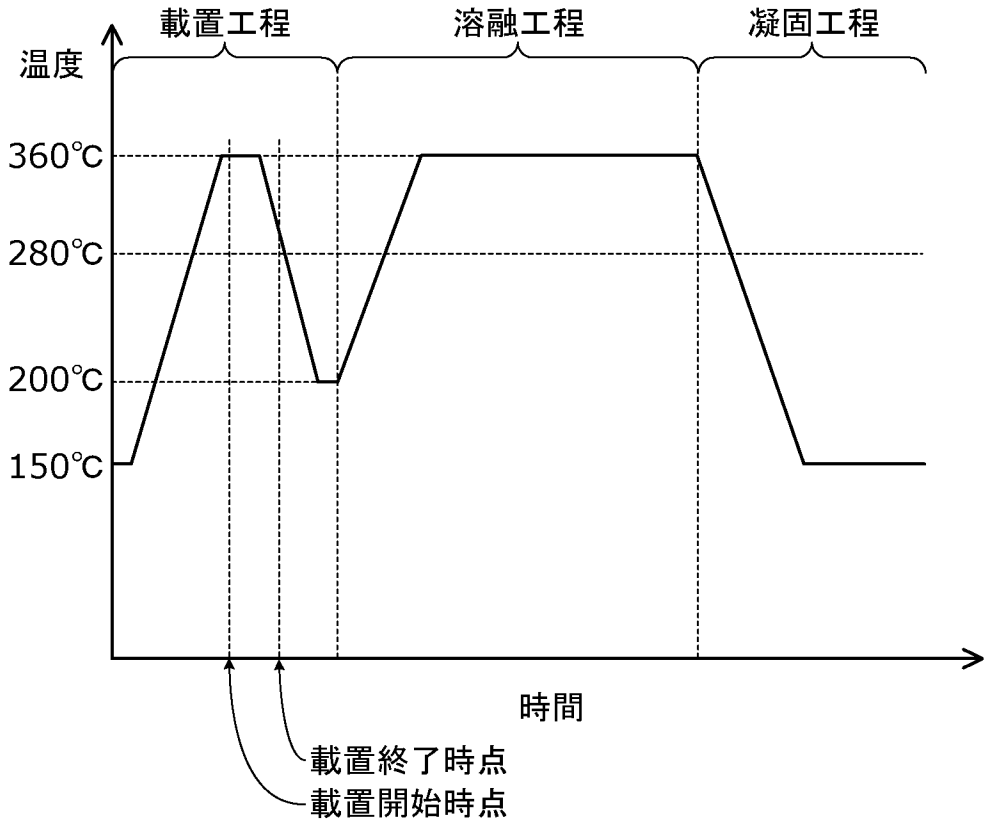
[図13]


24b
10
22
24
20
36
22d
24a
36
60w
60
44a
44b
44
40
42a
42
Z
Y
X
冷却

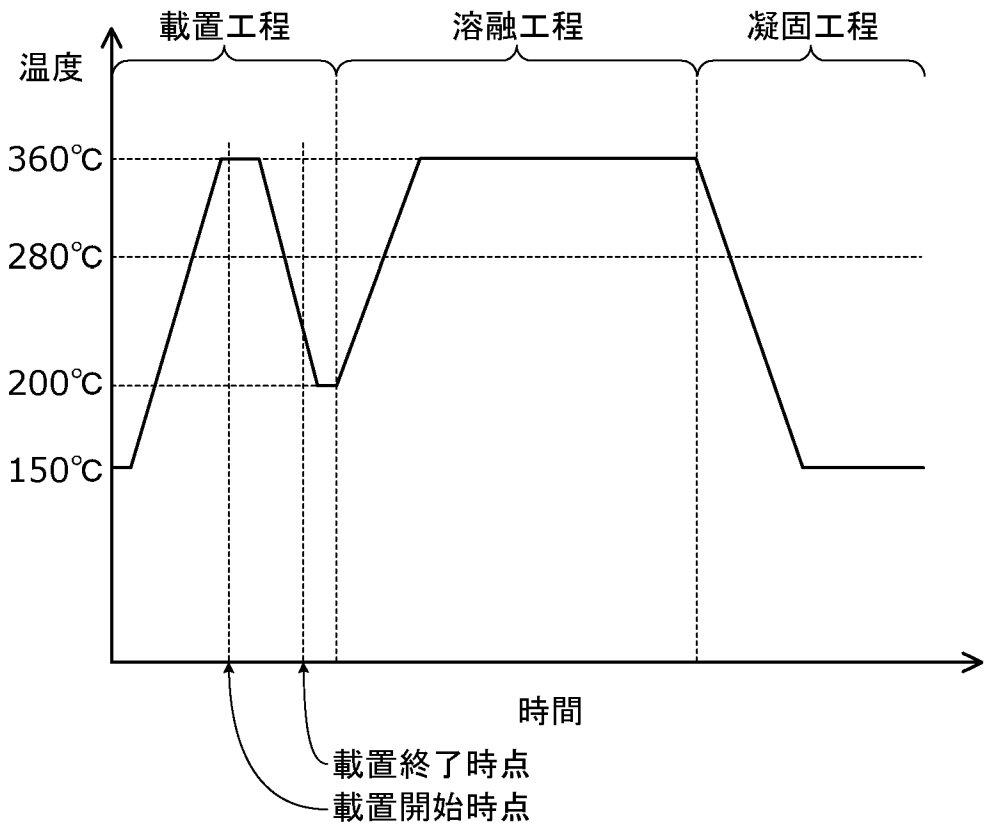
[図14]


910
22
24
30
20
60M
50
44
40
42
Z
Y
X

[図15]


載置工程
溶融工程
凝固工程
温度
360℃
280℃
200℃
150℃
時間
載置終了時点
載置開始時点

[図16]



INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2023/028203

A. CLASSIFICATION OF SUBJECT MATTER

H01L 21/60(2006.01)i; ***H01L 23/12***(2006.01)i
FI: H01L21/60 311Q; H01L23/12 Q

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L21/60; H01L23/12

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996
Published unexamined utility model applications of Japan 1971-2023
Registered utility model specifications of Japan 1996-2023
Published registered utility model applications of Japan 1994-2023

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2011-222675 A (MITSUBISHI ELECTRIC CORP) 04 November 2011 (2011-11-04) paragraphs [0001], [0012], [0034]-[0036], fig. 1, 10-11	1-2, 4-5
A		3, 6-17
A	JP 2020-13820 A (STANLEY ELECTRIC CO LTD) 23 January 2020 (2020-01-23) paragraphs [0006], [0011]-[0035], fig. 1-5	1-17
A	JP 2016-78109 A (FUJIKURA LTD) 16 May 2016 (2016-05-16) paragraphs [0001], [0033]-[0061], fig. 1-6	1-17
A	JP 2010-171047 A (MITSUBISHI ELECTRIC CORP) 05 August 2010 (2010-08-05) paragraphs [0005], [0009]-[0034], fig. 1-7	1-17
A	JP 2019-110203 A (STANLEY ELECTRIC CO LTD) 04 July 2019 (2019-07-04) paragraphs [0005], [0011]-[0026], fig. 1-6	1-17

☐ Further documents are listed in the continuation of Box C. ☑ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
14 September 2023	**26 September 2023**
Name and mailing address of the ISA/JP **Japan Patent Office (ISA/JP)** **3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915** **Japan**	Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/JP2023/028203

Patent document cited in search report	Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
JP 2011-222675 A	04 November 2011	US 2011/0249694 A1 paragraphs [0002], [0033], [0055]-[0057], fig. 1, 10-11 CN 102214895 A	
JP 2020-13820 A	23 January 2020	US 2020/0020838 A1 paragraphs [0006], [0036]-[0060], fig. 1-5 EP 3595022 A1 CN 110718616 A	
JP 2016-78109 A	16 May 2016	(Family: none)	
JP 2010-171047 A	05 August 2010	(Family: none)	
JP 2019-110203 A	04 July 2019	CN 109935672 A paragraphs [0008], [0029]-[0047], fig. 1-6 KR 10-2019-0073258 A	

国際調査報告

国際出願番号
PCT/JP2023/028203

A. 発明の属する分野の分類（国際特許分類（ＩＰＣ））

H01L 21/60(2006.01)i; H01L 23/12(2006.01)i
FI: H01L21/60 311Q; H01L23/12 Q

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

H01L21/60; H01L23/12

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	１９２２－１９９６年
日本国公開実用新案公報	１９７１－２０２３年
日本国実用新案登録公報	１９９６－２０２３年
日本国登録実用新案公報	１９９４－２０２３年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献のカテゴリー*	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
X	JP 2011-222675 A (三菱電機株式会社) 04.11.2011 (2011-11-04) 段落[0001],[0012],[0034]-[0036], 図1,10-11	1-2,4-5
A		3,6-17
A	JP 2020-13820 A (スタンレー電気株式会社) 23.01.2020 (2020-01-23) 段落[0006],[0011]-[0035], 図1-5	1-17
A	JP 2016-78109 A (株式会社フジクラ) 16.05.2016 (2016-05-16) 段落[0001],[0033]-[0061], 図1-6	1-17
A	JP 2010-171047 A (三菱電機株式会社) 05.08.2010 (2010-08-05) 段落[0005],[0009]-[0034], 図1-7	1-17
A	JP 2019-110203 A (スタンレー電気株式会社) 04.07.2019 (2019-07-04) 段落[0005],[0011]-[0026], 図1-6	1-17

☐ C欄の続きにも文献が列挙されている。

☑ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー
“A” 特に関連のある文献ではなく、一般的技術水準を示すもの
“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
“O” 口頭による開示、使用、展示等に言及する文献
“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献
“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの
“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
“Y” 特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
“&” 同一パテントファミリー文献

国際調査を完了した日	国際調査報告の発送日
14.09.2023	26.09.2023

名称及びあて先
日本国特許庁(ISA/JP)
〒100-8915
日本国
東京都千代田区霞が関三丁目４番３号

権限のある職員（特許庁審査官）
小池　英敏 5F 8396

電話番号 03-3581-1101 内線 3516

国際調査報告
パテントファミリーに関する情報

国際出願番号
PCT/JP2023/028203

引用文献	公表日	パテントファミリー文献	公表日
JP 2011-222675 A	04.11.2011	US 2011/0249694 A1 段落[0002],[0033],[0055]-[0057], 図1,10-11 CN 102214895 A	
JP 2020-13820 A	23.01.2020	US 2020/0020838 A1 段落[0006],[0036]-[0060], 図1-5 EP 3595022 A1 CN 110718616 A	
JP 2016-78109 A	16.05.2016	（ファミリーなし）	
JP 2010-171047 A	05.08.2010	（ファミリーなし）	
JP 2019-110203 A	04.07.2019	CN 109935672 A 段落[0008],[0029]-[0047], 図1-6 KR 10-2019-0073258 A	