

[19] 中华人民共和国国家知识产权局

[51] Int. Cl⁷

G11C 7/06

G11C 11/4091



[12] 发明专利申请公开说明书

[21] 申请号 03145718.5

[43] 公开日 2004 年 1 月 28 日

[11] 公开号 CN 1471106A

[22] 申请日 2003.6.27 [21] 申请号 03145718.5

[30] 优先权

[32] 2002.6.27 [33] GB [31] 0214904.5

[71] 申请人 精工爱普生株式会社

地址 日本东京都

[72] 发明人 S·谭

[74] 专利代理机构 中国专利代理(香港)有限公司

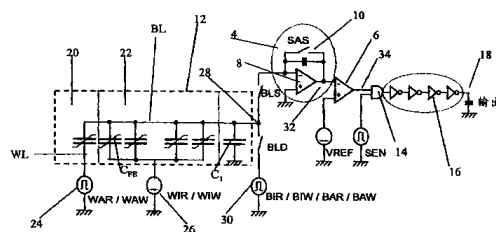
代理人 王岳 张志醒

权利要求书 3 页 说明书 10 页 附图 4 页

[54] 发明名称 读出电路

[57] 摘要

一种读出电路，包括一个充电积分读出放大器 4，串联耦合到鉴别器 6。该读出电路可以用于检测包括铁电 RAM 的随机存取存储器 (RAM) 系统中的单元的逻辑状态。充电积分读出放大器的使用可以克服 RAM 电路固有的比特线电容，并提供高效的电荷 - 电压转换。



1. 一种读出电路，用于检测电容器元件中存储的电荷，包括：一个充电积分器电路，用于从电容器元件接收电荷；鉴别器电路，串联耦合到所述充电积分器电路，该鉴别器电路包括第一输入端，用于从积分器电路接收输出信号，和第二输入端，用于接收参考电压信号。
5
2. 根据权利要求1的读出电路，其中，充电积分器电路包括：一个放大器；耦合在该放大器输入和输出端子之间的反馈电容器，用于存储从电容器元件接收的电荷；耦合到反馈电容器一端的第一开关装置，用于将所述一端连接到第一电源；以及耦合到反馈电容器另一端的第二开关装置，用于将所述另一端连接到另一电源。
10
3. 根据权利要求1或2的读出电路，其中，鉴别器电路包括一个比较器，该比较器具有用于接收积分器电路的输出的第一输入端和用于接收参考电压信号的第二输入端。
4. 根据权利要求1或2的读出电路，其中，鉴别器电路包括一个反向器电路，用于提供输出信号，该输出信号当积分器电路的输出信号幅度超过参考电压信号时，从第一电平变为不同于第一电平的第二电平。
15
5. 根据上述任一项权利要求的读出电路，包括一个使能电路，用于在第一输入端上从鉴别器电路接收一个输出信号，并根据第二输入端上接收到的另一个信号提供一个输出信号，该输出信号指示电容器元件的电荷。
20
6. 根据上述任一项权利要求的读出电路，其中所述电容器元件包括一个铁电电容器、一个铁电选通晶体管、一个电荷耦合设备、或用于存储电荷的电极。
7. 一种生物传感器，包括根据权利要求1-6任一项的读出电路，其中所述电容器元件包括一个用于存储电荷的电极。
25
8. 根据权利要求7的生物传感器，包括一个DNA传感器。
9. 根据权利要求7的生物传感器，包括一个指纹传感器。
10. 一种操作读出电路的方法，该读出电路包括一个充电积分器电路，串联耦合到一个鉴别器电路，用于接收一个电容器元件阵列中的一个电容器元件中存储的电荷，每个电容器元件都用来存储电荷，该方法包括：将第一脉冲信号作用于所述电容器元件和阵列中选定的
30

其它电容器元件；将第二脉冲信号作用于所述电容器元件和阵列中选定的其它电容器元件；将第三和第四脉冲信号作用于阵列中选定的其它电容器元件，第一、第二、第三、和第四脉冲信号用于使所述电容器元件中存储的电荷转移到充电积分器电路，但不使其它电容器元件中存储的电荷转移到充电积分器电路。

11. 根据权利要求 10 的方法，其中第二和第三脉冲信号是从一个公共信号源提供的，其中一个信号通过反向器电路提供。

12. 根据权利要求 10 或 11 的方法，其中第一脉冲信号的持续时间比第二脉冲信号的持续时间短。

10 13. 根据权利要求 10-12 任一项的方法，其中选择电容器元件包括铁电电容器元件，且第一和第二脉冲信号用于使所述电容器元件从第一极性状态变为第二极性状态，从而向充电积分器电路转移电荷。

14. 根据权利要求 10-13 任一项的方法，其中选择充电积分器电路包括一个放大器，该放大器具有耦合在其输入端和输出端之间的反馈电容器，并提供将反馈电容器的一端耦合到第一电源的第一开关装置和将反馈电容器的另一端耦合到另一电源的第二开关装置。

15 15. 根据权利要求 14 的方法，其中，选择第一电源为虚拟地，选择另一电源为正电源电压，且其中所述方法包括闭合第一和第二开关装置，从而在读出周期开始前将充电积分器电路的输出端子预充电至正电源电压。

16. 根据权利要求 10-15 任一项的方法，其中选择鉴别器电路包括一个比较器电路，该比较器电路具有用于接收充电积分器电路的输出信号的第一输入端和用于接收参考电压信号的第二输入端。

17. 根据权利要求 10-16 任一项的方法，其中选择鉴别器电路包括一个反向器电路，用于提供输出信号，该输出信号当积分器电路的输出信号幅度超过一个参考值时，从第一电平变为不同于第一电平的

18. 根据权利要求 10-16 任一项的方法，包括提供第一开关装置，用于有选择地将充电积分器电路的一个输入端耦合到一个电容器元件。

19. 根据权利要求 18 的方法，包括提供另一开关装置，用于将第一开关装置耦合到一个比特线驱动器电路。

20. 根据权利要求 10-19 任一项的方法，包括将鉴别器电路的输出信号馈送到一个使能电路的第一输入端，并给使能电路的第二输入端提供另一个信号，从而根据该另一信号提供一个输出信号，该输出信号指示电容器元件上的电荷。
- 5 21. 当权利要求 20 从属于权利要求 13 时，根据该权利要求 20 的方法，包括在铁电电容器上作用电压脉冲的过程中，给使能电路提供所述另一个信号。

读出电路

发明领域

5 本发明涉及读出电路。

背景技术

读出电路的形式通常为读出放大器，具有广泛用途。读出放大器被认为是随机存储存储器（RAM）系统的关键部件，其中它的作用是识别和放大表示存储在一个矩阵存储单元内部的一个存储元件中的数字信息的电压电平。

10 这些矩阵存储单元可以被认为是存储电容器矩阵，现行的多数读出放大器都基于存储电容器中存储的电荷的电压检测。任何存储电容器上的电压电平都对应于该电容器中存储的逻辑状态或信息（0 或 1）。在最简单形式的读出电路中，存储电容器上的电压电平与一个中间值比较，将差值放大以表示电容器中存储的是逻辑状态 0 还是 1。但是，当信息输入所述存储单元时，在存储电容器中只发生少量的电荷重新分布，因此，存储在存储单元阵列的任何存储电容器中的电压电平都非常低。因此，读出放大器很难区别任何单元中存储的逻辑 0 和逻辑

20 1，因此，必须采用灵敏度非常高的高增益放大器，其造价也很高。

也有人提出一种改进的读出电路，其中，比较将数字信息存储为互补逻辑的一对存储单元的电压，并利用正反馈放大该对单元之间发生的微小电压差。但是，因为电压差很小，所以还是必须采用特别灵敏的高增益读出放大器。

25 还有一种已知的方式是将 RAM 配置为铁电存储器，其中用铁电存储器代替存储器单元中的常规电容器。在这样的铁电 RAM 中，逻辑 0 和 1 对应于当作用于铁电电容器的电压为 0 时，电容器的极性状态。

图 1 示出铁电电容器的典型特征。可以看出，铁电电容器具有两个极性状态，并表现出介电滞后现象。要将这样的铁电电容器从一种极性状态切换到另一种极性状态，根据该电容器当前极性状态的不同，必须将绝对值大于 V_c 的负电压脉冲或正电压脉冲作用于该单元。因此，如果要将例如逻辑状态 1 这样的信息写入该单元，就必须作用绝

30

对值大于 V_c 的负电压脉冲 V_w ，从而使电荷 $Q_{\cdot 1}$ 存储在单元中。对单元极性状态的检测，即检测所存储的是 $Q_{\cdot 1}$ 还是 $Q_{\cdot 0}$ ，是通过作用一个幅值 V_r 大于电压 V_c 的正读脉冲，并检测单元的极性状态是否改变来执行的。例如，假设单元中初始存储的逻辑状态 1，如图 1 所示，铁电电容器中存储的电荷为 $Q_{\cdot 1}$ ，读脉冲 V_r 的作用使得铁电电容器改变极性状态，导致读脉冲停止后电荷为 $Q_{\cdot 0}$ 。电荷从 $Q_{\cdot 1}$ 到 $Q_{\cdot 0}$ 的变化表示单元中存储的信息为逻辑状态 1。但是，如果单元中初始存储的逻辑状态 0，则正读脉冲 V_r 的作用将不会引起铁电电容器改变极性状态。因此，由于极性状态没有改变，电荷的变化很小，这表示单元中存储的是逻辑状态 0。

极性状态的切换引起电荷流出，该过程被读出放大器检测到。但是，从图 1 可以看出，当作用读脉冲 V_r 并且发生极性改变时，铁电电容器中的电荷从 $Q_{\cdot 1}$ 变为 $Q_{\cdot 0}$ ，除非作用一个绝对值大于 V_c 的负电压脉冲，否则电荷将不会恢复到 $Q_{\cdot 1}$ 。因此，当发生极性状态改变时，初始存储的逻辑状态被擦除，存储的数据丢失，如果该数据以后还有其它用途，则必须进行补充。因为存储的逻辑状态丢失，所以将这种从单元中读出信息称为破坏性读出。

有人提出将电压检测读出放大器改为检测从铁电电容器中流出的任何电荷，这样的电路示于图 2。通常，铁电动态 RAM 单元包括一条比特线 BL，当从单元中读信息时，BL 上的电压指示该单元中存储的逻辑状态，铁电动态 RAM 单元还包括一条字线 WL，用于同时向一行铁电电容器作用读信号，图 2 中所示铁电电容器 C_{FB} 为该行电容器中的一个。放大器 2 耦合到比特线 BL，以便响应当读一个单元时，由于极性状态的任何变化而引起的任何流出铁电容器的电荷来提供一个输出信号 O/P。提供一个比特线参考电容器 C_{BL} ，连接到比特线 BL，铁电容器的极性状态的改变所引起的电荷变化反映在参考电容器 C_{BL} 上的电压变化。该电压出现在比特线 BL 上，并由放大器 3 放大，以提供所述输出信号 O/P。

为了提供输出信号 O/P 的合理幅度的摆动，参考电容器 C_{BL} 的值必须较小。该读出技术的问题在于，如果铁电容器的极性改变，则参考电容器 C_{BL} 中存储的电压将减小字线 WL 和比特线 BL 之间的有效电压。这使得很难使用如图 1 所示的小激励或读出电压 V_r 来查询该单元，

从而总体上降低单元阵列的功耗。可以通过减小存储单元的大小来减小参考电容器 C_{BL} 的大小，但是，如果极性状态确实改变，存储的电荷也减少，因此，在放大器 2 输出端的电压减小，这意味着放大器 2 必须更灵敏，以便当极性状态改变时，提供输出信号 O/P 的充分改变。

- 5 此外，已知动态 RAM 表现出比特线电容，这是存储器单元设计所固有的，无法减小。由于随着单元大小的减小，参考电容器 C_{BL} 的值也越来越小，以实现每条比特线上更多的单元和更大的总存储容量，很容易达到存储容量的限制，因为比特线电容与参考电容器 C_{BL} 相比变得较大，并且将占优势。这导致读出过程中比特线电压的摆动急剧降低，
- 10 因此，必须采用非常灵敏的高增益放大器以实现可靠的读出，其造价相应地提高。

发明内容

- 因此，本发明的一个目的是提供一种改进形式的读出电路，其在优选应用中，能够扩大 RAM 系统的存储容量，还可以使存储器单元以及系统的功耗降低。本发明还寻求提供一种操作读出电路的改进的方法。
- 15

- 根据本发明的第一方面，提供了一种读出电路，用于检测电容器元件中存储的电荷，包括：一个充电积分器电路，用于从电容器元件接收电荷；鉴别器电路，串联耦合到所述充电积分器电路。该鉴别器电路包括第一输入端，用于从积分器电路接收输出信号，和第二输入端，用于接收参考电压信号。
- 20

- 充电积分器电路可以包括：一个放大器；耦合在该放大器输入和输出端子之间的反馈电容器，用于存储从电容器元件接收的电荷；耦合到反馈电容器一端的第一开关装置，用于将所述一端连接到第一电源；以及耦合到反馈电容器另一端的第二开关装置，用于将所述另一端连接到另一电源。
- 25

- 在另外的设计中，鉴别器电路包括一个反向器电路，用于提供输出信号，该输出信号当充电积分器电路的输出信号幅度超过参考值时，从第一电平变为不同于第一电平的第三电平。
- 30

根据本发明的第二方面，提供了一种操作读出电路的方法，该读出电路包括一个充电积分器电路，串联耦合到一个鉴别器电路，用于接

收一个电容器元件阵列中的一个电容器元件中存储的电荷，每个电容器元件都用来存储电荷，该方法包括：将第一脉冲信号作用于所述电容器元件和阵列中选定的其它电容器元件；将第二脉冲信号作用于所述电容器元件和阵列中选定的其它电容器元件；将第三和第四脉冲信号作用于阵列中选定的其它电容器元件。第一、第二、第三、和第四脉冲信号用于使所述电容器元件中存储的电荷转移到充电积分器电路，但不使其它电容器元件中存储的电荷转移到充电积分器电路。

本发明还提供一种随机存取存储器电路或生物传感器，如 DNA 传感器或指纹传感器，或者电荷耦合的设备，如照相机或显微镜，其中包含了根据本发明第一方面的读出电路，或根据本发明第二方面的方法操作的读出电路。

附图简述

下面参考附图，通过举例的方式对本发明加以说明。

- 图 1 示出铁电电容器的典型电荷-电压特征；
图 2 示出用于铁电存储器的电压检测读出放大器；
图 3 示出一种电路，用于检测铁电存储器中存储的数据，该电路包含根据本发明的读出电路；
图 4 示出根据本发明的读出电路操作的波形时序图；
图 5 示出图 3 所示电路中使用的充电积分器电路的另一实施例；
图 6 示出图 5 所示充电积分器在读出周期中的输出电压。

具体实施方式

参考图 3，根据本发明的读出电路包括一个积分器 4，串联耦合到鉴别器 6。积分器 4 包括放大器 8，该放大器 8 具有反馈电容器 10 和与该反馈电容器 10 并联连接的开关装置 SAS。

放大器 8 具有第一反向输入端，其可以通过第一开关装置 BLS 耦合到铁电 RAM 单元 12，还包括第二非反向输入端，连接到地。

鉴别器电路 6 在图示实施例中包括一个比较器，该比较器具有耦合到充电积分器 4 输出端的第一输入端和连接参考电压源 VREF 的第二输入端。鉴别器 6 的输出通过使能电路 14 和缓冲电路 16 连接到输出端子 18，在输出端子 18 提供输出逻辑。

使能电路 14 为 AND 电路形式，具有从鉴别器 6 接收输出信号的一个输入端和接收使能信号 SEN 的第二输入端。

RAM12 包括一个排列成行和列的存储器单元矩阵阵列，该阵列的任何单元都可以通过在字线和比特线上作用适当信号而被有选择地寻址，所述字线和比特线有选择地连接到阵列的单元。为简单起见，图 3 中只示出一行这样的存储器单元。从图中可见，实际上，阵列的每行包括多个连接到比特线 BL 的铁电电容器，由于单元的固有设计，阵列的每行还包括一个比特线电容 C_1 。该行的每个单元还连接到相应的字线 WL。RAM12 的每个单元可以以串行方式查询，以判断每个单元中存储的逻辑状态。因此，在使用中，RAM12 在任何时间点都可以被看作包括一个有激活单元 20 和若干个非激活单元的结合，如图 3 中的单元行中的非激活单元 22。

激活单元 20 的字线 WL 连接到信号源 24，该信号源可以提供“字激活读”WAR 和“字激活写”WAW 信号，如图 4 所示。非激活单元 22 由它们各自的字线连接到信号源 26，该信号源 26 可以向非激活单元 22 提供“字非激活读”WIR 和“字非激活写”WIW 信号。

开关 BLS 和 RAM12 之间的节点 28 通过另一开关 BLD 耦合到信号源 30 形式的比特线驱动器电路，用于向 RAM12 的单元预先输入或写入数据。信号源 30 可以通过开关 BLD 向 RAM 的比特线 BL 选择提供“比特非激活读”BIR、“比特非激活写”BIW、“比特激活读”BAR 和“比特激活写”BAW 信号。

图 3 中将开关 SAS、BLS 和 BLD 简化表示为触点开关，但实际上这些开关将由任意合适的固态切换设备如 MOSFET 或薄膜晶体管等构成。

本发明的读出电路基于可操作放大器，该放大器对从激活单元 20 接收到的电荷进行积分。因为该可操作放大器的一个输入端接地，所以比特线电压实际上也被钳位到虚拟地。这样可以使铁电电容器上的电压摆动最大化，从而当激活单元中的极性发生切换时，从激活单元 20 输出的电荷也最大化。由于比特线 BL 上的电压实际上固定到虚拟地，所以比特线电容的影响也减小，而不会占优势。因此，充电积分器 4 的反馈电容器 10 可以选择很小的电容，从而增加电荷-电压转换增益，并提供良好的电压灵敏度。

操作中，首先开关 BLS 打开，BLD 闭合，比特激活写 BAW 信号从信号源 30 馈送到比特线 BL。同时，字非激活写 WIW 信号被信号源 26 馈送到非激活单元 24 的字线上，字激活写 WAW 信号馈送到激活单元 20 的字线上。作用于激活单元 20 的字线和比特线之间的两个写信号 BAW 和 WAW 的组合的电压幅度比图 1 所示电压 $-V_c$ 更负，因此，数据在激活单元中存储为 Q_{11} ，随后信号 BAW 和 WAW 停止，作用于激活单元上的电压为 0。

图 4 示出一个典型的读周期的时序图。为了读取存储的数据，首先开关 SAS 闭合，以放电，从而将充电积分器 4 的反馈电容器 10 放电。开关 SAS 保持闭合，直到图 4 中的时间 A，图 4 中的时间段 A-B 为开关 SAS 打开所需的时间。在时间 A 之前很短的时间 C，原来闭合从而将信号源 30 耦合到 RAM12 的开关 BLD 打开，以便断开比特线和信号源 30 的连接，且开关 BLS 闭合，从而将放大器 8 的第一或非反向输入端耦合到 RAM12 的比特线 BL，同时耦合到激活单元 20。开关 SAS、BLS 和 BLD 的这些操作定时可以在图 4 中看出。

充电积分可以从开关 SAS 打开时的时间 B 开始，持续到开关 SAS 被再次闭合时，以复位电容器 10。开关 SAS 闭合的该定时在图 4 中示为 D。但是，考虑到铁电电容器 C_{Fe} 的特征，如图 1 所示，必须激励铁电电容器以确定是否发生极性状态切换。这是通过向激活单元 20 作用信号 WAR 和 BAR，以及向非激活单元 22 作用信号 WIR 和 BIR 而实现的。这些信号的波形和定时也示于图 4。

RAM 实际上包括一个存储器单元矩阵阵列，图 3 中只示出一行这样的矩阵阵列。因此，当阵列的比特线和字线在任何特定时间点被激活时，RAM 实际上将包括一个激活单元和三种形式的非激活单元。

激活的比特线和字线交叉点处的单元为激活单元。例如图 3 所示单元行中的激活单元 20，其位于激活字线 WL 和激活比特线 BL 的交叉点处。但是，RAM 还将包括该激活比特线上因为它们各自的字线为非激活而保持非激活的单元（激活比特线和非激活字线交叉点处的非激活单元）。此外，RAM 还将包括耦合到激活字线，但因为它们的比特线非激活而保持非激活的非激活单元（激活字线和非激活比特线交叉点处的非激活单元），例如矩阵中耦合到字线 WL 的另一行（图 3 中未示出）中的单元。此外，RAM 还将包括非激活字线和非激活比特线交叉点处的

非激活单元，例如矩阵中耦合到图 3 所示激活字线 WL 的另一行（图 3 中未示出）中的单元。

对于激活比特线和非激活字线交叉点处的 RAM 非激活单元，如图 3 所示单行中的非激活单元，信号 BAR 和 WIR 分别作用于这些单元的比特线和字线。

对于非激活比特线和非激活字线交叉点处的 RAM 非激活单元，信号 BIR 和 WIR 分别作用于这些单元的比特线和字线。

对于非激活比特线和激活字线交叉点处的 RAM 非激活单元，信号 BIR 和 WAR 分别作用于这些单元的比特线和字线。

从图 4 可以看出，信号 WIR 为恒定电平信号，其在整个读出周期中一直作用。信号 BIR 是脉冲，其在充电积分期间，即图 4 中从 B 到 D 的期间，也就是开关 SAS 保持打开的期间作用于非激活单元 22。在图 4 所示例子中，信号 BIR 的持续时间大约为 $100\mu\text{S}$ ，从读出周期开始后 $30\mu\text{S}$ 直到读出周期结束前 $20\mu\text{S}$ 。信号 BIR 在充电积分周期结束之前不久作用，在充电积分周期结束之后不久停止，在整个读出周期中，非激活单元的比特线和字线之间的电压是稳定的。每种信号组合 BAR-WIR、BIR-WAR 和 BIR-WIR 都在整个充电积分周期中，在所有非激活单元的比特线和字线之间提供幅度为 X 的电压，如图 4 所示，该值 X 小于图 1 所示电压 V_c ，从而使所有这些单元在充电积分周期 B 到 D 期间保持非激活。

类似于信号 BAR，信号 BIR 也是脉冲信号，它与作用于非激活单元 22 的比特线的脉冲信号 BIR 在相同时间和相同的周期内作用于激活单元的比特线。但是，脉冲信号 BAR 极性与脉冲信号 BIR 相反。因为脉冲信号 BIR 和 BAR 在相同的时间和相同的周期内作用，这意味着通常它们可以从公共信号源 30 提供，其中一个脉冲信号通过反向器，以提供两个极性相反的脉冲信号。这有助于使读出电路的信号源的电路要求最小化。

对于激活比特线 BL 和激活字线 WL 交叉点处的激活单元 20，如图 3 所示，脉冲信号 BAR 从信号源 30 作用到比特线，脉冲信号 WAR 从信号源 24 作用于字线。信号 BAR 是一个大约持续 $100\mu\text{S}$ 的脉冲，其在整个充电积分周期中作用于激活单元 20，即，至少在如图 4 所示的周期 B 到 D，开关 SAS 保持打开的周期中，作用于激活单元 20。在图 4 所示

实例中，信号 WAR 的周期大约为 $50\ \mu\text{S}$ 。

脉冲信号 WAR 几乎在开关 SAS 打开后，实际上是在充电积分周期开始时，立即作用于激活单元 20 的字线。信号脉冲 WAR 的持续时间大约 $50\ \mu\text{S}$ ，信号脉冲 BAR 在开关 SAS 打开之前出现在比特线 BL 上。因此，信号脉冲的组合 WAR-BAR 使得电压 Y 在读出周期中信号脉冲 WAR 的持续期间，作用于激活单元 20，如图 4 所示。电压 Y 大于图 1 所示电压 V_c ，因此，足以激励激活单元的铁电电容器，并使该电容器改变极性状态。因为信号 WAR 几乎在充电积分周期开始的同时作用于激活单元，所以，铁电电容器可以在充分长的时间内被激励，以保证电荷转移能够完成。在图示例子中，脉冲信号 WAR 持续时间大约 $50\ \mu\text{S}$ ，这样可以在读出周期中留下足够的时间向使能电路 14 作用检测使能脉冲 SEN 和操作开关 SAS、BLS 和 BLD 为下一周期作准备。但是，应当认识到，尽管图 4 示出具体的定时和脉冲周期，但这仅仅是示范性的，也可以采用更快的定时，从而实现更简练的读出周期。此外，也可以在充电积分器电路 4 中采用更快的放大器，和/或采用响应时间更快的铁电材料。

关于脉冲定时，检测脉冲 SEN 在图 4 中发生在信号脉冲 WAR 停止后不久的时间 N。因为极性改变，总共有等于图 1 所示电荷变化量 $Q_{\text{on}} - Q_{\text{off}}$ 的电荷 Q 流入积分器电路 14 的电容器 10。当电荷转移完成，且充电积分器电路 4 输出端子 32 处的电压 V_{OUT} 达到稳态时，电压 V_{OUT} 由下式给出：

$$V_{\text{OUT}} = V_{\text{OS}} - Q/C_{\text{fb}}$$

其中， V_{OS} 是放大器 8 非反向输入端的输入偏移电压， C_{fb} 是反馈电容器 10 的值。如上所述， V_{OS} 可以保持到虚拟地电位，从而固有的比特线电容不占优势，因此，反馈电容器 10 的值 C_{fb} 可以很小。因此，可以用较小的 Q 值获得输出电压 V_{OUT} 中较大的摆动。充电积分器 4 的输出端子 32 处发生的电压 V_{OUT} 的变化也示于图 4 中。在充电积分周期开始时，电压 V_{OUT} 在虚拟地电位，从激活单元 20 流出，流入电容器 10 的电荷变化引起充电积分器输出电压变负。充电积分器输出电压变负的程度取决于激活单元 20 中的逻辑状态为 0 还是 1。如果为 1，则电压 V_{OUT} 比为 0 时变得更负，因为在逻辑 1 的情况下，激活单元中发生极性状态改变，从而有更多的电荷流入电容器 10 并对其充电。但是，在任一

种情况下，在读出周期中电荷转移都较快结束，并且输出电压 V_{OUT} 根据存储的逻辑 0 或逻辑 1 采取两个稳态负值之一，如图 4 所示。因此，检测脉冲 SEN 可以在电荷转移完成且输出电压 V_{OUT} 采取该两个稳态值中的一个或另一个后的任何时间作用。因此，检测脉冲也可以在信号脉冲 WAR 停止之前作用，如图 4 中的定时 M 所示，这样可以使总的读出周期缩短。

输出电压 V_{OUT} 在鉴别器 6 的比较器电路中与 V_{REF} 比较，当输出端 32 的电压大于 V_{REF} 时，使鉴别器 6 输出端 34 的电压为 $+V$ ，当输出端 32 的电压小于 V_{REF} 时，使鉴别器 6 输出端 34 的电压为 $-V$ 。因此，当极性状态改变时，即使从激活单元输出较少量的电荷 Q ，也可以在输出端 34 获得很大的电压摆动。

输出端 34 的 $+V$ 电压送到 AND 电路形式的使能电路 14 的一个输入端。该 AND 电路的另一个输入端从电压源 SEN 接收一个信号，该信号为短脉冲形式，在积分周期中发生。因此，在使能电路 14 的输出端出现幅度为 $+V$ 伏的脉冲，该脉冲通过缓冲器 16 馈送到输出端 18。

尽管图 3 中示出 AND 电路，但 AND 功能也可以由其它电路配置提供，如 NOR 电路和反向器的组合。

从上述说明可以认识到，即使较少量的 Q 也可以在输出端 18 提供激活单元极性改变的很明显的指示，从而指示激活单元的逻辑状态。此外，因为使用了基于电荷积分的读出放大器，所以不会减小当极性变化时激活单元的字线与比特线之间的有效电压，因此，可以采用较小的激励电压，从而使功耗降低。此外，因为比特线电压实际上被钳位到虚拟地，从而可以最大化极性改变时铁电电容器上的电压摆动，以及输出电荷。此外，由于比特线电压恒定，固有的比特线电容的影响得以减小，这意味着积分读出放大器的反馈电容器的值可以很小，从而最大化电荷-电压转换增益。

在图 3 所示实施例中，充电积分器 4 的输出电压在充电积分时变负，因此，鉴别器电路 6 必须设计为能够处理负输入电压。参考电压 V_{REF} 必须也是负电压，这样就会增加整个电路设计的复杂性。图 5 示出充电积分器 4 的一种可选实施例，其中在充电积分器输出端提供正电压 V_{OUT} ，从而保证总是向鉴别器电路 6 提供正电压。这还使得参考电压 V_{REF} 也可以是正电压，从而简化整个电路的设计。

图 5 所示充电积分器 4 包括放大器 8 和反馈电容器 10。放大器 8 按照图 3 所示实施例同样的方式耦合到片电路字线和比特线。但是，在该实施例中，没有提供复位开关 SAS，而是使电容器 10 的每一端通过相应的预充电开关 V_{PRB1} 和 V_{PRB2} 耦合到适当的电压源，这使得充电积分器的输出和鉴别器 6 的非反向输入预充电至一个正电压。通常， V_{PRB1} 和 V_{PRB2} 可以分别耦合到虚拟地和读出电路的正电源电压 VDD。

操作中，当图 5 的充电积分器 4 在读出周期开始之前复位时，开关 V_{PRB1} 和 V_{PRB2} 都闭合。电容器 10 的一端通过开关 V_{PRB1} 连接到虚拟地，而电容器的另一端以及充电积分器的输出端耦合到正电源电压 VDD。因此，输出电压在本实施例中被预充电至 VDD。

图 6 示出本实施例的读出周期中，充电积分器输出端的电压 V_{OUT} 。当开关 V_{PRB1} 和 V_{PRB2} 打开，且充电积分周期开始时，为电容器 10 充电的激活单元的电荷的变化引起充电积分器 4 的输出电压 V_{OUT} 的负摆动。但是，因为电压 V_{OUT} 已经被预充电至 VDD，输出电压 VDD 在整个读出周期中保持正，如图 6 所示。该实施例被认为是特别有益的，因为它使得读出电路可以只用正信号工作，从而显著简化整个电路的设计。

以上参考 RAM 阵列的单个比特线说明了本发明。但是应当认识到，积分读出放大器也可以连接到一组比特线，由多路复用电路选择被控制的比特线。因此，本发明可以用于大容量非易失性存储器，同时提供低功耗。因此，本发明特别适合用于靠内置电压源操作的便携式轻型设备，如膝上型电脑。此外，集成读出放大器还可以用于有源或无源矩阵铁电 RAM。

因为本发明提供很高的电荷-电压转换效率，所以也可以用于任何要求检测很小的电荷变化的应用中，如生物传感器，包括指纹传感器和 DNA 传感器，其中，所述检测是基于在电极上存储电荷的，也可以用于电荷耦合装置，如 CCD 照相机和显微镜。

以上说明仅仅用于说明，本领域的技术人员应当理解，在不脱离本发明的范围的前提下，可以进行各种改动。例如，在所述实施例中，鉴别器包括一个比较器电路。但是，也可以使用一个反向器电路，其中，当从充电积分器电路接收到一个超过参考值的输出信号时，使反向输出在两个电平间切换。可以使反向器输出在所接收到的信号超过参考值时从高电平变为低电平，或相反。

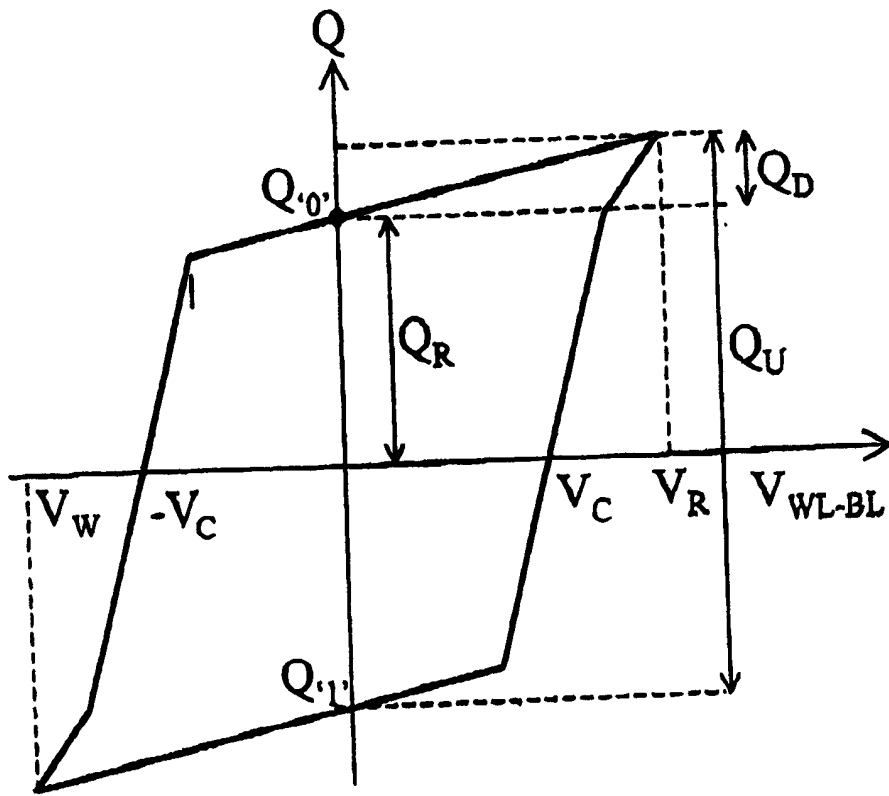


图 1

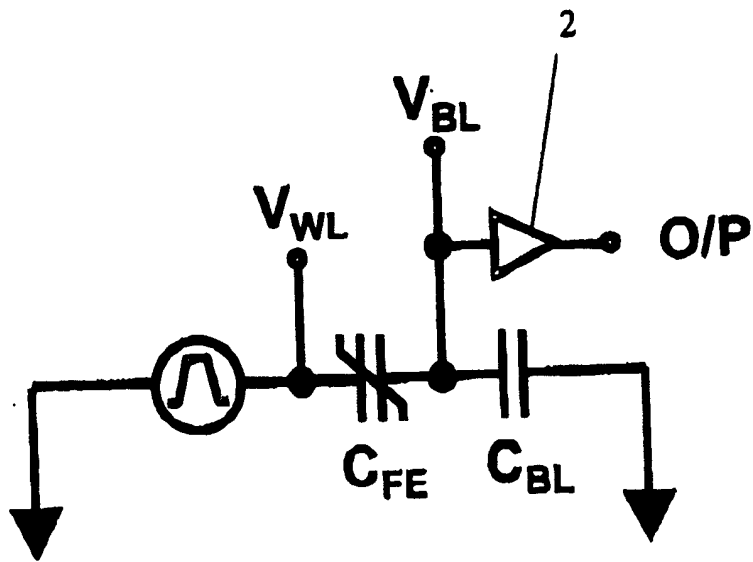


图 2

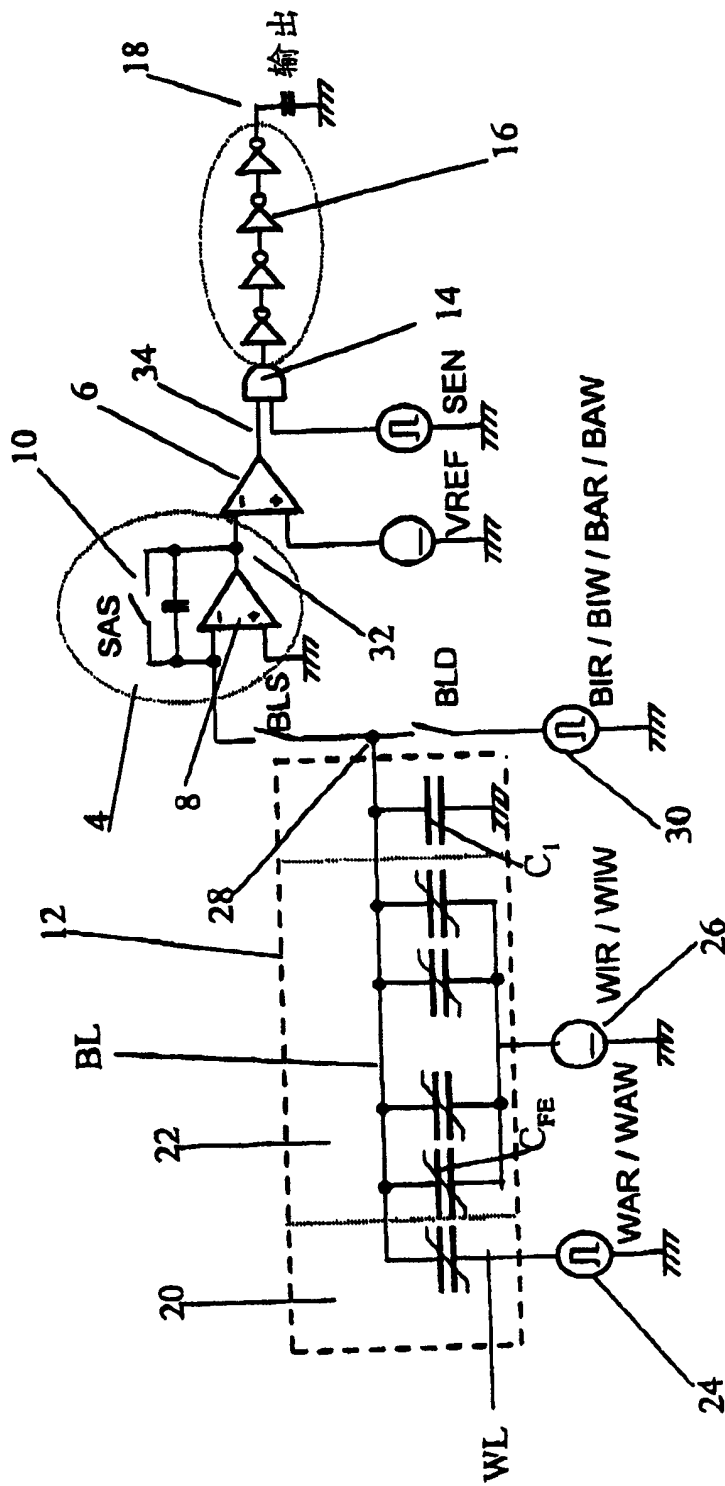


图 3

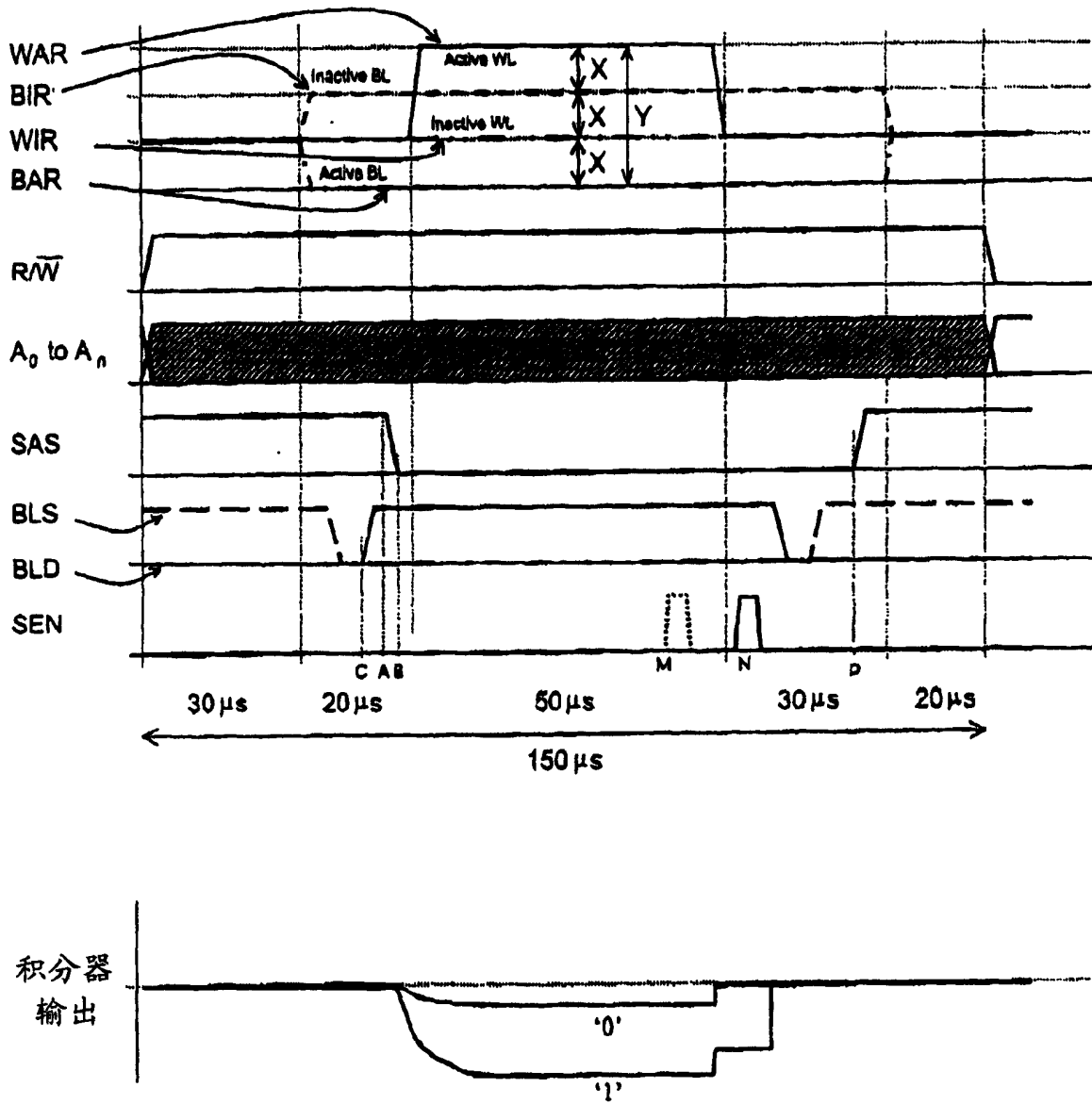


图 4

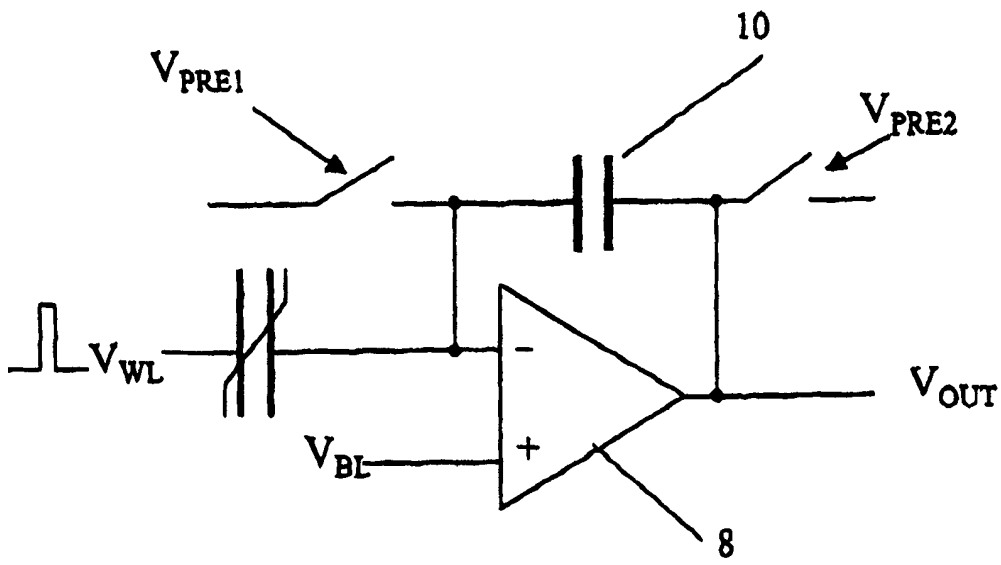


图 5

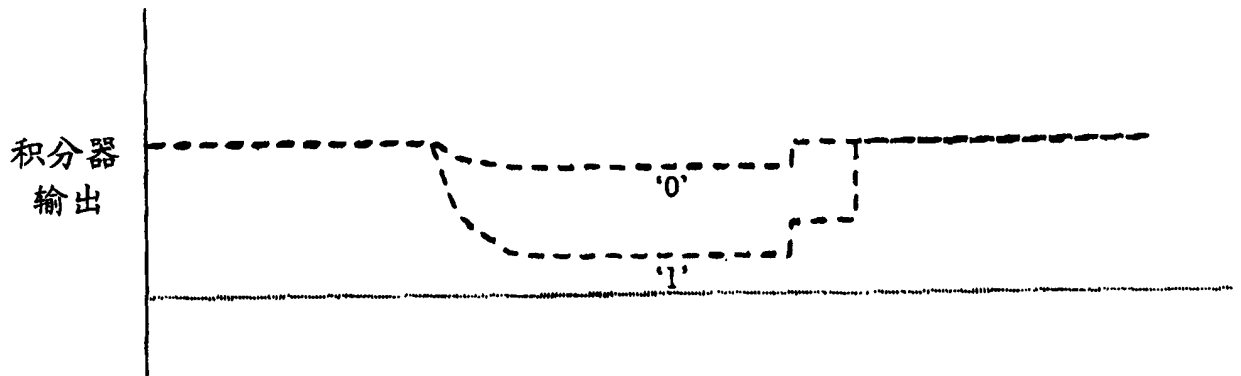


图 6