(19)日本国特許庁(JP)　(12)特　許　公　報(B2)　(11)特許番号
特許第3738565号
(P3738565)
(45)発行日　平成18年1月25日(2006.1.25)　(24)登録日　平成17年11月11日(2005.11.11)

(51)Int.Cl.　F I
G02F 1/1365 (2006.01)　G02F 1/1365

請求項の数 3　(全 15 頁)

(21)出願番号　特願平10-203627
(22)出願日　平成10年7月17日(1998.7.17)
(65)公開番号　特開2000-35594(P2000-35594A)
(43)公開日　平成12年2月2日(2000.2.2)
審査請求日　平成14年9月12日(2002.9.12)

(73)特許権者　000002369
セイコーエプソン株式会社
東京都新宿区西新宿２丁目４番１号
(74)代理人　100095728
弁理士　上柳　雅誉
(74)代理人　100107261
弁理士　須澤　修
(72)発明者　松尾　睦
長野県諏訪市大和３丁目３番５号　セイコーエプソン株式会社内

審査官　山口　裕之

最終頁に続く

(54)【発明の名称】液晶表示パネルの製造方法

(57)【特許請求の範囲】
【請求項１】
画素電極をスイッチングする２端子型非線形素子として、第１導電体、絶縁体及び２つの第２導電体からなる２つの２端子型非線形素子を有する液晶表示パネルの製造方法であって、
第１金属膜によって大判基板上に、前記２つの２端子型非線形素子における第１導電体と、前記２つの２端子型非線形素子に信号を供給する信号線と、前記信号線とはベアチップの実装領域を挟んで離間し前記２つの２端子型非線形素子には直接接続されない外部端子と、前記第１導電体と前記信号線及び前記外部端子とを短絡する短絡パターンと、前記第１導電体と前記信号線及び前記外部端子と前記短絡パターンとを導通する導通ラインと、を電気的に繋がった状態で形成する工程と、
前記第１金属膜の表面に前記絶縁体を形成する工程と、
前記信号線と前記外部端子に形成された前記絶縁体の表面に第２金属膜を形成すると共に、前記第１導電体に形成された前記絶縁体の表面に前記第２金属膜で、前記２つの２端子型非線形素子における前記２つの第２導電体を、一方が前記信号線の前記第２金属膜に接続するように、他方が前記一方の第２導電体と離間するように形成する工程と、
前記第１導電体と前記信号線とを電気的に分離する工程とを備え、
前記第２金属膜が存在しない前記導通ラインと大判基板の切断線とが交差する領域に沿って前記大判基板を切断することを特徴とする液晶表示パネルの製造方法。
【請求項２】

前記絶縁体を形成する工程は、前記第１金属膜を陽極酸化によって形成することを特徴とする請求項１記載の液晶表示パネルの製造方法。

【請求項３】

前記第２金属膜を形成する工程は、前記第２金属膜を前記大判基板の縁部分には形成する一方、前記短絡パターンには形成しないことを特徴とする請求項１又は請求項２記載の液晶表示パネルの製造方法。

【発明の詳細な説明】

【０００１】

【発明の属する技術分野】

本発明は、例えば、基板切断時において静電気による影響をうけにくい２端子型非線形素子の製造方法、２端子型非線形素子、液晶表示パネル、および、この液晶表示パネルを備える電子機器に関する。

【０００２】

【従来の技術】

一般に、アクティブ・マトリクス方式の液晶表示パネルは、マトリクス状に配列した画素電極の各々に非線形（スイッチング）素子が設けられた素子基板と、カラーフィルタなどが形成された対向基板と、これら両基板との間に充填された液晶とから構成されるとともに、各非線形素子を駆動して、画素毎に液晶の配向状態を制御することによって、所定の表示を行うものである。

【０００３】

ここで、非線形素子としては、主に、薄膜トランジスタ（ＴＦＴ：Thin Film Transistor）などの３端子型非線形素子と、薄膜ダイオード（ＴＦＤ：Thin Film Diode）などの２端子型非線形素子とに大別されるが、後者の２端子型非線形素子の方が、配線の交差部分がないために配線間の短絡不良が原理的に発生しない点、さらに、成膜工程およびフォトリソグラフィ工程を短縮できる点において有利である。

【０００４】

ところで、２端子型非線形素子は、一般には、第１金属膜（導電体）／絶縁体／第２金属膜のサンドイッチ構造によって正負双方向のダイオードスイッチング特性を有し、絶縁体は、通常、第１金属膜を陽極酸化することによって、その表面に形成される。このため、素子基板に形成される第１金属膜は、素子形成時にあっては、短絡パターン（共通ライン）にすべて接続されている必要がある一方、素子形成後にあっては、短絡パターンから分断する必要がある。このような分断は、工程簡略・短縮のため、大判の基板から液晶表示パネルとして所定の形状に切り出す工程と兼用して行われる。すなわち、第１金属膜を短絡パターンに接続するための導通ラインを、切り出しにかかる切断線と交差するように形成しておくことにより、基板の切り出しと導通ラインの分断とが同時に行われるようになっている。

【０００５】

【発明が解決しようとする課題】

しかしながら、基板の切り出しにおいて発生する静電気が、導通ラインを伝搬して２端子型非線形素子を破壊することが度々発生して、製品歩留まりを低下させる、という問題があった。この問題は、特に、配線抵抗を低下させるため、２端子型非線形素子の第２金属膜を導通ラインの表面に形成した場合に発生する。

【０００６】

本発明は、上述した問題に鑑みてなされたものであり、その目的とするところは、基板の切り出しと導通ラインの分断とを同時に行う場合であっても、切り出しによる静電気の影響を受けにくい２端子型非線形素子の製造方法、２端子型非線形素子、液晶表示パネル、および、この液晶表示パネルを備える電子機器を提供することにある。

【０００７】

【課題を解決するための手段】

上記目的を達成するため、本発明にあっては、画素電極をスイッチングする２端子型非

線形素子として、第１導電体、絶縁体及び２つの第２導電体からなる２つの２端子型非線形素子を有する液晶表示パネルの製造方法であって、　第１金属膜によって大判基板上に、前記２つの２端子型非線形素子における第１導電体と、前記２つの２端子型非線形素子に信号を供給する信号線と、前記信号線とはベアチップの実装領域を挟んで離間し前記２つの２端子型非線形素子には直接接続されない外部端子と、前記第１導電体と前記信号線及び前記外部端子とを短絡する短絡パターンと、前記第１導電体と前記信号線及び前記外部端子と前記短絡パターンとを導通する導通ラインと、を電気的に繋がった状態で形成する工程と、前記第１金属膜の表面に前記絶縁体を形成する工程と、前記信号線と前記外部端子に形成された前記絶縁体の表面に第２金属膜を形成すると共に、前記第１導電体に形成された前記絶縁体の表面に前記第２金属膜で前記２つの２端子型非線形素子における前記２つの第２導電体を、一方が前記信号線の前記第２金属膜に接続するように、他方が前記一方の第２導電体と離間するように形成する工程と、前記第１導電体と前記信号線とを電気的に分離する工程とを備え、前記第２金属膜が存在しない前記導通ラインと大判基板の切断線とが交差する領域に沿って前記大判基板を切断することを特徴としている。

【０００８】

この構成によれば、第１金属膜の導通ラインが基板の切断線と交差する領域においては、第２金属膜が形成されないため、第１金属膜の表面に形成された絶縁体が剥き出しの状態となる。このため、導通ラインは、外部からみると高抵抗となって、基板の切断時において静電気を伝搬しにくくなるので、２端子型非線形素子が静電気の影響を受けにくくすることが可能となる。

また、前記絶縁体を形成する工程は、前記第１金属膜を陽極酸化によって形成することを特徴とする。

さらに、前記第２金属膜を形成する工程は、前記第２金属膜を前記大判基板の縁部分には形成する一方、前記短絡パターンには形成しないことを特徴とする。

【０００９】

【発明の実施の形態】

以下、本発明の実施の形態について図面を参照して説明する。

【００１０】

＜液晶表示パネルの構成＞

まず、本実施形態にかかる液晶表示パネルの構成について説明する。ここで、図１は、この液晶表示パネルの概略構成を示す斜視図である。

【００１１】

この図における液晶表示パネル１００は、画素電極をスイッチングする２端子型非線形素子としてＴＦＤ素子を用いたアクティブマトリクス方式のものである。この液晶表示パネル１００は、図に示されるように、素子基板２００と対向基板３００とを、互いに各端子部分を外部に残した状態で貼り合わせた構造となっている。

【００１２】

次に、各基板の端子部分について説明する。図２は、素子基板２００の端子部分における要部を拡大した平面図である。なお、この図は、図１の上面（パターン面）から見た場合に相当している。この図に示されるように、素子基板２００には、複数の走査線２１２が平行に設けられ、それらの先端部が、対向基板３００の端部近傍にて間隔を狭めて櫛状に形成されて、走査線端子２１２ａを構成している。そして、これと対向するように、外部端子２７０から延長された制御端子２７０ａが形成されている。ここで、外部端子２７０には、波線２６１に示される領域において、外部から制御信号を供給するためのＦＰＣ（Flexible Printed Circuit）２６０が接続される。また、走査線端子２１２ａおよび制御端子２７０ａには、波線２５１で示される領域において、ベアチップ２５０がＣＯＧ（Chip On Glass）等の技術により実装されて、外部端子２７０を介して供給された制御信号に基づいて、各走査線２１２へ駆動信号を供給するようになっている。

【００１３】

一方、対向基板３００においては、素子基板２００と対向する面に、複数のデータ線（信

号線）３１２が、走査線２１２とは直交する方向に設けられ、かつ、後述する画素電極と交差するように配列し、また、カラーフィルタが、必要に応じて、データ線３１２と画素電極とが互い交差する領域に対応して設けられている。そして、対向基板３００の端子部分においては、素子基板２００と同様に、各データ線３１２へ駆動信号を供給するベアチップ３５０が実装されるとともに、外部から制御信号を供給するためのＦＰＣ３６０が接続される。

【００１４】

＜ＴＦＤ素子＞

次に、素子基板２００において、各画素を駆動するＴＦＤ素子について説明する。図３（ａ）は、ＴＦＤ素子を適用した１画素分のレイアウトを示す平面図であり、図３（ｂ）は、そのＴＦＤ素子の構造を図３（ａ）におけるＡ－Ａ線に沿って示す断面図である。

【００１５】

図に示されるＴＦＤ素子２２０は、第１のＴＦＤ素子２２０ａおよび第２のＴＦＤ素子２２０ｂからなり、基板２００と、この表面に形成された絶縁膜２０１と、第１金属膜２２２と、この表面に陽極酸化によって形成された絶縁体たる酸化膜２２４と、この表面に形成されて相互に離間した第２金属膜２２６ａ、２２６ｂとから構成されている。また、第２金属膜２２６ａは、そのまま走査線２１２となる一方、第２金属膜２２６ｂは、画素電極２３４に接続されている。なお、走査線２１２の断面は、第１金属膜２２２、酸化膜２２４、第２金属膜２２６ａとなっているが、走査線端子２１２ａは、最上層の第２金属膜２２６ａのみに接続されているため、走査線２１２部分がＴＦＤ素子として機能することはない。

【００１６】

さて、第１のＴＦＤ素子２２０ａは、走査線２１２からみると順番に、第２金属膜２２６ａ／酸化膜２２４／第１金属膜２２２となって、金属／絶縁体／金属のサンドイッチ構造を採るため、正負双方向のダイオードスイッチング特性を有することになる。一方、第２のＴＦＤ素子２２０ｂは、走査線２１２から順番にみると、第１金属膜２２２／酸化膜２２４／第２金属膜２２６ｂとなって、第１のＴＦＤ素子２２０ａとは、反対のダイオードスイッチング特性を有することになる。ここで、両者は、２つのダイオードを互いに逆向きに直列接続した形となっているため、１つのＴＦＤ素子を用いる場合と比べると、電流－電圧の非線形特性が正負の双方向にわたって対称化されることになる。

【００１７】

なお、素子基板２００自体は、絶縁性および透明性を有するものであり、例えば、ガラスやプラスチックなどから構成される。ここで、絶縁膜２０１が設けられる理由は、第２金属膜の堆積後における熱処理により、第１金属膜２２２が下地から剥離しないようにするため、および、第１金属膜２２２に不純物が拡散しないようにするためである。したがって、これらが問題にならない場合には、絶縁膜２０１は省略可能である。また、画素電極２３４は、透過型の液晶表示パネルに利用する場合にはＩＴＯ（Indium Tin Oxide）などの透明導電膜から形成され、反射型の液晶表示パネルに適用する場合にはアルミニウムや銀などの反射率の大きな金属膜から形成される。

【００１８】

さて、このような走査線２１２、ＴＦＤ素子２２０および画素電極２３４は、素子基板２００において、図４に示されるように配置される。すなわち、複数の画素電極２３４がマトリクス状に配置して、各画素電極２３４に、それぞれＴＦＤ素子２２０の一端が接続される一方、ＴＦＤ素子２２０の他端は走査線２１２に接続されている。ここで、同列に配置している画素電極２３４は、それに対応するＴＦＤ素子２２０を介して、列方向の走査線２１２を１本共用している。

【００１９】

このように構成された素子基板２００は、対向基板３００に対して基板周辺に沿って塗布されるシール剤と、適切に散布されたスペーサとによって、一定のギャップ（間隙）を保っている。そして、この閉空間に、例えば、ＴＮ（Twisted Nematic）型の液晶が封入さ

れて、液晶層が形成されている。

【００２０】

したがって、走査線２１２とデータ線３１２とは、それらの各交点において、液晶層とＴＦＤ素子２２０との直列接続を介して電気的に結合した状態となっている。このため、走査線２１２とデータ線３１２との電位差をＴＦＤ素子２２０のしきい値以上にすると、当該素子がオンとなって導通状態になるため、当該素子に接続された液晶層に所定の電荷が蓄積される。そして、電荷蓄積後、当該素子をオフ状態にしても、液晶層の抵抗が十分に高ければ、当該液晶層における電荷の蓄積が維持される。このようにＴＦＤ素子２２０を駆動して、蓄積させる電荷の量を制御すると、画素毎に液晶の配向状態が変化して、所定の表示を行わせることが可能となる。

【００２１】

この際、各液晶層毎に電荷を蓄積させるのは、一部の期間で良いため、各走査線を時分割に選択することにより、走査線２１２およびデータ線３１２を複数の画素について共通化したマルチプレックス駆動が可能となる。

【００２２】

＜液晶表示パネルの製造プロセス＞

次に、上述した液晶表示パネル１００の製造プロセスについて説明する。なお、本実施形態における液晶表示パネル１００は、生産効率を向上させるため、大判基板から複数個切断される、いわゆる多面取りによって製造される。

【００２３】

＜素子基板の製造プロセス＞

まず、素子基板２００の製造プロセスについて、ＴＦＤ素子２２０を中心に説明する。まず、図５（１）に示されるように、基板２００上面に絶縁膜２０１が形成される。この絶縁膜２０１は、例えば、酸化タンタルからなり、スパッタリング法で堆積したタンタル膜を熱酸化する方法や、酸化タンタルからなるターゲットを用いたスパッタリングあるいはコスパッタリング法などにより形成される。この絶縁膜２０１は、上述したように、第１金属膜２２２の密着性を向上させ、さらに基板２００からの不純物の拡散を防止することを主目的として設けられるので、その膜厚は、例えば、50～200nm程度で十分である。

【００２４】

次いで、同図（２）に示されるように、絶縁膜２０１上面に第１金属膜２２２が成膜される。この第１金属膜２２２の組成は、例えば、タンタル単体あるいはタンタル合金からなる。タンタル合金とする場合、主成分のタンタルに、例えば、タングステン、クロム、モリブデン、レニウム、イットリウム、ランタン、ディスプロリウムなどの周期律表において第６～第８族に属する元素を添加しても良い。なお、添加する元素としては、タングステンが好ましく、その含有割合は、例えば、0.1～6重量％が望ましい。

【００２５】

また、第１金属膜２２２は、スパッタリング法や電子ビーム蒸着法などで形成可能であり、タンタル合金からなる第１金属膜２２２を形成する場合には、混合ターゲットを用いたスパッタリング法や、コスパッタリング法、電子ビーム蒸着法などが用いられる。なお、第１金属膜２２２の膜厚は、ＴＦＤ素子２２０の用途によって好適な値が選択され、通常、100～500nm程度である。

【００２６】

そして、同図（３）に示されるように、第１金属膜２２２が、一般に用いられているフォトリソグラフィおよびエッチング技術によってパターニングされる。

【００２７】

続いて、同図（４）に示されるように、酸化膜２２４が第１金属膜２２２の表面に形成される。詳細には、第１金属膜２２２の表面が、陽極酸化法によって酸化することで形成される。このとき、走査線２１２の基礎となる部分の表面も同時に酸化されて酸化膜２２４が形成される。酸化膜２２４の膜厚は、その用途によって好ましい値が選択され、例えば、10～35nm程度であり、１つの画素について１個のＴＦＤ素子を用いる場合と比べると半

分である。陽極酸化に用いられる化成液は、特に、限定されないが、例えば、0.01～0.1重量％のクエン酸水溶液を用いることができる。

【００２８】

この工程にかかる陽極酸化のため、大型基板においてパターニングされた第１金属膜２２２は電気的にすべて接続されている必要がある。このため、素子基板２００にあって、走査線２１２および外部端子２７０のそれぞれ基礎となる第１金属膜２２２のすべては、図７に示されるように、その四方を囲む短絡パターン２０２０に接続されている。すなわち、走査線端子２１２ａを含む走査線２１２となるべき部分のすべては導通ライン２１２ｂを介して、制御端子２７０ａを含む外部端子２７０となるべき部分のすべては、導通ライン２７０ｂを介して、それぞれ短絡パターン２０２０に接続されている。ここで、導通ライン２１２ｂには、後述するように、液晶表示パネル１００として最終的に切り出される際の切断線▲８▼と交差するような長さが最低限確保されている。同様に、導通ライン２７０ｂには、素子基板２００の切断線▲７▼と交差するような長さが最低限確保されている。

【００２９】

また、この短絡パターン２０２０は、大判基板全体でみれば、図８に示されるように、すべてのパネルにおいて電流密度が均等になるように配列して、大判基板２０００の４辺の縁部分２０１０に接続されている。なお、この図においてパターン面は、表（上）面に形成されている。また、符号２１００で示される領域が、図７において拡大した１個のパネルに相当する領域である。

【００３０】

次いで、図５（５）に示されるように、第２金属膜２２６が成膜される。この第２金属膜２２６は、例えば、クロムや、アルミニウム、チタン、モリブデンなどであり、スパッタリング法などによって堆積させることによって形成される。また、第２金属膜２２６の膜厚は、例えば、50～300nm程度である。

【００３１】

続いて、第２金属膜２２６が、一般に用いられているフォトリソグラフィおよびエッチング技術によってパターニングされる。これにより素子部分にあっては、図６（６）に示されるように、第１、第２のＴＦＤ素子における第２金属膜２２６ａ、２２６ｂが離間して形成されるとともに、走査線２１２における最上層も第２金属膜２２６によって被覆されることになる。

【００３２】

一方、制御端子２７０ａを含む外部端子２７０、および、走査線端子２１２ａを含む走査線２１２についても、その表面を被覆するように第２金属膜２２６がパターニングされる。さらに、大判基板２０００の縁部分２０１０についてもその表面を被覆するように第２金属膜２２６がパターニングされる。ただし、導通ライン２１２ｂ、２７０ｂ、および、短絡パターン２０２０にあっては、第２金属膜２２６が除去されて、下層から順番に第１金属膜２２２／酸化膜２２４となる。すなわち、酸化膜２２４が剥き出しの状態にされる。

【００３３】

次に、図６（７）に示されるように、画素電極２３４とともに、走査線端子２１２ａ、外部端子２７０、制御端子２７０ａとなる導電膜が成膜される。この導電膜は、透過型の液晶表示パネルではＩＴＯが好適であり、反射型の液晶表示パネルではアルミニウムなどが好適であって、いずれもスパッタリング法などによって膜厚30～200nmで堆積させることで成膜される。

【００３４】

続いて、この導電膜が、一般に用いられているフォトリソグラフィおよびエッチング技術によってパターニングされる。これにより素子部分にあっては、図６（８）に示されるように、画素電極２３４が形成される。一方、ベアチップ２５０が実装される走査線端子２１２ａ、制御端子２７０ａと、ＦＰＣ２６０が接続される外部端子２７０には、画素電極

２３４と同じ導電膜が、第２金属膜２２６の上層として形成される。すなわち、走査線端子２１２ａ、制御端子２７０ａおよび外部端子２７０は、下層から順番に第１金属膜２２２／酸化膜２２４／第２金属膜２２６／画素電極２３４と同じ導電膜、となる。

【００３５】

そして、図６（９）に示されるように、走査線２１２から枝分かれした酸化膜２２４のうちの破線部分２２９が、その基礎となっている第１金属膜２２２とともに、一般に用いられているフォトリソグラフィおよびエッチング技術により除去される。これにより、第１、第２のＴＦＤ素子で共用される第１金属膜２２２が、走査線２１２の最下層たる第１金属膜２２２から電気的に分離されることになる。

【００３６】

このようなプロセスにより、基板２００には、第１のＴＦＤ素子２２０ａと第２のＴＦＤ素子２２０ｂとからなるＴＦＤ素子２２０が、画素電極２３４とともに、マトリックス状に形成される。

【００３７】

なお、このようなＴＦＤ素子の製造プロセスについては、上記工程の順番に限られない。例えば、図５（４）における工程よって第１金属膜２２２の表面に酸化膜２２４を形成した直後に、図６（９）における工程によって、走査線２１２から分離して、この後、図５（５）の工程、および、図６の（６）～（８）の工程を実行することによっても可能である。

【００３８】

＜対向基板の製造プロセス＞

次に、対向基板３００の製造プロセスについて説明する。対向基板３００には、ＴＦＤ素子のような非線形素子が形成されないため、素子基板２００と比較すると、その製造プロセスは極めて簡略化されている。すなわち、基板の一方の面に、第１に、ＩＴＯのような透明導電膜を成膜した後、第２に、これをパターニングして、データ線３１２を形成する。この際、ベアチップ３５０を実装するためにデータ線端子、制御端子と、ＦＰＣ３６０を接続するための外部端子も、透明導電膜をパターニングして形成される。

【００３９】

なお、カラー表示を行う場合には、第１に、画素電極２３４と対向する領域において、Ｒ（レッド）、Ｇ（グリーン）、Ｂ（ブルー）の原色いずれかのカラーフィルタが所定の配列で形成されるとともに、それ以外の表示領域においてはＢｋ（ブラック）のブラックマトリクスが形成され、第２に、平滑化層が、カラーフィルタおよびブラックマトリクスの保護を兼ねてコーティングされ、この後、透明導電膜が成膜・パターニングされる。

【００４０】

このような対向基板３００の大判基板の例を、図９に示す。この図に示される大判基板３０００にあっては、符号３１００で示される領域が１個のパネルに相当する領域であり、ここに、データ線端子を含むデータ線３１２と、制御端子を含む外部端子３７０とが形成される。なお、図９は、図８とは異なり、パターン面が裏面（下側）に形成されている状態を示している。これは、両者を貼り合わせた際の位置関係が明確にするための措置である。

【００４１】

＜貼合・液晶注入・切断等＞

さて、このように形成された素子基板の大判基板２０００、および、対向基板の大判基板３０００には、それぞれ配向膜が形成された後、ラビング、スペーサ散布等の処理を経て、図１０に示されるように、互いを位置合わせした状態で貼り合わせられる。この後、大型基板２０００、３０００において同列に位置する液晶表示パネルに対して液晶を注入すべく、１次スクライブが行われる。詳細には、対向基板の大判基板３０００のみが切断線▲１▼で切断された後、素子基板の大判基板２０００のみが切断線▲２▼で切断される。ここで、切断線▲１▼、▲２▼で一端を揃えない理由は、これによって生じる段差によって、液晶の注入とともに、光硬化性樹脂等の液晶封止剤の滴下を容易とするためである。

【００４２】
続いて、図１１に示されるように、切断線▲１▼、▲２▼での切断によって開口した注入口１１０を介して、液晶が、大型基板２０００、３０００において同列に位置する液晶表示パネルの各々に注入される。この後、注入口１１０に封止剤が滴下され、紫外線が照射されて液晶の封止が完了される。
【００４３】
そして、液晶表示パネル１００を大型基板から切り出すべく、２次スクライブが行われる。詳細には、対向基板の大判基板３０００のみが切断線▲３▼、▲４▼、▲５▼の順番で切断された後、素子基板の大判基板２０００のみが切断線▲６▼、▲７▼、▲８▼の順番で切断されて、複数の液晶表示パネル１００が大判基板２０００、３０００から多面取りされることとなる。
【００４４】
ここで、切断線▲８▼の切断により、分断される導通ライン２１２ｂは、酸化膜２２２の剥き出し状態であるため、第２金属膜２２６で被覆された場合よりも電気的にみれば高抵抗である。このため、切断線▲８▼の切断時において発生する静電気は、導通ライン２１２ｂを介して走査線２１２に伝搬しにくくなるので、ＴＦＤ素子２２０の破壊が防止されることになる。
【００４５】
また、制御端子２７０ａおよび走査線端子２１２ａは互いに離間してはいるものの、導通ライン２７０ｂが低抵抗であれば、切断線▲７▼の切断時の発生する静電気の電圧によっては、これらの間を電荷が飛び越えて、ＴＦＤ素子２２０が破壊されるおそれもある。ただし、本実施形態における導通ライン２７０ｂは、導通ライン２１２ｂと同様に、酸化膜２２２の剥き出し状態であって高抵抗であるので、切断線▲７▼の切断時において発生する静電気が、導通ライン２７０ｂを介し、制御端子２７０ａおよび走査線端子２１２ａの間を飛び越えて走査線２１２に伝搬することはないので、同様に、ＴＦＤ素子２２０の破壊が防止されることになる。
【００４６】
また、素子基板の大判基板２０００における縁部分２０１０には、第２金属膜２２６が残されているので、ここを接地しておくことにより、大判基板２０００の状態において静電気を帯びることが防止される。
【００４７】
なお、実施形態にかかる液晶表示パネル１００にあっては、ＴＦＤ素子２２０を、互いに逆向きに直列接続された第１のＴＦＤ素子２２０ａおよび第２のＴＦＤ素子２２０ｂから構成したが、ひとつのＴＦＤ素子により構成して、導通ライン２７０ｂのみを高抵抗としても良い。
【００４８】
さらに、実施形態にかかる液晶表示パネル１００にあっては、第２金属膜２２６および画素電極２３４を異なる金属膜により構成したが、第２金属膜および画素電極を、ＩＴＯ膜等の同一透明導電膜から構成しても良い。このような構成によれば、第２金属膜２２６および画素電極２３４を同一の工程により形成できる利点がある。
【００４９】
また、実施形態にかかる液晶表示パネル１００にあっては、ＴＦＤ素子２２０が走査線２１２の側に接続されていたが、これとは逆に、ＴＦＤ素子２２０をデータ線の側に接続する構成でも同じことである。
【００５０】
＜電子機器＞
次に、上述した液晶表示パネル１００を電子機器に用いた例のいくつかについて説明する。
【００５１】
＜その１：ビデオプロジェクタ＞

まず、この液晶表示パネルをライトバルブとして用いたビデオプロジェクタについて説明する。図１２は、ビデオプロジェクタの構成例を示す平面図である。

【００５２】

この図に示すように、ビデオプロジェクタ１１００内部には、ハロゲンランプ等の白色光源からなるランプユニット１１０２が設けられている。このランプユニット１１０２から射出された投射光は、ライトガイド１１０４内に配置された４枚のミラー１１０６および２枚のダイクロイックミラー１１０８によってＲＧＢの３原色に分離され、各原色に対応するライトバルブとしての液晶パネル１１１０Ｒ、１１１０Ｂおよび１１１０Ｇに入射される。

【００５３】

液晶パネル１１１０Ｒ、１１１０Ｂおよび１１１０Ｇの構成は、上述した通りであり、図示しないビデオ信号処理回路から供給されるＲ、Ｇ、Ｂの原色信号でそれぞれ駆動される。さて、これらの液晶パネルによって変調された光は、ダイクロイックプリズム１１１２に３方向から入射される。このダイクロイックプリズム１１１２においては、ＲおよびＢの光が９０度に屈折する一方、Ｇの光が直進する。したがって、各色の画像が合成される結果、投射レンズ１１１４を介して、スクリーン等にカラー画像が投写されることとなる。

【００５４】

なお、液晶パネル１１１０Ｒ、１１１０Ｂおよび１１１０Ｇには、ダイクロイックミラー１１０８によって、Ｒ、Ｇ、Ｂの各原色に対応する光が入射するので、対向基板にカラーフィルタを設ける必要はない。

【００５５】

＜その２：モバイル型コンピュータ＞

次に、この液晶表示パネルを、モバイル型のコンピュータに適用した例について説明する。図１３は、このコンピュータの構成を示す正面図である。図において、コンピュータ１２００は、キーボード１２０２を備えた本体部１２０４と、液晶ディスプレイ１２０６とから構成されている。この液晶ディスプレイ１２０６は、先に述べた液晶表示パネル１００にバックライトを付加することにより構成される。

【００５６】

＜その３：ページャ＞

次に、液晶表示パネルをページャに適用した例について説明する。図１４は、このページャの構造を示す分解斜視図である。この図に示すように、ページャ１３００は、金属フレーム１３０２において、液晶表示パネル１００を、バックライト１３０６ａを含むライトガイド１３０６、回路基板１３０８、第１、第２のシールド板１３１０、１３１２とともに収容する構成となっている。そして、この構成においては、液晶表示パネル１００と回路基板１３０８との導通が、素子基板２００に対してはフィルムテープ１３１４によって、対向基板３００に対してはフィルムテープ１３１８によって、それぞれ図られている。すなわち、この構成で、ベアチップが基板に実装されない形となる。

【００５７】

なお、図１２～図１４を参照して説明した電子機器の他にも、液晶テレビや、ビューファインダ型、モニタ直視型のビデオテープレコーダ、カーナビゲーション装置、電子手帳、電卓、ワードプロセッサ、ワークステーション、携帯電話、テレビ電話、POS端末、タッチパネルを備えた装置等などが電子機器の例として挙げられる。そして、これらの各種電子機器に適用可能なのは言うまでもない。

【００５８】

【発明の効果】

以上説明したように本発明によれば、第１導電体の導通ラインが基板の切断線と交差する領域においては、第２導電体が形成されないため、第１導電体の表面に形成された絶縁体が剥き出しの状態となる。このため、導通ラインは、外部からみると高抵抗となって、基板の切断時において静電気を伝搬しにくくなるので、２端子型非線形素子が静電気の影響

を受けることを防止することが可能となる。

【図面の簡単な説明】

【図１】　本発明の実施形態にかかる液晶表示パネルの構成を示す斜視図である。

【図２】　同液晶表示パネルの端子部分の構成を示す平面図である。

【図３】　（ａ）は、同液晶表示パネルの素子基板における１画素分の構成を示す平面図であり、（ｂ）は、そのＡ－Ａ線の断面図である。

【図４】　同液晶表示パネルにおける素子基板の構成を示す部分破断斜視図である。

【図５】　（１）～（５）は、それぞれ同液晶表示パネルにおけるＴＦＤ素子の製造プロセスを示す図である。

【図６】　（６）～（９）は、それぞれ同液晶表示パネルにおけるＴＦＤ素子の製造プロセスを示す図である。

【図７】　大判基板における素子基板１個分のレイアウトを示す平面図である。

【図８】　素子基板の大判基板におけるレイアウトを示す平面図である。

【図９】　対向基板の大判基板におけるレイアウトを示す平面図である。

【図１０】　素子基板の大判基板と、対向基板の大判基板とを貼り合わせた状態のレイアウトを示す平面図である。

【図１１】　１次スクライブ後の大判基板のレイアウトを示す平面図である。

【図１２】　同液晶表示パネルを適用した電子機器の一例たる液晶プロジェクタの構成を示す断面図である。

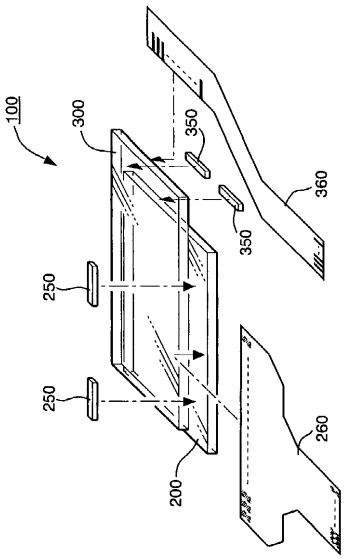
【図１３】　同液晶表示パネルを適用した電子機器の一例たるパーソナルコンピュータの構成を示す正面図である。

【図１４】　同液晶表示パネルを適用した電子機器の一例たるページャの構成を示す分解斜視図である。

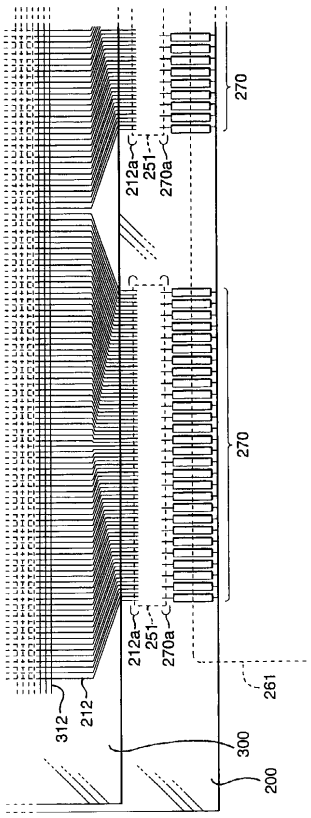
【符号の説明】

１００……液晶表示パネル
２００……素子基板
２１２……走査線
２１２ａ……走査線端子
２１２ｂ……導通ライン
２２０……ＴＦＤ素子
２２２……第１金属膜
２２４……酸化膜
２２６……第２金属膜
２３４……画素電極
２５０……ベアチップ
２６０……ＦＰＣ
２７０……外部端子
２７０ａ……制御端子
２７０ｂ……導通ライン
３００……対向基板
３１２……データ線
３５０……ベアチップ
３６０……ＦＰＣ
２０００……（素子基板の）大判基板
２０１０……縁部分
２０２０……短絡パターン
３０００……（対向基板の）大判基板
▲１▼～▲８▼……切断線

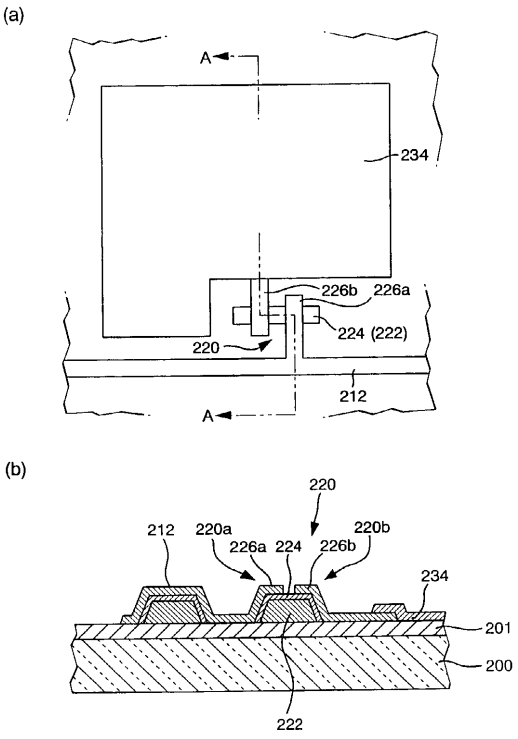
【図１】


100
300
350
360
350
250
250
260
200

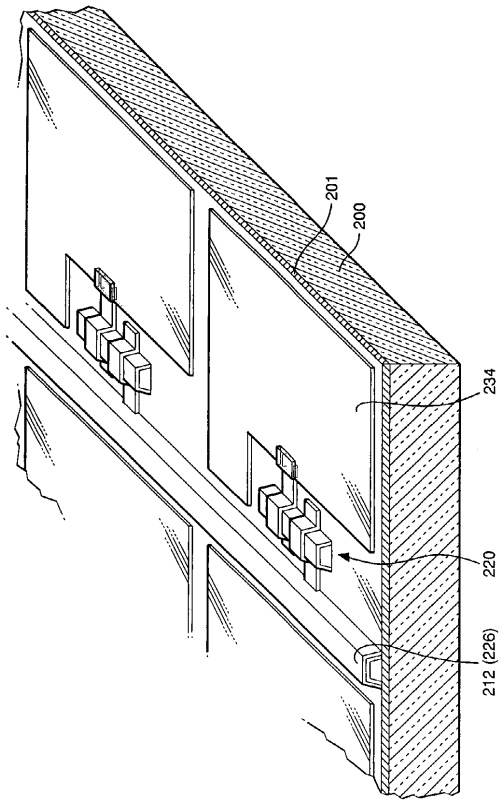
【図２】


270
212a
251
270a
270
212a
251
270a
261
312
212
300
200

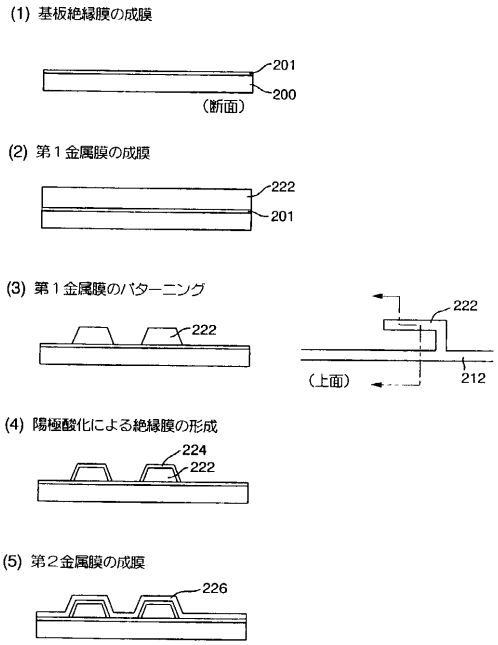
【図３】


(a)
A
234
226b
226a
224 (222)
220
212
A
(b)
220
212
220a
226a
224
226b
220b
234
201
200
222

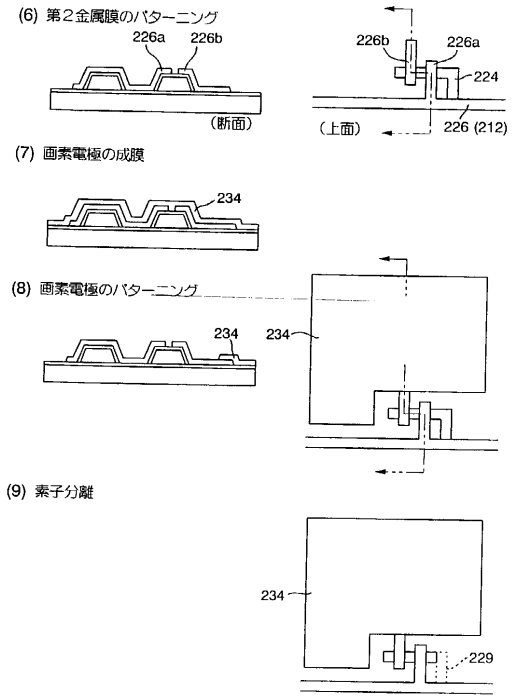
【図４】


201
200
234
220
212 (226)

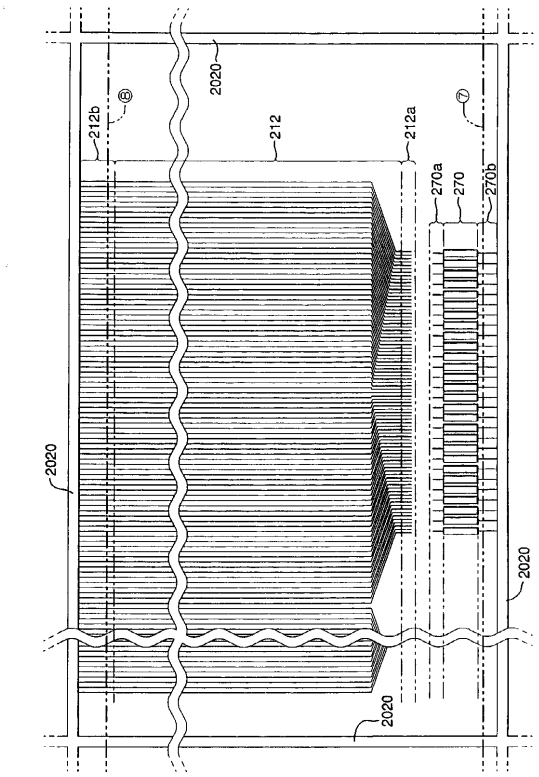
【図５】


(1) 基板絶縁膜の成膜
201
200
（断面）
(2) 第１金属膜の成膜
222
201
(3) 第１金属膜のパターニング
222
222
（上面）
212
(4) 陽極酸化による絶縁膜の形成
224
222
(5) 第２金属膜の成膜
226

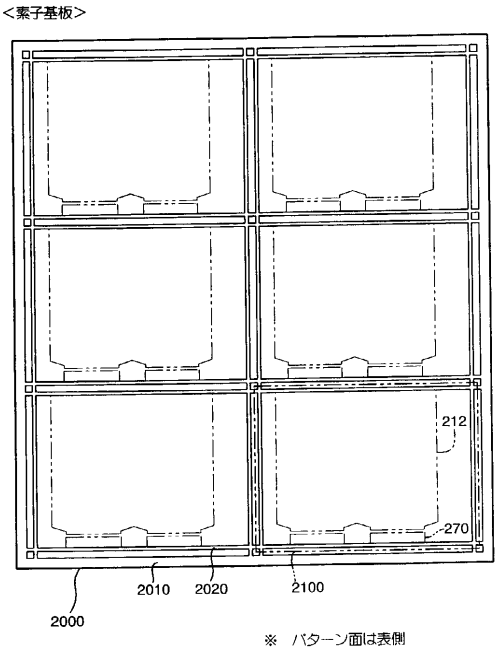
【図６】


(6) 第２金属膜のパターニング
226a
226b
（断面）
226b
226a
224
（上面）
226 (212)
(7) 画素電極の成膜
234
(8) 画素電極のパターニング
234
234
(9) 素子分離
234
229

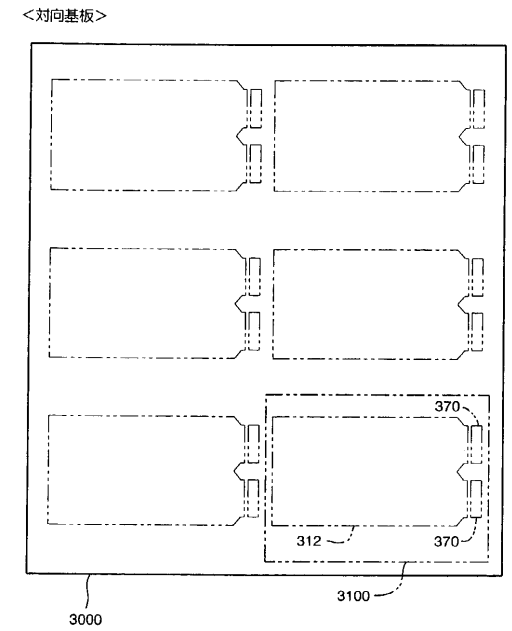
【図７】


2020
212b
212
212a
270a
270
270b
2020
2020
2020

【図８】

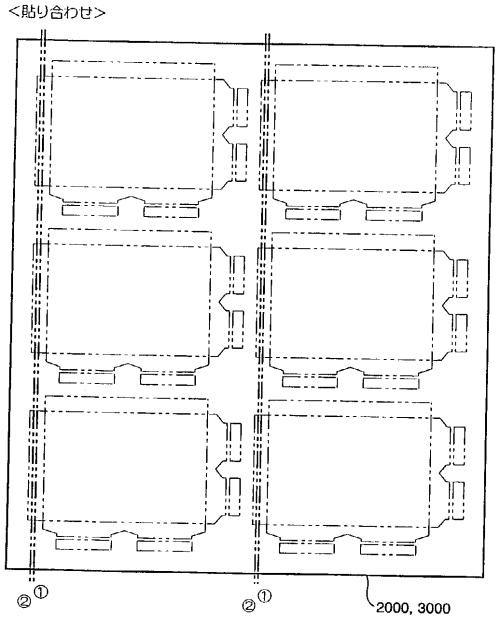

<素子基板>
212
270
2010
2020
2100
2000
※ パターン面は表側

【図９】



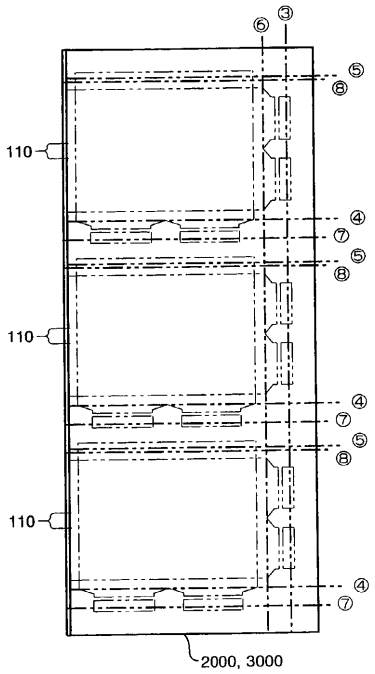
※ パターン面は裏側

【図１０】

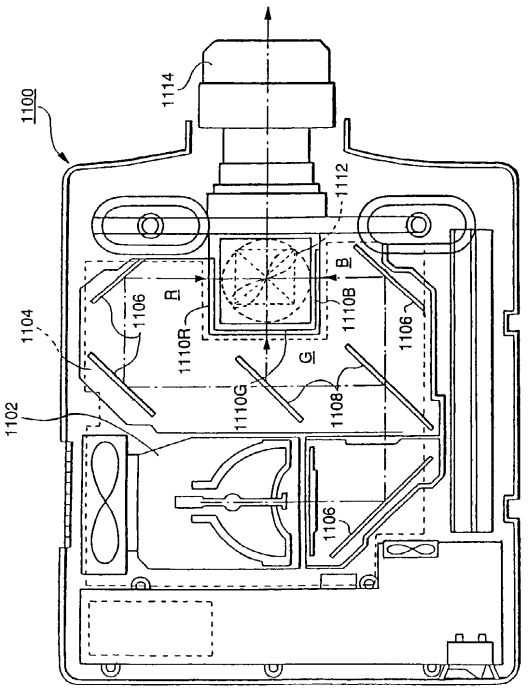


※ 対向基板が上、素子基板が下

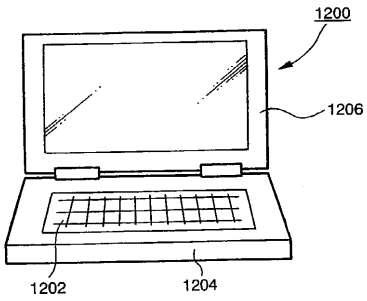
【図１１】



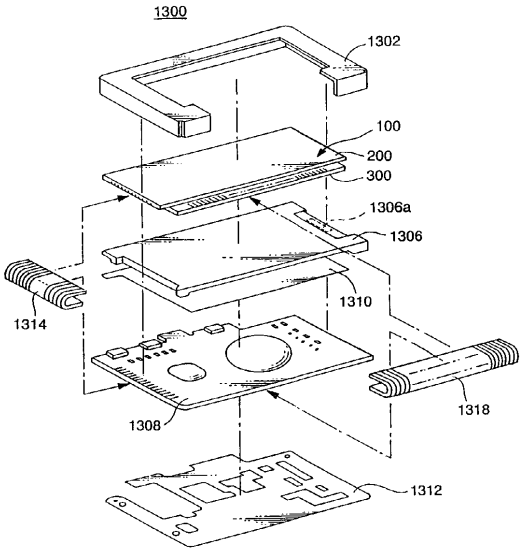
【図１２】



【図１３】


1200
1206
1202
1204

【図１４】


1300
1302
100
200
300
1306a
1306
1310
1314
1318
1308
1312

フロントページの続き

(56)参考文献 特開平０９－２７４２０１（ＪＰ，Ａ）
国際公開第９６／００２８７６（WO，Ａ１）
特開平１０－１３３２３５（ＪＰ，Ａ）

(58)調査した分野(Int.Cl.，ＤＢ名)
G02F 1/1365