



AMT FÜR ERFINDUNGS- UND PATENTWESEN

In der vom Anmelder eingereichten Fassung veröffentlicht

(21) WP H 03 K / 280 026 5

(22) 27.08.85

(44) 05.11.86

(71) Institut „Prüffeld für elektrische Hochleistungstechnik“, 1140 Berlin, Leninallee 376, DD

(72) Nelson, Hans-Dieter, Dipl.-Ing.; Müller, Detlef, DD

(54) Schaltungsanordnung zur potentialgetrennten Basisansteuerung eines Hochspannungsschalttransistors

(57) Die Erfindung betrifft eine Schaltungsanordnung zur potentialgetrennten Basisansteuerung eines Hochspannungsschalttransistors mit verringerter Treiberleistung und läßt sich in Schaltnetzteilen und ähnlichen Gleichspannungswandlern einsetzen. Ziel der Erfindung ist es, die erforderliche Treiberleistung für die potentialgetrennte Basisansteuerung an Hochspannungs-Schalttransistoren in Schaltnetzteilen mit externer Bereitstellung der erforderlichen Basis-Emitter-Sperrspannung zu minimieren und dadurch den Wirkungsgrad insbesondere im Teillastbereich zu verbessern. Hierbei war die Aufgabe zu lösen, eine Vergrößerung des Übersetzungsverhältnisses des Treibertransformators zu ermöglichen. Erfindungsgemäß wird die Aufgabe dadurch gelöst, daß zwischen dem Treibertransformator und der Basis-Emitter-Strecke des Hochspannungsschalttransistors ein Kleinleistungstransistor mit zum Schalttransistor komplementärer Zonenfolge angeordnet wird, der eine Entkopplung der vom Transformator zu liefernden Einschaltspannung von der extern bereitgestellten Basis-Emitter-Sperrspannung ermöglicht. Fig. 1

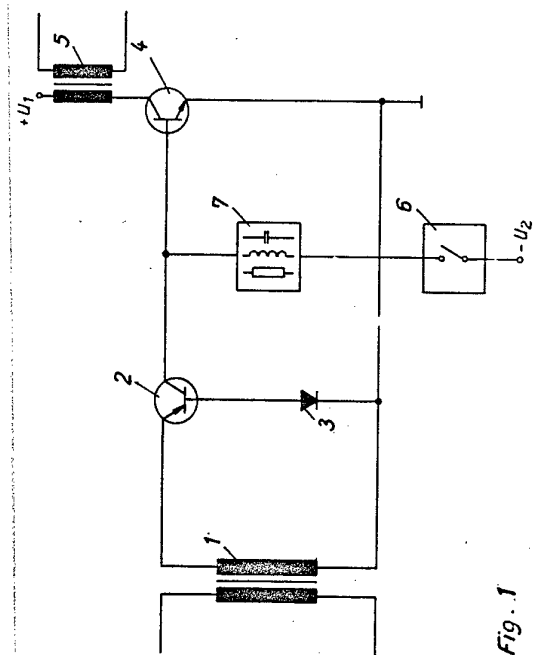


Fig. 1

Erfindungsanspruch:

1. Schaltungsanordnung zur potentialgetrennten Basisansteuerung eines Hochspannungsschalttransistors mit einem Treibertransformator, **dadurch gekennzeichnet**, daß der Treibertransformator (1) einpolig direkt mit dem Emitter des Hochspannungsschalttransistors (4), dessen Kollektor an eine Belastungsimpedanz (5) angeschlossen ist und mit dem zweiten Pol mit dem Emitter eines Kleinleistungstransistors (2) mit zum Hochspannungsschalttransistor (4) komplementärer Zonenfolge verbunden ist, wobei die Basis des Kleinleistungstransistors über eine Diode (3) mit dem Emitter des Hochspannungsschalttransistors (4) verbunden ist, und daß die Basis des Hochspannungsschalttransistors (4) mit dem Kollektor des komplementären Kleinleistungstransistors (2) und über ein elektrisches Ausschaltnetzwerk (7) und einen elektronischen Schalter (6) mit der extern bereitgestellten Basis-Emitter-Sperrspannung verbunden ist.
2. Schaltungsanordnung nach Punkt 1, **dadurch gekennzeichnet**, daß zur Ansteuerung des elektronischen Schalters (6) zum Ausschalten des Hochspannungsschalttransistors (4) ein zweiter Kleinleistungstransistor (9) mit zum Hochspannungsschalttransistor (4) komplementärer Zonenfolge angeordnet ist, dessen Emitter mit dem Emitter des ersten Kleinleistungstransistors (2) verbunden ist und dessen Basis über einen ersten Widerstand (8) mit dem Emitter des Hochspannungsschalttransistors (4) verbunden ist, und dessen Kollektor über einen zweiten Widerstand (10) an dem elektronischen Schalter (6) angeschlossen ist.
3. Schaltungsanordnung nach Punkt 2, **dadurch gekennzeichnet**, daß der elektronische Schalter (6) aus einem Transistor (6.1), dessen Emitter mit der externen Basis-Emitter-Sperrspannung und dem Emitter eines Kleinleistungstransistors (6.2) verbunden ist, der Kollektor des Kleinleistungstransistors (6.2) an den ersten Anschluß eines Widerstandes (6.3) und an die Basis des Transistors (6.1) angeschlossen ist, besteht, wobei der zweite Anschluß des Widerstandes (6.3) mit der Katode der Diode (3) verbunden, die Basis des Kleinleistungstransistors (6.2) an den Widerstand (10) angeschlossen und der Kollektor des Transistors (6.1) mit der Drossel (7.1) verbunden ist.
4. Schaltungsanordnung nach Anspruch 1, **dadurch gekennzeichnet**, daß zur Verringerung der Speicherzeit eine Anti-Sättigungs-Diode (11) zwischen dem Kollektor des Hochspannungsschalttransistors (4) und dem Emitter des komplementären Kleinleistungstransistors (2) angeordnet ist.

Hierzu 1 Seite Zeichnungen

Anwendungsgebiet der Erfindung

Die Erfindung betrifft eine Schaltungsanordnung zur potentialgetrennten Basisansteuerung eines Hochspannungsschalttransistors mit verringerter Treiberleistung und läßt sich in Schaltnetzteilen und ähnlichen Gleichspannungswandlern einsetzen.

Charakteristik der bekannten technischen Lösungen

Aufgrund des Zusammenhangs zwischen Stromverstärkung und Schaltzeit eines Hochspannungsschalttransistors werden die heute üblichen Transistoren für Schaltnetzzeitanwendungen im allgemeinen schaltzeitoptimal mit relativ geringer Stromverstärkung produziert, um die Kollektor-Emitter-Spannung im durchgeschalteten Zustand und damit die Durchlaßverluste im Transistor gering zu halten, ist bei den üblichen Transistoren ein durchaus erheblicher Basisstrom erforderlich; international wird auf einen Basisstrom in der Größenordnung von 20% des Kollektorstromes orientiert. Andererseits ist zum schnellen sicheren Ausschalten des Transistors nach Ablauf der Speicherzeit eine relativ große Basis-Emitter-Sperrspannung, also bei den üblichen npn-Transistoren eine negative Basis-Emitter-Spannung, in der Größenordnung ca. 4V bis 10V erforderlich. Aufgrund des erforderlichen großen Basis- (Einschalt-)stromes ist die Verwendung von Impulstransformatoren allgemein üblich, wodurch gleichzeitig die Möglichkeit der potentialgetrennten Ansteuerung gegeben wird.

Die üblichen Ansteuernetzwerke zwischen Treibertransformator und Basis-Emitter-Strecke des Hochspannungsschalttransistors sind so ausgelegt, daß im allgemeinen die Basis-Emitter-Sperrspannung durch Ladungsspeicherung in einem Kondensator in Verbindung mit der durch den Transformator gelieferten Spannung und häufig in Verbindung mit der Induktionsspannung einer Serieninduktivität bereitgestellt wird (u. a. J. Wüstenhube „Schaltnetzteile“, 2. Aufl. 1982, VDE-Verlag, S. 300 ff.).

Da die Bereitstellung der Sperrspannung durch Ladungsspeicherung während der Leitphase des Transistors bei sehr kleinen Tastverhältnissen, wie sie z. B. bei sekundärseitigem Kurzschluß des Schaltnetzteiles auftreten, ungenügend ist, wird häufig zusätzlich die erforderliche Sperrspannung extern z. B. mittels einer Hilfswicklung auf dem Wandlertransformator erzeugt, um einen sicheren Betrieb bei Anlauf und Kurzschluß zu gewährleisten (u. a. J. Wüstenhube „Schaltnetzteile“, 2. Aufl. 1982, VDE-Verlag, S. 495).

Außer der erforderlichen Basis-Emitter-Einschaltspannung ist daher durch den Treibertransformator zusätzlich die Basis-Emitter-Sperrspannung zu überwinden, und damit ist das mögliche Übersetzungsverhältnis des Transformators wesentlich geringer und die dadurch erforderliche Treiberleistung erheblich größer als an und für sich notwendig.

Da die industriellen Schaltnetzteile für den Überlastfall bei minimaler Wandlereingangsspannung dimensioniert werden müssen, äußert sich dies in einem relativ schlechten Wirkungsgrad bei Teillast und/oder normaler Eingangsspannung.

Weiterhin ist eine Schaltungsanordnung mit einem Hochspannungsleistungstransistor (DE-AS 27 53 915) bekannt. Die Schaltungsanordnung verfügt über Steuermittel, die über eine Induktivität an den Basis-Emitterkreis des Transistors angeschlossen sind, zum Abgeben eines impulsförmigen Schaltsignals und mit einer mit dem Kollektor des Transistors und mit einer Speisespannungsquelle verbundenen Belastungsimpedanz, wobei der von der Spannungsquelle gelieferte Kollektorstrom des bis in den gesättigten Zustand gesteuerten Transistors unter dem Einfluß des impulsförmigen Schaltsignals unterbrechbar ist. Parallel zur Induktivität ist ein steuerbarer Schalter zum kurzzeitigen Kurzschließen der Induktivität beim Einschalten des Transistors angeordnet. Diese Schaltungsanordnung hat den Nachteil, daß die negative Sperrspannung des Hochspannungsleistungstransistors vom Transformator mitgeliefert werden muß.

Ziel der Erfindung

Ziel der Erfindung ist es, bei den üblichen Schaltnetzteilen mit externer Bereitstellung der Basis-Emitter-Sperrspannung eine Verringerung der erforderlichen Treiberleistung zu ermöglichen.

Darlegung des Wesens der Erfindung

Der Erfindung liegt die Aufgabe zugrunde, die erforderliche Treiberleistung für die potentialgetrennte Basis-Ansteuerung von Hochspannungsschalttransistoren in Schaltnetzteilen mit externer Bereitstellung der erforderlichen Basis-Emitter-Sperrspannung zu minimieren und dadurch den Wirkungsgrad insbesondere im Teillastbereich zu verbessern. Erfindungsgemäß wird die Aufgabe unter Verwendung eines Treibertransformators dadurch gelöst, daß der Treibertransformator einpolig direkt mit dem Emitter des Hochspannungsschalttransistors, dessen Kollektor an eine Belastungsimpedanz angeschlossen ist und mit dem zweiten Pol mit dem Emitter eines Kleinleistungstransistors mit zum Hochspannungsschalttransistors komplementärer Zonenfolge verbunden ist. Die Basis des Kleinleistungstransistors ist über eine Diode mit dem Emitter des Hochspannungsschalttransistors verbunden. Die Basis des Hochspannungsschalttransistors ist an den Kollektor des komplementären Kleinleistungstransistors angeschlossen. Zum Ausschalten ist die Basis des Hochspannungsschalttransistors außerdem über ein elektrisches Ausschaltnetzwerk und einen elektronischen Schalter mit der extern bereitgestellten Basis-Emitter-Sperrspannung verbunden. In Ausgestaltung der erfindungsgemäßen Lösung ist zur Ansteuerung des elektronischen Schalters zum Ausschalten des Hochspannungsschalttransistors ein zweiter Kleinleistungstransistor mit zum Hochspannungsschalttransistor komplementärer Zonenfolge angeordnet, dessen Emitter mit dem Emitter des Kleinleistungstransistors verbunden ist. Die Basis des zweiten Kleinleistungstransistors ist über einen ersten Widerstand mit dem Emitter des Hochspannungsschalttransistors verbunden, wobei dessen Kollektor über einen zweiten Widerstand an den elektronischen Schalter angeschlossen ist. Die erfindungsgemäße Schaltungsanordnung läßt sich vorteilhaft mit einer Anti-Sättigungs-Schaltung kombinieren, indem zwischen Emitter des Kleinleistungstransistors und Kollektor des Hochspannungsschalttransistors eine schnelle Schaltodiode entsprechender Spannungsfestigkeit geschaltet wird.

Ausführungsbeispiel

Die Erfindung soll nachstehend an einem Ausführungsbeispiel näher erläutert werden.
Die beiliegende Zeichnung zeigt:

Fig. 1: Schaltungsanordnung zur potentialgetrennten Basisansteuerung eines Hochspannungsschalttransistors
Fig. 2: Ausführungsbeispiel der prinzipiellen Schaltung nach Fig. 1

Der Treibertransformator 1 ist mit einem Pol direkt mit dem Emitter des npn-Hochspannungsschalttransistors 4 und mit dem zweiten Pol mit dem Emitter eines pnp-Kleinleistungstransistors 2 verbunden, dessen Basis über eine Diode 3 ebenfalls mit dem Emitter des Hochspannungsschalttransistors 4 verbunden ist (Fig. 1). Die Basis des Hochspannungsschalttransistors 4 ist weiterhin über ein elektrisches Netzwerk 7 und einen elektronischen Schalter 6 mit der extern bereitgestellten Basis-Emitter-Sperrspannung U_2 verbunden, und der Kollektor des Hochspannungsschalttransistors 4 ist über den üblichen Wandlertransformator 5 an die Wandlereingangsspannung U_1 angeschlossen. Der mit komplementärer Zonenfolge zum Hochspannungsschalttransistor 4 geschaltete Kleinleistungstransistor 2 bewirkt eine Entkopplung der vom Transformator zu liefernden Einschaltspannung von der extern bereitgestellten Basis-Emitter-Sperrspannung und ermöglicht dadurch eine wesentliche Vergrößerung des möglichen Übersetzungsverhältnisses und eine entsprechende Verringerung der Treiberleistung.

Figur 2 zeigt eine mögliche sinnvolle Weiterentwicklung der prinzipiellen Schaltung nach Fig. 1, wobei zusätzlich am Emitter des pnp-Kleinleistungstransistors 2 der Emitter eines weiteren pnp-Kleinleistungstransistors 9 angeschlossen ist, dessen Basis über einen Widerstand 8 mit dem Emitter des Hochspannungsschalttransistors 4 und dessen Kollektor über einen Widerstand 10 mit der Basis eines npn-Kleinleistungstransistors 6.2 verbunden ist, dessen Emitter mit der extern bereitgestellten Basis-Emitter-Sperrspannung U_2 und dessen Kollektor über einen Widerstand 6.3 mit dem Emitter des Hochspannungsschalttransistors 4 und direkt mit der Basis eines weiteren npn-Transistors 6.1 verbunden ist, dessen Emitter direkt mit der Spannung U_2 und dessen Kollektor über eine Drossel 7.1 zur Einstellung der erforderlichen Speicherzeit mit der Basis des Hochspannungsschalttransistors 4 verbunden ist.

Des weiteren ist in der Schaltung nach Fig. 2 eine Anti-Sättigungs-Diode 11 enthalten, die mit der Anode an die Emitter der pnp-Transistoren 2 und 9 und mit der Katode an den Kollektor des Hochspannungsschalttransistors 4 geschaltet ist.

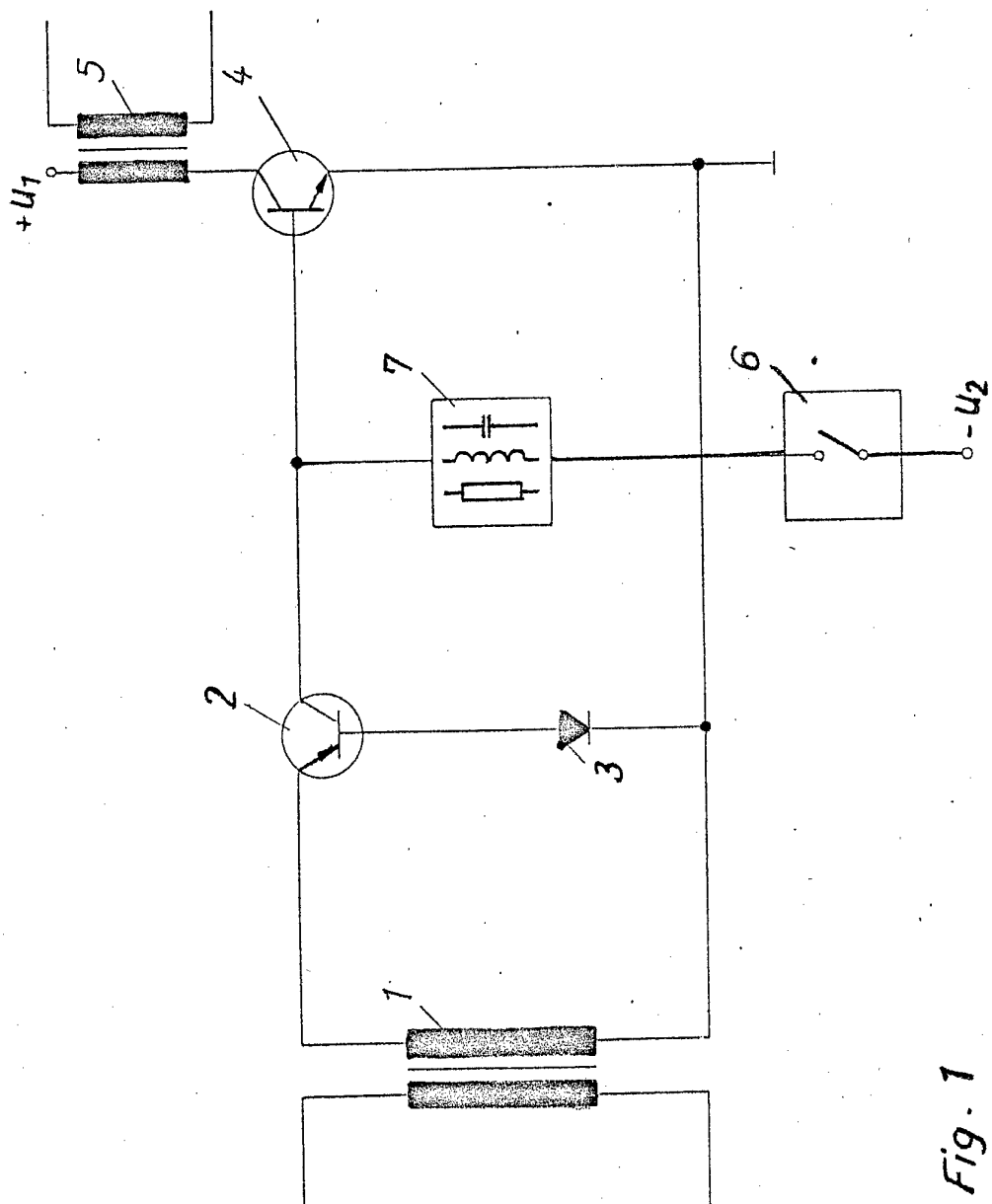


Fig. 1

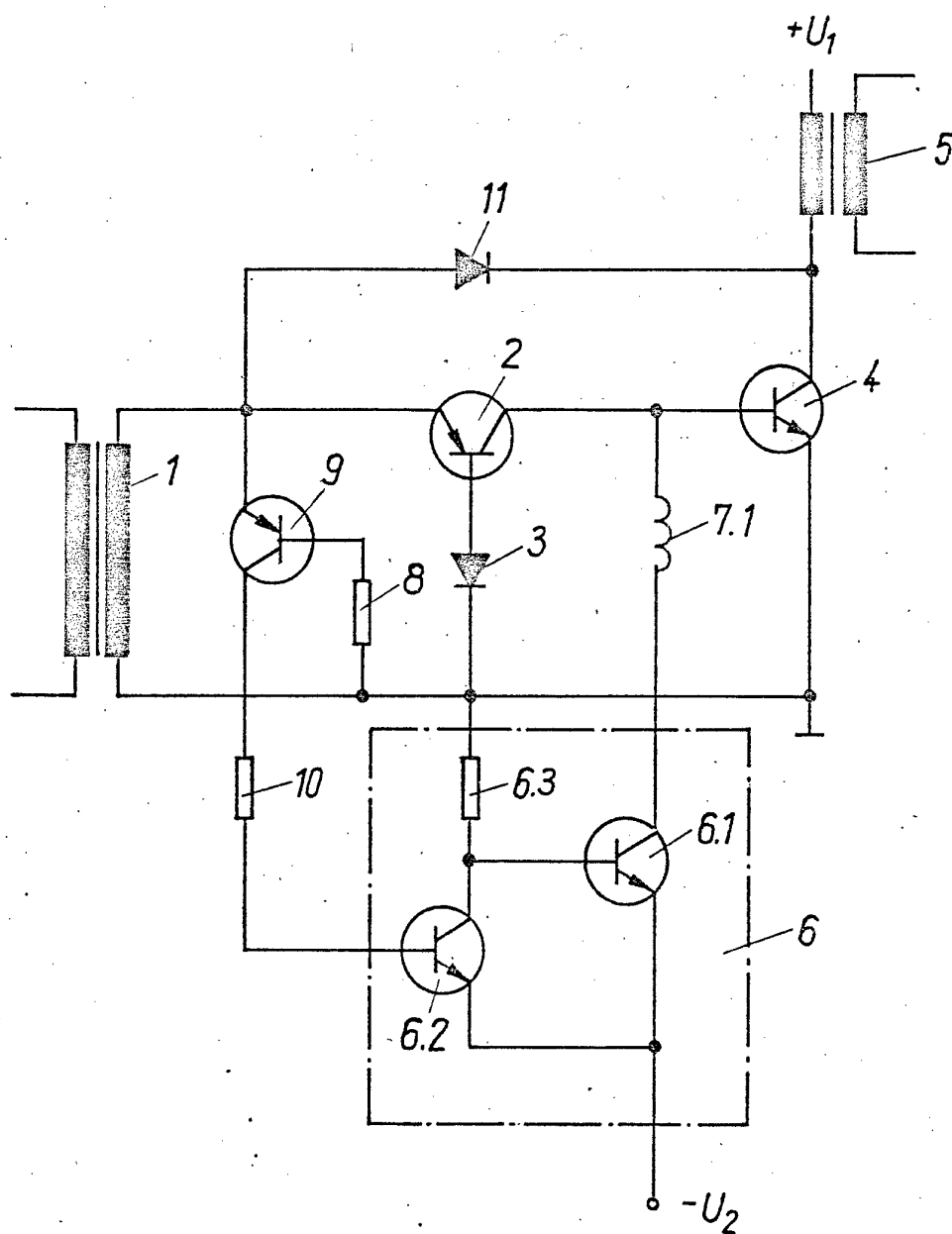


Fig. 2