



Государственный комитет  
СССР  
по делам изобретений  
и открытий

# О П И С А Н И Е И З О Б Р Е Т Е Н И Я

## К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(61) Дополнительное к авт. свид-ву —

(22) Заявлено 26.12.78 (21) 2702298/18-21

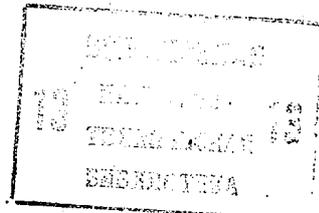
с присоединением заявки № —

(23) Приоритет —

Опубликовано 23.03.81. Бюллетень № 11

Дата опубликования описания 28.03.81

(11) 815906



(51) М. Кл.<sup>3</sup>

H 03 K 13/20

(53) УДК 681.325  
(088.8)

(72) Автор  
изобретения

В. И. Мяснов

(71) Заявитель

### (54) СПОСОБ ПРЕОБРАЗОВАНИЯ ИНТЕРВАЛА ВРЕМЕНИ В ЦИФРОВОЙ КОД И УСТРОЙСТВО ДЛЯ ЕГО ОСУЩЕСТВЛЕНИЯ

1

Изобретение относится к электроизмерительной технике и может быть использовано при создании преобразователей интервала времени в цифровой код.

Известен способ преобразования интервала времени в цифровой код путем заполнения преобразуемого интервала времени короткими или неукороченными импульсами эталонной частоты. Импульсы эталонной частоты подсчитывают с помощью счетчиков, которые строятся на триггерах [1].

Недостатком способа является большая погрешность преобразования.

Известен способ преобразования интервала времени в цифровой код путем заполнения преобразуемого интервала времени неукороченными по длительностям импульсами эталонной частоты, которые подсчитывают в течение этого интервала с противоположными уровнями подсчитываемых сигналов до начала и после окончания преобразования [2].

Недостатком способа является большая погрешность преобразования.

Цель изобретения — уменьшение погрешности преобразования.

2

Поставленная цель достигается тем, что в способе преобразования интервала времени в цифровой код путем заполнения преобразуемого интервала времени неукороченными по длительности импульсами эталонной частоты, которые подсчитывают, фазу рабочих перепадов подсчитываемых импульсов сдвигают в сторону начала преобразуемого интервала времени после появления старт-импульса, а устройство для его осуществления содержит генератор эталонной частоты, выход которого соединен с первым входом управляемого блока задержки, выход которого через электронный ключ соединен с первым входом счетчика, второй вход которого соединен с первым входом триггера, второй вход которого соединен с выходом счетчика, а выходы соединены соответственно со вторым и третьим входами управляемого блока задержки.

На фиг. 1 приведена структурная электрическая схема устройства для осуществления способа; на фиг. 2 — временные диаграммы, поясняющие способ.

Устройство содержит генератор 1 эталонной частоты и управляемый блок 2 за-

держки, имеющий запускающий вход С и два управляющих входа  $X_1$  и  $X_2$ , электронный ключ 3, управляемый старт- и стоп-импульсами, счетчик 4 и триггер 5 с отдельными входами включения S и гашения R.

На диаграммах обозначено: импульсы 6 на выходе генератора 1, импульсы 7 на выходе управляемого элемента 2 задержки, старт-импульс 8 (т. к. все процессы способа совершаются непосредственно после появления старт-импульса, то стоп-импульс на диаграммах не показан), сигналы 9 на выходе электронного ключа 3, сигналы 10 на выходе триггера младшего разряда счетчика 4, сигналы 11 на выходе триггера 5.

Генератор 1 непрерывно выдает колебания (диаграмма 1 на фиг. 2) — сетку импульсов эталонной частоты. По сигналу «Сброс» все триггеры счетчика 4 по входам R устанавливаются в нулевом состоянии.

Чтобы не возникла дополнительная погрешность, необходимо обеспечить переключение триггера младшего разряда счетчика 4 по первому рабочему перепаду при появлении старт-импульса в любой момент времени в промежутке  $\tau_g$  исходной сетки эталонных импульсов (диаграмма 6 на фиг. 2). Однако, как видно из диаграмм (фиг. 2), промежуток времени  $\tau_g$  между моментом  $t_n$  и первым рабочим перепадом исходного колебания значительно меньше времени  $t_1 = t_g$  триггера 4 (фиг. 1). Поэтому этот триггер в данном случае не переключается от исходного сигнала (диаграмма 6 на фиг. 2) по первому рабочему перепаду, появившемуся после момента времени  $t_n$ . Но если на счетчик подавать такую же сетку эталонных импульсов, но по фазе задержанную на время  $t_1 = t_g$  (диаграмма 7 на фиг. 2), то тогда независимо от момента  $t_n$  появления старт-импульса внутри промежутка  $\tau_g$  (подготовительная часть периода) исходного колебания (диаграмма 1 на фиг. 2), этот триггер всегда переключается, если относительно новой сетки эталонных импульсов (диаграмма 7 на фиг. 2) выполняется условие, что  $t_n$  возникает раньше начала времени  $t_1$ , т. е. раньше первого рабочего перепада исходного колебания (диаграмма 6 на фиг. 2), когда

$$t_g = t_1 \leq \tau_g \leq \tau_b,$$

где  $t_b$  — время восстановления триггера младшего разряда счетчика, ибо в этом случае всегда выполняется условие переключения триггера младшего разряда счетчика под действием первого рабочего перепада

$$\text{при } \begin{cases} \tau_b \geq t_b, \\ \tau_b \leq \tau_g \end{cases}$$

Если же момент времени  $t_n$  лежит в промежутке  $\tau_p$  задержанной сетки импульсов эталонной частоты (диаграмма 7 на фиг. 2), часть из которого, расположенная между подготовительным перепадом (последним перед моментом  $t_n$ ) и началом времени  $t_1$ ,

совпадает с частью промежутка  $\tau_g$  исходной сетки (диаграмма 7 на фиг. 2), то и здесь выполняется условие  $\tau_b = \tau_g > t_b$ , и триггер младшего разряда счетчика 4 переключается по первому рабочему перепаду, так как часть промежутка  $\tau_p$ , где  $\tau_p$  — рабочая часть периода, и часть промежутка от последнего подготовительного перепада до начала времени  $t_1$  задержанной сетки импульсов эталонной частоты (диаграмма 7 на фиг. 2) совпадает с промежутком  $\tau_g$  исходной сетки импульсов (диаграмма 1 на фиг. 2), то выполняется условие переключения триггера младшего разряда счетчика 4 под действием первого рабочего перепада исходной (диаграмма 6 на фиг. 2) сетки импульсов эталонной частоты после появления старт-импульса, независимо от положения момента времени  $t_1$  внутри интервала  $\tau_g$  исходного колебания (диаграмма 6). Если же момент времени  $t_n$  окажется расположенным внутри промежутка  $t_1$ , то, так как в этом случае всегда будет

$$\tau_b < t_1 = t_b,$$

триггер младшего разряда счетчика 4 переключаться не будет, ибо промежуток  $t_1$  совпадает с промежутком  $\tau_p$  исходной сетки импульсов эталонной частоты (диаграмма 6 на фиг. 2), когда этот триггер и не должен переключаться.

Далее, чтобы сохранить моменты отсчета квантовых уровней, необходимо фазу подсчитываемых сигналов (диаграмма 7 на фиг. 2), совместить с фазой исходной сетки импульсов (диаграмма 6 на фиг. 2). Поэтому в момент появления старт-импульса фаза подсчитываемых сигналов на выходе управляемого блока 2 и электронного ключа 3 (диаграммы 7 и 9 на фиг. 2) отстает от фазы сигнала исходной сетки импульсов генератора эталонной частоты 1 (диаграмма 6 на фиг. 2) на величину  $t_1 = t_g$ . После первого переключателя триггера (диаграмма 10 на фиг. 2) младшего разряда счетчика 4, сигналом с соответствующего выхода этого триггера с задержкой  $\tau_3$  (в диаграммах задержки в электронном ключе 3, в счетчике 4 и во входных цепях управляемого блока 2 пренебрегается), определяемой временем переключения триггера 5, по входу S триггер 5 устанавливается в состояние логической единицы (диаграмма 11 на фиг. 2). При этом сигналы на выходах триггера 5 меняются на противоположные, в результате чего происходят соответствующие переключения по входам  $X_1$  и  $X_2$  в управляемом блоке 2 и фаза сигнала на выходе его становится равной фазе сигналов генератора 1. Начальный сдвиг фазы на выходе электронного ключа 3 может быть любым, но не меньше, чем  $t_g$ .

Предлагаемый способ позволяет снизить погрешность преобразования за счет компенсации дополнительной погрешности, определяемой конечным значением времени пере-

ключения  $t_{ср}$  и времени восстановления  $t_{г}$  триггера младшего разряда счетчика.

*Формула изобретения*

1. Способ преобразования интервала времени в цифровой код путем заполнения преобразуемого интервала времени неукороченными по длительности импульсами эталонной частоты, которые подсчитывают, отличающийся тем, что, с целью уменьшения погрешности преобразования, фазу рабочих перепадов подсчитываемых импульсов сдвигают в сторону начала преобразуемого интервала времени после появления старт-импульса.

2. Устройство для осуществления способа по п. 1, содержащее генератор эталонной

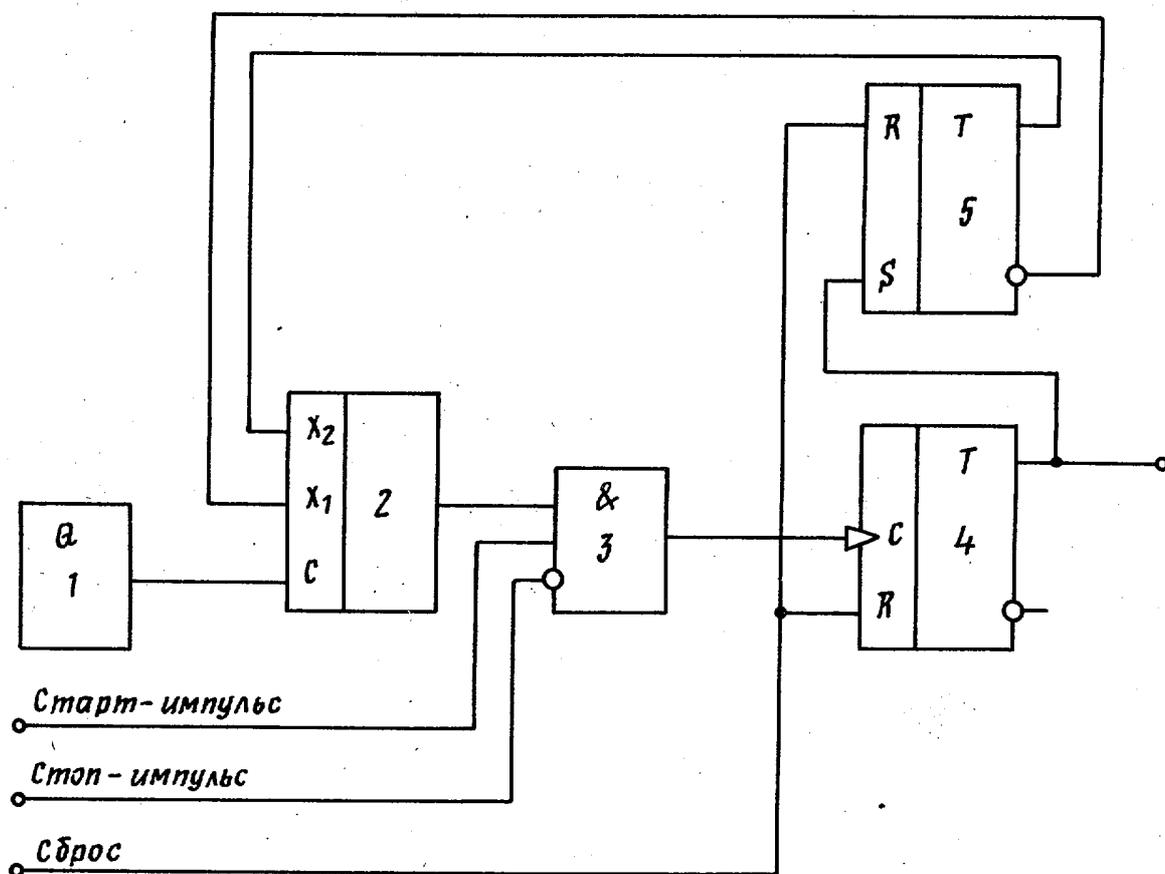
частоты, выход которого соединен с первым входом управляемого блока задержки, выход которого через электронный ключ соединен с первым входом счетчика, второй вход которого соединен с первым входом триггера, второй вход которого соединен с выходом счетчика, а выходы соединены соответственно со вторым и третьим входами управляемого блока задержки.

Источники информации,

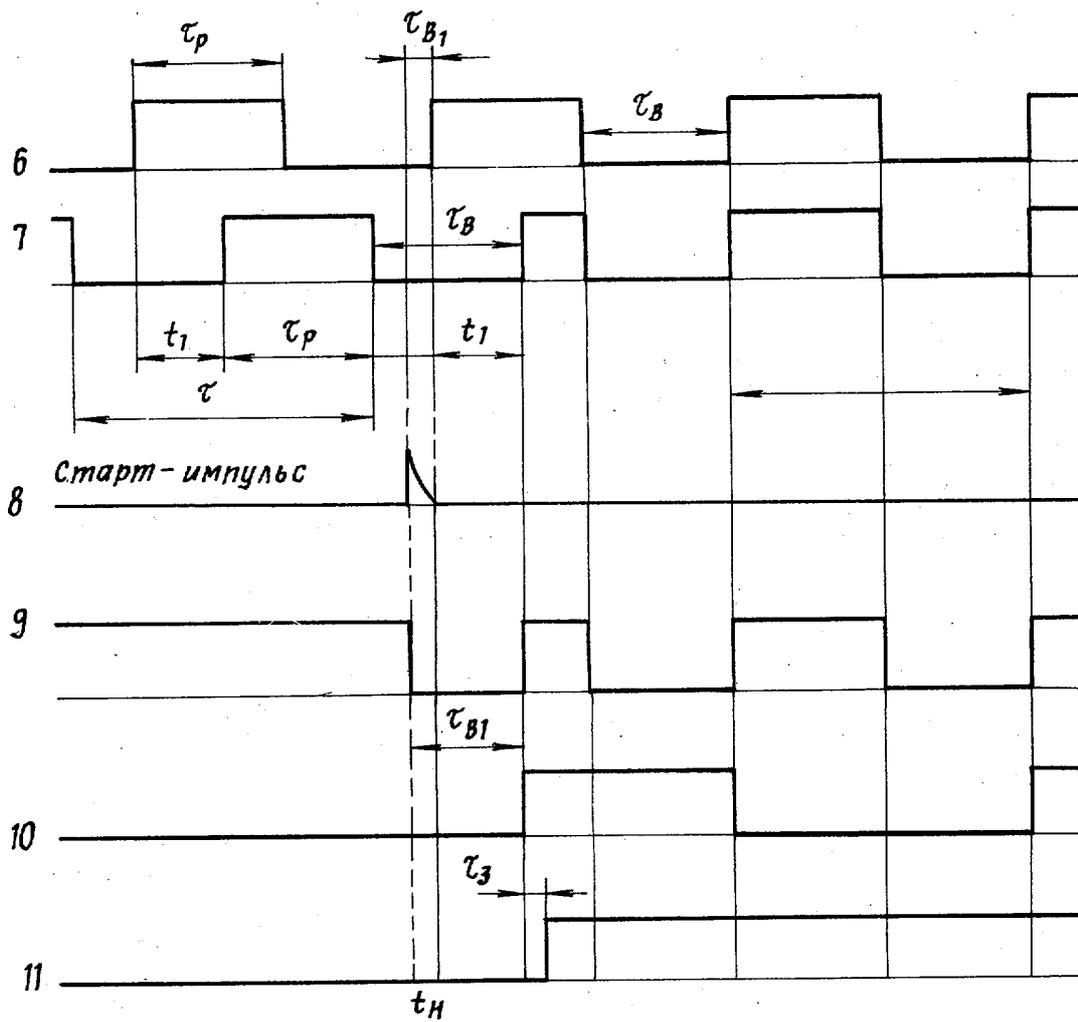
принятые во внимание при экспертизе

1. Касатки А. С. Автоматическая обработка сигналов частотных датчиков. М.-Л., «Энергия», 1966, с. 10—40.

2. Авторское свидетельство СССР по заявке № 1963439/18-21 (прототип).



Фиг.1



Фиг. 2

Редактор Т. Киселева  
Заказ 727/89

Составитель А. Титов  
Техред А. Бойкас  
Тираж 988

Корректор Г. Решетник  
Подписное

ВНИИПИ Государственного комитета СССР  
по делам изобретений и открытий  
113035, Москва, Ж-35, Раушская наб., д. 4/5  
Филиал ПНИ «Патент», г. Ужгород, ул. Проектная, 4