



(12) 发明专利

(10) 授权公告号 CN 116773900 B

(45) 授权公告日 2024. 05. 28

(21) 申请号 202311036026.7

(22) 申请日 2023.08.17

(65) 同一申请的已公布的文献号

申请公布号 CN 116773900 A

(43) 申请公布日 2023.09.19

(73) 专利权人 深圳市首航新能源股份有限公司

地址 518101 广东省深圳市宝安区新安街

道兴东社区67区高新奇科技楼11层

(72) 发明人 胡文浩 王涛

(74) 专利代理机构 深圳市六加知识产权代理有

限公司 44372

专利代理师 李于明

(51) Int. Cl.

G01R 19/25 (2006.01)

(56) 对比文件

KR 200190642 Y1, 2000.08.01

WO 2016179964 A1, 2016.11.17

JP H0918290 A, 1997.01.17

CN 102427295 A, 2012.04.25

CN 108459647 A, 2018.08.28

CN 109618270 A, 2019.04.12

CN 104133099 A, 2014.11.05

US 2022300724 A1, 2022.09.22

CN 112385902 A, 2021.02.23

CN 112671405 A, 2021.04.16

CN 113485508 A, 2021.10.08

CN 212569993 U, 2021.02.19

CN 218382393 U, 2023.01.24

JP 2000295102 A, 2000.10.20

JP H10300826 A, 1998.11.13

祝世兴 等. 基于 TL494 磁流变减震器电压驱动电路设计与测试. 《重庆科技学院学报(自然科学版)》. 2007, 第9卷(第3期), 第130-133页.

审查员 赵豆豆

权利要求书2页 说明书9页 附图2页

(54) 发明名称

一种残余电流检测电路及其方法

(57) 摘要

本发明实施方式公开了一种残余电流检测电路及其方法, 该电路包括: 漏电流检测互感器、有源滤波放大单元和DSP控制芯片, 漏电流检测互感器用于采样三相并网电流或单相电流, 并将所采样电流转换为采样电压; 有源滤波放大单元响应于采样电压、DSP控制芯片的校准电压和偏置电压, 输出调理电压至DSP控制芯片; DSP控制芯片用于根据调理电压计算出残余电流。本发明实施方式通过使用DAC模块调节有源滤波放大单元, 并根据ADC模块的采样结果对DAC模块进行调节, 根据DAC模块和ADC模块的寄存器取值计算出残余电流, 以获得较大的漏电流检测范围和较高的漏电流检测精度; 此外偏置电压匹配以及采样比例系数校准, 可自动修复因环境变换、器件老化等因素所造成的采样偏差。



1. 一种残余电流检测电路,其特征在于,包括:漏电流检测互感器、有源滤波放大单元和DSP控制芯片,其中,

所述漏电流检测互感器用于采样三相并网电流或单相电流,并将采样电流转换为采样电压;

所述有源滤波放大单元响应于所述采样电压、所述DSP控制芯片的校准电压和偏置电压,输出调理电压至所述DSP控制芯片;

所述DSP控制芯片用于根据所述偏置电压和预设电压的偏差值校准所述调理电压,并根据所述调理电压计算出残余电流;

所述有源滤波放大单元包括运算放大器U1、电阻R1、电阻R2、电阻R3和电阻R5;

所述电阻R1的第一端连接至所述漏电流检测互感器的电压输出端,所述电阻R1的第二端连接至所述运算放大器U1的同相输入端,所述电阻R5的第一端连接至所述漏电流检测互感器的参考电压输出端,所述电阻R5的第二端连接至所述运算放大器U1的反相输入端;

所述电阻R2连接在所述运算放大器U1的反相输入端和输出端之间,所述电阻R3的第一端连接至所述运算放大器U1的反相输入端,所述电阻R3的第二端连接至所述DSP控制芯片的DAC模块的输出端,所述电阻R5的阻值和所述电阻R1相等;

所述调理电压根据下式计算而得:

$$V_{ADC} = \frac{R2}{R1}(V_{OUT} - V_{REF}) + \frac{R2}{R3}(V_{SET} - V_{DAC}) + V_{SET};$$

V_{OUT} 为所述漏电流检测互感器的输出电压, V_{REF} 为所述漏电流检测互感器的参考电压, V_{DAC} 为所述DAC模块的输出电压,即预设电压; V_{ADC} 为所述调理电压, $\frac{R2}{R1}(V_{OUT} - V_{REF})$ 为所述采样电压, $\frac{R2}{R3}(V_{SET} - V_{DAC})$ 为所述校准电压, V_{SET} 为所述偏置电压,由偏置电源提供给所述运算放大器U1的同相输入端。

2. 根据权利要求1所述的电路,其特征在于,还包括:

用于提供所述偏置电压的稳压电源。

3. 根据权利要求1所述的电路,其特征在于,所述漏电流检测互感器还可将预设的测试电流转换为测试电压,通过比对所述测试电压和预设的理论电压,判断所述漏电流检测互感器是否正常。

4. 根据权利要求1所述的电路,其特征在于,所述有源滤波放大单元还包括电阻R4和电阻R6,其中,

所述电阻R4的第一端连接至所述运算放大器U1的输出端,所述电阻R4的第二端连接至所述DSP控制芯片的ADC模块的输入端;

所述电阻R6的第一端连接至所述运算放大器U1的同相输入端,所述电阻R6的第二端连接至稳压电源的输出端;

所述电阻R6的阻值等于所述电阻R2和所述电阻R3的并联阻值。

5. 根据权利要求4所述的电路,其特征在于,所述有源滤波放大单元还包括二极管D1和二极管D2,其中,

所述二极管D1的阳极和所述二极管D2的阴极连接至所述ADC模块的输入端,所述二极

管D1的阴极连接至限压电源,所述二极管D2的阳极接地。

6.根据权利要求4所述的电路,其特征在于,所述DSP控制芯片的DAC模块和ADC模块的数模转换表达式如下:

$$ADCRESULT = 4096 \frac{V_{ADC}}{V_{ADCREF}},$$

其中, V_{ADCREF} 为预设的ADC参考电压, $ADCRESULT$ 为所述调理电压经转换后的数字信号。

7.根据权利要求6所述的电路,其特征在于,所述DSP控制芯片将所述调理电压转换为数字信号,并通过下式计算出所述残余电流:

$$I_{Leakage} = \frac{V_{ADCREF}}{4096 \times Gain1} \left[\frac{R1}{R2} (ADCRESULT - 2048) + \frac{R5}{R3} (DACVALA - 2048) \right],$$

其中, $I_{Leakage}$ 为所述残余电流, $Gain1$ 为所述漏电流检测互感器的第一增益, $DACVALA$ 为DAC模块的寄存器的取值范围。

8.根据权利要求5所述的电路,其特征在于,所述限压电源的输出电压为3.3V。

9.根据权利要求6所述的电路,其特征在于,所述ADC参考电压为3V。

10.根据权利要求1-9任一项所述的电路,其特征在于,所述偏置电压为1.5V。

11.一种残余电流检测方法,应用于如权利要求1-10任一项所述的残余电流检测电路,其特征在于,包括:

设置DSP控制芯片中的DAC模块的寄存器取值为初始值;

设置所述DAC模块的输出电压为预设电压,以匹配稳压电源所输出的偏置电压;

有源滤波放大单元响应于采样电压、DSP控制芯片的校准电压和所述偏置电压,输出调理电压;

由所述DSP控制芯片根据所述偏置电压和预设电压的偏差值校准所述调理电压,并根据调理电压所转换的数字信号计算残余电流;

所述采样电压由漏电流检测互感器通过采样三相并网电流或单相电流并转换而获得。

12.根据权利要求11所述的方法,其特征在于,还包括:

将预设的测试电流输入至漏电流检测互感器转换为测试电压,通过比对所述测试电压和预设的理论电压,判断所述漏电流检测互感器是否正常,并校准ADC模块的采样比例系数。

13.根据权利要求11所述的方法,其特征在于,所述由所述DSP控制芯片根据调理电压所转换的数字信号计算残余电流,包括:

判断所述数字信号是否大于预设范围的最大值;

若是,则增大所述DAC模块的寄存器取值;

判断所述数字信号是否小于预设范围的最小值;

若是,则减小所述DAC模块的寄存器取值;

若所述数字信号处于预设范围内,则根据所述数字信号计算所述残余电流。

14.根据权利要求13所述的方法,其特征在于,所述预设范围为0-4096。

15.根据权利要求11-14任一项所述的方法,其特征在于,所述初始值为2048。

一种残余电流检测电路及其方法

技术领域

[0001] 本发明实施方式涉及光伏并网逆变器领域,特别是涉及一种残余电流检测电路及其方法。

背景技术

[0002] 近年来,以光伏、风电为代表的新能源发电系统得到迅速发展,随着光伏方阵及光伏逆变器的大量运用,工作在安全电压等级以上的不接地光伏方阵有可能导致触电危险。逆变器没有隔离,或者虽具有隔离措施但不能保证接触电流在某个合理范围内的,若使用者同时接触到方阵的带电部分和地时,电网和地的连接将为接触电流提供一个回路,从而产生触电危险。

[0003] 根据《NB/T 32004—2018 光伏并网逆变器技术规范》的要求,在逆变器接入交流电网、交流断路器闭合的任何情况下,逆变器都应该提供残余电流检测,都需对过量的连续残余电流及过量残余电流的突变进行检测。残余电流检测装置应能检测总的有效值电流。

[0004] 对于大功率逆变器,其连续残余电流保护会随着功率等级增加而变大,这必然导致残余电流采样量程增大。但是残余电流的突变保护值保持不变,会使得残余电流的突变采样精度降低,不利于残余电流监控保护方法的实际应用。现有残余电流监控保护方法多基于小功率变换器及装置进行设计,未考虑当变换器功率等级增大后,“连续残余电流保护”和“残余电流的突变保护”之间的矛盾。大功率变换器想要实现“连续残余电流保护”,其漏电流检测范围需要增加;而想要实现“残余电流的突变保护”,则需要精确的检测出漏电流的微小变化。

发明内容

[0005] 本发明实施方式主要解决的技术问题是提供一种残余电流检测电路及其方法,通过使用DSP控制芯片的数模转换(Digital-to-Analog Converter,DAC)模块调节有源滤波放大单元,并根据DSP控制芯片的模数转换(Analog-to-Digital Converter,ADC)模块的采样结果对DAC模块进行调节,以保证ADC模块输入电压始终在正常工作范围内。同时可根据DAC模块和ADC模块的寄存器取值计算出当前残余电流的大小。

[0006] 为解决上述技术问题,本发明实施方式采用的一个技术方案是:提供一种残余电流检测电路,包括:漏电流检测互感器、有源滤波放大单元和DSP控制芯片,其中,所述漏电流检测互感器用于采样三相并网电流或单相电流,并将采样电流转换为采样电压;所述有源滤波放大单元响应于所述采样电压、所述DSP控制芯片的校准电压和偏置电压,输出调理电压至所述DSP控制芯片;所述DSP控制芯片用于根据所述调理电压计算出残余电流。

[0007] 在一些实施例中,所述电路还包括:用于提供所述偏置电压的稳压电源。

[0008] 在一些实施例中,所述漏电流检测互感器还可将预设的测试电流转换为测试电压,通过比对所述测试电压和预设的理论电压,判断所述漏电流检测互感器是否正常。

[0009] 在一些实施例中,所述有源滤波放大单元包括运算放大器U1、电阻R1、电阻R2、电

阻R3、电阻R4、电阻R5和电阻R6,其中,所述电阻R1的第一端连接至所述漏电流检测互感器的电压输出端,所述电阻R1的第二端连接至所述运算放大器U1的同相输入端,所述电阻R5的第一端连接至所述漏电流检测互感器的参考电压输出端,所述电阻R5的第二端连接至所述运算放大器U1的反相输入端;所述电阻R2连接在所述运算放大器U1的反相输入端和输出端之间,所述电阻R3的第一端连接至所述运算放大器U1的反相输入端,所述电阻R3的第二端连接至所述DSP控制芯片的DAC模块的输出端;所述电阻R4的第一端连接至所述运算放大器U1的输出端,所述电阻R4的第二端连接至所述DSP控制芯片的ADC模块的输入端;所述电阻R6的第一端连接至所述运算放大器U1的同相输入端,所述电阻R6的第二端连接至稳压电源的输出端;所述电阻R5的阻值和所述电阻R1相等,所述电阻R6的阻值等于所述电阻R2和所述电阻R3的并联阻值。

[0010] 在一些实施例中,所述有源滤波放大单元还包括二极管D1和二极管D2,其中,所述二极管D1的阳极和所述二极管D2的阴极连接至所述ADC模块的输入端,所述二极管D1的阴极连接至限压电源,所述二极管D2的阳极接地。

[0011] 在一些实施例中,所述调理电压根据下式计算而得:

$$[0012] \quad V_{ADC} = \frac{R2}{R1}(V_{OUT} - V_{REF}) + \frac{R2}{R3}(V_{SET} - V_{DAC}) + V_{SET},$$

[0013] 其中, V_{ADC} 为所述调理电压, $\frac{R2}{R1}(V_{OUT} - V_{REF})$ 为所述采样电压, $\frac{R2}{R3}(V_{SET} - V_{DAC})$ 为所述校准电压, V_{SET} 为所述偏置电压。

[0014] 在一些实施例中,所述DSP控制芯片的DAC模块和ADC模块的数模转换表达式如下:

$$[0015] \quad ADCRESULT = 4096 \frac{V_{ADC}}{V_{ADCREf}},$$

[0016] 其中, V_{ADCREf} 为预设的ADC参考电压, $ADCRESULT$ 为所述调理电压经转换后的数字信号。

[0017] 在一些实施例中,所述DSP控制芯片将所述调理电压转换为数字信号,并通过下式计算出所述残余电流:

$$[0018] \quad I_{Leakage} = \frac{V_{ADCREf}}{4096 \times Gain1} \left[\frac{R1}{R2}(ADCRESULT - 2048) + \frac{R5}{R3}(DACVALA - 2048) \right],$$

[0019] 其中, $I_{Leakage}$ 为所述残余电流, $Gain1$ 为所述漏电流检测互感器的第一增益, $DACVALA$ 为DAC模块的寄存器的取值范围。

[0020] 在一些实施例中,所述限压电源的输出电压为3.3V。

[0021] 在一些实施例中,所述ADC参考电压为3V。

[0022] 在一些实施例中,所述偏置电压为1.5V。

[0023] 为解决上述技术问题,本发明实施方式采用的另一个技术方案是:提供一种残余电流检测方法,包括:设置DSP控制芯片中的DAC模块的寄存器取值为初始值;设置所述DAC模块为预设电压以匹配稳压电源所输出的偏置电压;由所述DSP控制芯片根据调理电压所转换的数字信号计算残余电流。

[0024] 在一些实施例中,所述方法还包括:将预设的测试电流输入至漏电流检测互感器

转换为测试电压,通过比对所述测试电压和预设的理论电压,判断所述漏电流检测互感器是否正常,并校准所述ADC模块的采样比例系数。

[0025] 在一些实施例中,所述由所述DSP控制芯片根据调理电压所转换的数字信号计算残余电流,包括:判断所述数字信号是否大于预设范围的最大值;若是,则增大所述DAC模块的寄存器取值;判断所述数字信号是否小于预设范围的最小值;若是,则减小所述DAC模块的寄存器取值;若所述数字信号处于预设范围内,则根据所述数字信号计算所述残余电流。

[0026] 在一些实施例中,所述预设范围为0-4096。

[0027] 在一些实施例中,所述初始值为2048。

[0028] 本发明实施方式的有益效果是:区别于现有技术的情况,本发明实施方式通过使用DSP控制芯片的DAC模块调节有源滤波放大单元,并根据DSP控制芯片的ADC模块的采样结果对DAC模块进行调节,以保证ADC模块输入电压始终在正常工作范围内。同时根据DAC模块和ADC模块的寄存器取值计算出当前残余电流的大小,以此获得较大的漏电流检测范围和较高的漏电流检测精度,能够同时满足大范围内检测连续残余电流的范围要求以及小突变残余电流检测的精度要求;此外漏电流检测互感器具备自检功能,并可用于校准采样比例系数。该电路所具备的偏置电压匹配以及采样比例系数校准,可自动修复因环境变换、器件老化等因素所造成的采样偏差。

附图说明

[0029] 图1是本发明实施方式提供的一种残余电流检测电路的结构示意图;

[0030] 图2是本发明实施方式提供的一种残余电流检测电路的电路结构图;

[0031] 图3是本发明实施方式提供的另一种残余电流检测电路的电路结构图;

[0032] 图4是本发明实施方式提供的一种残余电流检测方法的流程示意图;

[0033] 图5是本发明实施方式提供的步骤S400的流程示意图;

[0034] 图6是本发明实施方式提供的另一种残余电流检测方法的流程示意图。

具体实施方式

[0035] 为了便于理解本申请,下面结合附图和具体实施例,对本申请进行更详细的说明。需要说明的是,当元件被表述“固定于”另一个元件,它可以直接在另一个元件上、或者其间可以存在一个或多个居中的元件。当一个元件被表述“连接”另一个元件,它可以是直接连接到另一个元件、或者其间可以存在一个或多个居中的元件。本说明书所使用的术语“上”、“下”、“内”、“外”、“底部”等指示的方位或位置关系为基于附图所示的方位或位置关系,仅是为了便于描述本申请和简化描述,而不是指示或暗示所指的装置或元件必须具有特定的方位、以特定的方位构造和操作,因此不能理解为对本申请的限制。此外,术语“第一”、“第二”“第三”等仅用于描述目的,而不能理解为指示或暗示相对重要性。

[0036] 除非另有定义,本说明书所使用的所有的技术和科学术语与属于本申请的技术领域的技术人员通常理解的含义相同。本说明书中在本申请的说明书中所使用的术语只是为了描述具体的实施例的目的,不是用于限制本申请。本说明书所使用的术语“和/或”包括一个或多个相关的所列项目的任意的和所有的组合。

[0037] 此外,下面所描述的本申请不同实施例中所涉及的技术特征只要彼此之间未构成

冲突就可以相互结合。

[0038] 连续残余电流保护:如果连续残余电流超过如下限值,逆变器应当在0.3s内断开并发出故障发生信号:对于额定输出不大于30kVA的逆变器,300mA;对于额定输出大于30kVA的逆变器,10mA/kVA。

[0039] 残余电流的突变保护:如果连续残余电流超过如下限值,逆变器应当在规定时间内断开并发出故障发生信号:残余电流的突变大于30mA,断开最长时间为0.3s;残余电流的突变大于60mA,断开最长时间为0.15s;残余电流的突变大于150mA,断开最长时间为0.04s。

[0040] 本发明实施方式提供一种残余电流检测电路及其方法,通过使用DSP控制芯片的数模转换(Digital-to-Analog Converter,DAC)模块调节有源滤波放大单元,并根据DSP控制芯片的模数转换(Analog-to-Digital Converter,ADC)模块的采样结果对DAC模块进行调节,以保证ADC模块输入电压始终在正常工作范围内。同时可根据DAC模块和ADC模块的寄存器取值计算出当前残余电流的大小。

[0041] 本发明实施方式所提供的残余电流检测电路的结构示意图如图1所示,该残余电流检测电路包括漏电流检测互感器110、有源滤波放大单元120、DSP控制芯片130和稳压电源140。

[0042] 其中,漏电流检测互感器110的输出端相应连接到有源滤波放大单元120的第一输入端和第二输入端,漏电流检测互感器110的采样端相应连接到三相逆变器或单相逆变器的交流侧。漏电流检测互感器110用于采样三相并网电流或单相电流,并将采样电流转换为采样电压输出至有源滤波放大单元120。

[0043] 有源滤波放大单元120的第一输入端连接至稳压电源140,有源滤波放大单元120的第二输入端连接至DSP控制芯片130的输出端,有源滤波放大单元120的输出端连接至DSP控制芯片130的输入端。有源滤波放大单元120响应于漏电流检测互感器110输出的采样电压、DSP控制芯片130输出的校准电压和稳压电源140输出的偏置电压输出调理电压至DSP控制芯片130。

[0044] DSP控制芯片130用于根据调理电压计算出残余电流。具体地,DSP控制芯片130包括ADC模块和DAC模块,ADC模块将接收到的调理电压转换为数字信号并进行采样计算,同时根据采样所得信号计算DAC模块的输出信号。

[0045] 稳压电源140用于提供偏置电压,在本申请实施例中,偏置电压为1.5V。

[0046] 需要说明的是,漏电流检测互感器110还具备自检功能,即漏电流检测互感器110还可将预设的测试电流转换为测试电压,通过比对所述测试电压和预设的理论电压,判断自身是否正常。

[0047] 在本申请的一些实施例中,提供了一种残余电流检测电路的电路结构图,如图2所示。该残余电流检测电路包括漏电流检测互感器110、有源滤波放大单元120、DSP控制芯片130和稳压电源140,其中,有源滤波放大单元120包括运算放大器U1、电阻R1、电阻R2、电阻R3、电阻R4、电阻R5和电阻R6。

[0048] 电阻R1的第一端连接至漏电流检测互感器110的电压输出端VOUT,电阻R1的第二端连接至运算放大器U1的同相输入端,电阻R5的第一端连接至漏电流检测互感器110的参考电压输出端VREF,电阻R5的第二端连接至运算放大器U1的反相输入端。

[0049] 电阻R2连接在运算放大器U1的反相输入端和输出端之间,电阻R3的第一端连接至

运算放大器U1的反相输入端,电阻R3的第二端连接至DSP控制芯片130的DAC模块的输出端VDAC。

[0050] 电阻R4的第一端连接至运算放大器U1的输出端,电阻R4的第二端连接至DSP控制芯片130的ADC模块的输入端VADC。电阻R6的第一端连接至运算放大器U1的同相输入端,电阻R6的第二端连接至稳压电源140的输出端。

[0051] 在本申请实施例中,电阻R5的阻值和电阻R1相等,即 $R5=R1$;电阻R6的阻值等于电阻R2和电阻R3的并联阻值,即 $R6=R2//R3$ 。

[0052] 漏电流检测互感器110的VINVR端口、VINVS端口、VINVT端口、VGRIDR端口、VGRIDS端口和VGRIDT端口用于采样三相并网电流;漏电流检测互感器110的VTESTIN端口和VTESTOUT端口为自检信号输入端口,当向VTESTIN端口和VTESTOUT端口输入预设的测试电流,即可在电压输出端VOUT和参考电压输出端VREF检测到相应的测试电压,通过比对测试电压和预设的理论电压是否一致,即可判断该漏电流检测互感器110是否正常。

[0053] 理论电压 $V_{TEST} = Gain2 \cdot I_{Test}$ 。

[0054] 漏电流检测互感器110在正常运行情况下,测试电流 $I_{Test} = 0$,

[0055] $V_{OUT} - V_{REF} = Gain1 \cdot I_{Leakage} + Gain2 \cdot I_{Test}$, (1)

[0056] 其中,Gain2为漏电流检测互感器110中测试电流的增益,Gain1为漏电流流经漏电流检测互感器110的增益。

[0057] 在本实施例中,以该残余电流检测电路应用于三相逆变器为例进行说明,漏电流检测互感器110将采样的三相并网电流进行求和计算后将其转化为电压信号,并输出至有源滤波放大单元120中。因此可根据有源滤波放大单元120中的运算放大器U1的输入端的虚短虚断特性计算有源滤波放大单元120的各个输入端和输出端的电压之间的关系。

[0058] 由运算放大器U1的输入端的虚断特性可知:

[0059] $(V_{OUT} - V_{pos}) / (R1) = (V_{pos} - V_{SET}) / (R3 // R2)$ (2)

[0060] $(V_{REF} - V_{neg}) / (R1) = (V_{neg} - V_{ADC}) / (R2) + (V_{neg} - V_{DAC}) / (R3)$ (3)

[0061] 其中, V_{pos} 和 V_{neg} 分别为运算放大器同向输入端电压和反向输入端电压, V_{SET} 为偏置电源所输出的偏置电压。

[0062] 对式(2)和式(3)进行化简后可分别得到:

[0063] $V_{pos} = (V_{OUT} / R1 + V_{SET} / R2 + V_{SET} / R3) \times (R1 \cdot R2 \cdot R3) / (R1 \cdot R2 + R2 \cdot R3 + R3 \cdot R1)$ (4)

[0064] $V_{neg} = (V_{REF} / R1 + V_{ADC} / R2 + V_{DAC} / R3) \times (R1 \cdot R2 \cdot R3) / (R1 \cdot R2 + R2 \cdot R3 + R3 \cdot R1)$ (5)

[0065] 由运算放大器U1的输入端的虚短特性可知:

[0066] $V_{pos} = V_{neg}$ (6)

[0067] 可得关键表达式如下:

[0068] $V_{ADC} = R2 / R1 (V_{OUT} - V_{REF}) + R2 / R3 (V_{SET} - V_{DAC}) + V_{SET}$ (7)

[0069] 由式(7)可见,最终输入至DSP控制芯片130的ADC模块的调理电压VADC由三部分构成,第一部分 $A1 = R2 / R1 (V_{OUT} - V_{REF})$ 代表漏电流检测互感器110的输出信号部分,即采样电压,可以通过增大 $R2 / R1$ 的比值来放大漏电流检测互感器110的输出信号。

[0070] 第二部分 $A2 = R2 / R3 (V_{SET} - V_{DAC})$ 代表DSP控制芯片130的DAC模块对采样电压的校准信号,即校准电压,可以根据A1的电压范围及 $(V_{SET} - V_{DAC})$ 的电压范围设计 $R2 / R3$ 的比值,确保调理电压VADC的电压范围可以控制在0~3V之间。

[0071] 第三部分A3=VSET代表调理电压VADC的偏置电压。在本申请实施例中,VSET=1.5V,且第二部分的最大值>第一部分的最大值。

[0072] 需要说明的是,在现有的残余电流检测方案中,输入至DSP控制芯片130的ADC模块的调理电压VADC仅包括第一部分A1和第三部分A3。为了使VADC的电压范围控制在0~3V之间,A1的取值范围是固定的,仅为-1.5V~1.5V。在较大量程采样的应用场合下,采样精度不可避免的会降低。而本申请实施方式所提供残余电流检测电路可以在放大A1取值范围,获取较高采样精度的同时,控制DAC模块的输出电压的幅值以平衡调理电压VADC,以保持较大的采样量程。

[0073] DSP控制芯片130将调理电压VADC转换为数字信号ADCRESULT并进行采样计算,同时根据采样所得信号计算DAC模块应该输出的电压信号的大小。

[0074] 具体地,初始设置DSP控制芯片130中的DAC模块的寄存器取值DACVALA为初始值,使DAC模块的输出电压VDAC=1.5V。在初始状态下,漏电流检测互感器110的两个输出端的输出信号近似为0,因此此时的ADC模块的输入信号VADC近似等于1.5V,此过程可以用于匹配偏置电压以及校准采样信号。

[0075] 随后使用预设的测试电流测试漏电流检测互感器110是否正常,同时该过程可用于校准ADC模块的采样比例系数。

[0076] 在本实施例中,初始值为2048。

[0077] 在完成上述的偏置电压匹配和采样比例系数校准后,ADC模块用于采样残余电流,即对调理电压VADC进行模数转换,将调理电压VADC转换为数字信号ADCRESULT。随后通过将数字信号ADCRESULT换算为调理电压VADC,从而计算获得残余电流的大小。

[0078] 在本实施例中,数字信号ADCRESULT的取值范围为0-4096。

[0079] 当ADC模块采样的数字信号ADCRESULT过大时,即当ADCRESULT>LIMITMAX时,通过增大DAC模块的寄存器取值DACVALA,从而降低数字信号ADCRESULT,使其保持在0-4096的取值范围中。

[0080] 在本实施例中,LIMITMAX=4096。

[0081] 当ADC模块采样的数字信号ADCRESULT过小时,即当ADCRESULT<LIMITMIN时,通过减小DAC模块的寄存器取值DACVALA,从而增大数字信号ADCRESULT,使其保持在0-4096的取值范围中。

[0082] 在本实施例中,LIMITMIN=0。

[0083] 在本实施例中,ADC模块和DAC模块的数模转换表达式如下:

[0084] $ADCRESULT = 4096 * VADC / VADCREf$ (8)

[0085] $VADC = VDAREf * DACVALA / 4096$ (9)

[0086] 其中,VADCREf和VDAREf分别为ADC模块的参考电压和DAC模块的参考电压。

[0087] 在本实施例中,VADCREf=VDAREf=3V。

[0088] 通过结合式(1)、式(7)和式(8),可得

[0089] $I_{Leakage} = VADCREf / (4096 * Gain1) * [R1/R2 * (ADCRESULT - 2048) + R1/R3 * (DACVALA - 2048)]$ (10)

[0090] DSP控制芯片130即可根据式(10)计算处当前残余电流。

[0091] 本申请实施方式所提供的残余电流检测电路适用于大功率逆变器的残余电流监

控和保护应用场景,其需要同时扩大漏电流的检测范围和检测精度。例如320kW逆变器,按照连续残余电流保护10mA/kVA的要求,其残余电流检测的范围至少为-3200mA~3200mA。在此大量程采样中,还需要保证30mA突变残余电流检测的精确性。

[0092] 区别于现有技术的情况,本发明实施方式通过使用DSP控制芯片的DAC模块调节有源滤波放大单元,并根据DSP控制芯片的ADC模块的采样结果对DAC模块进行调节,以保证ADC模块输入电压始终在正常工作范围内。同时根据DAC模块和ADC模块的寄存器取值计算出当前残余电流的大小,以此获得较大的漏电流检测范围和较高的漏电流检测精度,能够同时满足大范围内检测连续残余电流的范围要求以及小突变残余电流检测的精度要求;此外漏电流检测互感器具备自检功能,并可用于校准采样比例系数。该电路所具备的偏置电压匹配以及采样比例系数校准,可自动修复因环境变换、器件老化等因素所造成的采样偏差。

[0093] 在本申请的另一些实施例中,还提供了另一种残余电流检测电路,其电路结构图如图3所示。该残余电流检测电路包括漏电流检测互感器110、有源滤波放大单元120、DSP控制芯片130和稳压电源140,其中,有源滤波放大单元120包括运算放大器U1、电阻R1、电阻R2、电阻R3、电阻R4、电阻R5、电阻R6、二极管D1和二极管D2。

[0094] 电阻R1的第一端连接至漏电流检测互感器110的电压输出端VOUT,电阻R1的第二端连接至运算放大器U1的同相输入端,电阻R5的第一端连接至漏电流检测互感器110的参考电压输出端VREF,电阻R5的第二端连接至运算放大器U1的反相输入端。

[0095] 电阻R2连接在运算放大器U1的反相输入端和输出端之间,电阻R3的第一端连接至运算放大器U1的反相输入端,电阻R3的第二端连接至DSP控制芯片130的DAC模块的输出端VDAC。

[0096] 电阻R4的第一端连接至运算放大器U1的输出端,电阻R4的第二端连接至DSP控制芯片130的ADC模块的输入端VADC。电阻R6的第一端连接至运算放大器U1的同相输入端,电阻R6的第二端连接至稳压电源140的输出端。

[0097] 二极管D1的阳极和二极管D2的阴极连接至ADC模块的输入端,二极管D1的阴极连接至限压电源,二极管D2的阳极接地。

[0098] 在本申请实施例中,限压电源的输出电压为3.3V。

[0099] 二极管D1和二极管D2起到保护作用,可将ADC模块的输入电压VADC限制在0~3.3V范围内,防止VADC因异常过压导致损坏ADC模块。

[0100] 在本申请实施例中,电阻R5的阻值和电阻R1相等,即 $R5=R1$;电阻R6的阻值等于电阻R2和电阻R3的并联阻值,即 $R6=R2//R3$ 。

[0101] 该残余电流检测电路的具体运行原理同上述实施例,在此不做赘述。

[0102] 基于上述的残余电流检测电路,本发明实施方式还提供了一种残余电流检测方法,其流程示意图如图4所示。该残余电流检测方法具体包括如下步骤:

[0103] 步骤S100:设置DSP控制芯片中的DAC模块的寄存器取值为初始值。

[0104] 在本申请实施例中,初始值为2048。

[0105] 步骤S200:设置DAC模块的输出电压为预设电压,以匹配稳压电源所输出的偏置电压。

[0106] 在初始状态下,设定DAC模块的输出电压VDAC为预设电压,输出电压VDAC通过电阻

R3输入至运算放大器U1的反相输入端;由上述实施例可知,运算放大器U1输出的调理电压由三部分组成, $V_{ADC}=R2/R1 (V_{OUT}-V_{REF})+R2/R3 (V_{SET}-V_{DAC})+V_{SET}$ 。

[0107] 在本申请实施例中,预设电压为1.5V,即 $V_{DAC}=1.5V$ 。

[0108] 而在初始状态下,漏电流检测互感器输出的采样电压近似为0,即 $R2/R1 (V_{OUT}-V_{REF})=0$,因此 $V_{ADC}=R2/R3 (V_{SET}-V_{DAC})+V_{SET}$,若稳压电源输出的偏置电压为1.5V,则输入至ADC模块的调理电压 $V_{ADC}=V_{SET}=1.5V$ 。因此可以通过判断输入至ADC模块的调理电压是否近似1.5V,以此判断稳压电源所输出的偏置电压与预设电压是否匹配。若是不匹配,则ADC模块会将偏差值记录,并在后续的采样过程中以该偏差值对调理电压进行校准。具体地,在偏置电压与预设电压匹配时,该偏差值为0;若偏置电压小于预设电压,则 $R2/R3 (V_{SET}-V_{DAC})<0$,实际的 $V_{ADC}<1.5V$,因此 V_{ADC} 的实际值和理论值的偏差值为负值,在后续进行采样前,需将实际的 V_{ADC} 加上该偏差值的绝对值;若偏置电压大于预设电压,则 $R2/R3 (V_{SET}-V_{DAC})>0$,实际的 $V_{ADC}>1.5V$,因此 V_{ADC} 的实际值和理论值的偏差值为正值,在后续进行采样前,需将实际的 V_{ADC} 减去该偏差值。

[0109] 需要说明的是,在上述过程中将漏电流检测互感器输出的采样电压近似为0进行计算,而在实际过程中,漏电流检测互感器也会产生直流偏差,因此上述过程中的偏差值还包括了漏电流检测互感器所产生的直流偏差。

[0110] 步骤S400:由DSP控制芯片根据调理电压所转换的数字信号计算残余电流。

[0111] 在本申请的一些实施例中,步骤S400具体包括如下步骤,其流程示意图如图5所示:

[0112] 步骤S410:判断数字信号是否大于预设范围的最大值。

[0113] 在本申请实施例中,判断数字信号是否大于4096,若是,则执行步骤S420;若否,则执行步骤S450。

[0114] 步骤S420:增大DAC模块的寄存器取值。

[0115] 具体地,通过增大DAC模块的寄存器取值,从而降低数字信号,使其保持在0-4096的取值范围中。

[0116] 步骤S430:判断数字信号是否小于预设范围的最小值。

[0117] 在本申请实施例中,判断数字信号是否小于0,若是,则执行步骤S440;若否,则执行步骤S450。

[0118] 步骤S440:减小DAC模块的寄存器取值。

[0119] 具体地,通过减小DAC模块的寄存器取值,从而增大数字信号,使其保持在0-4096的取值范围中。

[0120] 步骤S450:根据数字信号计算残余电流。

[0121] 具体地,由数字信号根据式(10)计算残余电流。

[0122] 在本申请的一些实施例中,还提供了另一种残余电流检测方法,其流程示意图如图6所示。该残余电流检测方法具体包括如下步骤:

[0123] 步骤S100:设置DSP控制芯片中的DAC模块的寄存器取值为初始值。

[0124] 在本申请实施例中,初始值为2048。

[0125] 步骤S200:设置DAC模块的输出电压为预设电压,以匹配稳压电源所输出的偏置电压。

[0126] 在本申请实施例中,预设电压为1.5V。

[0127] 步骤S300:通过比对测试电压和预设的理论电压,判断漏电流检测互感器是否正常,并校准ADC模块的采样比例系数。

[0128] 具体地,将预设的测试电流输入至漏电流检测互感器转换为测试电压,通过比对测试电压和预设的理论电压,判断漏电流检测互感器是否正常,并校准ADC模块的采样比例系数。

[0129] 步骤S400:由DSP控制芯片根据调理电压所转换的数字信号计算残余电流。

[0130] 区别于现有技术的情况,本发明实施方式通过使用DSP控制芯片的DAC模块调节有源滤波放大单元,并根据DSP控制芯片的ADC模块的采样结果对DAC模块进行调节,以保证ADC模块输入电压始终在正常工作范围内。同时根据DAC模块和ADC模块的寄存器取值计算出当前残余电流的大小,以此获得较大的漏电流检测范围和较高的漏电流检测精度,能够同时满足大范围内检测连续残余电流的范围要求以及小突变残余电流检测的精度要求;此外漏电流检测互感器具备自检功能,并可用于校准采样比例系数。该电路所具备的偏置电压匹配以及采样比例系数校准,可自动修复因环境变换、器件老化等因素所造成的采样偏差。

[0131] 最后应说明的是:以上实施例仅用以说明本申请的技术方案,而非对其限制;在本申请的思路下,以上实施例或者不同实施例中的技术特征之间也可以进行组合,步骤可以以任意顺序实现,并存在如上的本申请的不同方面的许多其它变化,为了简明,它们没有在细节中提供;尽管参照前述实施例对本申请进行了详细的说明,本领域的普通技术人员应当理解:其依然可以对前述各实施例所记载的技术方案进行修改,或者对其中部分技术特征进行等同替换;而这些修改或者替换,并不使相应技术方案的本质脱离本申请各实施例技术方案的范围。



图 1

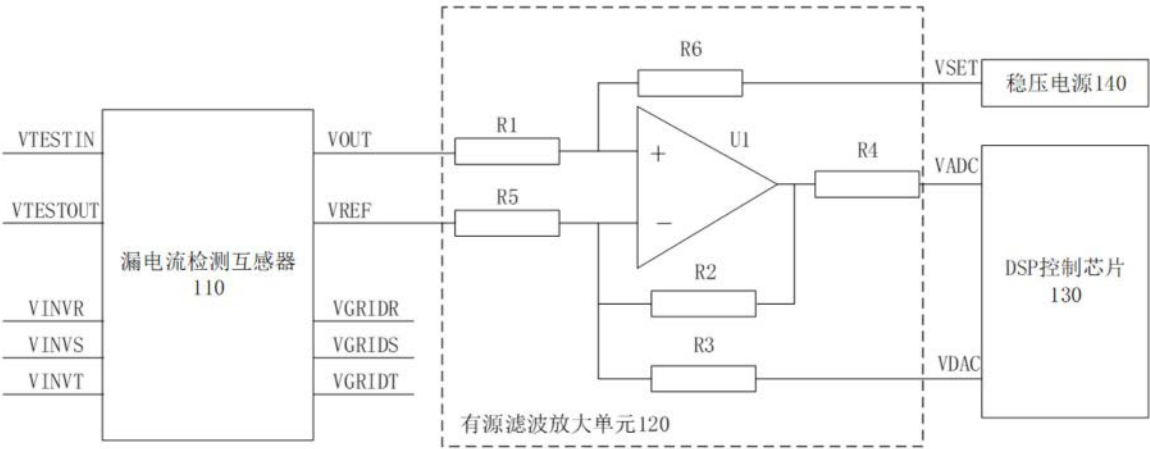


图2

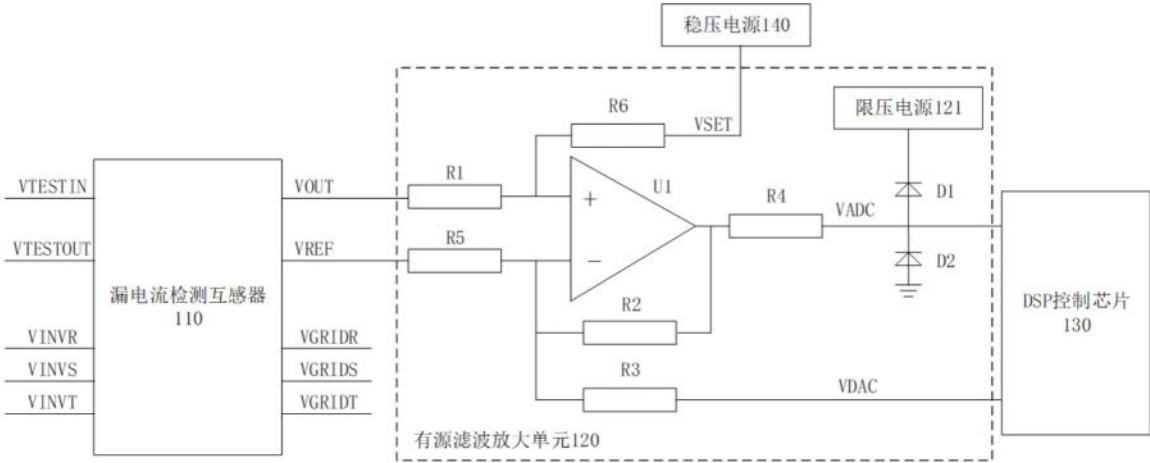


图3

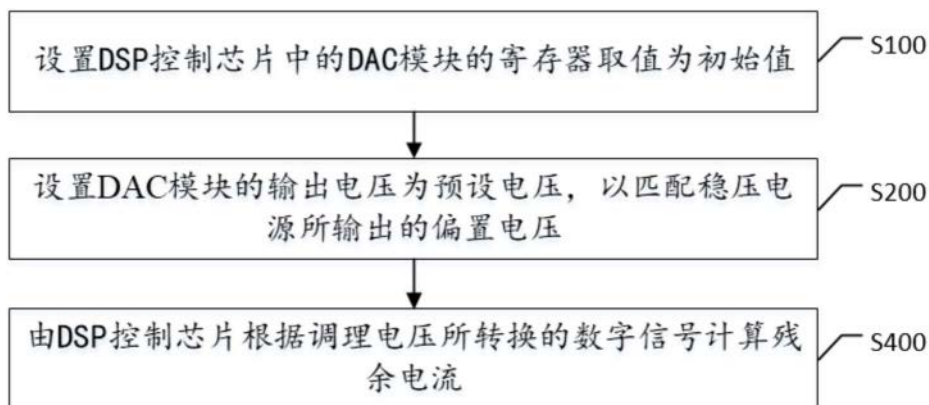


图4

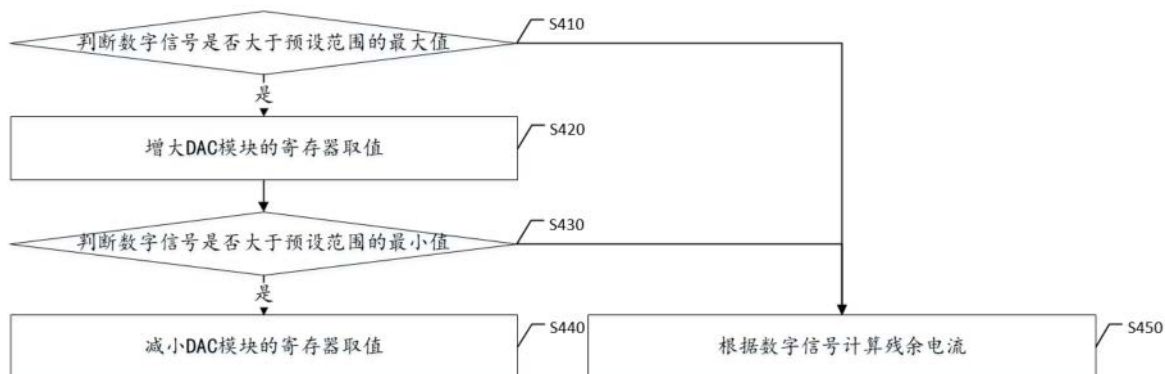


图5

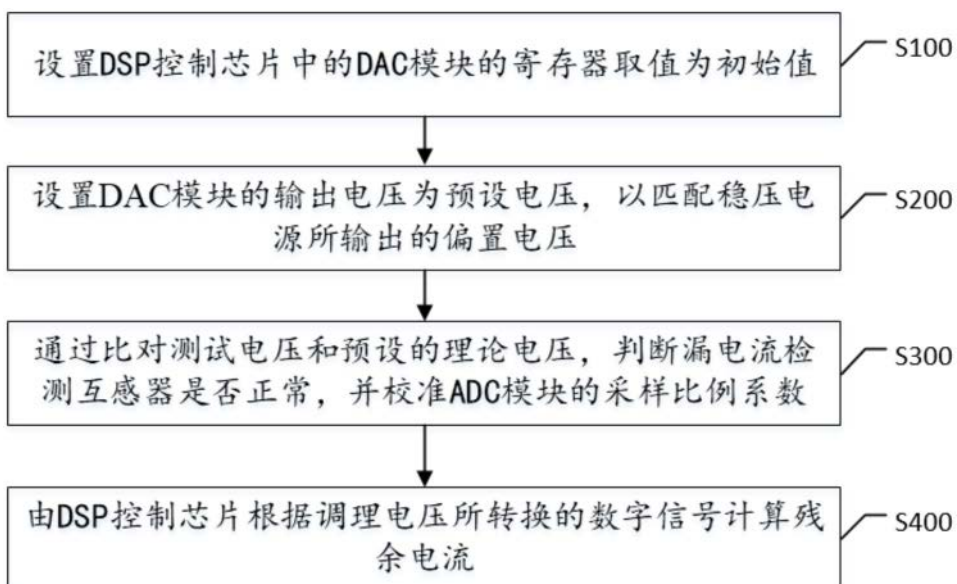


图6