



(21)申請案號：103114276 (22)申請日：中華民國 103 (2014) 年 04 月 18 日

(51)Int. Cl. : G01R31/3181(2006.01) G01R31/3173(2006.01)

(71)申請人：創意電子股份有限公司(中華民國) GLOBAL UNICHIP CORPORATION (TW)

新竹市新竹科學園區力行六路 10 號

台灣積體電路製造股份有限公司(中華民國) TAIWAN SEMICONDUCTOR

MANUFACTURING CO., LTD. (TW)

新竹市新竹科學工業園區力行六路 8 號

(72)發明人：陳世豪 CHEN, SHIHAO (TW)；王易民 WANG, YIMING (TW)；汪鼎豪 WANG, TINGHAO (TW)；李宏俊 LI, HUNGCHUN (TW)

(74)代理人：蔡坤財；李世章

(56)參考文獻：

TW I251677

TW I408387

TW I426701

CN 1299974A

US 6903564B1

US 7205854B2

US 2014/0097856A1

審查人員：鄧人豪

申請專利範圍項數：10 項 圖式數：5 共 23 頁

(54)名稱

老化偵測電路及其方法

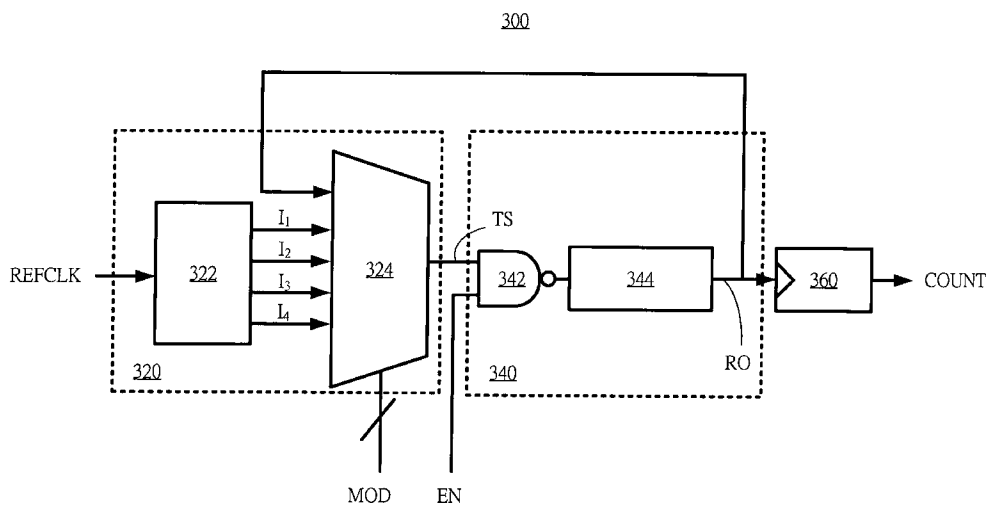
AGING DETECTION CIRCUIT AND METHOD THEREOF

(57)摘要

本發明揭露一種老化偵測電路及其操作方法。老化偵測電路設置於一晶片上，包含測試電路以及老化訊號產生電路。測試電路耦接至老化訊號產生電路。測試電路產生輸出訊號。老化訊號產生電路包含訊號產生電路及選擇電路。訊號產生電路產生具有不同頻率的多個輸入訊號，選擇電路選擇性輸出輸入訊號其中一者作為老化訊號至測試電路之輸入端，或是將測試電路產生之輸出訊號回授至測試電路之輸入端。

An aging detection circuit and method thereof are disclosed herein. The aging detection circuit is disposed on a chip and includes a testing circuit and an aging signal generation circuit. The testing circuit is coupled to the aging signal generation circuit. The testing circuit generates output signal. The aging signal generation circuit includes a signal generation circuit and a selection circuit. The signal generation circuit generates multiple input signals having different frequencies. The selection circuit selectively output one of the input signals as an aging signal to an input terminal of the testing circuit or feedback an output signal of the testing circuit to the input terminal of the testing circuit.

指定代表圖：



第 3 圖

符號簡單說明：

300 . . . 老化偵測電  
路320 . . . 老化訊號產  
生電路322 . . . 訊號產生電  
路

324 . . . 選擇電路

340 . . . 測試電路

342 . . . NAND 邏  
輯閘

344 . . . 延遲電路

360 . . . 計數器

MOD . . . 選擇訊號

EN . . . 致能訊號

REFCLK . . . 參考  
時脈訊號COUNT . . . 時脈週  
期次數

TS . . . 測試訊號

RO . . . 輸出訊號

I<sub>1</sub>~I<sub>4</sub> . . . 輸入訊號

## 發明摘要

※申請案號：103114276

※申請日：103. 4. 18

※IPC 分類：

G01R 31/318 (2006.01)

G01R 31/317 (2006.01)

【發明名稱】(中文/英文)

老化偵測電路及其方法

AGING DETECTION CIRCUIT AND METHOD THEREOF

● 【中文】

本發明揭露一種老化偵測電路及其操作方法。老化偵測電路設置於一晶片上，包含測試電路以及老化訊號產生電路。測試電路耦接至老化訊號產生電路。測試電路產生輸出訊號。老化訊號產生電路包含訊號產生電路及選擇電路。訊號產生電路產生具有不同頻率的多個輸入訊號，選擇電路選擇性輸出輸入訊號其中一者作為老化訊號至測試電路之輸入端，或是將測試電路產生之輸出訊號回授至測試電路之輸入端。

● 【英文】

An aging detection circuit and method thereof are disclosed herein. The aging detection circuit is disposed on a chip and includes a testing circuit and an aging signal generation circuit. The testing circuit is coupled to the aging signal generation circuit. The testing circuit

generates output signal. The aging signal generation circuit includes a signal generation circuit and a selection circuit. The signal generation circuit generates multiple input signals having different frequencies. The selection circuit selectively output one of the input signals as an aging signal to an input terminal of the testing circuit or feedback an output signal of the testing circuit to the input terminal of the testing circuit.

【代表圖】

【本案指定代表圖】：第（3）圖。

【本代表圖之符號簡單說明】：

300：老化偵測電路

320：老化訊號產生電路

322：訊號產生電路

324：選擇電路

340：測試電路

342：NAND 邏輯閘

344：延遲電路

360：計數器

MOD：選擇訊號

EN：致能訊號

REFCLK：參考時脈訊號

COUNT：時脈週期次數

TS：測試訊號

RO：輸出訊號

I<sub>1</sub>~I<sub>4</sub>：輸入訊號

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：

# 發明專利說明書

## 【發明名稱】(中文/英文)

老化偵測電路及其方法

AGING DETECTION CIRCUIT AND METHOD THEREOF

## 【技術領域】

【0001】本發明是有關於一種老化偵測電路，且特別是有關於一種設置於晶片上的老化偵測電路。

## 【先前技術】

【0002】近年來，電子產品的汰換速率逐漸增加，一方面是軟體不斷更新造成原電子產品的硬體資源無法支援龐大的運算量，另一方面則是電子產品內的電路老化使得電子產品之操作速度大幅下降。

【0003】一般而言，不同的操作環境將造成電路不同的老化程度，像是操作時間、操作電壓或操作溫度均會影響電路的老化程度，進而改變電路中電晶體的特性。舉例來說，老化電晶體的閾值電壓將不同於全新電晶體的閾值電壓，亦即老化電晶體之閾值電壓的絕對值將大於全新電晶體之閾值電壓的絕對值。換句話說，於一相同的操作電壓下，老化電晶體比全新電晶體更不易導通，且流經老化電晶體之電流也變小，進而造成老化電路之操作速度變慢，更嚴重可能造成老化電路無法正常運作。

【0004】傳統上，為克服電晶體的老化問題，通常會提升電

路之操作電壓使得電路可運作於正常速度，而提升電路之操作電壓通常會依據電路之老化程度。檢測老化程度之傳統作法通常會檢測電晶體之閾值電壓或電路之操作速度以作為判斷電路老化程度之依據。

【0005】然而，若欲在電路中自行檢測其老化程度，現今技術仍無法有效地檢測出本身電路之老化程度，若要準確地得到貼近電路之老化程度，通常需要外接硬體資源以輔助檢測，但其硬體成本過高且不切實際。

### 【發明內容】

【0006】因此，本發明提供一種相關的老化偵測電路，藉以更準確地偵測電路的老化程度。

【0007】本發明之一態樣是關於一種老化偵測電路。老化偵測電路設置於一晶片上，包含測試電路以及老化訊號產生電路。測試電路耦接至老化訊號產生電路。測試電路產生輸出訊號。老化訊號產生電路包含訊號產生電路及選擇電路。訊號產生電路產生具有不同頻率的多個輸入訊號，選擇電路選擇性輸出輸入訊號其中一者作為老化訊號至測試電路之輸入端，或是將測試電路產生之輸出訊號回授至測試電路之輸入端。

【0008】在一實施例中，選擇電路包含多個輸入端、一選擇端及一輸出端。輸入端接收輸入訊號以及測試電路產生之輸出訊號；選擇端接收選擇訊號；輸出端根據選擇訊號輸出輸入訊號其中一者作為老化訊號，或是輸出測試電路產

生之輸出訊號至測試電路之輸入端。

【0009】 在另一實施例中，當測試電路產生之輸出訊號回授至測試電路之輸入端時，測試電路將振盪使得輸出訊號為振盪訊號。

【0010】 在又一實施例中，老化電路更包含計數器，計數器接收振盪訊號，並於一時間內計數振盪訊號之時脈週期數量。

【0011】 在又一實施例中，訊號產生電路更接收參考時脈訊號，並根據參考時脈訊號產生輸入訊號。

【0012】 在一實施例中，訊號產生電路為除頻器、降頻器或變頻器。

【0013】 本發明之另一態樣是關於一種老化偵測方法，用於測試電路偵測周圍電路的老化程度。老化偵測方法包含自第一時間點起，將測試電路產生之第一輸出訊號回授至測試電路；於第一時間點後之第二時間點起，產生具有不同頻率的多個輸入訊號，並選擇性輸出所述輸入訊號其中一者作為老化訊號至測試電路之輸入端；於第二時間點後之第三時間點起，將測試電路產生之第二輸出訊號回授至測試電路；以及比較第一輸出訊號及第二輸出訊號。

【0014】 在一實施例中，老化偵測方法更包含計數第一輸出訊號於一時間內之第一時脈週期數量；以及計數第二輸出訊號於所述時間內之第二時脈週期數量。

【0015】 在另一實施例中，比較第一輸出訊號及第二輸出訊號的步驟包含比較第一輸出訊號之第一時脈週期數量及第

二輸出訊號之第二時脈週期數量。

【0016】在次一實施例中，產生輸入訊號的步驟包含根據參考時脈訊號產生輸入訊號，其中輸入訊號的頻率為參考時脈訊號的頻率之不同倍數。

### 【圖式簡單說明】

【0017】為讓本案能更明顯易懂，所附圖式之說明如下：

第 1 圖係繪示本發明一實施例之老化偵測系統的示意圖；

第 2 圖係繪示本發明一實施例之老化偵測電路的功能方塊圖；

第 3 圖係繪示本發明一實施例之老化偵測電路的電路圖；

第 4 圖係繪示本發明一實施例之老化訊號產生電路的電路圖；以及

第 5 圖係繪示本發明一實施例之老化檢測方法之流程圖。

### 【實施方式】

【0018】本發明將在本說明書中利用隨附圖示的參考更充分地陳述，其中隨附圖示繪有本發明的實施方式。然而本發明以許多不同形式實現而不應受限於本說明書陳述之實施方式。這些實施方式的提出令本說明書詳盡且完整，而將充分表達本發明範圍予本發明所屬技術領域之通常知識者。本文中相同的參考編號意指相同的元件。

【0019】參照第 1 圖，第 1 圖係繪示本發明一實施例之老化偵測系統 100 的示意圖，老化偵測系統 100 設置於晶片上，

包含九個老化偵測電路 121~129、記憶體 140 以及晶片監控電路 160。於第 1 圖之實施例中，老化偵測電路 121~129 耦接至記憶體 140 以及晶片監控電路 160，晶片監控電路 160 耦接至記憶體 140。而晶片上設置有許多待測的內部電路 130(例如可包含運算單元、暫存器、主動元件、被動元件等)用以執行至少一種功能，如驅動顯示器、通訊基頻訊號處理及其他應用。老化偵測電路 121~129 可選擇性地偵測內部電路 130 之效能或是執行不同模式的老化模擬。

● 【0020】 在一些實施例中，老化偵測電路 121~129 在晶片上的數目不限於 9 個。

【0021】 在一些實例中，若內部電路 130 之關鍵路徑 (critical path) 主要位於部分內部電路 131 裡，則可利用相對應的老化偵測電路 122 進行監控，其中，關鍵路徑定義為時序相對較緊或具特殊代表性的電路路徑。另一方面，若內部電路 130 之關鍵路徑主要經由部份內部電路 131 及部份內部電路 132 時，則可利用相對應的老化偵測電路 122、123 進行監控。

● 【0022】 為說明老化偵測電路 121~129 之功能，一併參照第 2 圖，第 2 圖係繪示本發明一實施例之老化偵測電路 200 的功能方塊圖。第 1 圖之老化偵測電路 121~129 與第 2 圖所繪示之老化偵測電路 200 具相同之架構。

【0023】 如第 2 圖所示，老化偵測電路 200 包含老化訊號產生電路 220 及測試電路 240，其中，老化訊號產生電路 220 耦接至測試電路 240，且老化訊號產生電路 220 產生測試訊

號 TS 至測試電路 240。測試電路 240 之輸出端產生輸出訊號 RO 並回授至選擇電路 224。

【0024】 老化訊號產生電路 220 包含訊號產生電路 222 及選擇電路 224，訊號產生電路 222 產生具不同頻率的多個輸入訊號  $I_1 \sim I_4$  至選擇電路 224，選擇電路 224 將選擇性地輸出輸入訊號  $I_1 \sim I_4$  其中一者，或者是將測試電路 240 輸出的輸出訊號 RO 回授至測試電路 240。

【0025】 當選擇電路 224 輸出所述輸入訊號  $I_1 \sim I_4$  其中一者時，測試電路 240 可作為老化模擬電路，由於輸入訊號  $I_1 \sim I_4$  分別具不同頻率，選擇電路 224 可於輸入訊號  $I_1 \sim I_4$  中選擇性地輸出具特定頻率的輸入訊號作為測試訊號 TS。在本發明一些實施例中，測試訊號 TS 可稱為老化訊號 (aging signal)。

【0026】 在一些實施例中，具特定頻率的測試訊號 TS 為輸入訊號  $I_1 \sim I_4$  中最接近老化偵測電路 200 之週遭偵測目標電路的操作頻率，據此，老化偵測電路 200 可更準確地模擬週遭偵測目標電路之老化程度。舉例來說，如圖 1 所示，若欲選擇老化偵測電路 122 之輸入訊號，則根據老化偵測電路 122 週遭偵測目標之部分具代表性內部電路 131 的操作頻率，於輸入訊號  $I_1 \sim I_4$  中選擇具有最接近所述操作頻率的輸入訊號作為老化訊號。

【0027】 當選擇電路 224 將測試電路 240 的輸出訊號 RO 回授至測試電路 240 時，測試電路 240 可作為振盪電路，產生之輸出訊號 RO 可作為振盪訊號。其中，振盪訊號之頻率

為效能指標。舉例來說，當測試電路 240 於一使用時間內持續接收具特定頻率之老化訊號，內部電晶體的電性特性將改變，使得測試電路 240 之振盪訊號的頻率下滑。進一步來說，測試電路 240 的老化將造成內部電晶體之閾值電壓飄移，使得測試電路 240 無法操作於未老化狀態時的振盪頻率。因此，老化偵測電路 200 同時具有老化模擬及效能偵測之功能。

● 【0028】 回到第 1 圖，晶片監控電路 160 監控內部電路 130 之操作環境，舉例來說，晶片監控電路 160 將監測內部電路 130 之操作頻率、溫度及電源狀態等。晶片監控電路 160 另可將操作環境寫入記憶體 140 中，特別是當內部電路 130 初次運作時，晶片監控電路 160 將設定老化偵測電路 121 ~ 129 之選擇電路 222 以回授測試電路 240 的輸出訊號 RO 至測試電路 240 的輸入端，使得老化偵測電路 121 ~ 129 之測試電路 240 產生振盪訊號，接著，晶片監控電路 160 計算振盪訊號的頻率並分別寫入至記憶體 140 中。

● 【0029】 為進一步說明老化偵測電路 200 之實作方式，一併參照第 3 圖，第 3 圖係繪示本發明一實施例之老化偵測電路 300 的電路圖；老化偵測電路 300 包含老化訊號產生電路 320、測試電路 340 及計數器 360。老化訊號產生電路 320 包含訊號產生電路 322 及選擇電路 324。測試電路 340 包含 NAND 邏輯閘 342 及延遲電路 344。老化訊號產生電路 320 電性連接至測試電路 340，測試電路 340 電性連接至計數器 360。

【0030】訊號產生電路 322 接收參考時脈訊號 REFCLK，並根據參考時脈訊號 REFCLK 的頻率產生具不同頻率之輸入訊號  $I_1 \sim I_4$  至選擇電路 324。

【0031】在一些實施例中，訊號產生電路 322 為如第 4 圖所示的除頻器 422，第 4 圖係繪示本發明一實施例之老化訊號產生電路 400 的電路圖。其中，除頻器 422 包含 D 型正反器（d-type flip flop）402、404、406、408。D 型正反器 402 具輸入端 clk、D 及輸出端 Q、Q'，其中輸出端 Q' 為 Q 之反向，舉例來說，當 Q 具高電位時，Q' 為一低電位。D 型正反器 402 之輸出端 Q' 連接至輸入端 D，輸出端 Q 連接至選擇電路 324 並產生輸入訊號  $I_4$ 。D 型正反器 404、406、408 與 D 型正反器 402 具相同之輸入／輸出端以及上述之連接關係。再者，D 型正反器 402 之輸入端 CLK 接收參考時脈訊號 REFCLK，輸出端 Q 則電性連接至下一 D 型正反器 404 之輸入端 clk。而 D 型正反器 404 與 406 間、406 與 408 間的連接關係同於 D 型正反器 402 與 404 之連接關係。因此，D 型正反器（flip flop）404、406、408 將分別產生具遞減頻率之輸入訊號  $I_3$ 、 $I_2$ 、 $I_1$ ，即輸入訊號  $I_3$  之頻率為輸入訊號  $I_4$  之一半，以此類推。

【0032】在一些實施例中，訊號產生電路 322 可為變頻器或降頻器。

【0033】選擇電路 324 更接收測試電路 340 之輸出電壓 RO，且選擇電路 324 根據選擇訊號 MOD 輸出輸入訊號  $I_1 \sim I_4$  其中一者或測試電路 340 回授的輸出訊號 RO 作為測試

訊號 TS。

【0034】 回到第 3 圖，NAND 邏輯閘 342 之兩端分別接收選擇電路 324 輸出之測試訊號 TS 及致能訊號 EN。其中在一電源正常供應的情況下，致能訊號 EN 為低電位時。NAND 邏輯閘 342 之輸出將永遠保持高電位，使得測試電路 340 不會振盪，亦不會接收輸入訊號  $I_1 \sim I_4$  任何一者；致能訊號 EN 為高電位時，測試電路 340 之功能則正常運作。

【0035】 當選擇電路 324 將測試電路 340 的輸出訊號 RO 輸出至測試電路 340 時，延遲電路 344 連同 NAND 邏輯閘 342 將成爲一環型振盪器，延遲電路之輸出訊號 RO 可視爲振盪訊號，而記數器 360 將於一時間週期內記數輸出訊號 RO 的時脈週期次數 (number of clock cycles) COUNT 並傳送至第 1 圖所示之晶片監控電路 160，藉以由晶片監控電路 160 計算出輸出訊號 RO 之振盪頻率。

【0036】 在一些實施例中，延遲電路 344 包含  $n$  個串聯的反相器，其中  $n$  爲偶數。

【0037】 在一些實施例中，NAND 邏輯閘 342 可由反相器所取代，其中反相器僅接收選擇電路 324 的測試訊號 TS。

【0038】 再者，爲說明老化偵測方法的完整流程，一併參照第 3 圖及第 5 圖，第 5 圖係繪示本發明一實施例之老化檢測方法之流程圖，用於老化偵測電路 200 偵測周圍電路的老化程度。

【0039】 首先，於老化偵測電路之測試電路 340 初次作動時，將測試電路 340 產生之輸出訊號 RO 回授至測試電路

340 之輸入端，並計數輸出訊號 RO 之初始時脈週期數量(步驟 S502);接著由訊號產生電路 322 產生具有不同頻率的輸入訊號  $I_1 \sim I_4$ ，並由選擇電路 324 選擇性輸出輸入訊號  $I_1 \sim I_4$  其中一者作為測試訊號 TS 至測試電路 340 (步驟 S504);並於一段時間後，藉由選擇電路 324 將測試電路 340 產生之輸出訊號 RO 再次回授至測試電路 340 之輸入端，並計數輸出訊號 RO 之老化時脈週期數量(步驟 S506);最後，比較初始時脈週期數量與老化時脈週期數量以得到周圍電路之老化程度 (步驟 S508)，據以調整周圍電路的操作電壓。

【0040】 在一些實施例中，第 1 圖所示的晶片監控電路 160 可將初始時脈週期數量或根據初始時脈週期數量計算之結果寫入至第 1 圖所示的記憶體 140 中。

【0041】 在前述相關之實施例中，記憶體 140 可為一次性可編程記憶體、唯讀記憶體、快閃記憶體等具儲存功能之非揮發性記憶體。

【0042】 在前述相關之實施例中，選擇電路 224、324 可為多工器。

【0043】 功效依據前述實施例可知，應用本案之老化偵測電路，不僅不需外接其他硬體資源來偵測晶片的老化程度，且測試電路接收之老化訊號更具不同頻率成分，藉此，測試電路的老化狀態將更貼近實際狀態，使得老化程度能更有效地被偵測。

【0044】 雖然本發明已以實施方式揭露如上，然其並非用以

限定本發明，任何熟習此技藝者，在不脫離本發明之精神和範圍內，當可作各種之更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。

## 【符號說明】

### 【0045】

100：老化偵測系統	322：訊號產生電路
121～129：老化偵測電路	324：選擇電路
130：內部電路	340：測試電路
131、132：部份內部電路	342：NAND 邏輯閘
140：記憶體	344：延遲電路
160：晶片監控電路	360：計數器
200：老化偵測電路	MOD：選擇訊號
220：老化訊號產生電路	EN：致能訊號
222：訊號產生電路	REFCLK：參考時脈訊號
224：選擇電路	COUNT：時脈週期次數
240：測試電路	400：老化訊號產生電路
$I_1 \sim I_4$ ：輸入訊號	402、404、406、408：D 型正反器
TS：測試訊號	422：除頻器
RO：輸出訊號	D、clk：輸入端
300：老化偵測電路	Q、Q'：輸出端
320：老化訊號產生電路	S502、S504、S506、S508：步驟

## 申請專利範圍

1. 一種老化偵測電路，設置於一晶片上，該老化偵測電路包含：

一測試電路，用以產生一第一輸出訊號；

一老化訊號產生電路，耦接至該測試電路，該老化訊號產生電路包含：

一訊號產生電路，用以產生具有不同頻率的複數個輸入訊號；以及

一選擇電路，用以自一第一時間點起將該第一輸出訊號回授至該測試電路，且用以自一第二時間點起依據一周圍電路的操作頻率選擇性輸出該些輸入訊號其中一者作為一老化訊號至該測試電路之一輸入端，且用以自一第三時間點起將該測試電路依據該老化訊號所產生之一第二輸出訊號回授至該測試電路之該輸入端，以使一晶片監控電路依據該第一輸出訊號以及該第二輸出訊號得到該周圍電路中至少一電晶體之老化程度，

其中該些時間點的順序依序為該第一時間點、該第二時間點以及該第三時間點。

2. 如請求項第 1 項所述之老化偵測電路，其中，該選擇電路包含：

複數個輸入端，用以接收該些輸入訊號以及該測試電路產生之該輸出訊號；

一選擇端，用以接收一選擇訊號；以及

一輸出端，用以根據該選擇訊號輸出該些輸入訊號其中一者作為該老化訊號，或是輸出測試電路產生之該輸出訊號至測試電路之該輸入端。

3. 如請求項第 1 項所述之老化偵測電路，其中，當該測試電路產生之該輸出訊號回授至該測試電路之該輸入端時，該測試電路具振盪器之功能，使得該輸出訊號為一振盪訊號。

4. 如請求項第 3 項所述之老化偵測電路，其中，該老化電路更包含一計數器，用以接收該振盪訊號，並於一時間內計數該振盪訊號之一時脈週期數量。

5. 如請求項第 1 項所述之老化偵測電路，其中，該訊號產生電路更用以接收一參考時脈訊號，並根據該參考時脈訊號產生該些輸入訊號。

6. 如請求項第 5 項所述之老化偵測電路，其中，該訊號產生電路為一除頻器、一降頻器或一變頻器。

7. 一種老化偵測方法，用於一測試電路偵測周圍電路的老化程度，該方法包含：

自一第一時間點起，將該測試電路產生之一第一輸出

訊號回授至該測試電路；

於該第一時間點後之一第二時間點起，產生具有不同頻率的複數個輸入訊號，並依據一周圍電路的操作頻率選擇性輸出該些輸入訊號其中一者作為一老化訊號至該測試電路之一輸入端；

於該第二時間點後之一第三時間點起，將該測試電路依據該老化訊號所產生之一第二輸出訊號回授至該測試電路；以及

比較該第一輸出訊號及該第二輸出訊號，以得到該周圍電路中至少一電晶體之老化程度。

8. 如請求項第 7 項所述之老化偵測方法，其中，該老化偵測方法更包含：

計數該第一輸出訊號於一時間內之一第一時脈週期數量；以及

計數該第二輸出訊號於該時間內之一第二時脈週期數量。

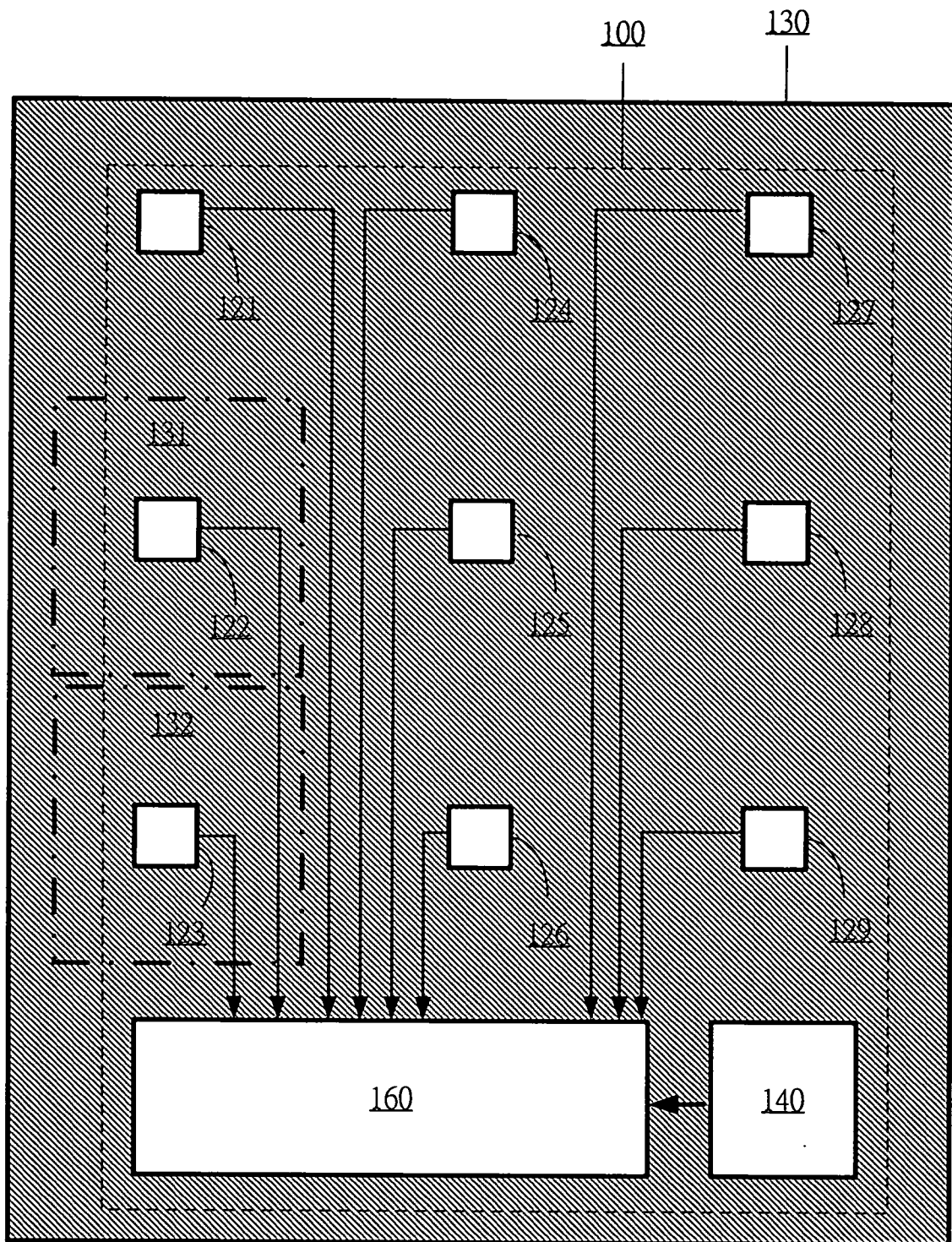
9. 如請求項第 8 項所述之老化偵測方法，其中，比較該第一輸出訊號及該第二輸出訊號的步驟包含比較該第一輸出訊號之該第一時脈週期數量及該第二輸出訊號之該第二時脈週期數量。

10. 如請求項第 7 項所述之老化偵測方法，其中，產

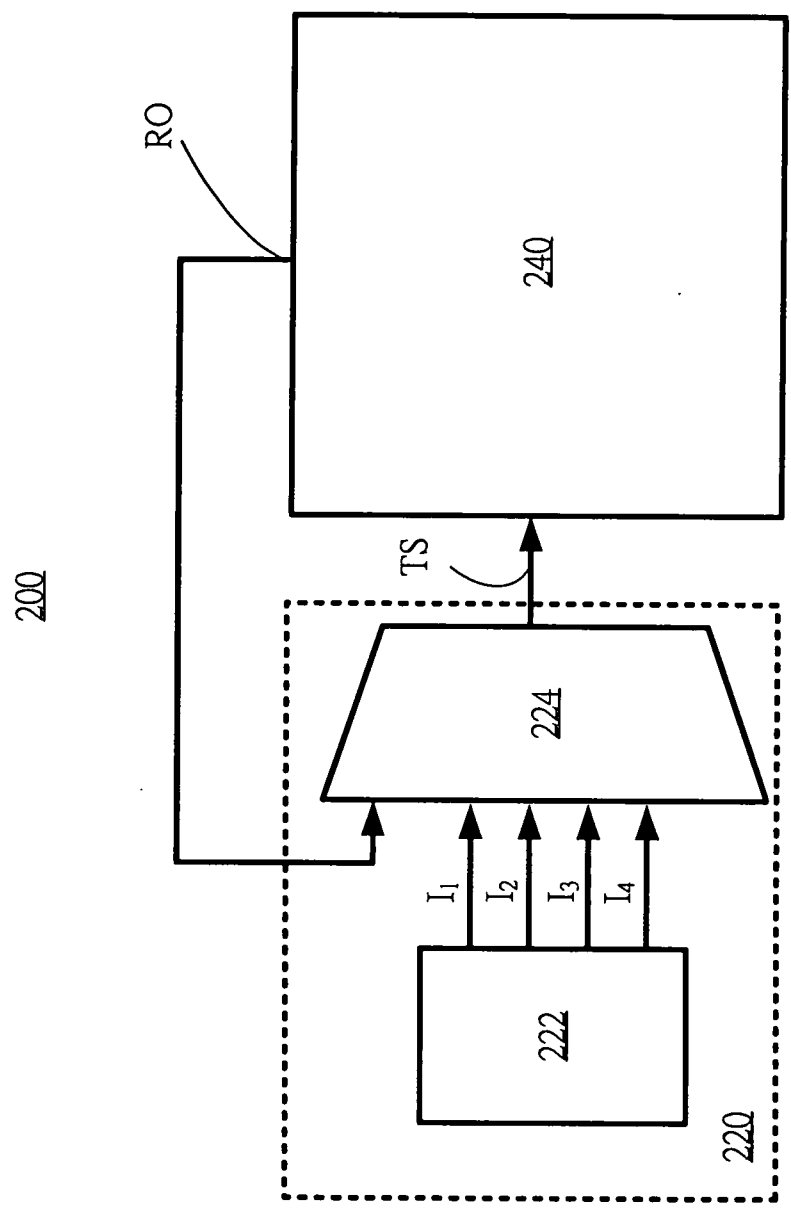
生該些輸入訊號的步驟包含：

根據一參考時脈訊號產生該些輸入訊號，其中該些輸入訊號的頻率為參考時脈訊號的頻率之不同倍數。

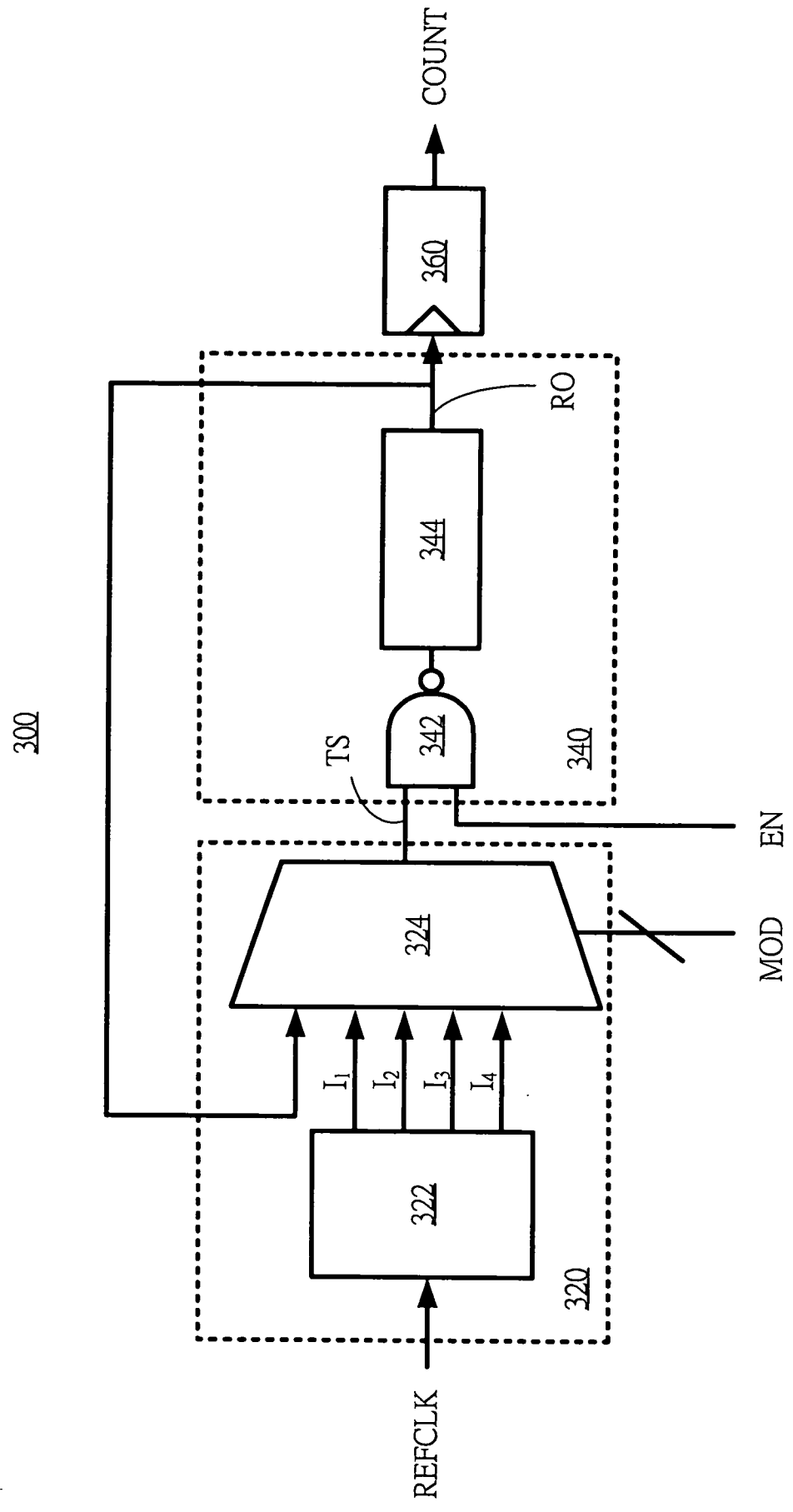
圖式



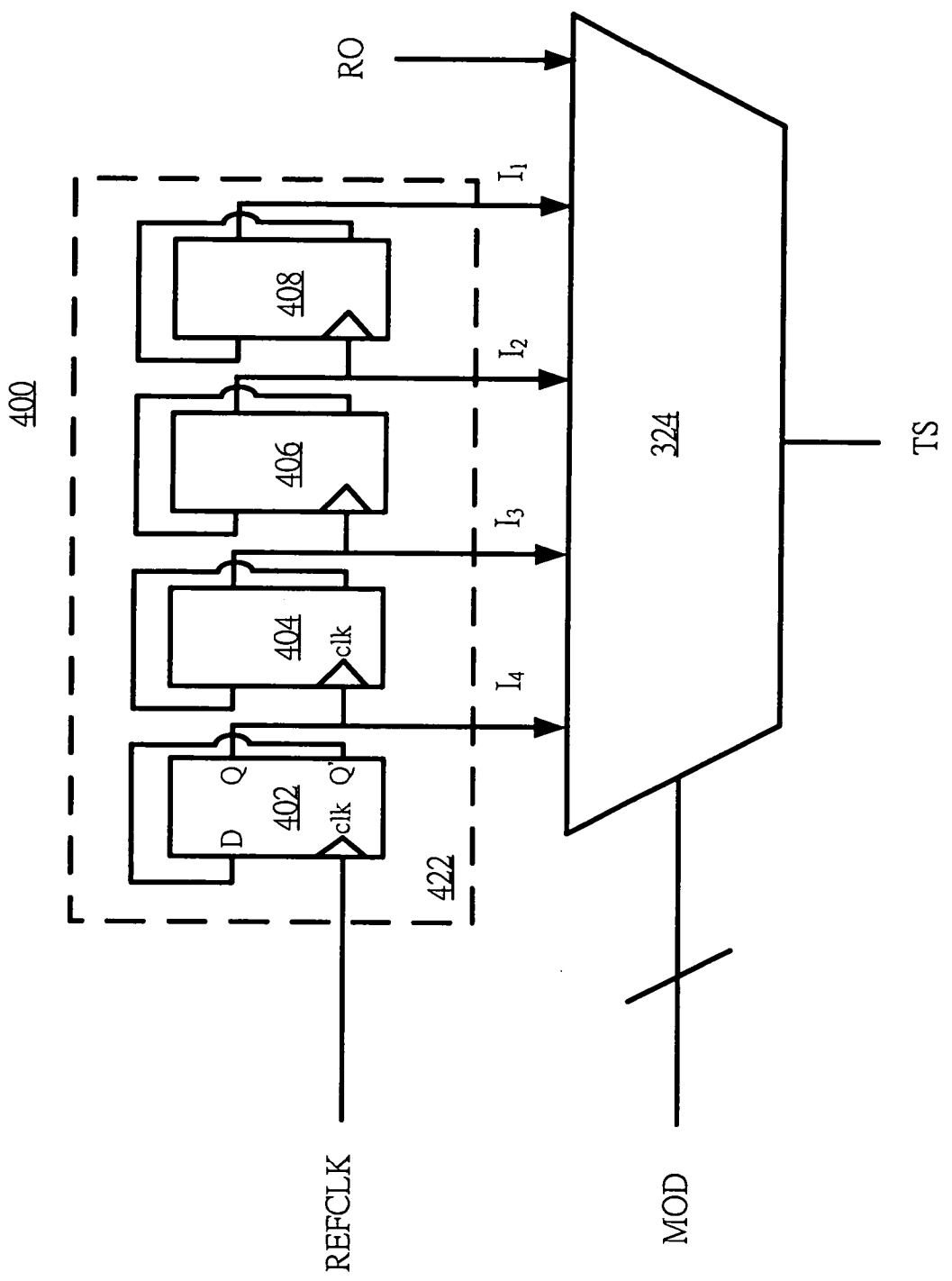
第 1 圖



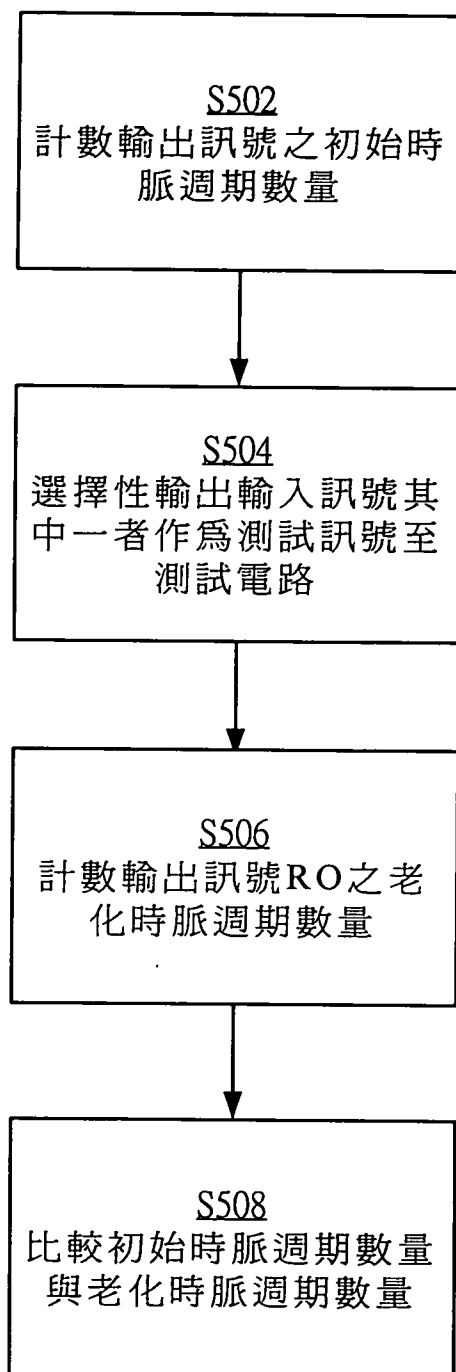
第 2 圖



第 3 圖



第 4 圖



第 5 圖