

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号
特許第4095195号
(P4095195)

(45) 発行日 平成20年6月4日 (2008.6.4)

(24) 登録日 平成20年3月14日 (2008.3.14)

(51) Int.Cl.

F I

HO 1 J 31/12 (2006.01)

HO 1 J 29/04 (2006.01)

HO 1 J 1/316 (2006.01)

HO 1 J 29/87 (2006.01)

HO 1 J 31/12 C

HO 1 J 29/04

HO 1 J 1/30 E

HO 1 J 29/87

請求項の数 4 (全 31 頁)

(21) 出願番号	特願平11-36379	(73) 特許権者	000001007
(22) 出願日	平成11年2月15日 (1999.2.15)		キヤノン株式会社
(65) 公開番号	特開2000-235831 (P2000-235831A)		東京都大田区下丸子3丁目30番2号
(43) 公開日	平成12年8月29日 (2000.8.29)	(74) 代理人	100065385
審査請求日	平成18年2月14日 (2006.2.14)		弁理士 山下 穰平
		(72) 発明者	伏見 正弘
			東京都大田区下丸子3丁目30番2号 キ
			ヤノン株式会社内
		(72) 発明者	山▲崎▼ 康二
			東京都大田区下丸子3丁目30番2号 キ
			ヤノン株式会社内
		(72) 発明者	光武 英明
			東京都大田区下丸子3丁目30番2号 キ
			ヤノン株式会社内

最終頁に続く

(54) 【発明の名称】 電子線発生装置および画像形成装置

(57) 【特許請求の範囲】

【請求項 1】

マトリクス配線を構成する、走査信号が印加される複数の走査配線及び変調信号が印加される複数の変調配線と、前記走査信号と前記変調信号によって駆動される複数の冷陰極型の電子放出素子とを備えた電子源基板と、

前記電子源基板に対向配置され、加速電極を保持するプレートと、

前記電子源基板と前記プレートとの間に配置されたスペーサと、

を有する電子線発生装置において、

前記電子放出素子は前記走査配線間に配置されており、

前記複数の走査配線は、第1、第2、及び第3の走査配線を含んでいて、前記スペーサは前記第1の走査配線上に配置され、前記第2、第3の走査配線は前記スペーサから順次離れる方向に配置されており、

前記スペーサは絶縁性のスペーサであるか又は表面に高抵抗膜を有するスペーサであり、

前記スペーサは前記第1の走査配線に接続される導電部を有しており、

前記第2の走査配線の前記電子源基板からの高さが、前記第3の走査配線の前記電子源基板からの高さより高いことを特徴とする電子線発生装置。

【請求項 2】

前記導電部は前記スペーサの表面の一部に形成された低抵抗膜を有することを特徴とする請求項1に記載の電子線発生装置。

【請求項 3】

前記電子放出素子は、表面伝導型電子放出素子であることを特徴とする請求項 1 又は 2 に記載の電子線発生装置。

【請求項 4】

請求項 1 乃至 3 のいずれか 1 項に記載の電子線発生装置からなる画像形成装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、電子線発生装置およびその応用である表示装置等の画像形成装置にかかわり、特に表面伝導型電子放出素子を多数個備える電子線発生装置および画像形成装置に関する。

10

【0002】

【従来の技術】

従来から、電子放出素子として熱陰極素子と冷陰極素子の 2 種類が知られている。このうち冷陰極素子では、たとえば表面伝導型放出素子や、電界放出型素子（以下 F E 型と記す）や、金属 / 絶縁層 / 金属型放出素子（以下 M I M 型と記す）、などが知られている。

【0003】

表面伝導型放出素子としては、たとえば、M.I.Elison, Radio Eng. Electron Phys., 10, 129 0, (1965) や、後述する他の例が知られている。

【0004】

20

表面伝導型放出素子は、基板上に形成された小面積の薄膜に、膜面に平行に電流を流すことにより電子放出が生ずる現象を利用するものである。この表面伝導型放出素子としては、前記エリンソン等による SnO_2 薄膜を用いたものの他に、Au 薄膜によるもの [G.Dittmer: "Thin Solid Films", 9, 317 (1972)] や、 In_2O_3 / SnO_2 薄膜によるもの [M.Hartwell and C.G.Fonstad: "IEEE Trans. ED Conf.", 519 (1975)] や、カーボン薄膜によるもの [荒木久 他：真空、第 26 巻、第 1 号、22 (1983)] 等が報告されている。

【0005】

これらの表面伝導型放出素子の素子構成の典型的な例として、図 20 に前述の M. Hartwell らによる素子の平面図を示す。同図において、3001 は基板で、3004 はスパッタで形成された金属酸化物よりなる導電性薄膜である。導電性薄膜 3004 は図示のように H 字形の平面形状に形成されている。該導電性薄膜 3004 に後述の通電フォーミングと呼ばれる通電処理を施すことにより、電子放出部 3005 が形成される。

30

【0006】

図中の間隔 L は、 $0.5 \sim 1$ [mm]、W は、 0.1 [mm] で設定されている。なお、図示の便宜から、電子放出部 3005 は導電性薄膜 3004 の中央に矩形状で示したが、これは模式的なものであり、実際の電子放出部の位置や形状を忠実に表現しているわけではない。

【0007】

M. Hartwell らによる素子をはじめとして上述の表面伝導型放出素子においては、電子放出を行う前に導電性薄膜 3004 に通電フォーミングと呼ばれる通電処理を施すことにより電子放出部 3005 を形成するのが一般的であった。

40

【0008】

すなわち、通電フォーミングとは、前記導電性薄膜 3004 の両端に一定の直流電圧、もしくは、たとえば 1 V / 分程度の非常にゆっくりとしたレートで昇圧する直流電圧を印加して通電し、導電性薄膜 3004 を局所的に破壊もしくは変形もしくは変質させ、電氣的に高抵抗な状態の電子放出部 3005 を形成することである。

【0009】

なお、局所的に破壊もしくは変形もしくは変質した導電性薄膜 3004 の一部には、亀裂が発生する。前記通電フォーミング後に導電性薄膜 3004 に適宜の電圧を印加した場合には、前記亀裂付近において電子放出が行われる。

50

【 0 0 1 0 】

また、F E 型の例は、たとえば、W.P.Dyke&W.W.Dolan,"Field emission",Advance in Electron Physics,8,89(1956)や、あるいは、C.A.Spindt,"Physical properties of thin-film field emission cathodes with molybdenum cones",J.Appl.Phys.,47,5248(1976)などが知られている。F E 型の素子構成の典型的な例として、図 2 1 に前述の C . A . S p i n d t らによる素子の断面図を示す。同図において、3 0 1 0 は基板で、3 0 1 1 は導電材料よりなるエミッタ配線、3 0 1 2 はエミッタコーン、3 0 1 3 は絶縁層、3 0 1 4 はゲート電極である。本素子は、エミッタコーン 3 0 1 2 とゲート電極 3 0 1 4 の間に適宜の電圧を印加することにより、エミッタコーン 3 0 1 2 の先端部より電界放出を起こさせるものである。

10

【 0 0 1 1 】

なお、F E 型の他の素子構成として、図 2 1 のような積層構造ではなく、基板上に基板平面とほぼ平行にエミッタとゲート電極を配置した例もある。

【 0 0 1 2 】

また、M I M 型の例としては、たとえば、C.A.Mead,"Operation of tunnel-emission Devices,J.Appl.Phys.,32,646(1961)などが知られている。M I M 型の素子構成の典型的な例を図 2 2 に示す。同図は断面図であり、図において、3 0 2 0 は基板で、3 0 2 1 は金属よりなる下電極、3 0 2 2 は厚さ 1 0 0 程度の薄い絶縁層、3 0 2 3 は厚さ 8 0 ~ 3 0 0 程度の金属よりなる上電極である。

20

【 0 0 1 3 】

M I M 型においては、上電極 3 0 2 3 と下電極 3 0 2 1 の間に適宜の電圧を印加することにより、上電極 3 0 2 3 の表面より電子放出を起こさせるものである。

【 0 0 1 4 】

上述の冷陰極素子は、熱陰極素子と比較して低温で電子放出を得ることができるため、加熱用ヒーターを必要としない。したがって、熱陰極素子よりも構造が単純であり、微細な素子を作成可能である。また、基板上に多数の素子を高い密度で配置しても、基板の熱溶融などの問題が発生しにくい。また、熱陰極素子がヒーターの加熱により動作するため応答速度が遅いとは異なり、冷陰極素子の場合には応答速度が速いという利点もある。このため、冷陰極素子を応用するための研究が盛んに行われてきている。

30

【 0 0 1 5 】

たとえば、表面伝導型放出素子は、冷陰極素子のなかでも特に構造が単純で構造も容易であることから、大面積にわたり多数の素子を形成できる利点がある。そこで、たとえば特開昭 6 4 - 3 1 3 3 2 号公報において開示されるように、多数の素子を配列して駆動するための方法が研究されている。

【 0 0 1 6 】

また、表面伝導型放出素子の応用については、たとえば、画像表示装置、画像記録装置などの画像形成装置や、荷電ビーム源、等が研究されている。特に、画像表示装置への応用としては、たとえば U S P 5 , 0 6 6 , 8 8 3 や特開平 2 - 2 5 7 5 5 1 号公報や特開平 4 - 2 8 1 3 7 号公報において開示されているように、表面伝導型放出素子と電子ビームの照射により発光する蛍光体とを組み合わせ用いた画像表示装置が研究されている。

40

【 0 0 1 7 】

表面伝導型放出素子と蛍光体とを組み合わせ用いた画像表示装置は、従来の他の方式の画像表示装置よりも優れた特性が期待されている。たとえば、近年普及してきた液晶表示装置と比較しても、自発光型であるためバックライトを必要としない点や、視野角が広い点が優れていると言える。

【 0 0 1 8 】

また、F E 型を多数個ならべて駆動する方法は、たとえば U S P 4 , 9 0 4 , 8 9 5 に開示されている。また、F E 型を画像表示装置に応用した例として、たとえば、R . M e y e r らにより報告された平板型表示装置が知られている。[R.Meyer:"Recent Development on Microtips Display at LETI",Tech.Digest of 4th Int.Vacuum Microelectronics C

50

onf., Nagahama, pp. 6 ~ 9 (1991)].

【 0 0 1 9 】

また、MIM型を多数個並べて画像表示装置に応用した例は、たとえば、特開平3 - 5 5 7 3 8号公報に開示されている。上記のような電子放出素子を用いた画像形成装置のうちで、奥行きの薄い平面型表示装置は省スペースかつ軽量であることから、ブラウン管型の表示装置に置き換わるものとして注目されている。

【 0 0 2 0 】

図23は、平面型の画像表示装置をなす表示パネル部の一例を示す斜視図であり、内部構造を示すためにパネルの一部を切り欠いて示している。図中、3115はリアプレート、3116は側壁、3117はフェースプレートであり、リアプレート3115、側壁3116およびフェースプレート3117により、表示パネルの内部を真空中に維持するための外囲器（気密容器）を形成している。

10

【 0 0 2 1 】

リアプレート3115には基板3111が固定されているが、この基板3111上には冷陰極素子3112が、 $N \times M$ 個形成されている。（ N 、 M は2以上の正の整数であり、目的とする表示画素数に応じて適宜設定される。）また、前記 $N \times M$ 個の冷陰極素子3112は、図23に示すとおり、 M 本の行方向配線3113と N 本の列方向配線3114により配線されている。

【 0 0 2 2 】

基板3111、冷陰極素子3112、行方向配線3113および列方向配線3114によって構成される部分をマルチ電子ビーム源と呼ぶ。また、行方向配線3113と列方向配線3114の少なくとも交差する部分には、両配線間に絶縁層（不図示）が形成されており、電気的な絶縁が保たれている。

20

【 0 0 2 3 】

フェースプレート3117の下面には、蛍光体からなる蛍光膜3118が形成されており、赤（R）、緑（G）、青（B）の3原色の蛍光体（不図示）が塗り分けられている。また、蛍光膜3118をなす上記各色蛍光体の間には黒色体（不図示）が設けてあり、さらに蛍光膜3118のリアプレート3115側の面には、A1等からなるメタルバック3119が形成されている。 $D \times 1 \sim D \times m$ および $Dy1 \sim Dy n$ および Hv は、当該表示パネルと不図示の電気回路とを電氣的に接続するために設けた気密構造の電気接続用端子である。 $D \times 1 \sim D \times m$ はマルチ電子ビーム源の行方向配線3113と、 $Dy1 \sim Dy n$ はマルチ電子ビーム源の列方向配線3114と、 Hv はメタルバック3119と各々電氣的に接続している。

30

【 0 0 2 4 】

また、上記気密容器の内部は 10^{-6} [Torr] 程度の真空中に保持されており、画像表示装置の表示面積が大きくなるにしたがい、気密容器内部と外部の気圧差によるリアプレート3115およびフェースプレート3117の変形あるいは破壊を防止する手段が必要となる。リアプレート3115およびフェースプレート3117を厚くすることによる方法は、画像表示装置の重量を増加させるのみならず、斜め方向から見たときに画像のゆがみや視差を生ずる。

40

【 0 0 2 5 】

これに対し、図23においては、比較的薄いガラス板からなり大気圧を支えるための構造支持体（スペーサあるいはリブと呼ばれる）3120が設けられている。このようにして、マルチビーム電子源が形成された基板3111と蛍光膜3118が形成されたフェースプレート3117間は通常サブミリ乃至数ミリに保たれ、前述したように気密容器内部は高真空中に保持されている。

【 0 0 2 6 】

以上説明した表示パネルを用いた画像表示装置は、容器外端子 $D \times 1$ 乃至 $D \times m$ 、 $Dy1$ 乃至 $Dy n$ を通じて各冷陰極素子3112に電圧を印加すると、各冷陰極素子3112から電子が放出される。それと同時にメタルバック3119に容器外端子 Hv を通じて数1

50

00[V]乃至数[kV]の高圧を印加して、上記放出された電子を加速し、フェースプレート3117の内面に衝突させる。これにより、蛍光膜3118をなす各色の蛍光体が励起されて発光し、画像が表示される。

【0027】

【発明が解決しようとする課題】

以上述べた、画像形成装置等の電子線装置は、装置内部の真空雰囲気を維持するための外囲器、該外囲器内に配置された電子源、該電子源から放出された電子線が照射されるターゲット、電子線をターゲットに向けて加速するための加速電極等を有するが、さらに、外囲器に加わる大気圧を外囲器内部から支持するための支持部材（スペーサ）が外囲器内部に配置されることがある。

【0028】

このような画像表示装置の表示パネルにおいては、以下のような問題点があった。

【0029】

まず、スペーサの近傍から放出された電子の一部がスペーサに当たることにより、あるいは放出電子の作用でイオン化したイオンがスペーサに付着することにより、スペーサ帯電をひきおこす可能性がある。さらには、フェースプレートに到達した電子が一部反射、散乱され、その一部がスペーサに当たることによりスペーサ帯電をひきおこす可能性がある。このスペーサの帯電により冷陰極素子から放出された電子はその軌道を曲げられ、蛍光体上の正規な位置とは異なる場所に到達し、スペーサ近傍の画像がゆがんで表示される。

【0030】

この問題点を解決するために、スペーサに微小電流が流れるようにして帯電を除去（以下、除電と称する。）する提案がなされている。そこでは絶縁性のスペーサの表面に高抵抗膜を形成することにより、スペーサ表面に微小電流が流れるようにしている。

【0031】

しかしながら、冷陰極素子からの放出電子量が大きくなると、これらの除電能力は十分とは言えず、電子ビームの強度により帯電量が変化する。これに伴い、スペーサ付近の素子から放出された電子ビームはその強度（輝度）によって、ターゲット上の正規な位置からのずれが異なる。このため動画を表示したときに、画像がゆらいで見えてしまう等の欠点があった。

【0032】

（発明の目的）

本発明は上記従来スペーサの欠点を改善するものであり、スペーサ帯電によりひきおこされる電子ビームのずれを補正することにより、画像のゆがみが小さく、かつ、輝度依存の少ない画像表示装置を提供するものである。

【0033】

【課題を解決するための手段】

本発明の電子線発生装置は、マトリクス配線を構成する、走査信号が印加される複数の走査配線及び変調信号が印加される複数の変調配線と、前記走査信号と前記変調信号によって駆動される複数の冷陰極型の電子放出素子とを備えた電子源基板と、前記電子源基板に対向配置され、加速電極を保持するプレートと、前記電子源基板と前記プレートとの間に配置されたスペーサと、を有する電子線発生装置において、前記電子放出素子は前記走査配線間に配置されており、前記複数の走査配線は、第1、第2、及び第3の走査配線を含んでいて、前記スペーサは前記第1の走査配線上に配置され、前記第2、第3の走査配線は前記スペーサから順次離れる方向に配置されており、前記スペーサは絶縁性のスペーサであるか又は表面に高抵抗膜を有するスペーサであり、前記スペーサは前記第1の走査配線に接続される導電部を有しており、前記第2の走査配線の前記電子源基板からの高さが、前記第3の走査配線の前記電子源基板からの高さより高いことを特徴とする。

【0034】

（作用）

本発明によれば、スペーサや、外囲器の側壁等の絶縁性部材の近傍の配線部の基板上から

10

20

30

40

50

の高さを、他の場所の配線部より高く形成することにより、電子放出部近傍で電子ビームの軌道を補正して、スペーサや外囲器の側壁などの絶縁性部材の帯電により変化する量をキャンセルして正規の照射位置に照射する。

【 0 0 3 5 】

また、スペーサ等の絶縁性部材の表面の一部に、所定の高さに形成した導電部を備え、これを配線部と電氣的に接続することにより、配線電極電位を規定し、電子ビームの軌道を補正する。

【 発明の実施の形態 】

図 1 を用いて本発明の機能について説明する。図 1 は、スペーサと電子放出素子の構成についての説明図であり画像形成装置における断面図である。(a)、(b)において、110 は蛍光体とメタルバックを含むフェースプレート、111 は電子源基板を含むリアプレート、112 はスペーサ、113 はスペーサ表面の導電部、114 はスペーサ設置した素子駆動用配線部、115 は第一近接素子駆動用配線部、116 は第二近接素子駆動用配線部、117 は第一近接素子、118 は第二近接素子、119 は等電位線、120 は代表的な電子ビーム軌道である。また、a はスペーサ設置配線における電子源基板からスペーサに形成された導電部 113 の上端までの高さを示す。

10

【 0 0 3 6 】

(a) は従来例の構成を示す図であり、(a)において、スペーサ 112 に直接入射する電子やスペーサ 112 の近傍から電子入射による放出された電子の一部がスペーサ 112 に当たること、あるいは放出電子の作用でイオン化したイオンがスペーサ 112 に付着することによりスペーサ 112 に正帯電が発生する。このスペーサ帯電により電場が等電位線 119 に示したように変化し、素子から放出された電子はその軌道を曲げられ、正規な位置とは異なる位置に到達する。この結果、画像形成装置においてスペーサ近傍の画像がゆがんで見える問題が生じていた。

20

【 0 0 3 7 】

これに対し、(b) は本発明の構成を適用し、電子の到達位置を補正した状態である。スペーサ 112 を設置した素子駆動用配線部 114 上に形成した導電部 113 により配線電極電位を a の高さまで規定するとともに第一近接素子駆動用配線部 115 の配線の高さを高くして、電場形状を等電位線 119 で示した様に変えて、電子が電子軌道 120 の軌跡を通過してフェースプレート 110 の正規位置に入射することが可能となる。この結果、歪みのない高品位な画像形成が実現できる。

30

【 0 0 3 8 】

また、本発明はスペーサ 112 の表面に不図示の高抵抗膜を施し、スペーサ帯電を緩和する導電性スペーサを用いた場合において、冷陰極素子からの電子放出量が多い場合等、高抵抗膜の除電能力が不足する場合においても、適用することが可能である。

【 0 0 3 9 】

さらに、本発明の電子線装置は、以下のような形態を有するものであってもよい。

【 0 0 4 0 】

1 前記電子線装置は、前記電子源より放出された電子を加速する加速電極を有し、入力信号に応じて前記冷陰極素子から放出された電子を前記ターゲット（被照射部材）に照射して画像を形成する画像形成装置をなす。特に、前記ターゲット（被照射部材）が蛍光体である画像表示装置をなす。

40

【 0 0 4 1 】

2 前記冷陰極素子は、電子放出部を含む導電性膜を一对の電極間に有する冷陰極素子であり、特に好ましくは表面伝導型放出素子である。

【 0 0 4 2 】

3 前記電子源は、複数の行方向配線と複数の列方向配線とでマトリクス配線された複数の冷陰極素子を有する単純マトリクス状配置の電子源をなす。

【 0 0 4 3 】

4 前記電子源は、並列に配置した複数の冷陰極素子の個々を両端で接続した冷陰極

50

素子の行を複数配し（行方向と呼ぶ）、この配線と直交する方向（列方向と呼ぶ）に沿って、冷陰極素子の上方に配した制御電極（グリッドとも呼ぶ）により、冷陰極素子からの電子を制御するはしご状配置の電子源をなす。

【 0 0 4 4 】

5 また、本発明の思想によれば、表示用として好適な画像形成装置に限るものでなく、感光性ドラムと発光ダイオード等で構成された光プリンタの発光ダイオード等の代替の発光源として、上述の画像形成装置を用いることもできる。またこの際、上述のm本の行方向配線とn本の列方向配線を、適宜選択することで、ライン状発光源だけでなく、2次元状の発光源としても応用できる。この場合、画像形成部材としては、以下の実施例で用いる蛍光体のような直接発光する物質に限るものではなく、電子の帯電による潜像画像が形成されるような部材を用いることもできる。

10

【 0 0 4 5 】

また、本発明の思想によれば、たとえば電子顕微鏡のように、電子源からの放出電子のターゲット（被照射部材）が、蛍光体等の画像形成部材以外のものである場合についても、本発明は適用できる。したがって、本発明は被照射部材を特定しない一般的電子線装置としての形態もとらうる。

【 0 0 4 6 】

次に、本発明を適用した画像表示装置の表示パネルの構成と製造方法について、具体的な例を示して説明する。図2は、実施例に用いた表示パネルの斜視図であり、内部構造を示すためにパネルの一部を切り欠いて示している。図中、1015はリアプレート、1016は側壁、1017はフェースプレートであり、1015～1017により表示パネルの内部を真空中に維持するための気密容器を形成している。

20

【 0 0 4 7 】

気密容器を組み立てるにあたっては、各部材の接合部に十分な強度と気密性を保持させるため封着する必要があるが、たとえばフリットガラスを接合部に塗布し、大気中あるいは窒素雰囲気中で、摂氏400～500度で10分以上焼なすることにより封着を達成した。気密容器内部を真空中に排気する方法については後述する。

【 0 0 4 8 】

また、上記気密容器の内部は 10^{-6} [Torr] 程度の真空中に保持されるので、大気圧や不意の衝撃などによる気密容器の破壊を防止する目的で、耐大気圧構造体として、スペーサ1020が設けられている。

30

【 0 0 4 9 】

リアプレート1015には、基板1011が固定されているが、該基板1011上には冷陰極素子1012が $N \times M$ 個形成されている（ N 、 M は2以上の正の整数であり、目的とする表示画素数に応じて適宜設定される。たとえば、高品位テレビジョンの表示を目的とした表示装置においては、 $N = 3000$ 、 $M = 1000$ 以上の数を設定することが望ましい。）。）。。

【 0 0 5 0 】

前記 $N \times M$ 個の冷陰極素子は、M本の行方向配線1013とN本の列方向配線1014により単純マトリクス配線されている。前記1011～1014によって構成される部分をマルチ電子ビーム源と呼ぶ。本発明の画像表示装置に用いるマルチ電子ビーム源は、冷陰極素子1012を単純マトリクス配線した電子源であれば、冷陰極素子1012の材料や形状あるいは製法に制限はない。したがって、たとえば表面伝導型放出素子やFE型、あるいはMIM型などの冷陰極素子を用いることができる。

40

【 0 0 5 1 】

また、フェースプレート1017の下面には、蛍光膜1018が形成されている。本実施例はカラー表示装置であるため、蛍光膜1018の部分にはCRTの分野で用いられる赤、緑、青の3原色の蛍光体が塗り分けられている。各色の蛍光体は、たとえば図3の(a)に示すようにストライプ状に塗り分けられ、蛍光体のストライプの間には黒色の導電体1010が設けてある。黒色の導電体1010を設ける目的は、電子ビームの照射位置

50

に多少のずれがあっても表示色にずれが生じないようにすることや、外光の反射を防止して表示コントラストの低下を防ぐこと、電子ビームによる蛍光膜のチャージアップを防止することなどである。黒色の導電体 1010 には、黒鉛を主成分として用いたが、上記の目的に適するものであればこれ以外の材料を用いてもよい。

【0052】

さらに、3 原色の蛍光体の塗り分け方は前記図 3 (a) に示したストライプ状の配列に限られるものではなく、たとえば図 3 (b) に示すようなデルタ状配列や、それ以外の配列であってもよい。なお、モノクロームの表示パネルを作製する場合には、単色の蛍光体材料を蛍光膜 1018 に用いればよく、また黒色導電材料は必ずしも用いなくともよい。

【0053】

また、蛍光膜 1018 のリアプレート側の面には、CRT の分野では公知のメタルバック 1019 を設けてある。メタルバック 1019 を設けた目的は、蛍光膜 1018 が発する光の一部を鏡面反射して光利用率を向上させることや、負イオンの衝突から蛍光膜 1018 を保護することや、電子ビーム加速電圧を印加するための電極として作用させることや、蛍光膜 1018 を励起した電子の導電路として作用させることなどである。

【0054】

メタルバック 1019 は、蛍光膜 1018 をフェースプレート基板 1017 上に形成した後、蛍光膜表面を平滑化处理し、その上に Al を真空蒸着する方法により形成した。なお、蛍光膜 1018 に低電圧用の蛍光体材料を用いた場合には、メタルバック 1019 は用いない。

【0055】

次に、冷陰極素子 1012 として表面伝導型放出素子（後述）を基板 1011 上に配列して単純マトリクス配線したマルチ電子ビーム源の構造について述べる。

【0056】

図 4 に示すのは、図 2 の表示パネルに用いたマルチ電子ビーム源の平面図である。基板 1011 上には、後述の図 7 で示すものと同様な表面伝導型放出素子が配列され、これらの素子は行方向配線電極 1013 と列方向配線電極 1014 により単純マトリクス状に配線されている。行方向配線電極 1013 と列方向配線電極 1014 の交差する部分には、電極間に絶縁層（不図示）が形成されており、電気的な絶縁が保たれている。

【0057】

図 4 の B - B に沿った断面を、図 5 に示す。なお、このような構造のマルチ電子源は、あらかじめ基板上行方向配線電極 1013、列方向配線電極 1014、電極間絶縁層（不図示）および表面伝導型放出素子の素子電極と導電性薄膜を形成した後、行方向配線電極 1013 および列方向配線電極 1014 を介して各素子に給電して通電フォーミング処理（後述）と通電活性化処理（後述）を行うことにより製造した。

【0058】

本実施形態においては、気密容器のリアプレート 1015 にマルチ電子ビーム源の基本 1011 を固定する構成としたが、マルチ電子ビーム源の基板 1011 が十分な強度を有するものである場合には、気密容器のリアプレートとしてマルチ電子ビーム源の基板 1011 自体を用いてもよい。

【0059】

なお、本実施形態では用いなかったが、加速電圧の印加用や蛍光膜の導電性向上を目的として、フェースプレート基板 1017 と蛍光膜 1018 との間に、たとえば ITO を材料とする透明電極を設けてもよい。

【0060】

図 6 は図 2 の A - A' の断面模式図であり、各部の番号は図 2 に対応している。スペーサ 1020 は絶縁性部材 1020a の表面に帯電防止を目的とした高抵抗膜 1020b を成膜し、かつフェースプレート 1017 の内側（メタルバック 1019 等）および基板 1011 の表面（行方向配線 1013 または列方向配線 1014）に面したスペーサ 1020 の当接面 3 に低抵抗膜 1020c を成膜した部材からなるもので、上記目的を達成するの

10

20

30

40

50

に必要な数だけ、かつ必要な間隔をおいて配置され、フェースプレートの内側および基板 1011 の表面に接合材 1041 により固定される。

【0061】

また、高抵抗膜は、絶縁性部材 1020a の表面のうち、少なくとも気密容器内の真空中に露出している面に成膜されており、スペーサ 1020 上の低抵抗膜 1020c および接合材 1041 を介して、フェースプレート 1017 の内側（メタルバック 1019 等）および基板 1011 の表面（行方向配線 1013 または列方向配線 1014）に電氣的に接続される。

【0062】

ここで説明される態様においては、スペーサ 1020 の形状は薄板状とし、行方向配線 1013 に平行に配置され、行方向配線 1013 に電氣的に接続されている。

【0063】

スペーサ 1020 としては、基板 1011 上の行方向配線 1013 および列方向配線 1014 とフェースプレート 1017 内面のメタルバック 1019 との間に印加される高電圧に耐えるだけの絶縁性を有し、かつスペーサ 1020 の表面への帯電を防止する程度の導電性を有する必要がある。

【0064】

スペーサ 1020 の絶縁性部材 1020a としては、たとえば石英ガラス、Na 等の不純物含有量を減少したガラス、ソーダライムガラス、アルミナ等のセラミックス部材等が挙げられる。なお、絶縁性部材 1020a はその熱膨張率が気密容器および基板 1011 をなす部材と近いものが好ましい。

【0065】

本実施形態では、絶縁性部材の表面に高抵抗膜を形成しなくとも、実施することができる。しかし、帯電を抑制する目的で高抵抗膜を形成してもよい。ここで、この高抵抗膜について説明する。スペーサ 1020 を構成する高抵抗膜 1020b には、高電位側のフェースプレート 1017（メタルバック 1019 等）に印加される加速電圧 V_a を帯電防止膜である高抵抗膜 1020b の抵抗値 R_s で除した電流が流れる。そこで、スペーサの抵抗値 R_s は帯電防止および消費電力からその望ましい範囲に設定される。帯電防止の観点から表面抵抗 R/\square は 10^{12} 以下であることが好ましい。

【0066】

また、十分な帯電防止効果を得るためには、 10^{11} 以下がさらに好ましい。表面抵抗の下限はスペーサ形状とスペーサ間に印加される電圧により左右されるが、 10^5 以上であることが好ましい。さらに、絶縁材料上に形成された帯電防止膜の厚み t は $10\text{ nm} \sim 1\text{ }\mu\text{m}$ の範囲が望ましい。

【0067】

材料の表面エネルギーおよび基板との密着性や基板温度によっても異なるが、一般的に 10 nm 以下の薄膜は島状に形成され、抵抗が不安定で再現性に乏しい。一方、膜厚 t が $1\text{ }\mu\text{m}$ 以上では膜応力が大きくなって膜はがれの危険性が高まり、かつ成膜時間が長くなるため生産性が悪い。したがって、膜厚は $50 \sim 500\text{ nm}$ であることが望ましい。

【0068】

表面抵抗 R/\square は R/t であり、以上に述べた R と t の好ましい範囲から、帯電防止膜の比抵抗は $0.1\text{ [}\Omega\text{ cm]}$ 乃至 $10^8\text{ [}\Omega\text{ cm]}$ が好ましい。さらに表面抵抗と膜厚のより好ましい範囲を実現するためには、 R/\square は 10^2 乃至 $10^6\text{ }\Omega\text{ cm}$ とするのがよい。

【0069】

スペーサは上述したようにその上に形成した帯電防止膜を電流が流れることにより、あるいはディスプレイ全体が動作中に発熱することによりその温度が上昇する。帯電防止膜の抵抗温度係数が大きな負の値であると温度が上昇したときに抵抗値が減少し、スペーサに流れる電流が増加し、さらに温度上昇をもたらす。

【0070】

そして電流は電源の限界を越えるまで増加しつづける。このような電流の暴走が発生する抵抗温度係数の値は経験的に負の値で絶対値が1%以上である。すなわち、帯電防止膜の抵抗温度係数は-1%未満であることが望ましい。

【0071】

帯電防止特性を有する高抵抗膜1020bの材料としては、たとえば金属酸化物を用いることができる。金属酸化物のなかでも、クロム、ニッケル、銅の酸化物が好ましい材料である。その理由はこれらの酸化物は二次電子放出効率が比較的小さく、冷陰極素子1012から放出された電子がスペーサ1020に当たった場合においても帯電しにくいと考えられる。金属酸化物以外にも炭素は二次電子放出効率が小さく好ましい材料である。特に、非晶質カーボンは高抵抗であるため、スペーサ抵抗を所望の値に制御しやすい。

10

【0072】

帯電防止特性を有する高抵抗膜1020bの他の材料として、アルミと遷移金属合金の窒化物は遷移金属の組成を調整することにより、良伝導体から絶縁体まで広い範囲に抵抗値を制御できるので好適な材料である。さらには後述する表示装置の作製工程において抵抗値の変化が少なく安定な材料である。かつ、その抵抗温度係数が-1%未満であり、実用的に使いやすい材料である。遷移金属元素としてはTi、Cr、Ta等があげられる。

【0073】

合金窒化膜はスパッタ、窒素ガス雰囲気中での反応性スパッタ、電子ビーム蒸着、イオンプレーティング、イオンアシスト蒸着法等の薄膜形成手段により絶縁性部材上に形成される。金属酸化膜も同様の薄膜形成法で作製することができるが、この場合窒素ガスに変えて酸素ガスを使用する。その他、CVD法、アルコキシド塗布法でも金属酸化膜を形成できる。

20

【0074】

カーボン膜は蒸着法、スパッタ法、CVD法、プラズマCVD法で作製され、特に非晶質カーボンを作製する場合には、成膜中の雰囲気中に水素が含まれるようにするか、成膜ガスに炭化水素ガスを使用する。

【0075】

スペーサ1020を構成する低抵抗膜1020cは、高抵抗膜1020bを高電位側のフェースプレート1017（メタルバック1019等）および低電位側の基板1011（配線1013、1014等）と電気的に接続するために設けられたものであり、以下では、中間電極層（中間層）という名称も用いる。中間電極層（中間層）は以下に列挙する複数の機能を有することができる。

30

【0076】

1 高抵抗膜1020bをフェースプレート1017および基板1011と電気的に接続する。既に記載したように、高抵抗膜1020bはスペーサ1020表面での帯電を防止する目的で設けられたものであるが、高抵抗膜1020bをフェースプレート1017（メタルバック1019等）および基板1011（配線1013、1014等）と直接あるいは当接材1014を介して接続した場合、接続部界面に大きな接触抵抗が発生し、スペーサ表面に発生した電荷を速やかに除去できなくなる可能性がある。

【0077】

これを避けるために、フェースプレート1017、基板1011および当接材1041と接触するスペーサ1020の当接面3あるいは側面部5に低抵抗の中間層を設けた。

40

【0078】

2 高抵抗膜11の電位分布を均一化する。冷陰極素子1012より放出された電子は、フェースプレート1017と基板1011の間に形成された電位分布に従って電子軌道をなす。スペーサ1020の近傍で電子軌道に乱れが生じないようにするためには、高抵抗膜1020bの電位分布を全域にわたって制御する必要がある。

【0079】

高抵抗膜1020bをフェースプレート1017（メタルバック1019等）および基板1011（配線1013、1014等）と直接あるいは当接材1041を介して接続した

50

場合、接続部界面の接触抵抗のために、接続状態のむらが発生し、高抵抗膜 1020b の電位分布が所望の値からずれてしまう可能性がある。

【0080】

これを避けるために、スペーサ 1020 がフェースプレート 1017 および基板 1011 と当接するスペーサ端部（当接面 3 あるいは側面部 5）の全長域に低抵抗の中間層を設け、この中間層部に所望の電位を印加することによって、高抵抗膜 1020b 全体の電位を制御可能とした。

3 放出電子の軌道を制御する。冷陰極素子 1012 より放出された電子は、フェースプレート 1017 と基板 1011 の間に形成された電位分布に従って電子軌道をなす。スペーサ近傍の冷陰極素子から放出された電子に関しては、スペーサを設置することに伴う制約（配線、素子位置の変更等）が生じる場合がある。

10

【0081】

このような場合、歪みやむらのない画像を形成するためには、放出された電子の軌道を制御してフェースプレート 1017 上の所望の位置に電子を照射する必要がある。フェースプレート 1017 および基板 1011 と当接する面の側面部 5 に低抵抗の中間層を設けることにより、スペーサ 1020 近傍の電位分布に所望の特性を持たせ、放出された電子の軌道を制御することができる。

【0082】

低抵抗膜 1020c は、高抵抗膜 1020b に比べ十分に低い抵抗値を有する材料を選択すればよく、Ni, Cr, Au, Mo, W, Pt, Ti, Al, Cu, Pd 等の金属、あるいは合金、および Pd, Ag, Au, RuO₂, Pd-Ag 等の金属や金属酸化物とガラス等から構成される印刷導体、あるいは In₂O₃ - SnO₂ 等の透明導体およびポリシリコン等の半導体材料等より適宜選択される。

20

【0083】

接合材 1041 はスペーサ 1020 が行方向配線 1013 およびメタルバック 1019 と電氣的に接続するように、導電性をもたせる必要がある。すなわち、導電性接着材や金属粒子や導電性フィラーを添加したフリットガラスが好適である。

【0084】

また、Dx1 ~ Dxm および Dy1 ~ Dy n および Hv は、当該表示パネルと不図示の電気回路とを電氣的に接続するために設けた気密構造の電気接続用端子である。Dx1 ~ Dx m はマルチ電子ビーム源の行方向配線 1013 と、Dy1 ~ Dy n はマルチ電子ビーム源の列方向配線 1014 と、Hv はフェースプレートのメタルバック 1019 と電氣的に接続している。

30

【0085】

また、気密容器内を真空中に排気するには、気密容器を組み立てた後、不図示の排気管と真空ポンプとを接続し、気密容器内を 10^{-7} [Torr] 程度の真空度まで排気する。その後、排気管を封止するが、気密容器内の真空度を維持するために、封止の直前あるいは封止後に気密容器内の所定の位置にゲッター膜（不図示）を形成する。

【0086】

ゲッター膜とは、たとえば Ba を主成分とするゲッター材料をヒーターもしくは高周波加熱により加熱し蒸着して形成した膜であり、該ゲッター膜の吸着作用により気密容器内は 1×10^{-5} ないしは 1×10^{-7} [Torr] の真空度に維持される。

40

【0087】

以上説明した表示パネルを用いた画像表示装置は、容器外端子 Dx1 乃至 Dxm、Dy1 乃至 Dy n を通じて各冷陰極素子 1012 に電圧を印加すると、各冷陰極素子 1012 から電子が放出される。それと同時にメタルバック 1019 に容器外端子 Hv を通じて数 100 [V] 乃至数 [kV] の高圧を印加して、上記放出された電子を加速し、フェースプレート 1017 の内面に衝突させる。これにより、蛍光膜 1018 をなす各色の蛍光体が励起されて発光し、画像が表示される。

【0088】

50

通常、冷陰極素子である本発明の表面伝導型放出素子への1012への印加電圧は12～16[V]程度、メタルバック1019と冷陰極素子1012との距離dは0.1[mm]から8[mm]程度、メタルバック1019と冷陰極素子1012間の電圧は0.1[kV]から10[kV]程度である。

【0089】

以上、本発明の実施形態の表示パネルの基本構成と製法、および画像表示装置の概要を説明した。

【0090】

(マルチ電子ビーム源の製造方法)

次に、前記実施例の表示パネルに用いたマルチ電子ビーム源の製造方法について説明する。本発明の画像表示装置に用いるマルチ電子ビーム源は、冷陰極素子を単純マトリクス配線した電子源であれば、冷陰極素子の材料や形状あるいは製法に制限はない。したがって、たとえば表面伝導型放出素子やFE型、あるいはMIM型などの冷陰極素子を用いることができる。

【0091】

ただし、表示画面が大きくても安価な表示装置が求められる状況のもとでは、これらの冷陰極素子のなかでも、表面伝導型放出素子が特に好ましい。すなわち、FE型ではエミッタコーンとゲート電極の相対位置や形状が電子放出特性を大きく左右するため、極めて高精度の製造技術を必要とするが、これは大面積化や製造コストの低減を達成するには不利な要因となる。

【0092】

また、MIM型では、絶縁層と上電極の膜厚を薄くても均一にする必要があるが、これも大面積化や製造コストの低減を達成するには不利な要因となる。その点、表面伝導型放出素子は、比較的製造方法が単純なため、大面積化や製造コストの低減が容易である。また、発明者らは、表面伝導型放出素子のなかでも、電子放出部もしくはその周辺部を微粒子膜から形成したものがとりわけ電子放出特性に優れ、しかも製造が容易に行えることを見いだしている。

【0093】

したがって、高輝度で大画面の画像表示装置のマルチ電子ビーム源に用いるには、最も好適であると言える。そこで、上記実施例の表示パネルにおいては、電子放出部もしくはその周辺部を微粒子膜から形成した表面伝導型放出素子を用いた。そこで、まず好適な表面伝導型放出素子について基本的な構成と製法および特性を説明し、その後で多数の素子を単純マトリクス配線したマルチ電子ビーム源の構造について述べる。

【0094】

(表面伝導型放出素子の好適な素子構成と製法)

電子放出部もしくはその周辺部を微粒子膜から形成する表面伝導型放出素子の代表的な構成には、平面型と垂直型の2種類があげられる。

【0095】

(平面型の表面伝導型放出素子)

まず最初に、平面型の表面伝導型放出素子の素子構成と製法について説明する。図7に示すのは、平面型の表面伝導型放出素子の構成を説明するための平面図(a)および断面図(b)である。図中、1101は基板、1102と1103は素子電極、1104は導電性薄膜、1105は通電フォーミング処理により形成した電子放出部、1113は通電活性化処理により形成した薄膜である。

【0096】

基板1101としては、たとえば、石英ガラスや青板ガラスをはじめとする各種ガラス基板や、アルミナをはじめとする各種セラミクス基板、あるいは上述の各種基板上にたとえばSiO₂を材料とする絶縁層を積層した基板、などを用いることができる。

【0097】

また、基板1101上に基板面と平行に対向して設けられた素子電極1102と1103

10

20

30

40

50

は、導電性を有する材料によって形成されている。たとえば、Ni, Cr, Au, Mo, W, Pt, Ti, Cu, Pd, Ag等をはじめとする金属、あるいはこれらの金属の合金、あるいは In_2O_3 - SnO_2 をはじめとする金属酸化物、ポリシリコンなどの半導体、などのなかから適宜材料を選択して用いればよい。

【0098】

電極を形成するには、たとえば真空蒸着などの製膜技術とフォトリソグラフィ、エッチングなどのパターンング技術を組み合わせて用いれば容易に形成できるが、それ以外の方法（たとえば印刷技術）を用いて形成してもさしつかえない。

【0099】

素子電極1102と1103の形状は、当該電子放出素子の応用目的に合わせて適宜設計される。一般的には、電極間隔Lは通常、数100 から数100 μm の範囲から適当な数値を選んで設計されるが、なかでも表示装置に応用するために好ましいのは数 μm より数10 μm の範囲である。また、素子電極の厚さdについては、通常は数100 から数 μm の範囲から適当な数値が選ばれる。

【0100】

また、導電性薄膜1104の部分には、微粒子膜を用いる。ここで述べた微粒子膜とは、構成要素として多数の微粒子を含んだ膜（島状の集合体も含む）のことをさす。微粒子膜を微視的に調べれば、通常は、個々の微粒子が離間して配置された構造か、あるいは微粒子が互いに隣接した構造か、あるいは微粒子が互いに重なり合った構造が観測される。

【0101】

微粒子膜に用いた微粒子の粒径は、数 から数1000 の範囲に含まれるものであるが、なかでも好ましいのは10 から200 の範囲のものである。また、微粒子膜の膜厚は、以下に述べるような諸条件を考慮して適宜設定される。

【0102】

すなわち、素子電極1102あるいは1103と電氣的に良好に接続するのに必要な条件、後述する通電フォーミングを良好に行うのに必要な条件、微粒子膜自身の電気抵抗を後述する適宜の値にするために必要な条件、などである。具体的には、数 から数1000 の範囲のなかで設定するが、なかでも好ましいのは10 から500 の間である。

【0103】

また、微粒子膜を形成するのに用いられる材料としては、たとえば、Pd, Pt, Ru, Ag, Au, Ti, In, Cu, Cr, Fe, Zn, Sn, Ta, W, Pbなどをはじめとする金属や、PdO, SnO_2 , In_2O_3 , PbO, Sb_2O_3 などをはじめとする酸化物や、 HfB_2 , ZrB_2 , LaB_6 , CeB_6 , YB_4 , GdB_4 などをはじめとする硼化物や、TiC, ZrC, HfC, TaC, SiC, WCなどをはじめとする炭化物や、TiN, ZrN, HfNなどをはじめとする窒化物や、Si, Geなどをはじめとする半導体や、カーボンなどがあげられ、これらのなかから適宜選択される。

【0104】

以上述べたように、導電性薄膜1104を微粒子膜で形成したが、そのシート抵抗値については、 10^3 から 10^7 [Ω/\square]の範囲に含まれるよう設定した。

【0105】

なお、導電性薄膜1104と素子電極1102および1103とは、電氣的に良好に接続されるのが望ましいため、互いの一部が重なりあうような構造をとっている。その重なり方は、図7の例においては、下から、基板、素子電極、導電性薄膜の順序で積層したが、場合によっては下から基板、導電性薄膜、素子電極、の順序で積層してもさしつかえない。

【0106】

また、電子放出部1105は、導電性薄膜1104の一部に形成された亀裂状の部分であり、電氣的には周囲の導電性薄膜よりも高抵抗な性質を有している。亀裂は、導電性薄膜1104に対して、後述する通電フォーミングの処理を行うことにより形成する。亀裂内には、数 から数100 の粒径の微粒子を配置する場合がある。なお、実際の電子放出

10

20

30

40

50

部の位置や形状を精密かつ正確に図示するのは困難なため、図7においては模式的に示した。

【0107】

さらに、薄膜1113は、炭素もしくは炭素化合物よりなる薄膜で、電子放出部1105およびその近傍を被覆している。薄膜1113は、通電フォーミング処理後に、後述する通電活性化の処理を行うことにより形成する。

【0108】

薄膜1113は、単結晶グラファイト、多結晶グラファイト、非晶質カーボン、のいずれか、もしくはその混合物であり、膜厚は500[]以下とするが、300[]以下とするのがさらに好ましい。なお、実際の薄膜1113の位置や形状を精密に図示するのは困難なため、図7においては模式的に示した。また、平面図(a)においては、薄膜1113の一部を除去した素子を図示した。

10

【0109】

以上、好ましい素子の基本構成を述べたが、本実施形態においては以下のような素子を用いた。

【0110】

すなわち、基板1101には青板ガラスを用い、素子電極1102と1103にはNi薄膜を用いた。素子電極の厚さdは1000[]、電極間隔Lは2[μm]とした。

【0111】

微粒子膜の主要材料としてPdもしくはPdOを用い、微粒子膜の厚さは約100[]、幅Wは100[μm]とした。

20

【0112】

次に、好適な平面型の表面伝導型放出素子の製造方法について説明する。図8の(a)～(d)は、表面伝導型放出素子の製造工程を説明するための断面図で、各部材の表記は前記図7と同一である。

【0113】

(1)まず、図8(a)に示すように、基板1101上に素子電極1102および1103を形成する。

【0114】

形成するにあたっては、あらかじめ基板1101を洗剤、純水、有機溶剤を用いて十分に洗浄後、素子電極の材料を堆積させる(堆積する方法としては、たとえば、蒸着法やスパッタ法などの真空成膜技術を用いればよい)。その後、堆積した電極材料を、フォトリソグラフィ・エッチング技術を用いてパターンニングし、(a)に示した一对の素子電極(1102と1103)を形成する。

30

【0115】

(2)次に、同図(b)に示すように、導電性薄膜1104を形成する。

【0116】

形成するにあたっては、まず前記(a)の基板に有機金属溶液を塗布して乾燥し、加熱焼成処理して微粒子膜を成膜した後、フォトリソグラフィ・エッチングにより所定の形状にパターンニングする。ここで、有機金属溶液とは、導電性薄膜に用いる微粒子の材料を主要元素とする有機金属化合物の溶液である(具体的には、本実施例では主要元素としてPdを用いた。また、実施例では塗布方法として、ディッピング法を用いたが、それ以外のたとえばスピナー法やスプレー法を用いてもよい。)

40

【0117】

また、微粒子膜で作られる導電性薄膜の成膜方法としては、本実施例で用いた有機金属溶液の塗布による方法以外の、たとえば真空蒸着法やスパッタ法、あるいは化学的気相堆積法などを用いる場合もある。

【0118】

(3)次に、同図(c)に示すように、フォーミング用電源1110から素子電極1102と1103の間に適宜の電圧を印加し、通電フォーミング処理を行って、電子放出部1

50

105を形成する。

【0119】

通電フォーミング処理とは、微粒子膜で作られた導電性薄膜1104に通電を行って、その一部を適宜に破壊、変形、もしくは変質させ、電子放出を行うのに好適な構造に変化させる処理のことである。微粒子膜で作られた導電性薄膜のうち電子放出を行うのに好適な構造に変化した部分（すなわち電子放出部1105）においては、薄膜に適当な亀裂が形成されている。なお、電子放出部1105が形成される前と比較すると、形成された後は素子電極1102と1103の間で計測される電気抵抗は大幅に増加する。

【0120】

通電方法をより詳しく説明するために、図9に、フォーミング用電源1110から印加する適宜の電圧波形の一例を示す。微粒子膜で作られた導電性薄膜をフォーミングする場合には、パルス状の電圧が好ましく、本実施例の場合には同図に示したようにパルス幅T1の三角波パルスをパルス間隔T2で連続的に印加した。その際には、三角波パルスの波高値V_{pf}を、順次昇圧した。また、電子放出部1105の形成状況をモニターするためのモニターパルスP_mを適宜の間隔で三角波パルスの間に挿入し、その際に流れる電流を電流計1111で計測した。

10

【0121】

本実施形態においては、たとえば 10^{-5} [torr]程度の真空雰囲気下において、たとえばパルス幅T1を1 [ms]、パルス間隔T2を10 [ミリ秒]とし、波高値V_{pf}を1パルスごとに0.1 [V]ずつ昇圧した。そして、三角波を5パルス印加するたびに1回の割りで、モニターパルスP_mを挿入した。フォーミング処理に悪影響を及ぼすことがないように、モニターパルスの電圧V_{pm}は0.1 [V]に設定した。

20

【0122】

そして、素子電極1102と1103の間の電気抵抗が 1×10^{-6} []になった段階、すなわちモニターパルス印加時に電流計1111で計測される電流が 1×10^{-7} [A]以下になった段階で、フォーミング処理にかかわる通電を終了した。

【0123】

なお、上記の方法は、本実施形態の表面伝導型放出素子に関する好ましい方法であり、たとえば微粒子膜の材料や膜厚、あるいは素子電極間隔Lなど表面伝導型放出素子の設計を変更した場合には、それに応じて通電の条件を適宜変更するのが望ましい。

30

【0124】

(4)次に、図8の(d)に示すように、活性化用電源1112から素子電極1102と1103の間に適宜の電圧を印加し、通電活性化処理を行って、電子放出特性の改善を行う。

【0125】

通電活性化処理とは、前記通電フォーミング処理により形成された電子放出部1105に適宜の条件で通電を行って、その近傍に炭素もしくは炭素化合物を堆積せしめる処理のことである。(図においては、炭素もしくは炭素化合物よりなる堆積物を部材1113として模式的に示した。)なお、通電活性化処理を行うことにより、行う前と比較して、同じ印加電圧における放出電流を典型的には100倍以上に増加させることができる。

40

【0126】

具体的には、 10^{-4} 乃至 10^{-5} [torr]の範囲内の真空雰囲気中で、電圧パルスを定期的に印加することにより、真空雰囲気中に存在する有機化合物を起源とする炭素もしくは炭素化合物を堆積させる。堆積物1113は、単結晶グラファイト、多結晶グラファイト、非晶質カーボン、のいずれか、もしくはその混合物であり、膜厚は500 []以下、より好ましくは300 []以下である。

【0127】

通電方法をより詳しく説明するために、図10の(a)に、活性化用電源1112から印加する適宜の電圧波形の一例を示す。本実施形態においては、一定電圧の矩形波を定期的に印加して通電活性化処理を行ったが、具体的には、矩形波の電圧V_{ac}は14 [V]、

50

パルス幅 T_3 は 1 [ms] 、パルス間隔 T_4 は 10 [ms] とした。なお、上述の通電条件は、本実施例の表面伝導型放出素子に関する好ましい条件であり、表面伝導型放出素子の設計を変更した場合には、それに応じて条件を適宜変更するのが望ましい。

【0128】

図8の(d)に示す1114は該表面伝導型放出素子から放出される放出電流 I_e を捕捉するためのアノード電極で、直流高電圧電源1115および電流計1116が接続されている(なお、基板1101を、表示パネルのなかに組み込んでから活性化処理を行う場合には、表示パネルの蛍光面をアノード電極1114として用いる。)。活性化用電源1112から電圧を印加する間、電流計1116で放出電流 I_e を計測して通電活性化処理の進行状況をモニターし、活性化用電源1112の動作を制御する。

10

【0129】

そして、電流計1116で計測された放出電流 I_e の一例を図10(b)に示すが、活性化電源1112からパルス電圧を印加しはじめると、時間の経過とともに放出電流 I_e は増加するが、やがて飽和してほとんど増加しなくなる。このように、放出電流 I_e がほぼ飽和した時点で活性化用電源1112からの電圧印加を停止し、通電活性化処理を終了する。

【0130】

なお、上述の通電条件は、本実施形態の表面伝導型放出素子に関する好ましい条件であり、表面伝導型放出素子の設計を変更した場合には、それに応じて条件を適宜変更するのが望ましい。以上のようにして、図8(e)に示す平面型の表面伝導型放出素子を製造した。

20

【0131】

(垂直型の表面伝導型放出素子)

次に、電子放出部もしくはその周辺を微粒子膜から形成した表面伝導型放出素子のもうひとつの代表的な構成、すなわち垂直型の表面伝導型放出素子の構成について説明する。

【0132】

図11は、垂直型の基本構成を説明するための模式的な断面図であり、図中の1201は基板、1202と1203は素子電極、1206は段差形成部材、1204は微粒子膜を用いた導電性薄膜、1205は通電フォーミング処理により形成した電子放出部、1213は通電活性化処理により形成した薄膜、である。

30

【0133】

垂直型が先に説明した平面型と異なる点は、素子電極のうちの片方(1202)が段差形成部材1206上に設けられており、導電性薄膜1204が段差形成部材1206の側面を被覆している点にある。したがって、前記図7の平面型における素子電極間隔 L は、垂直型においては段差形成部材1206の段差高 L_s として設定される。

【0134】

なお、基板1201、素子電極1202および1203、微粒子膜を用いた導電性薄膜1204、については、前記平面型の説明中に列挙した材料を同様に用いることが可能である。また、段差形成部材1206には、たとえば SiO_2 のような電氣的に絶縁性の材料を用いる。

40

【0135】

次に、垂直型の表面伝導型放出素子の製法について説明する。図12の(a)~(f)は、製造工程を説明するための断面図で、各部材の表記は前記図11と同一である。

【0136】

(1) まず、図12(a)に示すように、基板1201上に素子電極1203を形成する。

【0137】

(2) 次に、同図(b)に示すように、段差形成部材を形成するための絶縁層を積層する。絶縁層は、たとえば SiO_2 をスパッタ法で積層すればよいが、たとえば真空蒸着法や印刷法などの他の成膜方法を用いてもよい。

50

【0138】

(3) 次に、同図(c)に示すように、絶縁層の上に素子電極1202を形成する。

【0139】

(4) 次に、同図(d)に示すように、絶縁層の一部を、たとえばエッチング法を用いて除去し、素子電極1203を露出させる。

【0140】

(5) 次に、同図(e)に示すように、微粒子膜を用いた導電性薄膜1204を形成する。形成するには、前記平面型の場合と同じく、たとえば塗布法などの成膜技術を用いればよい。

【0141】

(6) 次に、前記平面型の場合と同じく、通電フォーミング処理を行い、電子放出部を形成する(図8(c)を用いて説明した平面型の通電フォーミング処理と同様の処理を行えばよい。)。

【0142】

(7) 次に、前記平面型の場合と同じく、通電活性化処理を行い、電子放出部近傍に炭素もしくは炭素化合物を堆積させる(図8(d)を用いて説明した平面型の通電活性化処理と同様の処理を行えばよい。)。

【0143】

以上のようにして、図12(f)に示す垂直型の表面伝導型放出素子を製造した。

【0144】

(表示装置に用いた表面伝導型放出素子の特性)

以上、平面型と垂直型の表面伝導型放出素子について素子構成と製法を説明したが、次に表示装置に用いた素子の特性について述べる。図13に、表示装置に用いた素子の、(放出電流 I_e)対(素子印加電圧 V_f)特性、および(素子電流 I_f)対(素子印加電圧 V_f)特性の典型的な例を示す。

【0145】

なお、放出電流 I_e は素子電流 I_f に比べて著しく小さく、同一尺度で図示するのが困難であるうえ、これらの特性は素子の大きさや形状等の設計パラメータを変更することにより変化するものであるため、2本のグラフは各々任意単位で図示した。

【0146】

表示装置に用いた素子は、放出電流 I_e に関して以下に述べる3つの特性を有している。第1に、ある電圧(これを閾値電圧 V_{th} と呼ぶ)以上の大きさの電圧を素子に印加すると急激に放出電流 I_e が増加するが、一方、閾値電圧 V_{th} 未満の電圧では放出電流 I_e はほとんど検出されない。すなわち、放出電流 I_e に関して、明確な閾値電圧 V_{th} を持った非線形素子である。第2に、放出電流 I_e は素子に印加する電圧 V_f に依存して変化するため、電圧 V_f で放出電流 I_e の大きさを制御できる。

【0147】

第3に、素子に印加する電圧 V_f に対して素子から放出される電流 I_e の応答速度が速いため、電圧 V_f を印加する時間の長さによって素子から放出される電子の電荷量を制御できる。以上のような特性を有するため、表面伝導型放出素子を表示装置に好適に用いることができた。

【0148】

したがって、たとえば多数の素子を表示画面の画素に対応して設けた表示装置において、第一の特性を利用すれば、表示画面を順次走査して表示を行うことが可能である。すなわち、駆動中の素子には所望の発光輝度に応じて閾値電圧 V_{th} 以上の電圧を適宜印加し、非選択状態の素子には閾値電圧 V_{th} 未満の電圧を印加する。駆動する素子を順次切り替えてゆくことにより、表示画面を順次走査して表示を行うことが可能である。

【0149】

また、第2の特性かまたは第3の特性を利用することにより、発光輝度を制御することができるため、階調表示を行うことが可能である。

10

20

30

40

50

【 0 1 5 0 】

(多数素子を単純マトリクス配線したマルチ電子ビーム源の構造)

次に、上述の表面伝導型放出素子を基板上に配列して単純マトリクス配線したマルチ電子ビーム源の構造について述べる。図4に示すのは、前記図2の表示パネルに用いたマルチ電子ビーム源の平面図である。基板上には、前記図7で示したものと同様な表面伝導型放出素子が配列され、これらの素子は行方向配線電極1013と列方向配線電極1014により単純マトリクス状に配線されている。行方向配線電極1013と列方向配線電極1014の交差する部分には、電極間に絶縁層(不図示)が形成されており、電気的な絶縁が保たれている。

【 0 1 5 1 】

図4のB - B'に沿った断面を、図5に示す。なお、このような構造のマルチ電子源は、あらかじめ基板上に行方向配線電極1013、列方向配線電極1014、電極間絶縁層(不図示)、および表面伝導型放出素子の素子電極と導電性薄膜を形成した後、行方向配線電極1013および列方向配線電極1014を介して各素子に給電して通電フォーミング処理と通電活性化処理を行うことにより製造した。

【 0 1 5 2 】

図14は、NTSC方式のテレビ信号に基づいてテレビジョン表示を行うための駆動回路の概略構成をブロック図で示したものである。同図中、表示パネル1701は前述した表示パネルに相当するもので、前述した様に製造され、動作する。また、走査回路1702は表示ラインを走査し、制御回路1703は走査回路へ入力する信号等を生成する。シフトレジスタ1704は1ラインごとのデータをシフトし、ラインメモリ1705は、シフトレジスタ1704からの1ライン分のデータを変調信号発生器1707に入力する。同期信号分離回路1706はNTSC信号から同期信号を分離する。

【 0 1 5 3 】

以下、図14の装置各部の機能を詳しく説明する。まず表示パネル1701は、端子D_{x1}乃至D_{xm}および端子D_{y1}乃至D_{yn}、および高圧端子H_vを介して外部の電気回路と接続されている。このうち、端子D_{x1}乃至D_{xm}には、表示パネル1701内に設けられているマルチ電子ビーム源、すなわちm行n列の行列状にマトリクス配線された冷陰極素子を1行(n素子)ずつ順次駆動してゆくための走査信号が印加される。

【 0 1 5 4 】

一方、端子D_{y1}乃至D_{yn}には、前記走査信号により選択された1行分のn個の各素子の出力電子ビームを制御するための変調信号が印加される。また、高圧端子H_vには、直流電圧源V_aより、たとえば5[kV]の直流電圧が供給されるが、これはマルチ電子ビーム源より出力される電子ビームに蛍光体を励起するのに十分なエネルギーを付与するための加速電圧である。

【 0 1 5 5 】

次に、走査回路1702について説明する。同回路は、内部にm個のスイッチング素子(図中、S₁乃至S_mで模式的に示されている)を備えるもので、各スイッチング素子は、直流電圧源V_xの出力電圧もしくは0[V](グラウンドレベル)のいずれか一方を選択し、表示パネル1701の端子D_{x1}乃至D_{xm}と電氣的に接続するものである。

【 0 1 5 6 】

S₁乃至S_mの各スイッチング素子は、制御回路1703が出力する制御信号T_{scan}に基づいて動作するものだが、実際にはたとえばFETのようなスイッチング素子を組合わせることにより容易に構成することが可能である。なお、前記直流電圧源V_xは、図13に例示した電子放出素子の特性に基づき走査されていない素子に印加される駆動電圧が電子放出しきい値電圧V_{th}電圧以下となるよう、一定電圧を出力するよう設定されている。

【 0 1 5 7 】

また、制御回路1703は、外部より入力する画像信号に基づいて適切な表示が行なわれるように各部の動作を整合させる働きをもつものである。次に説明する同期信号分離回路1706より送られる同期信号T_{sync}に基づいて、各部に対してT_{scan}およびT_{sft}およ

10

20

30

40

50

びTmryの各制御信号を発生する。

【0158】

同期信号分離回路1706は、外部から入力されるNTSC方式のテレビ信号から、同期信号成分と輝度信号成分とを分離するための回路で、よく知られているように周波数分離（フィルタ）回路を用いれば容易に構成できるものである。同期信号分離回路1706により分離された同期信号は、よく知られるように垂直同期信号と水平同期信号よりなるが、ここでは説明の便宜上、Tsync信号として図示した。一方、前記テレビ信号から分離された画像の輝度信号成分を便宜上DATA信号と表すが、同信号はシフトレジスタ1704に入力される。

【0159】

シフトレジスタ1704は、時系列的にシリアルに入力された前記DATA信号を、画像の1ラインごとにシリアル/パラレル変換するためのもので、前記制御回路1703より送られる制御信号Tsftに基づいて動作する。すなわち、制御信号Tsftは、シフトレジスタ1704のシフトクロックであると言い換えることもできる。シリアル/パラレル変換された画像1ライン分（電子放出素子n素子分の駆動データに相当する）のデータは、Id1乃至Idnのn個の信号として前記シフトレジスタ1704より出力される。

【0160】

ラインメモリ1705は、画像1ライン分のデータを必要時間の間だけ記憶するための記憶装置であり、制御回路1703より送られる制御信号Tmryにしたがって適宜Id1乃至Idnの内容を記憶する。記憶された内容は、I'd1乃至I'dnとして出力され、変調信号発生器1707に入力される。

【0161】

変調信号発生器1707は、前記画像データI'd1乃至I'dnの各々に応じて、電子放出素子1015の各々を適切に駆動変調するための信号源で、その出力信号は、端子Dy1乃至Dynを通じて表示パネル1701内の電子放出素子1015に印加される。

【0162】

図13を用いて説明したように、本発明に関わる表面伝導型放出素子は放出電流Ieに対して以下の基本特性を有している。すなわち、電子放出には明確な閾値電圧Vth（後述する実施例の表面伝導型放出素子では8[V]）があり、閾値Vth以上の電圧を印加されたときのみ電子放出が生じる。また、電子放出閾値Vth以上の電圧に対しては、図13のグラフのように電圧の変化に応じて放出電流Ieも変化する。

【0163】

このことから、本素子にパルス状の電圧を印加する場合、たとえば電子放出閾値Vth以下の電圧を印加しても電子放出は生じないが、電子放出閾値Vth以上の電圧を印加する場合には表面伝導型放出素子から電子ビームが出力される。その際、パルスの波高値Vmを変化させることにより出力電子ビームの強度を制御することが可能である。また、パルスの幅Pwを変化させることにより出力される電子ビームの電荷の総量を制御することが可能である。

【0164】

したがって、入力信号に応じて、電子放出素子を変調する方式としては、電圧変調方式、パルス幅変調方式等が採用できる。電圧変調方式を実施するに際しては、変調信号発生器1707として、一定長さの電圧パルスが発生し、入力されるデータに応じて適宜パルスの波高値を変調するような電圧変調方式の回路を用いることができる。また、パルス幅変調方式を実施するに際しては、変調信号発生器1707として、一定の波高値の電圧パルスが発生し、入力されるデータに応じて適宜電圧パルスの幅を変調するようなパルス幅変調方式の回路を用いることができる。シフトレジスタ1704やラインメモリ1705は、デジタル信号式のものでもアナログ信号式のものでも採用できる。すなわち、画像信号のシリアル/パラレル変換や記憶が所定の速度で行われればよいからである。

【0165】

デジタル信号式を用いる場合には、同期信号分離回路1706の出力信号DATAをデジ

10

20

30

40

50

タル信号化する必要がある。これには同期信号分離回路 1706 の出力部に A/D 変換器を設ければよい。これに関連してラインメモリ 115 の出力信号がデジタル信号かアナログ信号かにより、変調信号発生器に用いられる回路が若干異なったものとなる。

【0166】

すなわち、デジタル信号を用いた電圧変調方式の場合、変調信号発生器 1707 には、たとえば D/A 変換回路を用い、必要に応じて増幅回路などを付加する。パルス幅変調方式の場合、変調信号発生器 1707 には、たとえば高速の発振器および発振器の出力する波数を計数する計数器（カウンタ）および計数器の出力値と前記メモリの出力値を比較する比較器（コンパレータ）を組み合わせた回路を用いる。必要に応じて、比較器の出力するパルス幅変調された変調信号を電子放出素子の駆動電圧にまで電圧増幅するための増幅器を付加することもできる。

10

【0167】

アナログ信号を用いた電圧変調方式の場合、変調信号発生器 1707 には、たとえばオペアンプなどを用いた増幅回路を採用でき、必要に応じてシフトレベル回路などを付加することもできる。パルス幅変調方式の場合には、たとえば、電圧制御型発振回路（VCO）を採用でき、必要に応じて電子放出素子の駆動電圧まで電圧増幅するための増幅器を付加することもできる。

【0168】

このような構成をとりうる本発明を適用可能な画像表示装置においては、各電子放出素子に、容器外端子 $D \times 1$ 乃至 $D \times m$ 、 $D y 1$ 乃至 $D y n$ を介して電圧を印加することにより、電子放出が生じる。高圧端子 $H v$ を介してメタルバック 1019 あるいは透明電極（不図示）に高圧を印加し、電子ビームを加速する。加速された電子は、蛍光膜 1018 に衝突し、発光が生じて画像が形成される。

20

【0169】

ここで述べた画像表示装置の構成は、本発明を適用可能な画像形成装置の一例であり、本発明の思想に基づいて種々の変形が可能である。入力信号については NTSC 方式を挙げたが、入力信号はこれに限るものではなく、PAL、SECAM 方式などの他、これらより多数の走査線からなる TV 信号（MUSE 方式をはじめとする高品位 TV）方式をも採用できる。

【0170】

30

【実施例】

以下に実施例を挙げて、本発明の特徴であるスペーサ近傍のビームずれの補正方法について、さらに説明を加える。以下に述べる各実施例においては、マルチ電子ビーム源として、前述した、電極間の導電性微粒子膜に電子放出部を有するタイプの $N \times M$ 個（ $N = 3072$ ， $M = 1024$ ）の表面伝導型放出素子を、M本の行方向配線とN本の列方向配線とによりマトリクス配線（図2および図4参照）したマルチ電子ビーム源を用いた。

【0171】

（実施例1）

本実施例は、表面に導電部を設けた絶縁性スペーサを用いた場合に本発明を適用した例であり、図15と図16とを用いて説明する。図15は、本実施例を適用した画像装置のスペーサ近傍の断面図、図16は本実施例に用いたスペーサを示す。

40

【0172】

図15において、110は蛍光体とメタルバックを含むフェースプレート、111は電子源基板を含むリアプレート、112はスペーサ、113はスペーサ表面の導電部、114はスペーサ設置した素子駆動用配線部、115は第一近接素子駆動用配線部、116は第二近接素子駆動用配線部、121は第三近接素子駆動用配線部、117は第一近接素子、118は第二近接素子、122は第三近接素子、119は代表的な電子ビーム軌道、120は等電位線である。また、aはスペーサ設置配線における電子源基板からスペーサに形成された導電部上端までの高さを示す。

【0173】

50

本実施例において、フェースプレート 110 と電子源基板 111 間の距離は 3 mm とし、素子サイズは $850\text{ }\mu\text{m} \times 350\text{ }\mu\text{m}$ として、図 15 の配線部は $850\text{ }\mu\text{m}$ 周期で配置されている。また、第一近接素子駆動用配線部 115 と第二近接素子駆動用配線部 116 の電子源基板 111 からの高さは、各々 $200\text{ }\mu\text{m}$ 、 $100\text{ }\mu\text{m}$ とした。また、他の配線部上端までの距離は $60\text{ }\mu\text{m}$ とした。また、スペーサ 112 の表面に形成した導電部の高さは、 $740\text{ }\mu\text{m}$ として a の大きさを $800\text{ }\mu\text{m}$ とした。また、配線部の幅は、すべて $300\text{ }\mu\text{m}$ とした。

【0174】

ここで図 16 を用いて、導電部 113 の説明をする。図 16 において、112 はスペーサ、113 は導電部を示す。スペーサ 112 に 0.2 mm 厚の青板ガラスを用い、導電部 113 はスパッタ法を用いて Al を両側に $1\text{ }\mu\text{m}$ の厚みに形成した。このとき、Al を導電部側端部にも形成することにより、配線部との電氣的接続を取りやすくしている。

10

【0175】

また、配線部との電氣的接続とスペーサの固定は、PdO を主成分とするペースト材に、表面に Au めっきを施した粒状のガラスフィラーを分散させて形成した導電性ペースト（図示せず）を用いて実施した。さらに、第一近接素子駆動用配線部 115、第二近接素子駆動用配線部 116 はスクリーン印刷の工程をそれぞれ 10 回と 5 回追加実施することにより形成した。

【0176】

本発明の画像形成装置を 6 kV の加速電圧で駆動させたところスペーサ近傍においてもビームずれがなく高品位な画像を得ることが可能となった。

20

【0177】

（実施例 2）

図 17 を用いて、実施例 2 について説明する。図 17 において 141、142、143 は配線部上に配置した金属部であり、一括形成した配線部 114、115、116 とともに配線部を構成する。他は、実施例 1 と同じ構成とした。本実施例において、スペーサ 112 はアルミナよりなるスペーサを用いており、金属部 141、142、143 は厚さがそれぞれ $770\text{ }\mu\text{m}$ 、 $160\text{ }\mu\text{m}$ 、 $60\text{ }\mu\text{m}$ 、幅が $300\text{ }\mu\text{m}$ の 426 合金からなる棒状体を配線部に配置固定することにより形成した。

【0178】

30

なお、金属部の固定は、PdO を主成分とするペースト材に、表面に Au めっきを施した粒状のガラスフィラーを分散させて形成した導電性ペーストを用いて行った。また、本実施例において、フェースプレート 110 と電子源基板 111 間の距離は 3 mm とし、画素サイズは $850\text{ }\mu\text{m} \times 300\text{ }\mu\text{m}$ とした。

【0179】

本発明の画像形成装置を 10 kV の加速電圧で駆動させたところ、実施例 1 と同様、スペーサ近傍においてもビームずれがなく高品位な画像を得ることが可能となった。

【0180】

（実施例 3）

図 18 は、実施例 3 を説明するための図であり、スペーサ上に高抵抗膜 151 を形成した場合である。本実施例において、高抵抗膜 151 は、以下のようにして作製した。

40

【0181】

Ti および Al のターゲットを高周波電源で同時スパッタすることにより、Ti-Al 合金窒化膜を青板ガラスよりなるスペーサ 112 上に形成した。スパッタガスは Ar : N₂ が 1 : 2 の混合ガスで全圧力は 1 mTorr である。このとき、Ti および Al ターゲットに加える高周波電力を調整することにより、合金窒化膜の比抵抗を調整することが可能であり、本実施例において、高抵抗膜 151 の表面抵抗値は、 $8 \times 10^9\text{ }[\text{ } / \text{ }]$ とした。

【0182】

また、電極部はスクリーン印刷法により各々 $350\text{ }\mu\text{m}$ 幅に形成した。印刷用のペースト

50

は、A g、P b Oを主成分とするA gペーストを用いて作製した。このとき、形成後の中間層部の厚みは8 μ mであった。

【0183】

本実施例においては、フェースプレート110と電子源基板111間の距離は2mmとし、素子サイズは600 μ m \times 250 μ mとして、図18の配線部は600 μ m周期で配置されている。また、第一近接素子駆動用配線部115の電子源基板111からの高さは80 μ mとした。本実施例において、配線部の高さを変化させたのは第一近接素子駆動用配線部115のみであり、他の配線部上端までの距離は40 μ mとした。

【0184】

また、スペーサ112の表面に形成した導電部の高さは、250 μ mとしaの大きさは300 μ mとした。また、本実施例では、フェースプレート110側にも、同様の導電部113を設けている。これにより、フェースプレート110と高抵抗膜151との電氣的接続を行っている。なお、第一近接素子駆動用配線部115は他の配線部と同様に50 μ mの配線を形成後、ディスペンサを用いて、PdOを主成分とするペースト材に、表面にAuめっきを施した粒状のガラスフィラーを分散させて形成した導電性ペーストを塗布し焼成して、他の配線部と高さが異ならせた。

【0185】

本発明の画像形成装置を4.5kVの加速電圧で駆動させたところ、実施例1同様、スペーサ近傍においてもビームずれがなく高品位な画像を得ることが可能となった。

【0186】

(実施例4)

本実施例では、前述した図2に示すスペーサ1020を配置した表示パネルを作製した。以下、図2および図6を用いて詳述する。まず、あらかじめ基板上に行方向配線電極1013、列方向配線電極1014、電極間絶縁層(不図示)、および表面伝導型放出素子の素子電極と導電性薄膜を形成した基板1011を、リアプレート1015に固定した。

【0187】

次に、ソーダライムガラスからなる絶縁性部材1020aの表面のうち、気密容器内に露出する4面に後述の高抵抗膜1020bを成膜し、当接面に導電膜1020cを成膜したスペーサ1020(高さ5[mm]、板厚200 [μ m]、長さ20mm)を基板1011の行方向配線1013上に等間隔で、行方向配線1013と平行に固定した。

【0188】

その後、基板1011の5mm上方に、内面に蛍光膜1018とメタルバック1019が付設されたフェースプレート1017を、側壁1016を介し配置し、リアプレート1015、フェースプレート1017、側壁1016およびスペーサ1020の各接合部を固定した。基板1011とリアプレート1015の接合部、リアプレート1015と側壁1016の接合部、およびフェースプレート1017と10側壁1016の接合部は、フリットガラス(不図示)を塗布し、大気中で400乃至500で10分以上焼成することで封着した。

【0189】

また、スペーサ1020は、基板1011側では行方向配線1013(線幅300 [μ m])上に、フェースプレート1017側ではメタルバック1019面上に、導電性のフィラーあるいは金属等の導電材を混合した導電性フリットガラス(不図示)を介して配置し、上記気密容器の封着と同時に、大気中で400乃至500で10分以上焼成することで、接着しかつ電氣的な接続も行った。

【0190】

なお、本実施例においては、蛍光膜1018は、図19に示すように、各色蛍光体21aが列方向(Y方向)の延びるストライプ形状を採用し、黒色の導電体21bは各色蛍光体(R, G, B)21a間だけでなく、Y方向の各画素間をも分離するように配置された蛍光膜が用いられ、スペーサ1020は、行方向(X方向)に平行な黒色の導電体21b領域(線幅300 [μ m])内にメタルバック1019を介して配置された。

【0191】

また、前述の封着を行う際には、各色蛍光体21aと基板1011上に配置された各素子とを対応させなくてはならないため、リアプレート1015、フェースプレート1017およびスペーサ1020は十分な位置合わせを行った。

【0192】

以上のようにして完成した気密容器内を排気管（不図示）を通じ真空ポンプにて排気し、十分な真空度に達した後、容器外端子Dx1～DxmとDy1～Dy nを通じ、行方向配線電極1013および列方向配線電極1014を介して各素子に給電して前述の通電フォーミング処理と通電活性化処理を行うことによりマルチ電子ビーム源を製造した。

【0193】

次に、 10^{-6} [Torr] 程度の真空度で、不図示の排気管をガスバーナーで熱することで溶着し外囲器（気密容器）の封止を行った。最後に、封止後の真空度を維持するために、ゲッター処理を行った。

【0194】

以上のように完成した、図2および図6に示されるような表示パネルを用いた画像表示装置において、各冷陰極素子（表面伝導型放出素子）1012には、容器外端子Dx1～Dxm、Dy1～Dy nを通じ、走査信号および変調信号を不図示の信号発生手段によりそれぞれ印加することにより電子を放出させ、メタルバック1019には、高圧端子Hvを通じて高圧を印加することにより放出電子ビームを加速し、蛍光膜1018に電子を衝突させ、各色蛍光体21a（図19のR、G、B）を励起・発光させることで画像を表示した。

【0195】

なお、高圧端子Hvへの印加電圧Vaは3 [kV] 乃至10 [kV]、各配線1013、1014間への印加電圧Vfは14 [V] とした。

【0196】

このとき、スペーサ1020に近い位置にある冷陰極素子1012からの放出電子による発光スポットも含め、2次元状に等間隔の発光スポット列が形成され、鮮明で色再現性のよいカラー画像表示ができた。このことは、スペーサ1020を設置しても電子軌道に悪影響を及ぼすような電界の乱れは発生しなかったことを示している。

【0197】

（その他の実施例）

また、本発明は、SCE以外の冷陰極型電子放出素子のうち、いずれの電子放出素子に対しても適用できる。具体例としては、特開昭63-274047号公報に記載されたような対向する一対の電極を、電子源を成す基板面に沿って構成した電界放出型の電子放出素子がある。

【0198】

また、本発明は、単純マトリクス型以外の電子源を用いた画像形成装置に対しても適用できる。たとえば、特開平2-257551号公報等に記載されたような制御電極を用いてSCEの選択を行う画像形成装置において、電子源と制御電極間等に上記のような支持部材を用いた場合である。

【0199】

また、本発明の思想によれば、表示用として好適な画像形成装置に限るものでなく、感光性ドラムと発光ダイオード等で構成された光プリンタの発光ダイオード等の代替の発光源として、上述の画像形成装置を用いることもできる。またこの際、上述のm本の行方向配線とn本の列方向配線を、適宜選択することで、ライン状発光源だけでなく、2次元状の発光源としても応用できる。

【0200】

また、本発明の思想によれば、たとえば電子顕微鏡等のように、電子源からの放出電子の被照射部材が、画像形成部材以外の部材である場合についても、本発明は適用できる。したがって、本発明は被照射部材を特定しない電子線発生装置としての形態もとる得る。

10

20

30

40

50

【 0 2 0 1 】

【 発明の効果 】

以上のように本発明における画像表示装置においては、スペーサ近傍の配線高の高さを最適値に変えることにより、スペーサ帯電により乱れる電子軌道を補正し、フェースプレートの適正な位置にスポットを形成することが可能となる。この結果、ゆらぎのない高い品位の画像装置の提供が可能となる。

【 0 2 0 2 】

また、電子線被照射体は特定せず、マルチ平面電子源を成す電子線発生装置においても同様の効果を発揮できる。

【 図面の簡単な説明 】

10

【 図 1 】 本発明と従来例の電子線発生装置の断面図である。

【 図 2 】 本発明の実施例および実施形態の画像表示装置の表示パネルの一部を切り欠いて示した斜視図である。

【 図 3 】 本発明の実施例および実施形態の表示パネルのフェースプレートの蛍光体配列を例示した平面図である。

【 図 4 】 本発明の実施例および実施形態のマルチ電子ビーム源の基板の平面図である。

【 図 5 】 本発明の実施例および実施形態のマルチ電子ビーム源の基板の一部断面図である。

【 図 6 】 本発明の実施例および実施形態の表示パネル（図 2）の A - A' 断面図である。

【 図 7 】 本発明の実施例および実施形態の平面型の表面伝導型放出素子の平面図および断面図である。

20

【 図 8 】 本発明の実施例および実施形態の平面型の表面伝導型放出素子の製造工程を示す断面図である。

【 図 9 】 通電フォーミング処理の際の印加電圧波形である。

【 図 10 】 通電活性化処理の際の印加電圧波形及び放出電流 I_e の変化を示す図である。

【 図 11 】 本発明の実施例および実施形態の垂直型の表面伝導型放出素子の断面図である。

【 図 12 】 本発明の実施例および実施形態の垂直型の表面伝導型放出素子の製造工程を示す断面図である。

【 図 13 】 本発明の実施例および実施形態の表面伝導型放出素子の典型的な特性を示すグラフである。

30

【 図 14 】 本発明の実施例の画像表示装置の駆動回路の概略構成を示すブロック図である。

【 図 15 】 本発明の実施例 1 に示すの画像形成装置の断面図である。

【 図 16 】 本発明の実施例 1 に示すの画像形成装置に用いるスペーサの説明図である。

【 図 17 】 本発明の実施例 2 に示すの画像形成装置の断面図である。

【 図 18 】 本発明の実施例 3 に示すの画像形成装置の断面図である。

【 図 19 】 蛍光体の他の構成例を示す図である。

【 図 20 】 従来技術の表面伝導型放出素子の一例である

【 図 21 】 従来技術の F E 型素子の一例である

40

【 図 22 】 従来技術の M I M 型素子の一例である

【 図 23 】 従来技術の画像表示装置の表示パネルの一部を切り欠いて示した斜視図である。

【 符号の説明 】

1 1 0 , 1 0 1 7 , 3 1 1 7 フェースプレート

1 1 1 リアプレート

1 0 0 1 , 1 0 1 1 , 1 1 0 1 , 3 0 1 0 , 3 0 2 0 , 3 1 1 1 基板

1 1 2 , 1 0 2 0 , 3 1 2 0 スペーサ

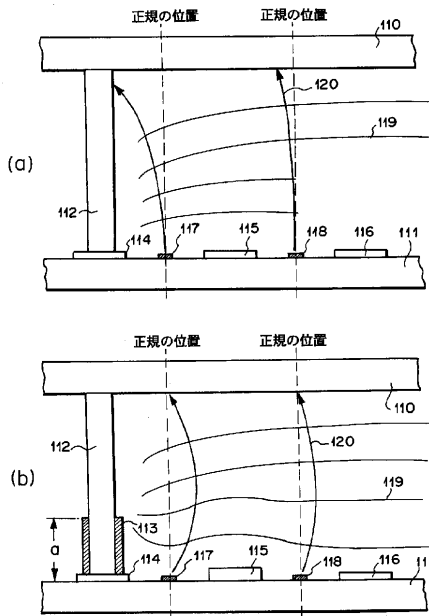
1 1 3 導電部

1 1 4 スペーサ設置した素子駆動用配線部

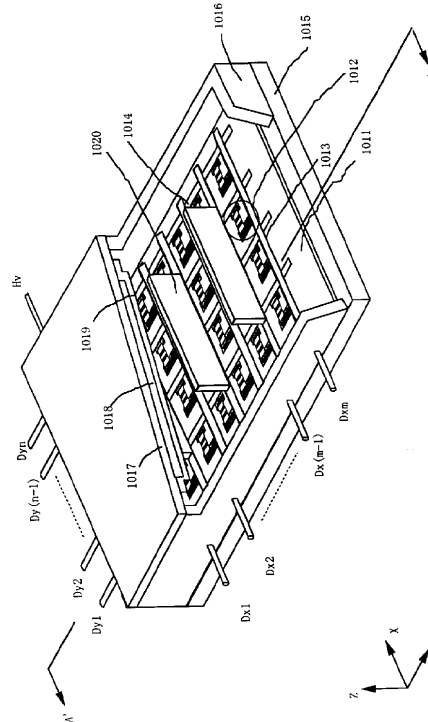
50

1 1 5	第一近接素子駆動用配線部	
1 1 6	第二近接素子駆動用配線部	
1 2 1	第三近接素子駆動用配線部	
1 1 7	第一近接素子	
1 1 8	第二近接素子	
1 2 2	第三近接素子	
1 1 9	電子ビーム軌道	
1 2 0	等電位線	
1 0 1 0	黒色導電材	
1 0 1 2	電子放出素子	10
1 0 1 3 , 3 1 1 3	X方向配線	
1 0 1 4 , 3 1 1 4	Y方向配線	
1 0 1 6	側壁	
1 0 1 8	蛍光体	
1 1 1 0 , 1 1 1 2	電源	
1 1 1 1 , 1 1 1 6	電流計	
1 1 1 3 、 1 2 1 3	薄膜	
1 0 2 0 a	絶縁性部材	
1 0 2 0 b	高抵抗膜	
1 0 2 0 c	導電膜	20
1 7 0 1	表示パネル	
1 7 0 2	走査回路	
1 7 0 3	制御回路	
1 7 0 4	シフトレジスタ	
1 7 0 5	ラインメモリ	
1 7 0 6	同期信号分離回路	
1 7 0 7	変調信号発生器	
1 1 0 2 、 1 1 0 3 、 1 2 0 2 、 1 2 0 3	素子電極	
1 1 0 4 、 1 2 0 4 、 3 0 0 4	導電性薄膜	
1 1 0 5 、 1 2 0 5 、 3 0 0 5	電子放出部	30

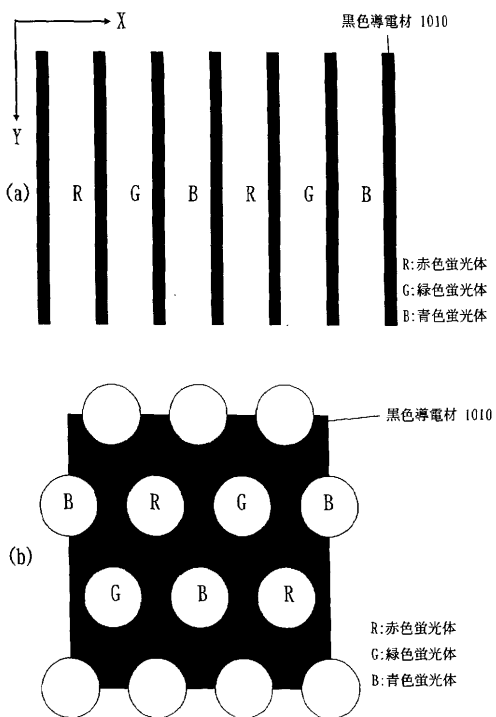
【図 1】



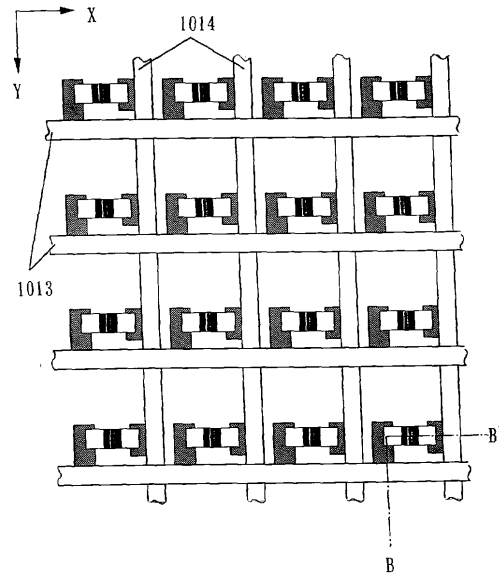
【図 2】



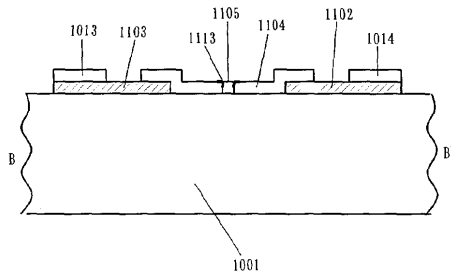
【図 3】



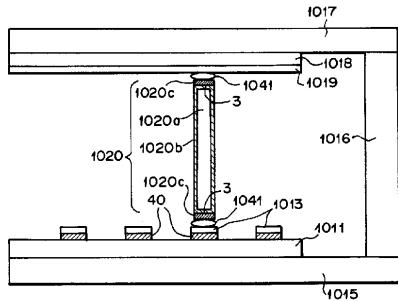
【図 4】



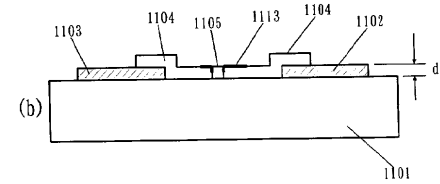
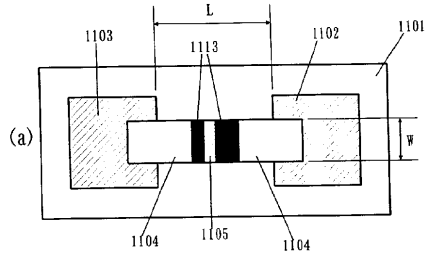
【図 5】



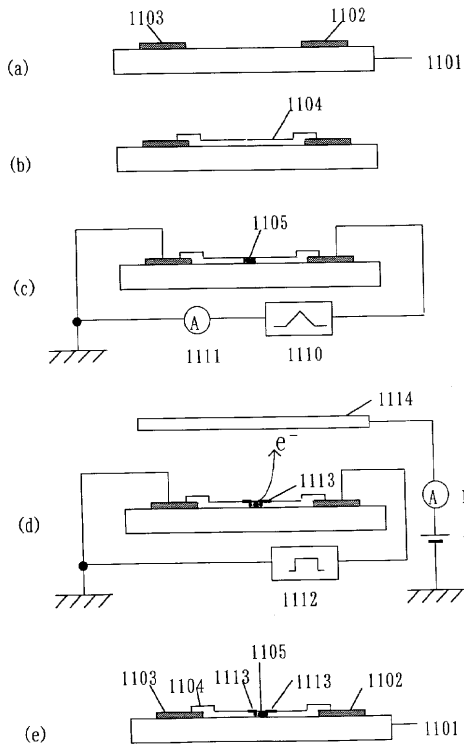
【図 6】



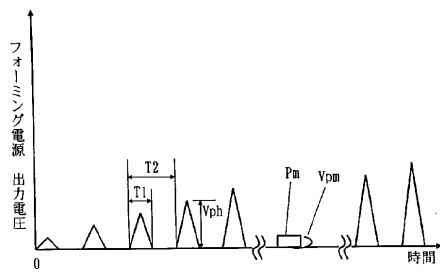
【図 7】



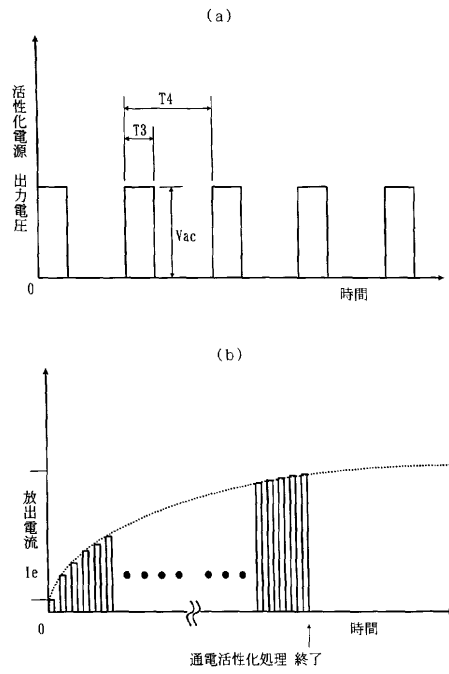
【図 8】



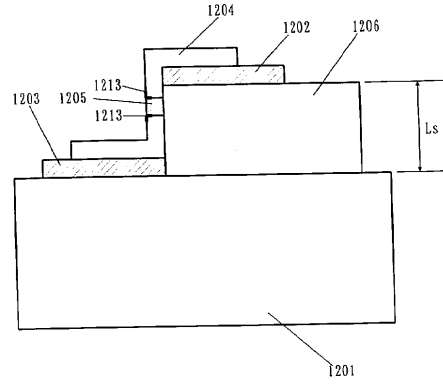
【図 9】



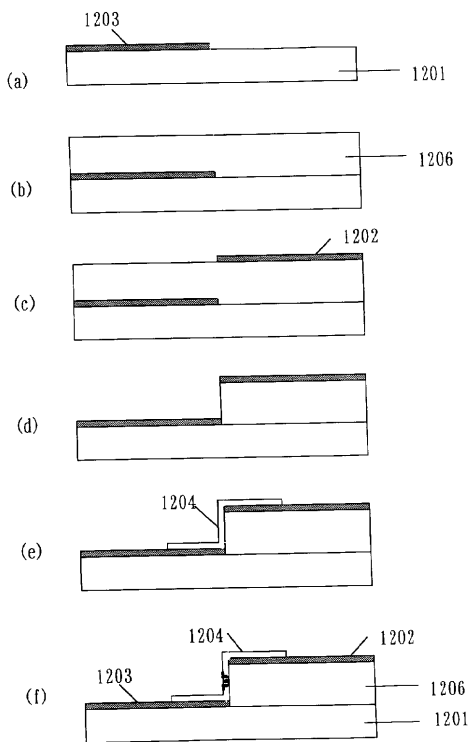
【図 10】



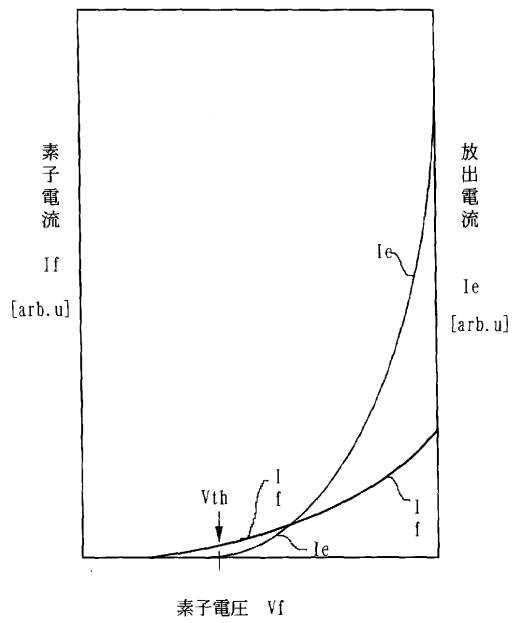
【図 11】



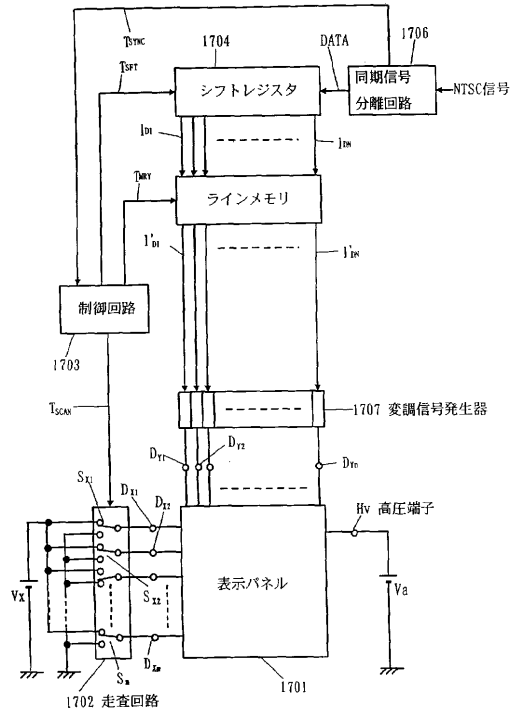
【図 12】



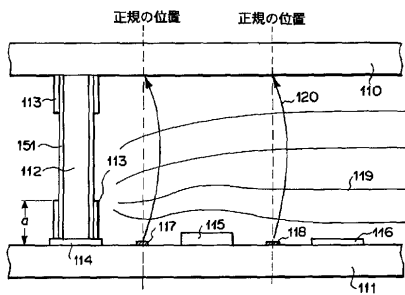
【図 13】



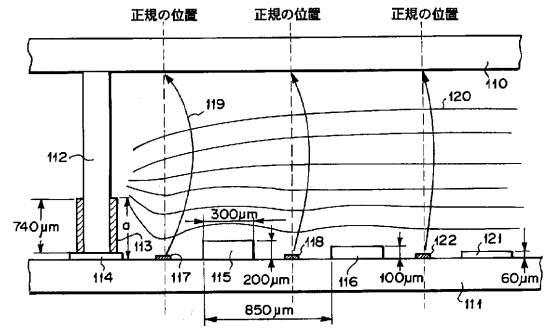
【図 14】



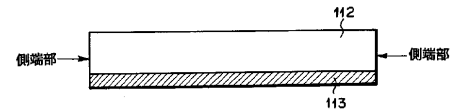
【図 18】



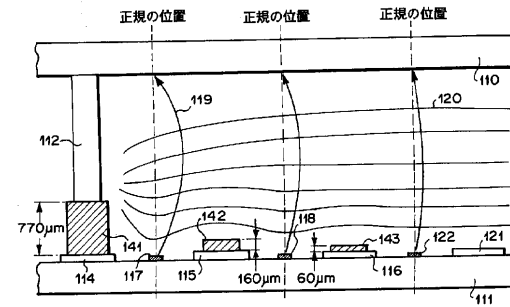
【図 15】



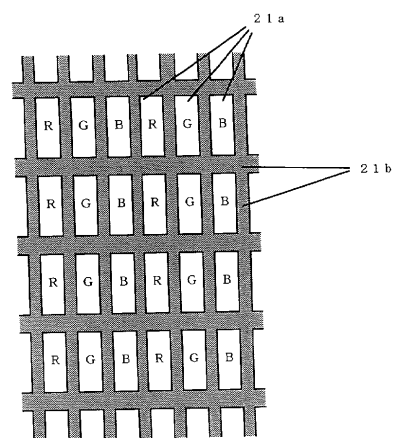
【図 16】



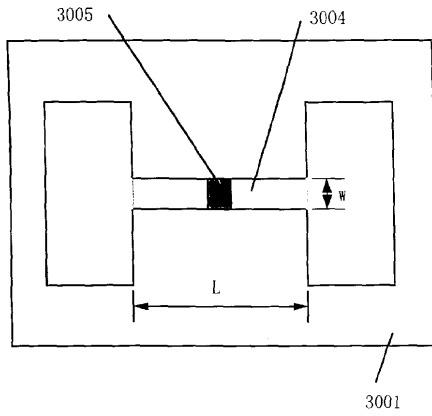
【図 17】



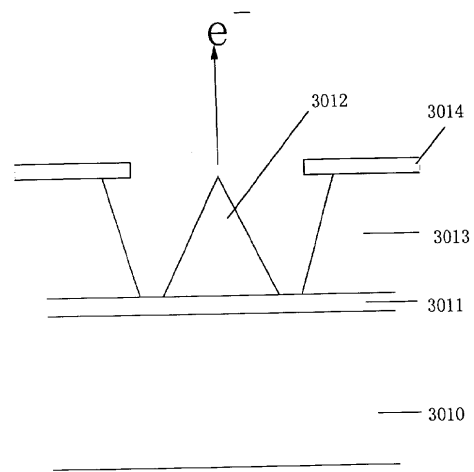
【図 19】



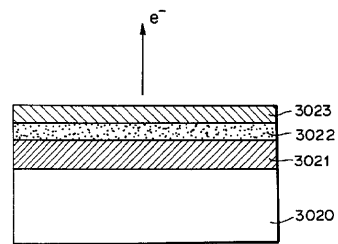
【図 20】



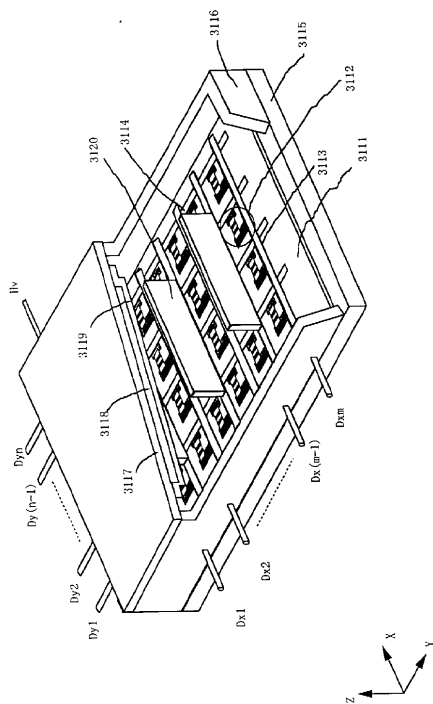
【図 21】



【図 22】



【図 23】



フロントページの続き

審査官 山口 剛

- (56)参考文献 特開平 0 8 - 0 0 7 8 0 7 (J P , A)
特開平 0 8 - 3 1 5 7 2 3 (J P , A)
特開平 0 9 - 0 2 2 6 4 9 (J P , A)
特開平 1 0 - 3 0 2 6 8 4 (J P , A)
特開平 1 0 - 3 3 4 8 3 3 (J P , A)
特開平 1 0 - 3 3 4 8 3 4 (J P , A)
特開平 1 0 - 3 3 4 8 3 7 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)

H01J 31/12

H01J 29/04

H01J 1/30- 1/316

H01J 29/87