

POLSKA
RZECZPOSPOLITA
LUDOWA



URZĄD
PATENTOWY
PRL

OPIS PATENTOWY

90192

Patent dodatkowy
do patentu _____

Zgłoszono: 27.02.74 (P. 169124)

Pierwszeństwo: _____

Zgłoszenie ogłoszono: 01.09.75

Opis patentowy opublikowano: 30.07.1977

MKP H03k 5/20

Int. Cl.² H03K 5/20

Twórcy wynalazku: Ryszard Misiak, Zygmunt Sawicki

Uprawniony z patentu: Instytut Maszyn Matematycznych, Warszawa (Polska)

Detektor amplitudy

Dziedzina techniki. Przedmiotem wynalazku jest detektor amplitudy przeznaczony do wykrywania sygnałów odczytywanych z komórek pamięci wykonanej na cienkich cylindrycznych warstwach magnetycznych, który umożliwia kontrolę prawidłowości działania tych komórek jest również odczytywanie informacji bezpośrednio z pamięci.

Stan techniki. Podczas badania komórek pamięci wykonanych na cienkich cylindrycznych warstwach magnetycznych, nazywanej niekiedy pamięcią drutową, odczytuje się pochodzące z tych komórek użyteczne sygnały bipolarne o kształcie dzwonowym, których czas trwania u podstawy wynosi zwykle kilkadziesiąt nanosekund a amplituda około 5 mV, przy czym w otoczeniu tych sygnałów występują sygnały zakłócające, których amplitudy niekiedy wielokrotnie przekraczają amplitudy odczytywanych użytecznych sygnałów. Do prawidłowego odczytywania użytecznych sygnałów w urządzeniach pomiarowych stosuje się detektory, w których amplitudę użytecznego sygnału porównuje się zwykle z amplitudą ustalonego uprzednio sygnału lub z wielkością wcześniej zadanego napięcia, nazywanego również napięciem progowym. W urządzeniu pomiarowym, detektor amplitudy przeznaczony do odczytywania sygnałów z cienkich warstw magnetycznych powinien odróżnić użyteczne sygnały od sygnałów zakłócających nawet w przypadku, gdy polaryzacja sygnałów zakłócających jest zgodna z polaryzacją użytecznego sygnału a amplitudy są większe od napięcia progowego.

Najczęściej do tych celów stosuje się komparatory złożone z układu dwóch symetrycznych wzmacniaczy szerokopasmowych, przy czym do jednoimiennych zacisków wejściowych obydwóch wzmacniaczy doprowadza się jednocześnie odczytane użyteczne sygnały a do pozostałych doprowadzane jest regulowane napięcie progowe. W tym układzie jeden wzmacniacz wzmacnia sygnały dodatnie a drugi ujemne. Wybieranie sygnałów użytecznych spośród napięć zakłócających jest dokonywane za pomocą próbkowania napięciem progowym w czasie, w którym spodziewane jest występowanie sygnału użytecznego a sprawdzanie jego znaku następuje przez porównanie ze znakiem wcześniej ustalonym na podstawie zapisu poprzedzającego odczyt.

W innym znanym rozwiązaniu detektora amplitudy stosuje się liniowy wzmacniacz wstępny, w którym na podstawie wcześniej ustalonej informacji o polaryzacji sygnału, dokonywane jest odwracanie i próbkowanie odczytanego użytecznego sygnału a następnie sygnał ten jest doprowadzany na wejście komparatora. W celu wyeliminowania zakłóceń, próbkowanie jest dokonywane impulsem węższym od odczytanego sygnału użytecz-

nego występującym w czasie trwania wierzchołka sygnału użytecznego, przy czym dokładne ustawienie impulsu próbkującego następuje wiele trudności i zwykle impuls próbkujący trafia w jedno ze zboczy sygnału użytecznego, co zmniejsza czułość układu i przy dużych amplitudach sygnałów zakłócających nie zabezpiecza przed przedostawaniem się ich na wyjście detektora.

Znany jest również układ zawierający komparator złożony z dwóch symetrycznych wzmacniaczy szerokopasmowych, o wspólnym wyjściu do którego dołączone jest informacyjne wejście D przerzutnika typu D. W tym układzie odczytany sygnał użyteczny jest wzmacniany we wzmacniaczach i doprowadzany na informacyjne wejście D przerzutnika typu D a impuls próbkujący jest doprowadzany na wpisujące wejście T przy czym czas doprowadzania impulsu próbkującego jest tak dobrany, że narastające jego zbocze występuje podczas trwania wierzchołka użytecznego odczytanego sygnału. Wielokrotne trafienie zboczem impulsu próbkującego w wierzchołek szpilkowego impulsu sygnału użytecznego wymaga bardzo dużej stabilności położenia obydwóch impulsów, co nie zawsze jest osiągalne, wskutek czego układ ten wprowadza zniekształcenia.

Żaden ze znanych układów nie filtruje zakłóceń występujących w czasie trwania impulsu próbkującego, które mogą powstać na skutek przesłuchu pomiędzy liniami bitowymi i liniami słów w pamięci lub wskutek powstania przerwy w obwodzie bitowym powodującej jego desymetryzację.

Istota wynalazku. Istotą wynalazku stanowi detektor amplitudy złożony z symetrycznego układu komparatora zawierającego dwa jednakowe szerokopasmowe wzmacniacze różnicowe oraz z symetrycznego układu filtru cyfrowego i układu pamięci, który w układzie filtru cyfrowego zawiera dwa jednakowe przerzutniki typu D, z których każdy jest zaopatrzony przynajmniej w trzy wejścia, zerujące zanegowane wejście R, informacyjne D i wpisujące zboczem wejście T oraz w dwa wyjścia, bezpośrednie i negujące a poza tym w układ filtru cyfrowego są włączone dwie jednakowe bramki iloczynowe z których każda jest zaopatrzona w trzy wejścia, przy czym wyjścia różnicowych wzmacniaczy są dołączone do wpisujących wejść T przerzutników a do informacyjnych wejść D i zerujących zanegowanych wejść R jest dołączone źródło impulsów próbkujących natomiast bezpośrednio wyjścia przerzutników są połączone z drugimi wejściami bramek a negujące z trzecimi wejściami tych bramek a do pierwszego wejścia jednej z bramek doprowadza się sygnał logiczne zero, gdy w tym samym czasie do pierwszego wejścia drugiej bramki doprowadza się sygnał jedynki logicznej lub odwrotnie, co umożliwia sprawdzenie polaryzacji odczytywanych sygnałów.

Zalety wynalazku. Przez doprowadzenie sygnałów z wyjść różnicowych wzmacniaczy na wpisujące zboczem wejścia T a impulsów próbkujących na informacyjne wejścia D przerzutników typu D uzyskuje się detektor o stosunkowo dużej czułości, gdyż szerokość odczytanego użytecznego sygnału niezbędna do wprowadzenia informacji do przerzutnika jest zawężona do czasu narastania sygnału odczytu to znaczy do czasu osiągnięcia wartości progu zadziałania przerzutnika przy czym zmiana położenia wierzchołka sygnału odczytu w przedziale czasu wyznaczonym szerokością impulsu próbkującego nie ma wpływu na czułość i poprawność działania detektora, a przez przeciwsobne dołączenie negujących wyjść przerzutników P_1 i P_2 do wejść bramek I_1 i I_2 wykrywane jest pojawienie się fałszywych sygnałów, które mogą wystąpić podczas próbkowania.

Informacja uzyskiwana na wyjściu bramek może podlegać dalszemu przetwarzaniu logicznemu na przykład sumowaniu, iloczynowaniu lub pamiętaniu w celu uzyskania informacji czy odczytany sygnał był większy od napięcia progowego, przy czym po zakończeniu próbkowania informacja ta może być wykorzystana do wydania oceny o badanej komórce pamięci. Ponadto po dołączeniu pierwszych wejść obu bramek do stałego napięcia odpowiadającego jedynce logicznej układ może być wykorzystany bezpośrednio do czytania z pamięci informacji zero—jedynekowych reprezentowanych przez bipolarne lub jednopolarne sygnały napięciowe.

Przykład wykonania wynalazku. Przedmiot wynalazku jest przedstawiony w przykładzie wykonania na rysunku, na którym przedstawiono logiczny układ detektora w postaci blokowej. Do wejść dwóch różnicowych wzmacniaczy W_1 i W_2 doprowadzane są odczytane, użyteczne sygnały U_{we} i napięcie odniesienia U_0 . Wyjścia wzmacniaczy W_1 i W_2 są dołączone do wpisujących wejść T przerzutników P_1 i P_2 a do informacyjnych wejść D i zerujących zanegowanych wejść R przerzutników P_1 i P_2 jest doprowadzany impuls próbkujący. Bezpośrednio wyjścia przerzutników P_1 i P_2 są dołączone do drugich wejść 2 iloczynowych bramek I_1 i I_2 natomiast negujące wyjścia przerzutników P_1 i P_2 są przeciwsobnie dołączone do trzecich wejść 3 bramek I_1 i I_2 .

Działanie układu. W przypadku wykorzystania układu do badania komórek pamięci wykonanej na cienkich warstwach magnetycznych do pierwszych wejść 1 bramek I_1 i I_2 doprowadza się na przemian sygnały logicznego zera i jedynki w celu sprawdzenia znaku odczytanego sygnału. W tym przypadku wyjścia bramek I_1 i I_2 przez bramkę S_1 sumy i bramkę I_3 iloczynu sterują przerzutnikiem P_3 . Natomiast w przypadku wykorzystania układu według wynalazku do czytania sygnałów bipolarnych lub jednopolarnych bezpośrednio z pamięci, należy postępować stosownie do konwencji przyjętej podczas zapisu sygnału w pamięci. W przypadku konwencji, w której jedynce logicznej odpowiada pojawienie się sygnału a zeru logicznemu brak sygnału w określonym odstępie czasu, do wejść 1 obydwóch bramek I_1 i I_2 należy doprowadzić stałe napięcie o poziomie odpowiadają-

cym jedynce logicznej, a przerzutnik P_3 jest wtedy jednym z ogniw rejestru wyjściowego z pamięci. W przypadku konwencji, w której jedynce logicznej odpowiada sygnał o dodatniej polaryzacji a zeru logicznemu odpowiada sygnał o polaryzacji ujemnej do wejść 1 obydwóch bramek I_1 i I_2 doprowadza się stałe napięcie o poziomie odpowiadającym jedynce logicznej, natomiast wyjścia bramek I_1 i I_3 bezpośrednio łączy się z wejściami przerzutnika P_3 , który w tym przypadku jest również jednym z ogniw rejestru wyjściowego pamięci.

Zastrzeżenie patentowe

Detektor amplitudy przeznaczony do wykrywania sygnałów odczytanych z komórek pamięci wykonanej na cienkich cylindrycznych warstwach magnetycznych albo do odczytywania informacji bezpośrednio z pamięci, złożony z symetrycznego układu komparatora zawierającego dwa jednakowe wzmacniacze różnicowe oraz z symetrycznego układu filtru cyfrowego i układu pamięci, z nawiązką tym, że w układzie filtru cyfrowego zawiera dwa jednakowe przerzutniki (P_1 i P_2) typu D, z których każdy jest zaopatrzony przynajmniej w trzy wejścia: zerujące zanegowane wejście (R) informacyjne (D) i wpisujące zboczem wejście (T) oraz w dwa wyjścia, bezpośrednie i negujące, a poza tym w układ filtru cyfrowego są włączone dwie jednakowe bramki (I_1 i I_2) iloczynowe, z których każda jest zaopatrzona w trzy wejścia, przy czym wyjścia różnicowych wzmacniaczy (W_1 i W_2) są dołączone do wpisujących wejść (T) przerzutników (P_1 i P_2) a do informacyjnych wejść (D) i zerujących zanegowanych wejść (R) jest dołączone źródło impulsów próbkujących natomiast bezpośrednie wyjścia przerzutników (P_1 i P_2) są połączone z drugimi wejściami (2) bramek (I_1 i I_2) a negujące z trzecimi wejściami (3) tych bramek a do pierwszych wejść (1) bramek (I_1 i I_2) doprowadza się jednocześnie sygnały logiczne zero i jedynkę logiczną dla sprawdzenia polaryzacji odczytanych sygnałów.

