

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2025 年 1 月 2 日 (02.01.2025)



(10) 国际公布号
WO 2025/002282 A1

(51) 国际专利分类号:
G06F 3/14 (2006.01) **G06F 3/147** (2006.01)

(21) 国际申请号: PCT/CN2024/102106

(22) 国际申请日: 2024 年 6 月 27 日 (27.06.2024)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
202310801369.1 2023年6月30日 (30.06.2023) CN

(71) 申请人: 维沃移动通信有限公司(VIVO MOBILE COMMUNICATION CO., LTD.) [CN/CN]; 中国广东省东莞市长安镇维沃路 1 号, Guangdong 523863 (CN)。

(72) 发明人: 曹凯(CAO, Kai); 中国广东省东莞市长安镇维沃路1号, Guangdong 523863 (CN)。

(74) 代理人: 北京润泽恒知识产权代理有限公司(BEIJING RUN ZEHENG INTELLECTUAL PROPERTY LAW FIRM); 中国北京市海淀区中关村南大街甲 18 号北京国际 C 座 6 层606, Beijing 100081 (CN)。

(81) 指定国(除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MU, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW。

(54) Title: DATA PROCESSING METHOD, APPARATUS AND SYSTEM, AND ELECTRONIC DEVICE

(54) 发明名称: 数据处理方法、装置、系统和电子设备

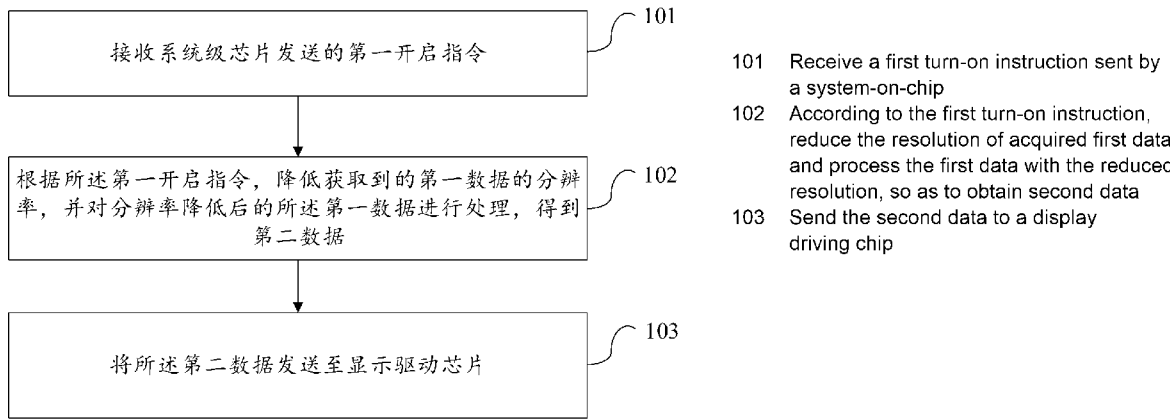


图 1

(57) Abstract: The present application belongs to the technical field of communication application. Disclosed are a data processing method, apparatus and system, and an electronic device. The method of the present application comprises: receiving a first turn-on instruction sent by a system-on-chip; according to the first turn-on instruction, reducing the resolution of acquired first data, and processing the first data with the reduced resolution, so as to obtain second data; and sending the second data to a display driving chip, wherein the first data is image data sent by the system-on-chip, the resolution of the first data is greater than or equal to a first threshold value, and the resolution of the second data is less than the first threshold value.

(57) 摘要: 本申请公开了一种数据处理方法、装置、系统和电子设备, 属于通信应用的技术领域。本申请的方法包括: 接收系统级芯片发送的第一开启指令; 根据所述第一开启指令, 降低获取到的第一数据的分辨率, 并对分辨率降低后的所述第一数据进行处理, 得到第二数据; 将所述第二数据发送至显示驱动芯片; 其中, 所述第一数据是所述系统级芯片发送的图像数据, 所述第一数据的分辨率大于或等于第一阈值; 所述第二数据的分辨率小于所述第一阈值。

(84) 指定国(除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告(条约第21条(3))。

数据处理方法、装置、系统和电子设备

本申请要求在 2023 年 6 月 30 日提交中国专利局、申请号为 202310801369.1、
名称为“数据处理方法、装置、系统和电子设备”的中国专利申请的优先权，其全
5 部内容通过引用结合在本申请中。

技术领域

本申请属于通信应用的技术领域，具体涉及一种数据处理方法、装置、系统和
电子设备。

10

背景技术

目前，独立显示芯片（简称独显芯片）对图像数据的处理如插帧，能够支持将
低帧游戏/视频源插帧到高帧率，让用户获得更流畅的视觉体验；且，系统芯片（System
on Chip, SoC）通过提升，能够支持显示处理器（Display Process Unit, DPU）放大
15 功能，可以将全高清（Full High Definition, FHD）的游戏/视频源放大到宽四高清（Wide
Quad High Definition, WQHD）分辨率，获得更清晰的显示效果。

然而，独显芯片仅能够针对 SoC 输出的低分辨率图像数据的插帧等处理，无法
与提升的 SoC 适用，降低了显示质量。

20 发明内容

本申请实施例的目的是提供一种数据处理方法、装置、系统和电子设备，解决
了现有独显芯片与提升的 SoC 无法适用而影响显示质量的问题。

第一方面，本申请实施例提供了一种数据处理方法，包括：

接收系统级芯片发送的第一开启指令；

25 根据所述第一开启指令，降低获取到的第一数据的分辨率，并对分辨率降低后
的所述第一数据进行处理，得到第二数据；

将所述第二数据发送至显示驱动芯片；

其中，所述第一数据是所述系统级芯片发送的图像数据，所述第一数据的分辨
率大于或等于第一阈值；所述第二数据的分辨率小于所述第一阈值。

30 第二方面，本申请实施例提供了一种数据处理方法，包括：

接收系统级芯片发送的第二开启指令；

根据所述第二开启指令，在获取到独立显示芯片发送的第二数据的情况下，增
大所述第二数据的分辨率，得到第三数据；

35 其中，所述第三数据的分辨率等于第一数据的分辨率，所述第一数据是所述系
统级芯片发送的图像数据。

第三方面，本申请实施例提供了一种数据处理方法，包括：

向显示驱动芯片发送第二开启指令；

在发送所述第二开启指令之后，向独立显示芯片发送第一开启指令；

其中，所述第一开启指令用于指示所述独立显示芯片降低所述系统级芯片发送
5 的第一数据的分辨率后通过处理得到第二数据；所述第二开启指令用于指示所述显示驱动芯片增大所述第二数据的分辨率得到第三数据；

所述第一数据的分辨率大于或等于第一阈值；所述第二数据的分辨率小于所述第一阈值；所述第三数据的分辨率等于所述第一数据的分辨率。

第四方面，本申请实施例提供了一种数据处理装置，包括：

10 第一接收模块，用于接收系统级芯片发送的第一开启指令；

第一处理模块，用于根据所述第一开启指令，降低获取到的第一数据的分辨率，并对分辨率降低后的所述第一数据进行处理，得到第二数据；

第一发送模块，用于将所述第二数据发送至显示驱动芯片；

其中，所述第一数据是所述系统级芯片发送的图像数据，所述第一数据的分辨率
15 率大于或等于第一阈值；所述第二数据的分辨率小于所述第一阈值。

第五方面，本申请实施例提供了一种数据处理装置，包括：

第二接收模块，用于接收系统级芯片发送的第二开启指令；

第二处理模块，用于根据所述第二开启指令，在获取到独立显示芯片发送的第二数据的情况下，增大所述第二数据的分辨率，得到第三数据；

20 其中，所述第三数据的分辨率等于第一数据的分辨率，所述第一数据是所述系统级芯片发送的图像数据。

第六方面，本申请实施例提供了一种数据处理装置，包括：

第二发送模块，用于向显示驱动芯片发送第二开启指令，并在发送所述第二开启指令之后，向独立显示芯片发送第一开启指令；

25 其中，所述第一开启指令用于指示所述独立显示芯片降低所述系统级芯片发送的第一数据的分辨率后通过处理得到第二数据；所述第二开启指令用于指示所述显示驱动芯片增大所述第二数据的分辨率得到第三数据；

所述第一数据的分辨率大于或等于第一阈值；所述第二数据的分辨率小于所述第一阈值；所述第三数据的分辨率等于所述第一数据的分辨率。

30 第七方面，本申请实施例提供了一种数据处理系统，包括独立显示芯片、显示驱动芯片和系统级芯片；

所述系统级芯片用于：向所述显示驱动芯片发送第二开启指令，并在发送所述第二开启指令之后，向所述独立显示芯片发送第一开启指令；

35 所述独立显示芯片用于：接收所述第一开启指令之后，根据所述第一开启指令，降低获取到的第一数据的分辨率，以及对分辨率降低后的所述第一数据进行处理，

得到第二数据，并向所述显示驱动芯片发送所述第二数据；

所述显示驱动芯片用于：接收所述第二开启指令之后，根据所述第二开启指令，在获取到独立显示芯片发送的第二数据的情况下，增大所述第二数据的分辨率，得到第三数据；

5 其中，所述第一数据是所述系统级芯片发送的图像数据，所述第一数据的分辨率大于或等于第一阈值；所述第二数据的分辨率小于所述第一阈值；所述第三数据的分辨率等于所述第一数据的分辨率。

第八方面，本申请实施例提供了一种电子设备，包括如第七方面所述的数据处理系统。

10 第九方面，本申请实施例提供了一种可读存储介质，所述可读存储介质上存储程序或指令，所述程序或指令被处理器执行时实现如第一方面或第二方面或第三方面所述的方法的步骤。

第十方面，本申请实施例提供一种计算机程序产品，该程序产品被存储在存储介质中，该程序产品被至少一个处理器执行以实现如第一方面或第二方面或第三方面所述的方法。

15 在本申请实施例中，独立显示芯片在接收到第一开启指令后，能够根据该第一开启指令，降低 SoC 发送的第一数据的分辨率，并对分辨率降低后的第一数据进行处理，得到第二数据；之后将该第二数据发送至显示驱动芯片。如此，对于 SoC 发送的分辨率大于或等于第一阈值的第一数据，由于先降低了其分辨率，使得该独立显示芯片可以进一步实现图像数据的图像处理，保证了 SoC 和独显芯片的适配，提升了显示质量。

附图说明

图 1 是本申请实施例的数据处理方法的流程示意图之一；
25 图 2 是本申请实施例的数据处理方法的流程示意图之二；
图 3 是本申请实施例的数据处理方法的流程示意图之三；
图 4 是本申请实施例的数据处理系统的结构示意图之一；
图 5 是本申请实施例的数据处理系统的结构示意图之二；
图 6 是图 1 对应的模块结构示意图；
30 图 7 是图 2 对应的模块结构示意图；
图 8 是图 3 对应的模块结构示意图；
图 9 是本申请实施例的电子设备的结构示意图。

具体实施例

35 下面将结合本申请实施例中的附图，对本申请实施例中的技术方案进行清楚地

描述，显然，所描述的实施例是本申请一部分实施例，而不是全部的实施例。基于本申请中的实施例，本领域普通技术人员获得的所有其他实施例，都属于本申请保护的范围。

本申请的说明书和权利要求书中的术语“第一”、“第二”等是用于区别类似的对象，而不用来描述特定的顺序或先后次序。应该理解这样使用的数据在适当情况下可以互换，以便本申请的实施例能够以除了在这里图示或描述的那些以外的顺序实施，且“第一”、“第二”等所区分的对象通常为一类，并不限定对象的个数，例如第一对象可以是一个，也可以是多个。此外，说明书以及权利要求中“和/或”表示所连接对象的至少其中之一，字符“/”，一般表示前后关联对象是一种“或”的关系。

为使本领域技术人员能够更好地理解本申请实施例，首先进行如下说明：

独立显示芯片（独显芯片）在个人电脑中有广泛的应用，作为外置的专用图像处理单元可以带来更高帧率、更高分辨率、色彩饱和度及对比度等显示增强效果。随着移动互联网的爆发，游戏和影像需求也逐步扩充到移动智能终端，独显芯片在移动智能终端上也得到应用。

下面结合附图，通过具体的实施例及其应用场景对本申请实施例提供的显示驱动方法进行详细地说明。

如图 1 所示，本申请实施例提供了一种数据处理方法，应用于独立显示芯片，所述方法包括：

步骤 101，接收系统级芯片发送的第一开启指令。

这里，第一开启指令是 SoC 发送的，指示独立显示芯片降低 SoC 发送的第一数据的分辨率，并对分辨率降低后的第一数据进一步处理的指令。

步骤 102，根据所述第一开启指令，降低获取到的第一数据的分辨率，并对分辨率降低后的所述第一数据进行处理，得到第二数据；

步骤 103，将所述第二数据发送至显示驱动芯片；

其中，所述第一数据是所述系统级芯片发送的图像数据，所述第一数据的分辨率大于或等于第一阈值；所述第二数据的分辨率小于所述第一阈值。

该实施例中，按照上述步骤 101-103，独立显示芯片在接收到第一开启指令后，能够根据该第一开启指令，降低 SoC 发送的第一数据的分辨率，并对分辨率降低后的第一数据进行处理，得到第二数据；之后将该第二数据发送至显示驱动芯片。如此，对于 SoC 发送的分辨率大于或等于第一阈值的第一数据，由于先降低了其分辨率，使得该独立显示芯片可以进一步实现图像数据的图像处理，保证了 SoC 和独显芯片的适配，提升了显示质量。

而且，因独显芯片只需要支持低分辨率的图像数据的图像处理，降低了独显芯片的成本。

该实施例中，第一阈值是预配置或定义的。作为一种可选的实现方式，第一数据是宽四高清（Wide Quad High Definition, WQHD）数据，第二数据是全高清（Full High Definition, FHD）数据。

应该知道的是，该实施例中，SoC 会先向显示驱动芯片（Display Driver Integrated Circuit, DDIC）发送第二启动指令，指示 DDIC 在接收到第二数据后，增大所述第二数据的分辨率得到第三数据；然后向独显芯片发送第一启动指令，指示独显芯片在接收到第一数据后，先降低第一数据的分辨率，然后对分辨率降低的第一数据进行处理后得到第二数据发送给 DDIC，确保 DDIC 得到的第三数据恢复到原分辨率，转换为显示面板（panel）驱动信号，完成显示驱动，实现更高质量的显示。

可选地，该实施例中，降低获取到的第一数据的分辨率包括：

通过开启所述独立显示芯片内的下采样组件对所述第一数据进行下采样。

即，独显芯片预先配置有下采样（Downscale）组件，独显芯片接收到第一开启指令后，就能够开启该下采样组件，对接收的第一数据进行下采样，降低该第一数据的分辨率。

可选地，该实施例中，分辨率降低后的所述第一数据进行以下至少一项处理：

插帧；超分；降噪；色彩增强；色彩校准。

也就是说，独显芯片还可以部署图像处理组件，如运动估计与运动补偿（Motion Estimate and Motion Compensation, MEMC）组件、低功耗超分（Low Distortion Super Resolution, LDSR）组件等，实现上述一项或多项处理。

具体的，对分辨率降低后的所述第一数据的处理方式，会结合第一数据的处理需求确定，在此不再赘述。

需要知道的是，独显芯片的图像处理组件设置在下采样组件之后。

可选地，该实施例中，所述方法还包括：

在接收所述第一开启指令之后，将所述独立显示芯片的输入端口与所述独立显示芯片的显示数据接收组件连通；其中，所述显示数据接收组件与所述下采样组件连接；

向所述系统级芯片发送第一传输指令，所述第一传输指令用于通知所述系统级芯片发送所述第一数据。

这样，独显芯片通过连通自身的接口和显示数据接收组件，能够将第一数据经由显示数据接收组件传输到下采样组件。而独显芯片在连通其输入端口与显示数据接收组件后，再通过第一传输指令告知 SoC 发送第一数据，能够实现对接收到的第一数据，及时有效地降低该第一数据的分辨率，以进行后续处理。

可选地，该实施例中，所述方法还包括：

在接收所述第一开启指令之后，接收所述系统级芯片发送的第一关闭指令；

根据所述第一关闭指令，将所述独立显示芯片的输出端口与所述独立显示芯片

的输入端口直接连通；

其中，所述独立显示芯片的输入端口与所述系统级芯片的输出端口连接，所述独立显示芯片的输出端口与显示驱动芯片的输入端口连接。

也就是说，SoC 在发送第一开启指令之后，会向独显芯片发送第一关闭指令，
5 来指示独显芯片将自身的输出端口与输入端口直接连通。这样，独显芯片后续接收到 SoC 的第一数据，不会经显示数据接收组件输出，而是经由独显芯片的模拟绕路（analog bypass），将第一数据直接输出到 DDIC，此时独显芯片内部的功能组件可以完成下电流程，降低耗电。

当然，相应的，SoC 也会向 DDIC 发送第二关闭指令，指示 DDIC 关闭上采样组
10 件，而 DDIC 关闭上采样组件后，会向 SoC 发送第二传输指令，通知 SoC 发送第一数据。

还需要知道的是，该实施例中，SoC 会根据待发送的第一数据的需求，确定发送第一开启指令和第二开启指令，还是发送第一关闭指令和第二关闭指令。

另外，第一开启指令和第一关闭指令还可以理解为独显芯片的模式切换指令，
15 即独显芯片会在接收到第一开启指令后，工作在第一模式：独显芯片的输入端口与其内的显示数据接收组件连通，下采样组件、图像处理组件开启；独显芯片会在接收到第一关闭指令后，工作在第二模式：独显芯片的输入端口与其输出端口连通，下采样组件、图像处理组件关闭。而第二开启指令和第二关闭指令还可以理解为 DDIC 的模式切换指令，即 DDIC 会在接收到第二开启指令后，工作在第一模式：上
20 采样组件开启；DDIC 会在接收到第二关闭指令后，工作在第二模式：上采样组件关闭。

如图 2 所示，本申请实施例还提供了一种数据处理方法，应用于显示驱动芯片，所述方法包括：

步骤 201，接收系统级芯片发送的第二开启指令。

25 这里，第二开启指令是 SoC 发送的，指示 DDIC 增大从独显芯片接收到的第二数据的分辨率的指令。

步骤 202，根据所述第二开启指令，在获取到独立显示芯片发送的第二数据的情况下，增大所述第二数据的分辨率，得到第三数据；

其中，所述第三数据的分辨率等于第一数据的分辨率，所述第一数据是所述系
30 统级芯片发送的图像数据。

如此，对于独显芯片发送的第二数据，DDIC 能够基于接收的第二开启指令，增大该第二数据的分辨率，使得所得的第三数据恢复到原分辨率，转换为 panel 驱动信号，完成显示驱动，实现更高质量的显示。

可选地，该实施例中，增大所述第二数据的分辨率包括：

35 通过开启所述显示驱动芯片内的上采样组件对所述第二数据进行上采样。

也就是说，DDIC 预先配置有上采样（Upscale）组件，DDIC 接收到第二开启指令后，就能够开启该上采样组件，对接收的第二数据进行上采样，恢复到原分辨率。

可选地，该实施例中，所述方法还包括：

在接收所述第二开启指令之后，接收所述系统级芯片发送的第二关闭指令；

5 根据所述第二关闭指令，关闭所述上采样组件并发送第二传输指令，所述第二传输指令用于通知所述系统级芯片发送所述第一数据；

接收到经由所述独立显示芯片传输的所述第一数据。

故，DDIC 按照第二关闭指令关闭上采样组件后，还能够通过发送第二传输指令，通知 SoC 发送第一数据，独显芯片接收到该第一数据后直接经 analog bypass 输出到
10 DDIC，DDIC 接收到该第一数据后，完成信号处理和显示驱动工作。

该实施例中，DDIC 内配置显示数据接收组件、与该显示数据接收组件连接的信号处理单元、与该信号处理单元连接的源级驱动电路。其中，该显示数据接收组件用于接收独显芯片发送的第一数据或第二数据；该信号处理单元包括上采样组件，能够在开启时实现对第二数据的上采样。

15 如图 3 所示，本申请实施例的一种数据处理方法，应用于系统级芯片，所述方法包括：

步骤 301，向显示驱动芯片发送第二开启指令；

步骤 302，在发送所述第二开启指令之后，向独立显示芯片发送第一开启指令；

其中，所述第一开启指令用于指示所述独立显示芯片降低所述系统级芯片发送
20 的第一数据的分辨率后通过处理得到第二数据；所述第二开启指令用于指示所述显示驱动芯片增大所述第二数据的分辨率得到第三数据；

所述第一数据的分辨率大于或等于第一阈值；所述第二数据的分辨率小于所述第一阈值；所述第三数据的分辨率等于所述第一数据的分辨率。

如此，按照上述步骤，SoC 会先向 DDIC 发送第二启动指令，指示 DDIC 在接收到
25 第二数据后，增大第二数据的分辨率得到第三数据；然后向独显芯片发送第一启动指令，指示独显芯片在接收到第一数据后，先降低第一数据的分辨率，然后对分辨率降低的第一数据进行处理后得到第二数据发送给 DDIC，确保 DDIC 得到的第三数据恢复到原分辨率，转换为显示面板（panel）驱动信号，完成显示驱动，实现更高质量的显示。

30 可选地，所述方法还包括：

接收独显芯片发送的第一传输指令；

根据所述第一传输指令发送所述第一数据。

从而，SoC 能够在独显芯片准备完成后，向独显芯片发送第一数据，独显芯片降低该第一数据的分辨率后，进一步进行处理得到第二数据，并发送至 DDIC。

35 可选地，所述方法还包括：

接收 DDIC 发送的第二传输指令；

根据所述第二传输指令发送所述第一数据。

从而，SoC 能够在 DDIC 关闭上采样组件后，向独显芯片发送第一数据，独显芯片接收到该第一数据后直接经 analog bypass 输出到 DDIC。

5 可选地，所述方法还包括：

向所述独立显示芯片发送第一关闭指令；

其中，所述第一关闭指令用于指示所述独立显示芯片将自身的输出端口与输入端口直接连通。

即，使得独显芯片能够按照第一关闭指令将自身的输出端口与输入端口直接连
10 通。这样，独显芯片后续接收到 SoC 的第一数据，不会经显示数据接收组件输出，而是经由 analog bypass，将第一数据直接输出到 DDIC。

可选地，所述方法还包括：

向所述显示驱动芯片发送第二关闭指令；

其中，所述第二关闭指令用于指示所述显示驱动芯片关闭上采样组件。

15 即，使得 DDIC 关闭上采样组件。这样，DDIC 接收到的独显芯片输出的第一数据后，无需上采样，直接完成信号处理和显示驱动工作。

如图 4 所示，本申请实施例提供了一种数据处理系统，包括独立显示芯片、显示驱动芯片和系统级芯片；

所述系统级芯片用于：向所述显示驱动芯片发送第二开启指令，并在发送所述
20 第二开启指令之后，向所述独立显示芯片发送第一开启指令；

所述独立显示芯片用于：接收所述第一开启指令之后，根据所述第一开启指令，降低获取到的第一数据的分辨率，以及对分辨率降低后的所述第一数据进行处理，得到第二数据，并向所述显示驱动芯片发送所述第二数据；

所述显示驱动芯片用于：接收所述第二开启指令之后，根据所述第二开启指令，
25 在获取到独立显示芯片发送的第二数据的情况下，增大所述第二数据的分辨率，得到第三数据；

其中，所述第一数据是所述系统级芯片发送的图像数据，所述第一数据的分辨率大于或等于第一阈值；所述第二数据的分辨率小于所述第一阈值；所述第三数据的分辨率等于所述第一数据的分辨率。

30 故，SoC 会先向 DDIC 发送第二启动指令，指示 DDIC 在接收到第二数据后，增大第二数据的分辨率得到第三数据；然后向独显芯片发送第一启动指令，指示独显芯片在接收到第一数据后，先降低第一数据的分辨率，然后对分辨率降低的第一数据进行处理后得到第二数据发送给 DDIC。DDIC 在获取到第二数据的情况下，就能够增大所述第二数据的分辨率得到第三数据。

35 这样，本申请实施例的数据处理系统，对于 SoC 发送的分辨率大于或等于第一

阈值的第一数据，由于独显芯片先降低了其分辨率，使得该独显芯片可以进一步实现图像数据的图像处理，保证了 SoC 和独显芯片的适配，提升了显示质量；而 DDIC 接收到第二数据后，会增大其分辨率恢复到原分辨率，在转换为 panel 驱动信号，完成显示驱动时，实现更高质量的显示。

5 可选地，如图 4、图 5 所示，数据处理系统中，SoC 包括显示数据发送组件 DSI0，用于向独显芯片发送数据。

可选地，如图 4、图 5 所示，数据处理系统中，独显芯片包括输入端口、显示数据接收组件 DSI RX0、下采样组件、独显插帧组件（也称为运动估计与运动补偿组件）、上采样组件、显示数据发送组件 DSI TX0、输出端口；其中，输入端口可以通过开关选择连通 DSI RX0 或输出端口，输出端口可以通过开关选择连通输入端口或 DSI TX0，上采样组件在下采样组件开启时不工作。如图 5 所示，独显芯片还包括低功耗超分组件，当然，独显芯片还可以包括其它的图像处理组件。

可选地，如图 4、图 5 所示，数据处理系统中，DDIC 包括显示数据接收组件 DSI RX、信号处理单元、源级驱动电路；其中，信号处理单元包括上采样组件。DDIC 15 的源级驱动电路与显示面板连接。

可选地，该实施例中，

所述显示驱动芯片还用于：根据接收到的、所述系统级芯片发送的第二关闭指令，关闭上采样组件并向系统级芯片发送第二传输指令，所述第二传输指令用于通知所述系统级芯片发送所述第一数据；

20 所述独立显示芯片还用于：根据接收到的、所述系统级芯片发送的第一关闭指令，将自身的输出端口与输入端口直接连通，并在自身的输入端口接收到所述第一数据的情况下，直接通过自身的输出端口向所述显示驱动芯片发送所述第一数据。

也就是说，SoC 会向独显芯片发送第一关闭指令，指示独显芯片将自身的输出端口与输入端口直接连通，且独显芯片还会关闭内部的功能组件。独显芯片后续接收到 SoC 的第一数据，将经由 analog bypass 将第一数据直接输出到 DDIC。SoC 也会向 DDIC 发送第二关闭指令，指示 DDIC 关闭上采样组件。

其中，SoC 可以先发送第一关闭指令，再发送第二关闭指令，避免先关闭 DDIC 的上采样组件后，独显芯片输出的第二数据在显示面板出现显示异常的问题。DDIC 关闭上采样组件后，再由第二传输指令通知 SoC 发送第一数据，保证正常显示。

30 可选地，所述独立显示芯片还用于：通过开启所述独立显示芯片内的下采样组件对所述第一数据进行下采样。

可选地，所述独立显示芯片还用于：对分辨率降低后的所述第一数据进行以下至少一项处理：

插帧；超分；降噪；色彩增强；色彩校准。

35 可选地，所述显示驱动芯片还用于：通过开启所述显示驱动芯片内的上采样组

件对所述第二数据进行上采样。

综上，本申请的数据处理系统中，在 SoC 输出的图像数据需要独显芯片进行图像处理的情况下，SoC 会先向 DDIC 发送第二启动指令，DDIC 接收到该第二启动指令后，开启上采样组件，等待独显芯片的第二数据。SoC 在发送第二启动指令后，
5 向独显芯片发送第一启动指令，独显芯片接收到该第一启动指令后，开启下采样组件以及图像处理的相关组件。之后，独显芯片还会向 SoC 发送第一传输指令，触发 SoC 发送第一数据。独显芯片接收第一数据后，先通过下采样降低第一数据的分辨率，然后进行图像处理，输出第二数据。DDIC 接收第二数据后，先通过上采样恢复至原分辨率，然后完成数据的显示。

10 而在 SoC 输出的图像数据不需要独显芯片进行图像处理的情况下，SoC 会先向独显芯片发送第一关闭指令，独显芯片接收到该第一关闭指令后，将自身的输入端口和输出端口连接，关闭下采样组件以及图像处理的相关组件。SoC 在发送第一关闭指令之后，向 DDIC 发送第二关闭指令，DDIC 接收到该第二启动指令后，关闭上采样组件。之后，DDIC 还会向 SoC 发送第二传输指令，触发 SoC 发送第一数据。
15 独显芯片接收第一数据后，直接经由 analog bypass 输出第一数据到 DDIC。DDIC 接收第一数据后，无需上采样，直接完成信号处理和显示驱动工作。

下面以 SoC 输出第一数据为 WQHD 分辨率图像数据，为例，在具体场景说明本申请实施例的数据处理系统的应用：

场景一、WQHD 分辨率图像数据需要独显芯片的插帧处理

20 如图 4 所示，SoC 在开启独显芯片的插帧组件前，需要先将显示模组初始化代码以及第二开启指令（如屏幕分辨率切换的命令）发送给 DDIC，再发送第一开启指令给独显芯片。通过开启独显插帧功能，SoC 发送的 WQHD 72Hz 图像数据在独显内部经过下采样和插帧处理后，不做上采样处理，直接输出 FHD 144Hz 图像数据给 DDIC，由 DDIC 内部的上采样组件将图像分辨率提升到 WQHD。

25 具体的，开启独显插帧功能的步骤如下：

1) SoC 停止输出第一数据；

2) SoC 输出 FHD Panel 初始化代码（Operation code，简称 OP code）以及第二开启指令给 DDIC，DDIC 收到第二开启指令后启动上采样组件；

3) SoC 向独显芯片发送第一开启指令，独显芯片完成 bypass 模式（第二模式）
30 到插帧模式（第一模式）的切换，具体步骤包括：

i. 独显芯片上电，初始化 DSI RX0、DSI TX0、插帧组件和下采样组件；

ii. 独显芯片切换内部开关（mipi switch），将 DSI RX0 接口与 SoC DSI0 接口相连接；

iii. 独显芯片的 DSI RX0 向 SoC 发送第一传输指令（如 TE 信号），通知 SoC 输出第一数据；
35

4) SoC 接到第一传输指令后, 输出 WQHD 72Hz 图像数据给独显芯片, 独显芯片接收 WQHD 72Hz 图像数据后, 先经过下采样组件处理成 FHD 72Hz 图像数据, 再由 MEMC 组件插帧至 FHD 144Hz 图像数据, 最后不经过上采样组件处理, 由 DSI TX0 输出 FHD 144Hz 图像数据给 DDIC;

- 5) DDIC 的 DSI RX 接收来自独显芯片的 FHD 144Hz 图像数据后, 经过信号处理单元的上采样组件处理成 WQHD 144Hz 图像数据后再转换为面板驱动信号, 完成显示驱动。

场景二、WQHD 分辨率图像数据不需要独显芯片的插帧处理

如图 4 所示, 已开启独显插帧功能的 SoC, 先向独显芯片发送第一关闭指令和
10 后向 DDIC 发送第二关闭指令, 关闭独显插帧功能。

具体的, 关闭独显插帧功能的步骤如下:

1) SoC 停止输出第一数据;

2) SoC 向独显芯片发送第一关闭指令, 完成插帧模式到 bypass 模式的切换, 具体步骤包括:

- 15 i. 独显芯片停止 DSI TX0 输出第一数据, 停止向 SoC 发送 TE 信号;
ii. 独显芯片切换内部 mipi switch, 将 SoC 的 DSI0 接口与 DDIC 的 DSI RX 接口相连, 也就是说, 独显芯片的输入端口和输出端口连通, 如此后续第一数据可不经过独显芯片内部的功能组件 (独显进入 bypass 模式);
iii. 独显芯片关闭 DSI RX0、DSI TX0、插帧组件、上采样组件, 完成下电流程;

20 3) SoC 输出 WQHD panel OP code 以及第二关闭指令(如屏幕分辨率切换 (FHD → WQHD) 的命令)给 DDIC, DDIC 收到第二关闭指令后将上采样组件关闭, 并发送第二传输指令 (如 TE 信号) 给 SoC;

4) SoC 接收第二传输指令, 由 DSI0 接口输出第一数据给 DDIC; 其中, 第一数据由根据屏幕分辨率设定以及游戏/视频源帧率确定;

25 5) DDIC 的 DSI RX 接收来自 SoC 的第一数据, 完成信号处理和显示驱动工作。
对于规格上不支持 WQHD 144 Hz 输出的独显芯片在系统分辨率设置为 WQHD 时实现 144 Hz 插帧功能。

独显芯片接收 WQHD 分辨率图像数据后, 通过先做下采样到 FHD 或更低分辨率再做后续处理, 这样独显芯片需要处理的数据量可以降低, 输出帧率可以提升;

30 独显芯片输出低分辨率、高帧率图像数据给 DDIC 后, 由 DDIC 做上采样处理。由于独显芯片仅需传输低分辨率图像数据, 且 DDIC 上采样组件的功耗较低, 插帧功能开启时独显单体功耗和整机功耗都可以降低。

场景三、WQHD 分辨率图像数据需要独显芯片的插帧、超分处理

如图 5 所示, 独显芯片内部增加低功耗超分组件, 可以对图像数据进行抗锯齿、
35 锐化处理, 提升图像清晰度。具体步骤与场景一相同, 只是在开启插帧组件后再多

开启一个低功耗超分组件。

场景四、WQHD 分辨率图像数据不需要独显芯片的插帧、超分处理

具体步骤与场景二相同，只是在关闭插帧组件后再多关闭一个低功耗超分组件。

需要说明的是，该数据处理系统可以用于手机显示屏，同样可适配与平板、笔

5 记本电脑、车载、手表屏等。

本申请实施例提供的数据处理方法，执行主体可以为数据处理装置。本申请实施例中以数据处理装置执行数据处理方法为例，说明本申请实施例提供的数据处理装置。

如图 6 所示，本申请实施例的一种数据处理装置 600，包括：

10 第一接收模块 610，用于接收系统级芯片发送的第一开启指令；

第一处理模块 620，用于根据所述第一开启指令，降低获取到的第一数据的分辨率，并对分辨率降低后的所述第一数据进行处理，得到第二数据；

第一发送模块 630，用于将所述第二数据发送至显示驱动芯片；

15 其中，所述第一数据是所述系统级芯片发送的图像数据，所述第一数据的分辨率大于或等于第一阈值；所述第二数据的分辨率小于所述第一阈值。

可选地，所述第一处理模块还用于：

通过开启所述独立显示芯片内的下采样组件对所述第一数据进行下采样。

可选地，所述第一处理模块还用于：对分辨率降低后的所述第一数据进行以下至少一项处理：插帧；超分；降噪；色彩增强；色彩校准。

20 可选地，所述装置还包括：

第三处理模块，用于在接收所述第一开启指令之后，将所述独立显示芯片的输入端口与所述独立显示芯片的显示数据接收组件连通；其中，所述显示数据接收组件与所述下采样组件连接；

25 第三发送模块，用于向所述系统级芯片发送第一传输指令，所述第一传输指令用于通知所述系统级芯片发送所述第一数据。

可选地，所述装置还包括：

第三接收模块，用于在接收所述第一开启指令之后，接收所述系统级芯片发送的第一关闭指令；

30 第四处理模块，用于根据所述第一关闭指令，将所述独立显示芯片的输出端口与所述独立显示芯片的输入端口直接连通；

其中，所述独立显示芯片的输入端口与所述系统级芯片的输出端口连接，所述独立显示芯片的输出端口与显示驱动芯片的输入端口连接。

本申请实施例提供的数据处理装置能够实现图 1 的方法实施例实现的各个过程，为避免重复，这里不再赘述。

35 如图 7 所示，本申请实施例的一种数据处理装置 700，包括：

第二接收模块 710，用于接收系统级芯片发送的第二开启指令；

第二处理模块 720，用于根据所述第二开启指令，在获取到独立显示芯片发送的第二数据的情况下，增大所述第二数据的分辨率，得到第三数据；

其中，所述第三数据的分辨率等于第一数据的分辨率，所述第一数据是所述系统级芯片发送的图像数据。

可选地，所述第二处理模块还用于：

通过开启所述显示驱动芯片内的上采样组件对所述第二数据进行上采样。

可选地，所述装置还包括：

第四接收模块，用于在接收所述第二开启指令之后，接收所述系统级芯片发送的第二关闭指令；

第五处理模块，用于根据所述第二关闭指令，关闭所述上采样组件并发送第二传输指令，所述第二传输指令用于通知所述系统级芯片发送所述第一数据；

第五接收模块，用于接收到经由所述独立显示芯片传输的所述第一数据。

本申请实施例提供的数据处理装置能够实现图 2 的方法实施例实现的各个过程，为避免重复，这里不再赘述。

如图 8 所示，本申请实施例的一种数据处理装置 800，包括：

第二发送模块 810，用于向显示驱动芯片发送第二开启指令，并在发送所述第二开启指令之后，向独立显示芯片发送第一开启指令；

其中，所述第一开启指令用于指示所述独立显示芯片降低所述系统级芯片发送的第一数据的分辨率后通过处理得到第二数据；所述第二开启指令用于指示所述显示驱动芯片增大所述第二数据的分辨率得到第三数据；

所述第一数据的分辨率大于或等于第一阈值；所述第二数据的分辨率小于所述第一阈值；所述第三数据的分辨率等于所述第一数据的分辨率。

可选地，所述装置还包括：

第四发送模块，用于向所述独立显示芯片发送第一关闭指令；

其中，所述第一关闭指令用于指示所述独立显示芯片将自身的输出端口与输入端口直接连通。

可选地，所述装置还包括：

第五发送模块，用于向所述显示驱动芯片发送第二关闭指令；

其中，所述第二关闭指令用于指示所述显示驱动芯片关闭上采样组件。

本申请实施例提供的数据处理装置能够实现图 3 的方法实施例实现的各个过程，为避免重复，这里不再赘述。

本申请实施例还提供一种电子设备，包括如上所述的数据处理系统。

需要说明的是，本申请实施例中的电子设备包括上述所述的移动电子设备和非移动电子设备。

图 9 为实现本申请实施例的一种电子设备的硬件结构示意图。

该电子设备 900 包括但不限于:射频单元 901、网络模块 902、音频输出单元 903 、输入单元 904、传感器 905、显示单元 906、用户输入单元 907 、接口单元 908、存储器 909、以及处理器 910 等部件。

本领域技术人员可以理解,电子设备 900 还可以包括给各个部件供电的电源(比如电池),电源可以通过电源管理系统与处理器 910 逻辑相连,从而通过电源管理系统实现管理充电、放电、以及功耗管理等功能。图 9 中示出的电子设备结构并不构成对电子设备的限定,电子设备可以包括比图示更多或更少的部件,或者组合某些部件,或者不同的部件布置,在此不再赘述。

其中,电子设备 900 还包括如上所述的数据处理系统。

SoC 会先向 DDIC 发送第二启动指令,指示 DDIC 在接收到第二数据后,增大第二数据的分辨率得到第三数据;然后向独显芯片发送第一启动指令,指示独显芯片在接收到第一数据后,先降低第一数据的分辨率,然后对分辨率降低的第一数据进行处理后得到第二数据发送给 DDIC。DDIC 在获取到第二数据的情况下,就能够增大所述第二数据的分辨率得到第三数据。

这样,对于 SoC 发送的分辨率大于或等于第一阈值的第一数据,由于独显芯片先降低了其分辨率,使得该独显芯片可以进一步实现图像数据的图像处理,保证了 SoC 和独显芯片的适配,提升了显示质量;而 DDIC 接收到第二数据后,会增大其分辨率恢复到原分辨率,在转换为 panel 驱动信号,完成显示驱动时,实现更高质量的显示。

应理解的是,本申请实施例中,输入单元 904 可以包括图形处理器(Graphics Processing Unit, GPU) 9041 和麦克风 9042,图形处理器 9041 对在视频捕获模式或图像捕获模式中由图像捕获装置(如摄像头)获得的静态图片或视频的图像数据进行处理。显示单元 906 可包括显示面板 9061,可以采用液晶显示器、有机发光二极管等形式来配置显示面板 9061。用户输入单元 907 包括触控面板 9071 以及其他输入设备 9072 中的至少一种。触控面板 9071,也称为触摸屏。触控面板 9071 可包括触摸检测装置和触摸控制器两个部分。其他输入设备 9072 可以包括但不限于物理键盘、功能键(比如音量控制按键、开关按键等)、轨迹球、鼠标、操作杆,在此不再赘述。

存储器 909 可用于存储软件程序以及各种数据。存储器 909 可主要包括存储程序或指令的第一存储区和存储数据的第二存储区,其中,第一存储区可存储操作系统、至少一个功能所需的应用程序或指令(比如声音播放功能、图像播放功能等)等。此外,存储器 909 可以包括易失性存储器或非易失性存储器,或者,存储器 909 可以包括易失性和非易失性存储器两者。其中,非易失性存储器可以是只读存储器(Read-Only Memory, ROM)、可编程只读存储器(Programmable ROM, PROM)、可擦除可编程只读存储器(Erasable PROM, EPROM)、电可擦除可编程只读存储器

(Electrically EPROM, EEPROM)或闪存。易失性存储器可以是随机存取存储器(Random Access Memory, RAM)、静态随机存取存储器(Static RAM, SRAM)、动态随机存取存储器(Dynamic RAM, DRAM)、同步动态随机存取存储器(Synchronous DRAM, SDRAM)、双倍数据速率同步动态随机存取存储器(Double Data Rate SDRAM, DDRSDRAM)、增强型同步动态随机存取存储器(Enhanced SDRAM, ESDRAM)、同步连接动态随机存取存储器(Synch link DRAM, SLDRAM)和直接内存总线随机存取存储器(Direct Rambus RAM, DRRAM)。本申请实施例中的存储器 909 包括但不限于这些和任意其它适合类型的存储器。

处理器 910 可包括一个或多个处理单元；可选的，处理器 910 集成应用处理器和调制解调处理器，其中，应用处理器主要处理涉及操作系统、用户界面和应用程序等的操作，调制解调处理器主要处理无线通信信号，如基带处理器。可以理解的是，上述调制解调处理器也可以不集成到处理器 910 中。

本申请实施例还提供一种可读存储介质，所述可读存储介质上存储有程序或指令，该程序或指令被处理器执行时实现上述数据处理方法实施例的各个过程，且能达到相同的技术效果，为避免重复，这里不再赘述。

其中，所述处理器为上述实施例中所述的电子设备中的处理器。所述可读存储介质，包括计算机可读存储介质，如计算机只读存储器 ROM、随机存取存储器 RAM、磁碟或者光盘等。

各个过程，且能达到相同的技术效果，为避免重复，这里不再赘述。

应理解，本申请实施例提到的系统级芯片还可以称为系统芯片、芯片系统或片上系统芯片等。

本申请实施例提供一种计算机程序产品，该程序产品被存储在存储介质中，该程序产品被至少一个处理器执行以实现如上述数据处理方法实施例的各个过程，且能达到相同的技术效果，为避免重复，这里不再赘述。

需要说明的是，在本文中，术语“包括”、“包含”或者其任何其他变体意在涵盖非排他性的包含，从而使得包括一系列要素的过程、方法、物品或者装置不仅包括那些要素，而且还包括没有明确列出的其他要素，或者是还包括为这种过程、方法、物品或者装置所固有的要素。在没有更多限制的情况下，由语句“包括一个……”限定的要素，并不排除在包括该要素的过程、方法、物品或者装置中还存在另外的相同要素。此外，需要指出的是，本申请实施方式中的方法和装置的范围不限按示出或讨论的顺序来执行功能，还可包括根据所涉及的功能按基本同时的方式或按相反的顺序来执行功能，例如，可以按不同于所描述的次序来执行所描述的方法，并且还可以添加、省去、或组合各种步骤。另外，参照某些示例所描述的特征可在其他示例中被组合。

通过以上的实施方式的描述，本领域的技术人员可以清楚地了解到上述实施例

方法可借助软件加必需的通用硬件平台的方式来实现，当然也可以通过硬件，但很多情况下前者是更佳的实施方式。基于这样的理解，本申请的技术方案本质上或者说对现有技术做出贡献的部分可以以计算机软件产品的形式体现出来，该计算机软件产品存储在一个存储介质（如 ROM/RAM、磁碟、光盘）中，包括若干指令用以使得一台终端（可以是手机，计算机，服务器，或者网络设备等等）执行本申请各个实施例所述的方法。

上面结合附图对本申请的实施例进行了描述，但是本申请并不局限于上述的具体实施方式，上述的具体实施方式仅仅是示意性的，而不是限制性的，本领域的普通技术人员在本申请的启示下，在不脱离本申请宗旨和权利要求所保护的范围情况下，还可做出很多形式，均属于本申请的保护之内。

权 利 要 求

1. 一种数据处理方法，应用于独立显示芯片，所述方法包括：

接收系统级芯片发送的第一开启指令；

5 根据所述第一开启指令，降低获取到的第一数据的分辨率，并对分辨率降低后的所述第一数据进行处理，得到第二数据；

将所述第二数据发送至显示驱动芯片；

其中，所述第一数据是所述系统级芯片发送的图像数据，所述第一数据的分辨率大于或等于第一阈值；所述第二数据的分辨率小于所述第一阈值。

10 2. 根据权利要求1所述的方法，其中，降低获取到的第一数据的分辨率包括：通过开启所述独立显示芯片内的下采样组件对所述第一数据进行下采样。

3. 根据权利要求1所述的方法，其中，对分辨率降低后的所述第一数据进行以下至少一项处理：

插帧；超分；降噪；色彩增强；色彩校准。

15 4. 根据权利要求2所述的方法，其中，所述方法还包括：

在接收所述第一开启指令之后，将所述独立显示芯片的输入端口与所述独立显示芯片的显示数据接收组件连通；其中，所述显示数据接收组件与所述下采样组件连接；

20 向所述系统级芯片发送第一传输指令，所述第一传输指令用于通知所述系统级芯片发送所述第一数据。

5. 根据权利要求1所述的方法，其中，所述方法还包括：

在接收所述第一开启指令之后，接收所述系统级芯片发送的第一关闭指令；

根据所述第一关闭指令，将所述独立显示芯片的输出端口与所述独立显示芯片的输入端口直接连通；

25 其中，所述独立显示芯片的输入端口与所述系统级芯片的输出端口连接，所述独立显示芯片的输出端口与显示驱动芯片的输入端口连接。

6. 一种数据处理方法，应用于显示驱动芯片，其中，所述方法包括：

接收系统级芯片发送的第二开启指令；

30 根据所述第二开启指令，在获取到独立显示芯片发送的第二数据的情况下，增大所述第二数据的分辨率，得到第三数据；

其中，所述第三数据的分辨率等于第一数据的分辨率，所述第一数据是所述系统级芯片发送的图像数据。

7. 根据权利要求6所述的方法，其中，增大所述第二数据的分辨率包括：

通过开启所述显示驱动芯片内的上采样组件对所述第二数据进行上采样。

35 8. 根据权利要求7所述的方法，其中，所述方法还包括：

在接收所述第二开启指令之后，接收所述系统级芯片发送的第二关闭指令；

根据所述第二关闭指令，关闭所述上采样组件并发送第二传输指令，所述第二传输指令用于通知所述系统级芯片发送所述第一数据；

接收到经由所述独立显示芯片传输的所述第一数据。

5 9. 一种数据处理方法，应用于系统级芯片，所述方法包括：

向显示驱动芯片发送第二开启指令；

在发送所述第二开启指令之后，向独立显示芯片发送第一开启指令；

其中，所述第一开启指令用于指示所述独立显示芯片降低所述系统级芯片发送的第一数据的分辨率后通过处理得到第二数据；所述第二开启指令用于指示所述显示驱动芯片增大所述第二数据的分辨率得到第三数据；

10 所述第一数据的分辨率大于或等于第一阈值；所述第二数据的分辨率小于所述第一阈值；所述第三数据的分辨率等于所述第一数据的分辨率。

10. 根据权利要求9所述的方法，其中，所述方法还包括：

向所述独立显示芯片发送第一关闭指令；

15 其中，所述第一关闭指令用于指示所述独立显示芯片将自身的输出端口与输入端口直接连通。

11. 根据权利要求9所述的方法，其中，所述方法还包括：

向所述显示驱动芯片发送第二关闭指令；

其中，所述第二关闭指令用于指示所述显示驱动芯片关闭上采样组件。

20 12. 一种数据处理装置，包括：

第一接收模块，用于接收系统级芯片发送的第一开启指令；

第一处理模块，用于根据所述第一开启指令，降低获取到的第一数据的分辨率，并对分辨率降低后的所述第一数据进行处理，得到第二数据；

第一发送模块，用于将所述第二数据发送至显示驱动芯片；

25 其中，所述第一数据是所述系统级芯片发送的图像数据，所述第一数据的分辨率大于或等于第一阈值；所述第二数据的分辨率小于所述第一阈值。

13. 根据权利要求12所述的装置，其中，所述第一处理模块还用于：

通过开启所述独立显示芯片内的下采样组件对所述第一数据进行下采样。

14. 根据权利要求12所述的装置，其中，所述第一处理模块还用于：

30 对分辨率降低后的所述第一数据进行以下至少一项处理：插帧；超分；降噪；色彩增强；色彩校准。

15. 根据权利要求13所述的装置，其中，所述装置还包括：

第三处理模块，用于在接收所述第一开启指令之后，将所述独立显示芯片的输入端口与所述独立显示芯片的显示数据接收组件连通；其中，所述显示数据接收组件与所述下采样组件连接；

第三发送模块，用于向所述系统级芯片发送第一传输指令，所述第一传输指令用于通知所述系统级芯片发送所述第一数据。

16. 根据权利要求 12 所述的装置，其中，所述装置还包括：

5 第三接收模块，用于在接收所述第一开启指令之后，接收所述系统级芯片发送的第一关闭指令；

第四处理模块，用于根据所述第一关闭指令，将所述独立显示芯片的输出端口与所述独立显示芯片的输入端口直接连通；

其中，所述独立显示芯片的输入端口与所述系统级芯片的输出端口连接，所述独立显示芯片的输出端口与显示驱动芯片的输入端口连接。

10 17. 一种数据处理装置，包括：

第二接收模块，用于接收系统级芯片发送的第二开启指令；

第二处理模块，用于根据所述第二开启指令，在获取到独立显示芯片发送的第二数据的情况下，增大所述第二数据的分辨率，得到第三数据；

15 其中，所述第三数据的分辨率等于第一数据的分辨率，所述第一数据是所述系统级芯片发送的图像数据。

18. 根据权利要求 17 所述的装置，其中，所述第二处理模块还用于：

通过开启所述显示驱动芯片内的上采样组件对所述第二数据进行上采样。

19. 根据权利要求 18 所述的装置，其中，所述装置还包括：

20 第四接收模块，用于在接收所述第二开启指令之后，接收所述系统级芯片发送的第二关闭指令；

第五处理模块，用于根据所述第二关闭指令，关闭所述上采样组件并发送第二传输指令，所述第二传输指令用于通知所述系统级芯片发送所述第一数据；

第五接收模块，用于接收到经由所述独立显示芯片传输的所述第一数据。

20. 一种数据处理装置，包括：

25 第二发送模块，用于向显示驱动芯片发送第二开启指令，并在发送所述第二开启指令之后，向独立显示芯片发送第一开启指令；

其中，所述第一开启指令用于指示所述独立显示芯片降低系统级芯片发送的第一数据的分辨率后通过处理得到第二数据；所述第二开启指令用于指示所述显示驱动芯片增大所述第二数据的分辨率得到第三数据；

30 所述第一数据的分辨率大于或等于第一阈值；所述第二数据的分辨率小于所述第一阈值；所述第三数据的分辨率等于所述第一数据的分辨率。

21. 根据权利要求 20 所述的装置，其中，所述装置还包括：

第四发送模块，用于向所述独立显示芯片发送第一关闭指令；

35 其中，所述第一关闭指令用于指示所述独立显示芯片将自身的输出端口与输入端口直接连通。

22. 根据权利要求 20 所述的装置，其中，所述装置还包括：

第五发送模块，用于向所述显示驱动芯片发送第二关闭指令；

其中，所述第二关闭指令用于指示所述显示驱动芯片关闭上采样组件。

23. 一种数据处理系统，包括独立显示芯片、显示驱动芯片和系统级芯片；

5 所述系统级芯片用于：向所述显示驱动芯片发送第二开启指令，并在发送所述第二开启指令之后，向所述独立显示芯片发送第一开启指令；

所述独立显示芯片用于：接收所述第一开启指令之后，根据所述第一开启指令，降低获取到的第一数据的分辨率，以及对分辨率降低后的所述第一数据进行处理，得到第二数据，并向所述显示驱动芯片发送所述第二数据；

10 所述显示驱动芯片用于：接收所述第二开启指令之后，根据所述第二开启指令，在获取到独立显示芯片发送的第二数据的情况下，增大所述第二数据的分辨率，得到第三数据；

其中，所述第一数据是所述系统级芯片发送的图像数据，所述第一数据的分辨率大于或等于第一阈值；所述第二数据的分辨率小于所述第一阈值；所述第三数据的分辨率等于所述第一数据的分辨率。

24. 根据权利要求 23 所述的系统，其中，

所述显示驱动芯片还用于：根据接收到的、所述系统级芯片发送的第二关闭指令，关闭上采样组件并向系统级芯片发送第二传输指令，所述第二传输指令用于通知所述系统级芯片发送所述第一数据；

20 所述独立显示芯片还用于：根据接收到的、所述系统级芯片发送的第一关闭指令，将自身的输出端口与输入端口直接连通，并在自身的输入端口接收到所述第一数据的情况下，直接通过自身的输出端口向所述显示驱动芯片发送所述第一数据。

25. 根据权利要求 23 所述的系统，其中，所述独立显示芯片还用于：通过开启所述独立显示芯片内的下采样组件对所述第一数据进行下采样。

25 26. 根据权利要求 23 所述的系统，其中，所述独立显示芯片还用于：对分辨率降低后的所述第一数据进行以下至少一项处理：

插帧；超分；降噪；色彩增强；色彩校准。

27. 根据权利要求 23 所述的系统，其中，所述显示驱动芯片还用于：通过开启所述显示驱动芯片内的上采样组件对所述第二数据进行上采样。

30 28. 一种电子设备，包括如权利要求 15 至 19 任一项所述的数据处理系统。

29. 一种可读存储介质，所述可读存储介质上存储程序或指令，所述程序或指令被处理器执行时实现如权利要求 1 至 5 任一项所述的数据处理方法的步骤，或者，实现如权利要求 6 至 8 任一项所述的数据处理方法的步骤，或者，实现如权利要求 9 至 11 任一项所述的数据处理方法的步骤。

35 30. 一种计算机程序产品，所述程序产品被存储在存储介质中，所述程序产品被

至少一个处理器执行以实现如权利要求 1 至 5 任一项所述的数据处理方法的步骤，或者，实现如权利要求 6 至 8 任一项所述的数据处理方法的步骤，或者，实现如权利要求 9 至 11 任一项所述的数据处理方法的步骤。

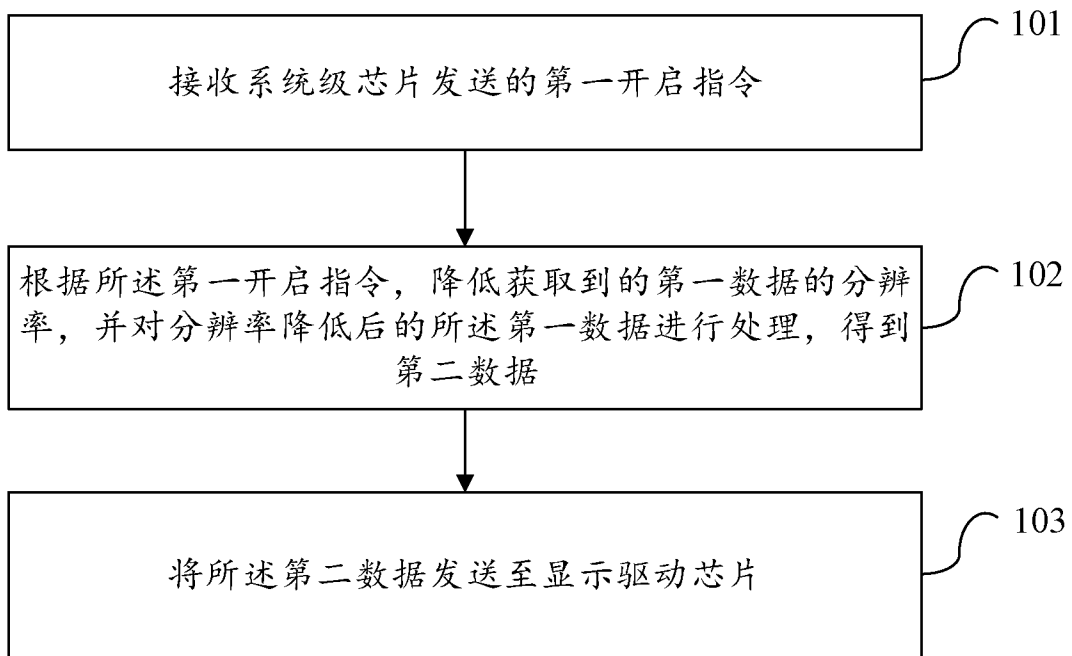


图 1

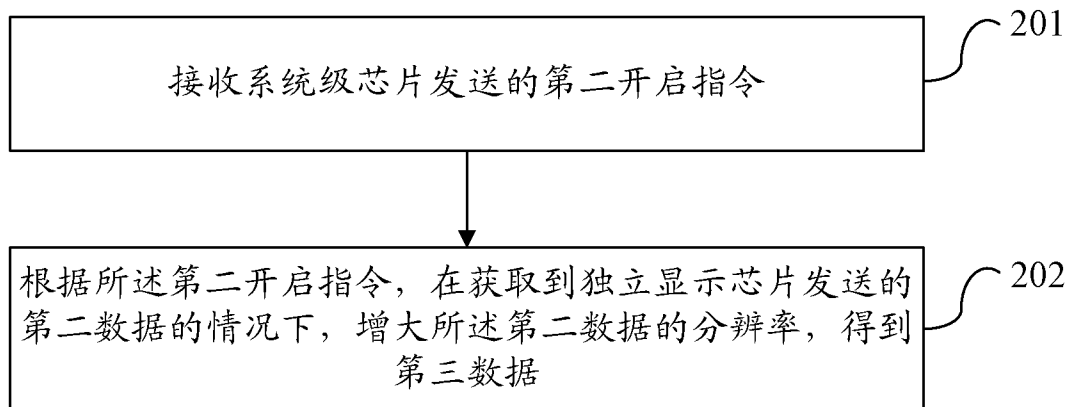


图 2

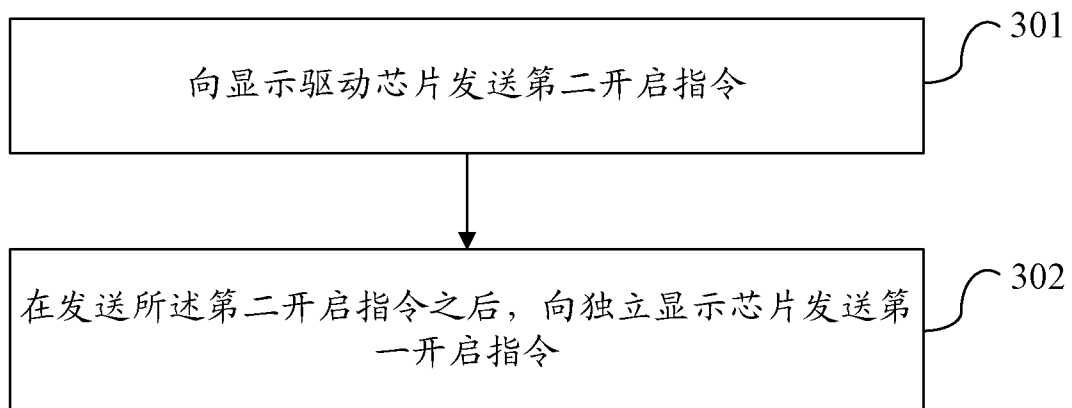


图 3

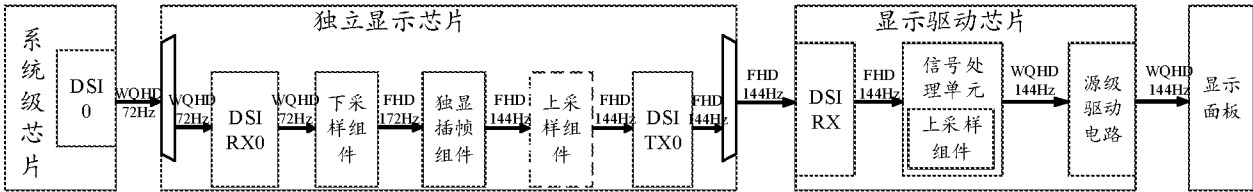


图 4



图 5

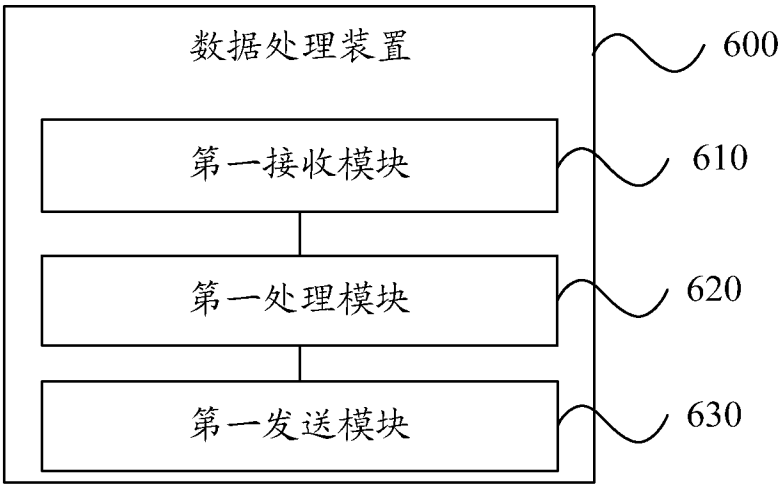


图 6

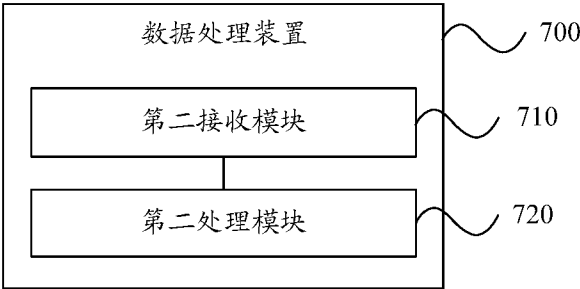


图 7

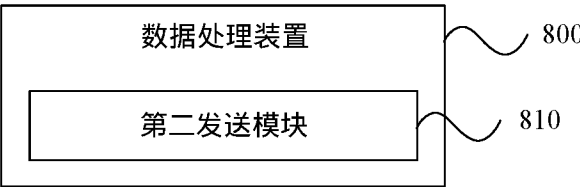


图 8

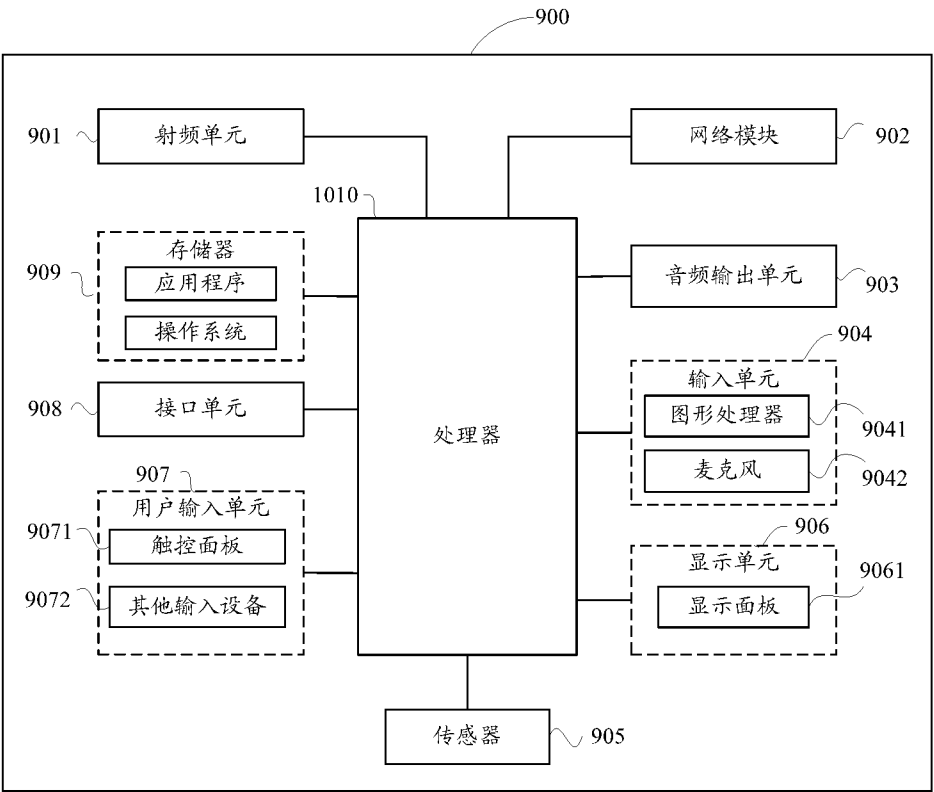


图 9

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2024/102106

A. CLASSIFICATION OF SUBJECT MATTER

G06F3/14(2006.01)i; G06F3/147(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

IPC: G06F

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNTXT, ENTXTC, DWPI: 数据, 处理, 系统芯片, 独显芯片, 分辨率, 降低, 阈值, 下采样, data, process+, system chip, SoC, resolution, reduc+, threshold, downscale

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
PX	CN 116841489 A (VIVO COMMUNICATION TECHNOLOGY CO., LTD.) 03 October 2023 (2023-10-03) claims 1-21	1-30
X	CN 114339072 A (VIVO COMMUNICATION TECHNOLOGY CO., LTD.) 12 April 2022 (2022-04-12) description, specific embodiments, and figures 1-7	1-5, 12-16, 28-30
A	CN 108419065 A (CHINA FILM DIGITAL GIANT SCREEN (BEIJING) CO., LTD.) 17 August 2018 (2018-08-17) entire document	1-30
A	CN 113822803 A (TENCENT TECHNOLOGY (SHENZHEN) CO., LTD.) 21 December 2021 (2021-12-21) entire document	1-30
A	CN 114285958 A (VIVO COMMUNICATION TECHNOLOGY CO., LTD.) 05 April 2022 (2022-04-05) entire document	1-30



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“D” document cited by the applicant in the international application

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

06 September 2024

Date of mailing of the international search report

12 September 2024

Name and mailing address of the ISA/CN

China National Intellectual Property Administration (ISA/
CN)
China No. 6, Xitucheng Road, Jimenqiao, Haidian District,
Beijing 100088

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2024/102106

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	WO 2022215824 A1 (SAMSUNG ELECTRONICS CO., LTD.) 13 October 2022 (2022-10-13) entire document	1-30

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2024/102106

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	116841489	A	03 October 2023	None			
CN	114339072	A	12 April 2022	WO	2023125217	A1	06 July 2023
CN	108419065	A	17 August 2018	None			
CN	113822803	A	21 December 2021	None			
CN	114285958	A	05 April 2022	None			
WO	2022215824	A1	13 October 2022	KR	20220138235	A	12 October 2022
				US	2022319372	A1	06 October 2022
				US	11645961	B2	09 May 2023

国际检索报告		国际申请号 PCT/CN2024/102106
A. 主题的分类 G06F3/14(2006.01)i; G06F3/147(2006.01)i 按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类		
B. 检索领域 检索的最低限度文献(标明分类系统和分类号) IPC: G06F 包含在检索领域中的除最低限度文献以外的检索文献 在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用)) CNTXT, ENTXTC, DWPI: 数据, 处理, 系统芯片, 独显芯片, 分辨率, 降低, 阈值, 下采样, data, process+, system chip, SoC, resolution, reduc+, threshold, downscale		
C. 相关文件		
类型*	引用文件, 必要时, 指明相关段落	相关的权利要求
PX	CN 116841489 A (维沃移动通信有限公司) 2023年10月3日 (2023 - 10 - 03) 权利要求1-21	1-30
X	CN 114339072 A (维沃移动通信有限公司) 2022年4月12日 (2022 - 04 - 12) 说明书具体实施方式部分及附图1-7	1-5、12-16、28-30
A	CN 108419065 A (中影数字巨幕(北京)有限公司) 2018年8月17日 (2018 - 08 - 17) 全文	1-30
A	CN 113822803 A (腾讯科技(深圳)有限公司) 2021年12月21日 (2021 - 12 - 21) 全文	1-30
A	CN 114285958 A (维沃移动通信有限公司) 2022年4月5日 (2022 - 04 - 05) 全文	1-30
A	WO 2022215824 A1 (SAMSUNG ELECTRONICS CO., LTD.) 2022年10月13日 (2022 - 10 - 13) 全文	1-30
☐ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。		
★ 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “D” 申请人在国际申请中引证的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件		
国际检索实际完成的日期 2024年9月6日		国际检索报告邮寄日期 2024年9月12日
ISA/CN的名称和邮寄地址 中国国家知识产权局 中国北京市海淀区蓟门桥西土城路6号 100088		授权官员 张洁 电话号码 (+86) 010-53962547

国际检索报告
关于同族专利的信息

国际申请号
PCT/CN2024/102106

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	116841489	A	2023年10月3日	无			
CN	114339072	A	2022年4月12日	WO	2023125217	A1	2023年7月6日
CN	108419065	A	2018年8月17日	无			
CN	113822803	A	2021年12月21日	无			
CN	114285958	A	2022年4月5日	无			
WO	2022215824	A1	2022年10月13日	KR	20220138235	A	2022年10月12日
				US	2022319372	A1	2022年10月6日
				US	11645961	B2	2023年5月9日