

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第6945388号
(P6945388)

(45) 発行日 令和3年10月6日(2021.10.6)

(24) 登録日 令和3年9月16日(2021.9.16)

(51) Int.Cl.

F I

H O 1 L 21/3065 (2006.01)

H O 1 L 21/302 1 O 5 A

H O 1 L 21/28 (2006.01)

H O 1 L 21/28 L

H O 1 L 21/768 (2006.01)

H O 1 L 21/90 A

H O 1 L 21/336 (2006.01)

H O 1 L 29/78 3 7 1

H O 1 L 29/788 (2006.01)

H O 5 H 1/46 M

請求項の数 6 (全 14 頁) 最終頁に続く

(21) 出願番号 特願2017-160546 (P2017-160546)
 (22) 出願日 平成29年8月23日(2017.8.23)
 (65) 公開番号 特開2019-40959 (P2019-40959A)
 (43) 公開日 平成31年3月14日(2019.3.14)
 審査請求日 令和2年6月3日(2020.6.3)

(73) 特許権者 000219967
 東京エレクトロン株式会社
 東京都港区赤坂五丁目3番1号
 (74) 代理人 100107766
 弁理士 伊東 忠重
 (74) 代理人 100070150
 弁理士 伊東 忠彦
 (72) 発明者 斎藤 祐介
 東京都港区赤坂五丁目3番1号 赤坂B i
 z タワー 東京エレクトロン株式会社内
 審査官 鈴木 聡一郎

最終頁に続く

(54) 【発明の名称】 エッチング方法及びエッチング処理装置

(57) 【特許請求の範囲】

【請求項1】

処理容器内にガスと、第1の周波数の第1電力と、該第1の周波数よりも低い第2の周波数の第2電力とを供給し、浮遊電位の電極層の上層に形成されたシリコン含有膜をエッチングするエッチング方法であって、

前記処理容器は、

前記シリコン含有膜のエッチング中に基板が載置される下部電極と、前記下部電極と対向する上部電極と、を有し、

前記下部電極または前記上部電極に前記第1電力を、そして前記下部電極に前記第2電力を供給するよう構成されており、

前記シリコン含有膜は、浮遊電位の電極層の上層に形成されており、

前記エッチング方法は、

前記シリコン含有膜のエッチング中に、前記シリコン含有膜に形成されたエッチングパターンの底部が、前記電極層から所定の距離よりも離れている間、前記第1電力を連続波として供給し、前記第2電力を連続波又はデューティー比が50%以上のパルス波として供給し、

前記シリコン含有膜のエッチング中に、前記シリコン含有膜に形成されたエッチングパターンの底部が、前記電極層から所定の距離以下になると、前記第1電力を連続波として供給し、前記第2電力をデューティー比が20%以下のパルス波として供給する、エッチング方法。

10

20

【請求項 2】

前記エッチングパターンの底部が前記電極層から前記所定の距離よりも離れている間に供給される前記第 2 電力の大きさは、前記エッチングパターンの底部が前記電極層から前記所定の距離以下になった後に供給される前記第 2 電力の大きさと同じである、

請求項 1 に記載のエッチング方法。

【請求項 3】

前記シリコン含有膜をエッチングしたパターンの底部が、前記電極層から所定の距離以下になると、前記第 1 電力を連続波として供給し、前記第 2 電力をデューティー比が 5 % 以上 20 % 以下のパルス波として供給する、

請求項 1 又は 2 に記載のエッチング方法。

10

【請求項 4】

前記第 2 電力のパルス周波数は、0.1 kHz 以上 50 kHz 以下である、

請求項 1 ~ 3 のいずれか一項に記載のエッチング方法。

【請求項 5】

前記エッチング方法では、前記シリコン含有膜としてシリコン酸化膜、シリコン窒化膜、シリコン酸化膜とシリコン窒化膜との積層膜、炭素含有シリコン酸化膜、炭素含有シリコン窒化膜、炭素含有シリコン酸化膜と炭素含有シリコン窒化膜との積層膜のいずれかをエッチングする、

請求項 1 ~ 4 のいずれか一項に記載のエッチング方法。

【請求項 6】

20

処理容器内にガスを供給するガス供給部と、第 1 の周波数の第 1 電力と該第 1 の周波数よりも低い第 2 の周波数の第 2 電力とを供給する電力供給部と、制御部と、を有し、接地電位となる導電層と対向する浮遊電位の電極層の上層に形成されたシリコン含有膜をエッチングするエッチング処理装置であって、

前記制御部は、

前記シリコン含有膜のエッチング中に、前記シリコン含有膜に形成されたエッチングパターンの底部が、前記電極層から所定の距離よりも離れている間、前記第 1 電力を連続波として供給し、前記第 2 電力を連続波又はデューティー比が 50 % 以上のパルス波として供給し、

前記シリコン含有膜のエッチング中に、前記シリコン含有膜に形成されたエッチングパターンの底部が、前記電極層から所定の距離以下になると、前記第 1 電力を連続波として供給し、前記第 2 電力をデューティー比が 20 % 以下のパルス波として供給する、ことを含む処理を実行する、エッチング処理装置。

30

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、エッチング方法及びエッチング処理装置に関する。

【背景技術】

【0002】

3次元構造を有する NAND (3D-NAND) 型フラッシュメモリを製造する場合において、エッチングにより絶縁膜に複数のホールを形成する技術が知られている（例えば、特許文献 1 ~ 3 を参照）。

40

【0003】

図 1 (a) に示す従来の 3D-NAND 型フラッシュメモリ構造では、メモリセル部と周辺回路は並列に配置されている。この場合、メモリセル部及び周辺回路の最下層は、シリコン基板である接地電位の導電層 10 となる。

【先行技術文献】

【特許文献】

【0004】

【特許文献 1】米国特許出願公開第 2013 / 0059450 号明細書

50

【特許文献2】特開2016-219771号公報

【特許文献3】特開2014-90022号公報

【発明の概要】

【発明が解決しようとする課題】

【0005】

しかしながら、図1(b)に示す3D-NAND型フラッシュメモリ構造では、デバイスの集積度を上げるために、周辺回路の上方にメモリセル部が配置される。この構造では、メモリセル部の電極層は、シリコン基板から離れた位置にあり、浮遊電極30となる。

【0006】

この状態で、メモリセル部のシリコン酸化膜40とシリコン窒化膜50との積層膜60をエッチングすると、浮遊電極30と接地電位の導電層10との間に電位差が生じ、電子シェーディング効果に起因するアーキングが生じる。

【0007】

アーキングが生じると、周辺回路にダメージを与える場合があるため、アーキングを抑制する必要がある。一方、アーキングを生じ難くするために、供給するパワーを抑えてエッチングを行うと、エッチングレート等の所定のエッチング特性が得られない場合がある。

【0008】

上記課題に対して、一側面では、本発明は、所定のエッチング特性を維持しつつ、アーキングを抑制することを目的とする。

【課題を解決するための手段】

【0009】

上記課題を解決するために、一の態様によれば、処理容器内にガスと、第1の周波数の第1電力と、該第1の周波数よりも低い第2の周波数の第2電力とを供給し、浮遊電位の電極層の上層に形成されたシリコン含有膜をエッチングするエッチング方法であって、前記処理容器は、前記シリコン含有膜のエッチング中に基板が載置される下部電極と、前記下部電極と対向する上部電極と、を有し、前記下部電極または前記上部電極に前記第1電力を、そして前記下部電極に前記第2電力を供給するよう構成されており、前記シリコン含有膜は、浮遊電位の電極層の上層に形成されており、前記エッチング方法は、前記シリコン含有膜のエッチング中に、前記シリコン含有膜に形成されたエッチングパターンの底部が、前記電極層から所定の距離よりも離れている間、前記第1電力を連続波として供給し、前記第2電力を連続波又はデューティー比が50%以上のパルス波として供給し、前記シリコン含有膜のエッチング中に、前記シリコン含有膜に形成されたエッチングパターンの底部が、前記電極層から所定の距離以下になると、前記第1電力を連続波として供給し、前記第2電力をデューティー比が20%以下のパルス波として供給する、エッチング方法が提供される。

【発明の効果】

【0010】

一の側面によれば、所定のエッチング特性を維持しつつ、アーキングを抑制することができる。

【図面の簡単な説明】

【0011】

【図1】3D-NAND構造の一例を説明するための図。

【図2】一実施形態に係る3D-NAND構造によるアーキングの発生を説明するための図。

【図3】一実施形態に係るエッチング処理装置の構成の一例を示す図。

【図4】一実施形態に係る3D-NAND構造のエッチングについて説明するための図。

【図5】一実施形態に係るエッチングにおけるバイアスパルスとアーキングとの関係の一例を示す図。

【図6】一実施形態に係るエッチング処理を説明するための図。

【図 7】一実施形態に係るエッチング処理の一例を示すフローチャート。

【図 8】一実施形態に係るエッチング処理の結果のパターンの一例を示す図。

【図 9】一実施形態に係るバイアスパルスの効果を説明するための図。

【図 10】一実施形態に係るエッチング特性の一例を示す図。

【発明を実施するための形態】

【0012】

以下、本発明を実施するための形態について図面を参照して説明する。なお、本明細書及び図面において、実質的に同一の構成については、同一の符号を付することにより重複した説明を省く。

【0013】

10

〔はじめに〕

図 1 に示す 3D - NAND フラッシュメモリ等のデバイスの製造には、プラズマを用いてシリコン酸化膜 (SiO_2) 40 とシリコン窒化膜 (SiN) 50 との積層膜 60 に複数のホール H (コンタクトホール) を形成するエッチング工程がある。このとき、積層膜 60 及びシリコン酸化膜 20 に対して、同時にエッチングが行われる。

【0014】

図 1 (a) に示す従来の 3D - NAND 型フラッシュメモリ構造では、メモリセル部と周辺回路は並列に配置されている。この場合、周辺回路の電極は接地され、シリコン基板である接地電位の導電層 10 との間に電位差は生じない。

【0015】

20

一方、図 1 (b) に示す 3D - NAND 型フラッシュメモリ構造では、デバイスの集積度を上げるために、周辺回路の上方にメモリセル部が配置される。この構造では、メモリセル部の電極層 (以下、「浮遊電極 30」ともいう。) は、接地電位の導電層 10 から離れた位置にあり、浮遊電位となる。

【0016】

この状態で、積層膜 60 及びシリコン酸化膜 20 を同時にエッチングすると、図 2 に示すように、浮遊電極 30 及び浮遊電極 31 と導電層 10 との間に電位差 V が生じる。そうすると、浮遊電極 30 や浮遊電極 31 に電子シェーディング効果に起因するアーキングが生じる。

【0017】

30

図 2 の下側にホール H の底部周辺の拡大図を示すように、プラズマ中のイオンは、ホール H のエッチングパターンに垂直に入射するのに対して、プラズマ中の電子はランダムな方向から入射する。以上から、電子シェーディング効果とは、積層膜 60 上のマスク (カーボン膜 80) に遮断される狭いスペースからエッチングパターンの底部まで到達する電子 (入射電子量) が減少する現象をいう。この結果、エッチングパターンの底部が正にチャージアップし、浮遊電極 30、31 と導電層 (シリコン基板) 10 との間に電位差が生じることでシェーディングダメージが起こる。シェーディングダメージとは、電子シェーディング効果に起因するウェハのアーキングをいう。アーキングが生じると、ウェハ W 上の周辺回路にダメージを与える場合がある。

【0018】

40

そこで、本実施形態では、接地電位となる導電層のシリコン基板と対向する浮遊電位の電極層の上層に形成されたシリコン含有膜をエッチングする際に、アーキングの発生を抑制することが可能なエッチング方法を提案する。

【0019】

以下の説明では、最初に、本実施形態に係るエッチング処理装置の全体構成を説明し、その後、本実施形態に係るエッチング方法について説明する。

【0020】

〔エッチング処理装置の全体構成〕

まず、本発明の一実施形態に係るエッチング処理装置 1 の全体構成について、図 3 を参照しながら説明する。ここでは、エッチング処理装置 1 の一例として容量結合型プラズマ

50

エッチング装置を挙げる。

【 0 0 2 1 】

本実施形態にかかるエッチング処理装置 1 は、特に半導体ウェハ W (以下、「ウェハ W」とも呼ぶ。) をエッチングする。

【 0 0 2 2 】

エッチング処理装置 1 は、例えばアルミニウム等の導電性材料からなる処理容器 2 と、処理容器 2 の内部にガスを供給するガス供給部 1 1 とを有する。処理容器 2 は電氣的に接地されている。処理容器 2 の内部には下部電極 2 1 と、これに対向して平行に配置された上部電極 2 2 とを有する。下部電極 2 1 は、ウェハ W を載置する載置台としても機能する。

10

【 0 0 2 3 】

下部電極 2 1 には、第 1 整合器 3 3 を介して第 1 高周波電源 3 2 が接続され、第 2 整合器 3 5 を介して第 2 高周波電源 3 4 が接続される。第 1 高周波電源 3 2 は、27 MHz よりも高く、例えば 100 MHz の周波数の高周波電力 H F (プラズマ生成用の高周波電力) を下部電極 2 1 に印加する。第 2 高周波電源 3 4 は、13 MHz よりも低い、例えば 3 MHz の高周波電力 L F (イオン引き込み用の高周波電力) を下部電極 2 1 に印加する。高周波電力 H F は、上部電極 2 2 に印加してもよい。

【 0 0 2 4 】

第 1 整合器 3 3 は、第 1 高周波電源 3 2 の内部 (または出力) インピーダンスに負荷インピーダンスを整合させる。第 2 整合器 3 5 は、第 2 高周波電源 3 4 の内部 (または出力) インピーダンスに負荷インピーダンスを整合させる。

20

【 0 0 2 5 】

上部電極 2 2 は、その周縁部を被覆するシールドリング 4 1 を介して処理容器 2 の天井部に取り付けられている。上部電極 2 2 には、ガスを拡散する拡散室 5 1 と、ガス導入口 4 5 とが形成されている。ガス供給部 1 1 から出力されたガスは、ガス導入口 4 5 を介して拡散室 5 1 に供給され、拡散室 5 1 にて拡散され、ガス流路 5 5 を経てガス孔 2 8 から下部電極 2 1 と上部電極 2 2 との間のプラズマ空間に供給される。このようにして上部電極 2 2 は、ガスを供給するガスシャワーヘッドとしても機能する。

【 0 0 2 6 】

処理容器 2 の底面には排気口 6 1 が形成されており、排気口 6 1 に接続された排気装置 6 5 によって処理容器 2 の内部が排気される。これによって、処理容器 2 の内部を所定の真空度に維持することができる。処理容器 2 の側壁には、ゲートバルブ G が設けられている。ゲートバルブ G は、処理容器 2 からウェハ W の搬入及び搬出を行う際に搬出入口を開閉する。

30

【 0 0 2 7 】

[制御部のハードウェア構成]

エッチング処理装置 1 には、装置全体の動作を制御する制御部 1 0 0 が設けられている。制御部 1 0 0 は、C P U (Central Processing Unit) 1 0 1、R O M (Read Only Memory) 1 0 2 及び R A M (Random Access Memory) 1 0 3 を有している。

【 0 0 2 8 】

R O M 1 0 2 には、制御部 1 0 0 により実行される基本プログラム等が記憶されている。R A M 1 0 3 には、レシピが格納されている。レシピにはプロセス条件 (エッチング条件) に対するエッチング処理装置 1 の制御情報が設定されている。制御情報には、プロセス時間、圧力 (ガスの排気)、高周波電力や電圧、各種ガス流量、チャンバ内温度 (例えば、上部電極温度、処理容器 2 の側壁温度、ウェハの設定温度) 等が含まれる。なお、レシピは、ハードディスクや半導体メモリに記憶されていてもよい。また、レシピは、C D - R O M、D V D 等の可搬性のコンピュータにより読み取り可能な記憶媒体に収容された状態で、記憶領域の所定位置にセットするようにしてもよい。

40

【 0 0 2 9 】

C P U 1 0 1 は、R O M 1 0 2 に格納された基本プログラムに基づき、エッチング処理

50

装置 1 の全体の制御を行う。CPU 101 は、RAM 103 に格納されたレシピの手順に従い、ウェハ W へのエッチング処理を制御する。

【0030】

〔エッチング時のアーキング数〕

本実施形態では、浮遊電極が存在するデバイス構造において、浮遊電極上の絶縁膜のエッチング時に発生する電子シェーディングによるダメージを抑制する。浮遊電極が存在するデバイス構造の一例として、本実施形態では、3D-NAND 構造を例に挙げて説明する。しかしながら、本実施形態に係るエッチング方法を適用可能なデバイス構造は、3D-NAND 構造に限らず、接地電位となる導電層と対向する浮遊電位の電極層の上層に形成されたシリコン含有膜をエッチングする場合に適用可能である。

10

【0031】

図 4 に示す 3D-NAND 構造におけるエッチングでは、浮遊電極 31 へのメインコンタクト (Main Contact) と、浮遊電極 30 へのコンタクト (Channel) のホール H のエッチングが一括して実行される。

【0032】

このときに発生するアーキング数について、図 5 の実験結果の一例を参照しながら説明する。この実験では、図 5 (a) に示す膜構造において、エッチング対象膜であるシリコン酸化膜 40 を、図 5 (b) に示すように、下地膜のポリシリコンの浮遊電極 30 までカーボン膜 80 に形成されたマスクパターンにエッチングする。このとき、エッチングの途中でエッチング条件を切り替えず、下記プロセス条件に基づき浮遊電極 30 が露出するまでエッチングを続ける。

20

<プロセス条件>

圧力	20 mT (2 . 6 6 6 P a)
ガス種	C ₄ F ₆ ガス、CO ガス及び O ₂ ガス
高周波電力 HF	600 W (連続波) 100 MHz
高周波電力 LF	11000 W (連続波、パルス波) 3 MHz
高周波電力 LF がパルス波の場合：	パルス周波数 10 kHz ~ 50 kHz、Duty
	5 % ~ 90 %

なお、パルス周波数は、高周波電力を印加する際のオン / オフの繰り返しにおける、周期を示す。

30

【0033】

このとき、シリコン基板である接地電位の導電層 10 に対してシリコン酸化膜 20 を挟んで上方に位置するポリシリコンの浮遊電極 30 は浮遊電極であるため、エッチング処理中にアーキングが発生することがある。図 5 (c) のグラフは、エッチング処理中に生じたアーキング数の一例である。横軸は、高周波電力 LF の Duty (デューティ) 比である。縦軸は、高周波電力 LF の Duty 比を変化させたときのアーキング数の変化を示す。アーキング数は、実験によりウェハ W に放電が生じた痕跡がある箇所の数である。

【0034】

高周波電力 HF 及び高周波電力 LF が連続波 (CW) のときのアーキング数「2000」を参照値 (CW ref.) とし、高周波電力 LF がパルス波の場合 (以下、「バイアスパルス」ともいう。) のアーキング数と比較する。バイアスパルスの Duty 比が 5 % ~ 90 % の範囲のいずれにおいても、高周波電力 HF 及び高周波電力 LF が連続波のときのアーキング数よりも少なくなっている。

40

【0035】

許容されるアーキング数を約 600 個 (ターゲット) とすると、バイアスパルスの Duty 比が 20 % 以下であれば、発生するアーキング数は許容範囲内となることがわかる。よって、図 5 (c) のグラフから、高周波電力 LF をパルス波にして印加する場合、Duty 比は 5 % ~ 20 % の範囲内が好ましいことがわかった。

【0036】

図 6 (a) に示すように、エッチングが進むにつれ電子シェーディング効果によりエッ

50

チングパターンの底部に正電荷のイオンが溜まる。例えば、図6(b)に示すように、エッチングパターンの底部が、ポリシリコンの浮遊電極30から距離dよりも近付くと、浮遊電極30と導電層10との間に電位差Vが生じ、アーキングが発生するとする。

【0037】

本実施形態では、図5(c)のグラフが示す結果を利用して、図6(c)に示すように、エッチングパターンの底部が、浮遊電極30から距離dの位置に到達すると、高周波電力LFを連続波からパルス波に切り替え、バイアスパルスを用いたエッチングを行う。このようにして、高周波電力HF及び高周波電力LFのいずれも連続波の高周波を印加する第1ステップ(Step1)から、高周波電力HFは連続波であって高周波電力LFはパルス波の高周波を印加する第2ステップ(Step2)に切り替える。これによりアーキングを抑制可能なエッチング方法を実現できる。なお、バイアスパルスに切り替えるタイミングの指標である浮遊電極30からの距離dは、実験により予め定められている。

10

【0038】

[エッチング処理]

次に、本実施形態に係るエッチング処理について、図7を参照しながら説明する。図7は、一実施形態に係るエッチング処理の一例を示すフローチャートである。本エッチング処理は、図4に示す3D-NAND構造が形成されたウェハWに対するエッチング加工において適用される。本エッチング処理の制御は、制御部100により行われる。

【0039】

本処理が開始されると、制御部100は、連続波(CW)の高周波電力HF及び連続波(CW)の高周波電力LFを下部電極21に印加する(ステップS10)。また、制御部100は、CF系ガスを含むガスを処理容器2内に供給する(ステップS10)。本実施形態では、CF系ガスを含むガスの一例として、C₄F₆ガス、COガス及びO₂ガスの混合ガスが処理容器2内に供給される。これにより、前記混合ガスからプラズマが生成される。

20

【0040】

次に、制御部100は、生成されたプラズマにより、図4に示す積層膜60及びシリコン酸化膜20を並行してエッチングする(ステップS12: Step1)。ステップS12のエッチングのプロセス条件は、前記の<プロセス条件: LF連続波の場合>に記載した通りである。これによれば、Step1のエッチングでは、高周波電力HFと高周波電力LFのいずれも連続波にすることで、イオンの引き込み力により高いエッチングレートでエッチングを促進することができる。

30

【0041】

次に、制御部100は、浮遊電極30から所定の距離dになるまでエッチングしたかを判定する(ステップS14)。制御部100は、浮遊電極30から所定の距離dになるまでステップS12、S14を繰り返す。

【0042】

制御部100は、浮遊電極30から所定の距離dになるまでエッチングが進んだと判定すると、次に、制御部100は、連続波(CW)の高周波電力HF及びDuty比が20%以下のパルス波(バイアスパルス)の高周波電力LFを下部電極21に印加する(ステップS16)。また、制御部100は、CF系ガスを含むガスとして、引き続きC₄F₆ガス、COガス及びO₂ガスの混合ガスを処理容器2内に供給する。なお、制御部100は、ステップS16において、Duty比が5%以上のバイアスパルスの高周波電力LFを下部電極21に印加することが好ましい。

40

【0043】

次に、制御部100は、生成されたプラズマにより、図4に示す積層膜60及びシリコン酸化膜20を引き続きエッチングする(ステップS18: Step2)。ステップS18のエッチングのプロセス条件は、前記の<プロセス条件: LFパルス波の場合>に記載した通りである。これによれば、切替後のStep2のエッチングでは、高周波電力HFを連続波にし、高周波電力LFをパルス波にすることで、エッチングパターンの底部のチ

50

ャージをキャンセルすることができる。

【 0 0 4 4 】

図 9 に示すように、高周波電力 H F 及び高周波電力 L F がオンの間にエッチングパターンの底部にチャージされた正の電荷（イオン）は、高周波電力 L F がオフの間にエッチングパターンの底部からプラズマに放出され、チャージキャンセルされる。この繰り返しにより、アーキングの発生を抑制できる。

【 0 0 4 5 】

次に、制御部 1 0 0 は、浮遊電極 3 0 までエッチングしたかを判定する（ステップ S 2 0）。制御部 1 0 0 は、浮遊電極 3 0 までエッチングしていないと判定した場合、ステップ S 1 8 に戻り、S t e p 2 のエッチングを続ける。ステップ S 2 0 において、制御部 1 0 0 は、浮遊電極 3 0 までエッチングしたと判定した場合、本処理を終了する。

10

【 0 0 4 6 】

本実施形態に係るエッチング方法では、ステップ S 1 2 のエッチングにおいていずれも連続波の高周波電力 H F 及び高周波電力 L F を印加することで、エッチングを促進する。これにより、図 8（b）及び図 8（c）にエッチング処理結果のパターンの一例を示すように、図 8（a）に示す初期状態のカーボン膜 8 0 のパターンにシリコン酸化膜 4 0 がエッチングされる。図 8 では、シリコン酸化膜 4 0 とシリコン窒化膜 5 0 の積層膜 6 0 の代わりに、シリコン酸化膜 4 0 がエッチング対象膜となっている。

【 0 0 4 7 】

図 8（b）に示すとおり、連続波の高周波電力 H F 及び高周波電力 L F を印加することによってシリコン酸化膜 4 0 の途中までエッチングした場合、アーキングは発生しなかった。このとき、浮遊電極 3 0 からエッチングされたシリコン酸化膜 4 0 の深さまでの距離が 1 4 2 n m であった。続いて、図 8（c）に示すように、図 8（b）から引き続き、エッチングされたシリコン酸化膜 4 0 の深さが浮遊電極 3 0 まで到達し、浮遊電極 3 0 が露出するまでエッチングした場合であり、この時、アーキングの発生が確認された。これは、連続波の高周波電力 H F 及び高周波電力 L F を印加した場合、エッチング中にエッチングパターンの底部のチャージをキャンセルすることができず、アーキングが発生し、シェーディングダメージが生じたものと考えられる。

20

【 0 0 4 8 】

このことから、ステップ S 1 2 のエッチングによって浮遊電極 3 0 から所定の距離 d（図 8（b）では、1 4 2 n m）までエッチングを行い、続いて、ステップ S 1 2 のエッチングからステップ S 1 8 に切り替え、D u t y 比が 2 0 % 以下のバイアスパルスの高周波電力 L F が下部電極 2 1 に印加したエッチングを行うことによって、エッチング対象膜のパターンの底部のチャージをキャンセルし、アーキングを発生させずに（または、アーキング数をターゲットとなる個数以下にして）、エッチングを完了することができる。

30

【 0 0 4 9 】

エッチングレートとシェーディングダメージとはトレードオフの関係にある。例えば、図 1 0（b）には、図 1 0（a）に示す構造の浮遊電極 3 0 の上層に形成された積層膜 6 0 をエッチングしたときの結果の一例を示す。

【 0 0 5 0 】

第 1 ステップ（S t e p 1）のエッチングにおいて、連続波の高周波電力 H F 及び連続波の高周波電力 L F を印加したときの積層膜 6 0 のエッチングレートは「5 7 2 n m / m i n」、カーボン膜 8 0 に対する積層膜 6 0 のマスク選択比は「5 . 5」であった。

40

【 0 0 5 1 】

これに対して、第 2 ステップ（S t e p 2）のエッチングにおいて、連続波の高周波電力 H F 及びパルス波の高周波電力 L F を印加したときの積層膜 6 0 のエッチングレートは「1 0 3 n m / m i n」、カーボン膜 8 0 に対する積層膜 6 0 のマスク選択比は「2 . 9」といずれも低くなった。特にエッチングレートは第 1 ステップのエッチングレートの約 1 / 5 であった。しかしながら、このときのシェーディングダメージ（アーキング数）は、1 5 0 であり、第 1 ステップのシェーディングダメージ（アーキング数：1 7 7 9）の約 1

50

/ 12であった。

【0052】

以上から、第1ステップのエッチング時間に対する第2ステップのエッチング時間を長くする程、トータルのエッチングレートが下がり、エッチング特性が低下するため、アーキングが生じない最大限の深さまで第1ステップのエッチングを行うことが好ましい。つまり、浮遊電極からの距離を示す所定の距離dは、帯電しても十分な耐圧が保てる膜厚であって、アーキングが生じない最小限の距離に設定されることが好ましい。

【0053】

本実施形態によれば、エッチング工程を第1ステップ及び第2ステップの2ステップに切り替えて実行し、第2ステップではDuty比が5%以上20%以下のバイアスパルスの高周波電力LFを印加する。これにより、エッチングパターンの底部のチャージをキャンセルしながらエッチングを行うことができる。この結果、エッチングレート等、所定のエッチング特性を維持しつつ、アーキングを抑制することができる。また、浮遊電極からの所定の距離をアーキングが生じない最小限の深さに設定し、浮遊電極からの所定の距離になったら、第1ステップから第2ステップに切り替える。これにより、エッチングレート及び選択比等のエッチング特性を所定の程度に維持しつつ、アーキングを抑えることができる。

【0054】

[変形例]

以上、3D-NAND構造の浮遊電極30の上層に形成された積層膜60をエッチングするエッチング方法について説明した。しかしながら、本実施形態に係るエッチング方法は、3D-NAND構造に限定されず、接地電位となる導電層と対向する浮遊電位の電極層の上層に形成されたシリコン含有膜をエッチングする方法に適用することが好適である。つまり、本実施形態に係るエッチング方法は、絶縁膜の中に電気的にフローティングした電極がある構造において絶縁膜のエッチングに適用することが好ましい。

【0055】

シリコン含有膜は、SiO₂、SiN、SiO₂とSiNの積層膜の他、SiC、SiCN、SiCO、SiOCH等の炭素含有シリコン酸化膜や炭素含有シリコン窒化膜、炭素含有シリコン酸化膜と炭素含有シリコン窒化膜との積層膜であってもよい。

【0056】

また、例えば、接地電位となる導電層としては、Poly-Si（ポリシリコン）に限らず、シリコン（Si）の単結晶やボロン等がドーパされたシリコンであってもよい。

【0057】

なお、マスクとして、本実施形態ではカーボン膜80を例に挙げたが、これに限らず、Poly-Si、W（タングステン）、TiN、有機系のマスクであってもよい。

【0058】

上記実施形態の第1ステップでは、連続波の高周波電力HFと連続波の高周波電力LFとを供給し、シリコン含有膜をエッチングした。しかしながら、これに限らず、第1ステップでは、連続波の高周波電力HFと、Duty比が50%以上のパルス波の高周波電力LFとを供給し、シリコン含有膜をエッチングしてもよい。

【0059】

また、上記実施形態では、高周波電力LFがパルス波の場合、10kHz～50kHzの範囲のいずれかのパルス周波数の高周波電力LFを印加したが、これに限らず、高周波電力LFがパルス波の場合、そのパルス周波数は、0.1kHz～50kHzの範囲であればよい。

【0060】

以上、エッチング方法及びエッチング処理装置を上記実施形態により説明したが、本発明にかかるエッチング方法及びエッチング処理装置は上記実施形態に限定されるものではなく、本発明の範囲内で種々の変形及び改良が可能である。上記複数の実施形態に記載された事項は、矛盾しない範囲で組み合わせることができる。

10

20

30

40

50

【 0 0 6 1 】

本発明に係る基板処理装置は、Capacitively Coupled Plasma(CCP), Inductively Coupled Plasma(ICP), Radial Line Slot Antenna, Electron Cyclotron Resonance Plasma(ECR), Helicon Wave Plasma(HWP)のどのタイプでも適用可能である。

【 0 0 6 2 】

本明細書では、基板の一例として半導体ウェハWを挙げて説明した。しかし、基板は、これに限らず、LCD(Liquid Crystal Display)、FPD(Flat Panel Display)に用いられる各種基板や、フォトマスク、C D基板、プリント基板等であっても良い。

【 符号の説明 】

【 0 0 6 3 】

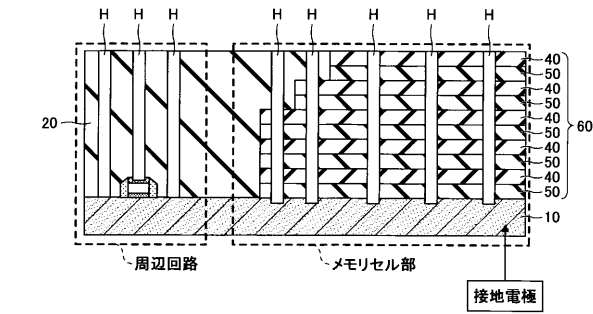
- 1 : エッチング処理装置
- 2 : 処理容器
- 10 : 導電層 (シリコン基板)
- 11 : ガス供給部
- 20 : シリコン酸化膜
- 21 : 下部電極 (載置台)
- 22 : 上部電極
- 30 : 浮遊電極
- 32 : 第1高周波電源
- 34 : 第2高周波電源
- 40 : シリコン酸化膜
- 45 : ガス導入口
- 50 : シリコン窒化膜
- 51 : 拡散室
- 60 : 積層膜
- 65 : 排気装置
- 80 : カーボン膜
- 100 : 制御部

10

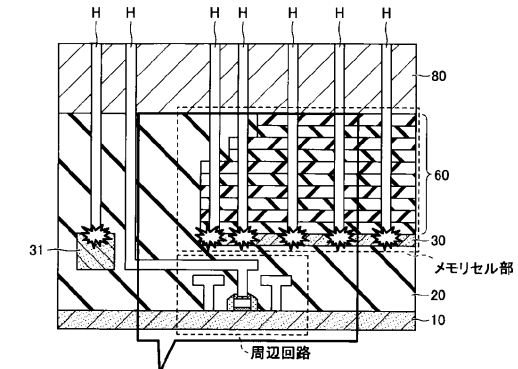
20

【図 1】

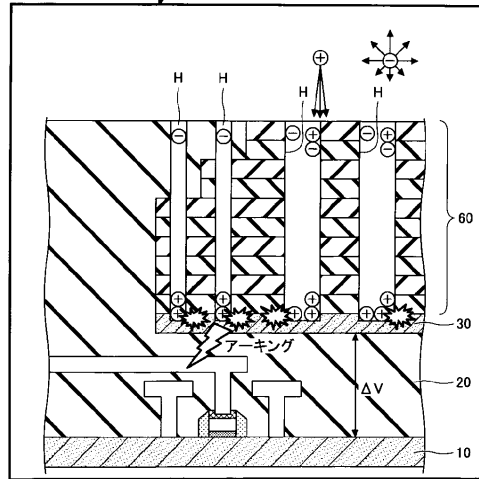
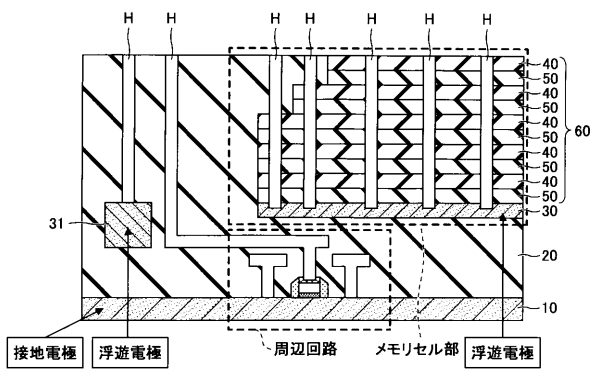
(a) 3D NAND構造



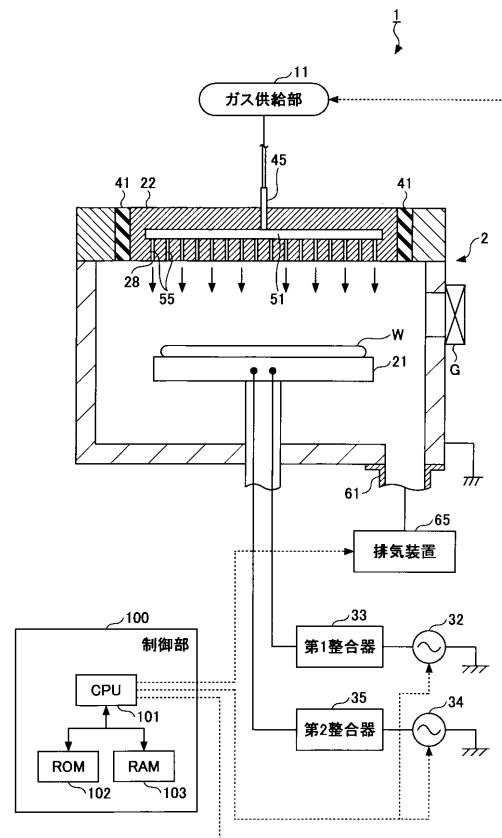
【図 2】



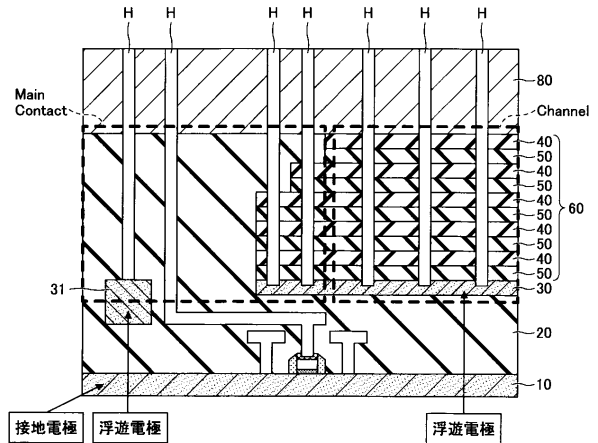
(b) 3D NAND構造



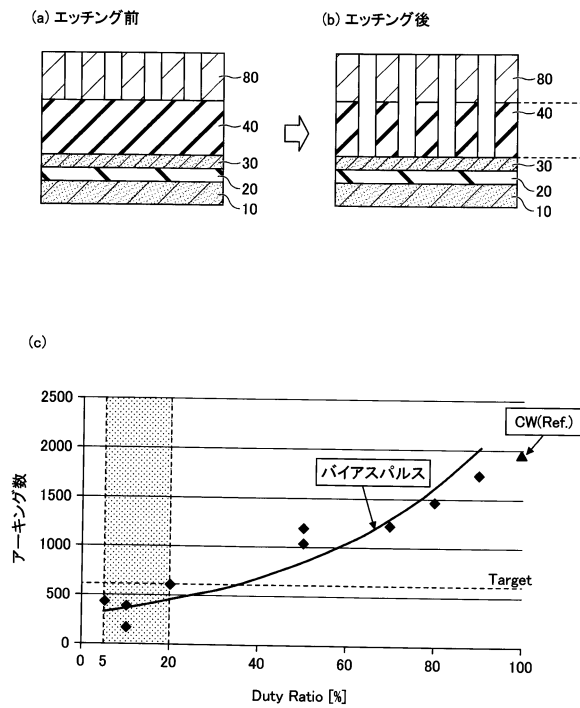
【図 3】



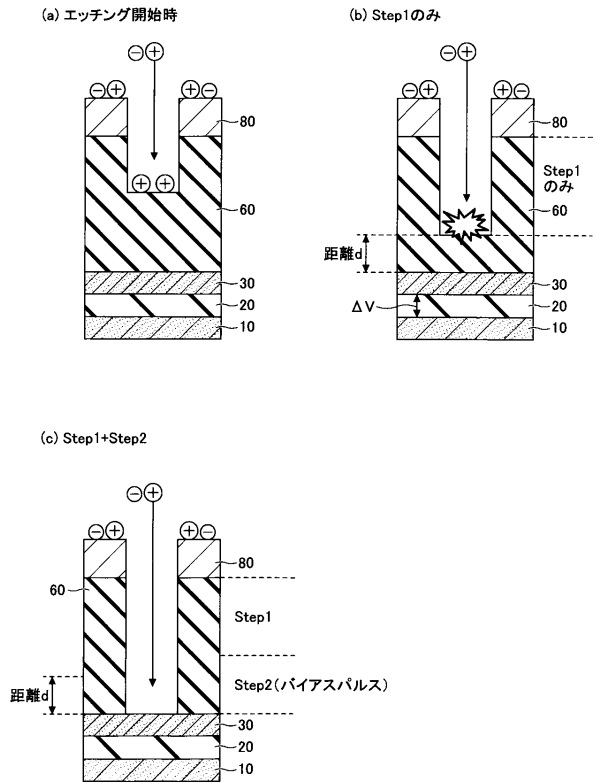
【図 4】



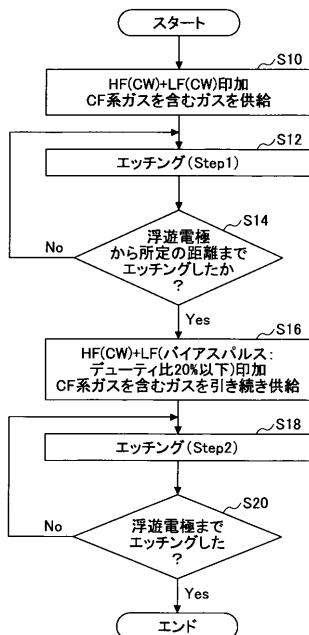
【図 5】



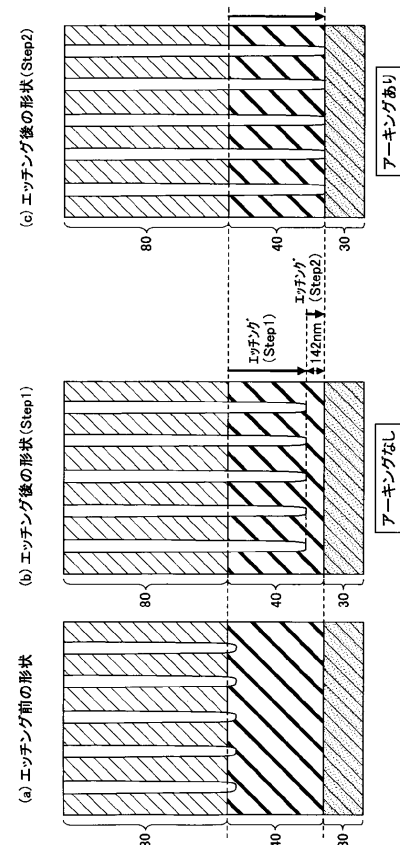
【図 6】



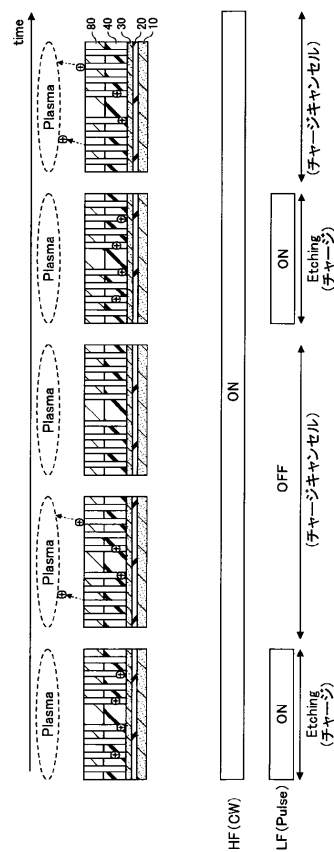
【図 7】



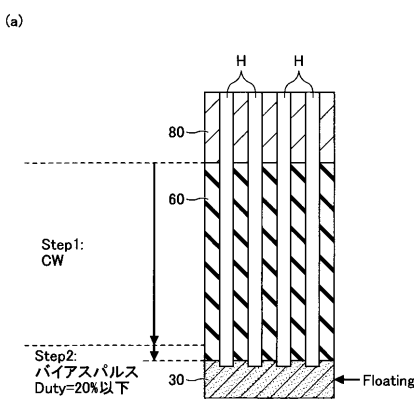
【図 8】



【図 9】



【図 10】



(b)

	Step1	Step2	Step2
	CW	バイアスパルス Duty比=50%	バイアスパルス Duty比=10%
エッチングレート SiO ₂ =700nm	572nm/min	335nm/min	103nm/min
マスク選択比 SiO ₂ /Carbon	5.5	3.4	2.9
シェーディングダメージ アーキング数	1779	1037	150

フロントページの続き

(51)Int.Cl. F I

H 0 1 L 29/792 (2006.01)

H 0 5 H 1/46 (2006.01)

(56)参考文献 特開2002-184869(JP,A)
特開平08-139077(JP,A)
特開平08-241885(JP,A)
特開2010-272649(JP,A)
特表2002-532899(JP,A)
国際公開第2014/069559(WO,A1)
特開2013-033856(JP,A)

(58)調査した分野(Int.Cl., DB名)

H 0 1 L 21/302
H 0 1 L 21/3065
H 0 1 L 21/3205-21/3213
H 0 1 L 21/336
H 0 1 L 21/461
H 0 1 L 21/768
H 0 1 L 23/522
H 0 1 L 23/532
H 0 1 L 29/76
H 0 1 L 29/772
H 0 1 L 29/78
H 0 1 L 29/788-29/792
H 0 5 H 1/00-1/54