(12) 특허협력조약에 의하여 공개된 국제출원

(19) 세계지식재산권기구
국제사무국

(43) 국제공개일
2019 년 8 월 29 일 (29.08.2019)

WIPO | PCT

(10) 국제공개번호
WO 2019/164153 A1

(51) 국제특허분류:
H05K 3/28 (2006.01) *H05K 1/03* (2006.01)
H05K 3/46 (2006.01)

(21) 국제출원번호: PCT/KR2019/001376

(22) 국제출원일: 2019 년 1 월 31 일 (31.01.2019)

(25) 출원언어: 한국어

(26) 공개언어: 한국어

(30) 우선권정보:
10-2018-0019970 2018 년 2 월 20 일 (20.02.2018) KR

(71) 출원인: 주식회사 아모그린텍 (**AMOGREENTECH CO., LTD.**) [KR/KR]; 10014 경기도 김포시 통진읍 김포대로1950번길 91, Gyeonggi-do (KR).

(72) 발명자: 유정상 (**YU, Jeong Sang**); 15866 경기도 군포시 산본천로 34, 636동 1501호, Gyeonggi-do (KR).

(74) 대리인: 특허법인 정안 (**HONESTY & JR PARTNERS INTELLECTUAL PROPERTY LAW GROUP**); 06103 서울시 강남구 선릉로 615, 5층, Seoul (KR).

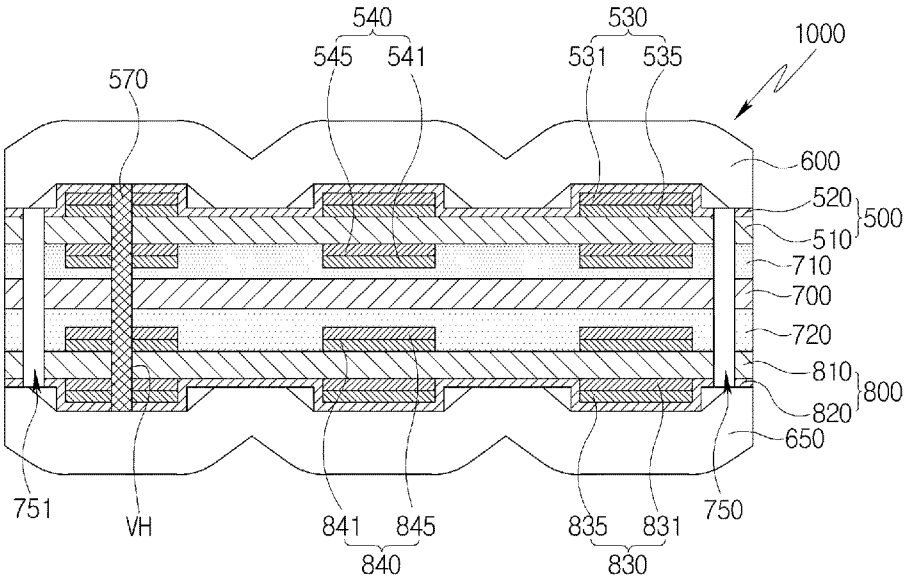
(81) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 국내 권리의 보호를 위하여): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 역내 권리의 보호를 위하여): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 유라시아 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 유럽 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI,

WO 2019/164153 A1

(54) **Title:** FLEXIBLE PRINTED CIRCUIT BOARD

(54) **발명의 명칭:** 연성 인쇄회로기판



(57) **Abstract:** A flexible printed circuit board according to the present invention comprises a first base sheet, a second base sheet, and a first protection sheet. The first base sheet comprises a first Teflon film and a first circuit pattern disposed on the first Teflon film. The second base sheet comprises a second Teflon film and a second circuit pattern disposed on the second Teflon film, and is laminated on the first base sheet. The first protection sheet covers the first base sheet. A portion of the first base sheet that is exposed to the first protection sheet is surface-modified.

[다음 쪽 계속]

FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

공개:

— 국제조사보고서와 함께 (조약 제21조(3))

(57) 요약서: 본 발명에 따른 연성 인쇄회로기판은 제1 베이스 시트, 제2 베이스 시트 및 제1 보호 시트를 포함한다. 제1 베이스 시트는 제1 테플론 필름 및 제1 테플론 필름 위에 배치된 제1 회로패턴을 포함한다. 제2 베이스 시트는 제2 테플론 필름 및 제2 테플론 필름 위에 배치된 제2 회로패턴을 포함하고, 제2 베이스 시트는 제1 베이스 시트 위에 적층된다. 제1 보호 시트는 제1 베이스 시트를 커버한다. 제1 베이스 시트에서 제1 보호 시트에 노출된 부분은 표면 개질된다.

명세서

발명의 명칭: 연성 인쇄회로기판

기술분야

[1] 본 발명은 연성 인쇄회로기판에 관한 것으로, 보다 상세하게는 테플론 필름을 포함하는 연성 인쇄회로기판에 관한 것이다.

배경기술

[2] 일반적으로, 연성 인쇄회로기판(flexible printed circuit board, FPCB)은 얇은 절연 필름에 회로패턴을 형성하여 유연하게 구부러질 수 있는 기판으로, 휴대용 전자기기와 같은 디스플레이 장치에 디바이스들 간의 데이터 신호를 전송하는 용도로 많이 사용되고 있다.

[3] 연성 인쇄회로기판은 필름 형태의 베이스 기재 위에 회로패턴을 인쇄하여 제조된다. 연성 인쇄회로기판은 구동칩의 본딩 공정과 같은 고온이 가해지는 공정에 투입되므로, 베이스 기재에는 내열성이 요구된다. 따라서, 상술한 베이스 기재의 요구되는 내열성을 만족시키기 위하여 베이스 기재로 폴리이미드 필름이 사용되고 있다.

[4] 또한, 연성 인쇄회로기판이 고주파 신호 전달용으로 사용됨에 따라, 전송되는 전기 신호가 손실되는 것을 방지하기 위하여 베이스 기재에는 저유전율의 특성이 요구될 수 있다. 따라서, 상술한 베이스 기재의 요구되는 저유전율 특성을 만족시키기 위하여 베이스 기재로 테플론이 사용되고 있다.

발명의 상세한 설명

기술적 과제

[5] 본 발명의 목적은 용이하게 제조될 수 있는 구조를 갖는 테플론 필름이 적용된 연성 인쇄회로기판을 제공하는 데 있다.

과제 해결 수단

[6] 상술한 본 발명의 목적을 달성하기 위해서, 본 발명에 따른 연성 인쇄회로기판은 제1 베이스 시트, 제2 베이스 시트 및 제1 보호 시트를 포함한다. 제1 베이스 시트는 제1 테플론 필름 및 제1 테플론 필름 위에 배치된 제1 회로패턴을 포함한다. 제2 베이스 시트는 제2 테플론 필름 및 제2 테플론 필름 위에 배치된 제2 회로패턴을 포함하고, 제2 베이스 시트는 제1 베이스 시트 위에 적층된다. 제1 보호 시트는 제1 베이스 시트를 커버한다. 제1 베이스 시트에서 제1 보호 시트에 노출된 부분은 표면 개질된다.

[7] 본 발명의 일 실시예에서, 제1 베이스 시트는 제1 표면 개질층을 더 포함한다. 제1 표면 개질층은 제1 테플론 필름의 외면 및 제1 회로패턴의 외면 위에 배치된다.

[8] 본 발명의 일 실시예에서, 연성 인쇄회로기판은 제2 베이스 시트를 커버하는 제2 보호 시트를 더 포함한다. 제2 보호 시트는 제2 베이스 시트에서 제2 보호

시트에 노출된 부분은 표면 개질된다.

[9] 본 발명의 일 실시예에서, 제2 베이스 시트는 제2 표면 개질층을 더 포함한다. 제2 표면 개질층은 제2 테플론 필름의 외면 및 제2 회로패턴의 외면 위에 배치된다.

[10] 본 발명의 일 실시예에서, 제1 표면 개질층 및 제2 표면 개질층의 각각의 구성 물질은 금속산화물을 포함한다.

[11] 본 발명의 일 실시예에서, 연성 인쇄회로기판은 중간 테플론 필름, 제1 접착시트 및 제2 접착시트를 더 포함한다. 중간 테플론 필름은 제1 베이스 시트와 제2 베이스 시트 사이에 개재된다. 제1 접착 시트는 제1 베이스 시트와 중간 테플론 필름 사이에 개재되어 중간 테플론 필름을 제1 베이스 시트에 접착시킨다. 제2 접착시트는 제2 베이스 시트와 중간 테플론 필름 사이에 개재되어 중간 테플론 필름을 제2 베이스 시트에 접착시킨다.

[12] 본 발명의 일 실시예에서, 제1 접착 시트 및 제2 접착 시트의 각각은 접착성 폴리프로필렌 필름이다.

[13] 본 발명의 일 실시예에서, 제1 베이스 시트는 제1 테플론 필름 위에 배치되는 제1 서브 회로패턴을 더 포함하고, 제2 베이스 시트는 제2 테플론 필름 위에 배치되는 제2 서브 회로패턴을 더 포함한다. 제1 회로패턴은 제1 테플론 필름의 일 면 위에 배치되고, 제1 서브 회로패턴은 제1 테플론 필름의 다른 면 위에 배치된다. 또한, 제2 회로패턴은 제2 테플론 필름의 일 면 위에 배치되고, 제2 서브 회로패턴은 제2 테플론 필름의 다른 면 위에 배치된다.

발명의 효과

[14] 본 발명에 따르면, 연성 인쇄회로기판이 이형성을 갖는 테플론 필름을 포함하더라도, 보호 시트에 노출되는 부분에 표면 개질층을 형성하여 보호 시트 및 베이스 시트 간의 접착성이 향상될 수 있다. 따라서, 연성 인쇄회로기판의 제조 과정 또는 보관 중에 보호 시트가 베이스 시트로부터 박리되는 것이 방지될 수 있고, 이에 따라 연성 인쇄회로기판의 완제품 상태가 안전하게 보존될 수 있다.

[15] 그 결과, 이형성을 갖는 테플론 필름이 연성 인쇄회로기판의 베이스 기재로 충분히 활용될 수 있고, 이에 따라 테플론 필름이 갖는 장점을 이용하여 저유전율과 고내열성을 갖는 연성 인쇄회로기판이 용이하게 구현될 수 있다.

도면의 간단한 설명

[16] 도 1은 본 발명의 일 실시예에 따른 연성 인쇄회로기판의 단면도이다.

[17] 도 2는 본 발명의 다른 실시예에 따른 연성 인쇄회로기판의 단면도이다.

[18] 도 3 내지 도 7들은 도 1에 도시된 연성 인쇄회로기판의 제조 방법을 나타내는 도면들이다.

발명의 실시를 위한 형태

[19] 이하, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자가 본 발명의

기술적 사상을 용이하게 실시할 수 있을 정도로 상세히 설명하기 위하여, 본 발명의 가장 바람직한 실시 예를 첨부 도면을 참조하여 설명하기로 한다. 우선 각 도면의 구성요소들에 참조부호를 부가함에 있어서, 동일한 구성요소들에 대해서는 비록 다른 도면상에 표시되더라도 가능한 한 동일한 부호를 가지도록 하고 있음에 유의해야 한다. 또한, 본 발명을 설명함에 있어, 관련된 공지 구성 또는 기능에 대한 구체적인 설명이 본 발명의 요지를 흐릴 수 있다고 판단되는 경우에는 그 상세한 설명은 생략한다.

[20] 도 1을 참조하면, 연성 인쇄회로기판(1000)은 제1 베이스 시트(500), 제2 베이스 시트(800), 중간 테플론 필름(700), 제1 접착시트(710), 제2 접착시트(720), 연결 패턴(570), 제1 보호 시트(600) 및 제2 보호 시트(650)를 포함한다.

[21] 제1 베이스 시트(500)는 제1 테플론 필름(510), 제1 회로패턴(530), 제1 서브 회로패턴(540) 및 제1 표면 개질층(520)을 포함한다.

[22] 제1 테플론 필름(510)의 구성물질은 테플론(Poly Tetra Fluoro Ethylene, PTFE)을 포함한다. 일반적으로 테플론은 다른 고분자 재료들 대비 내열성과 저유전율 갖는 재료이다. 따라서, 연성 인쇄회로기판(1000)에 제1 테플론 필름(510)이 적용되는 경우에, 연성 인쇄회로기판(1000)에 반도체 칩을 실장하는 공정에서 발생되는 고온에 의해 연성 인쇄회로기판(1000)이 변형되는 것이 저감될 수 있고, 연성 인쇄회로기판(1000)이 전기신호를 전송하는 과정에서 신호가 손실되는 것이 저감될 수 있다.

[23] 제1 회로패턴(530)은 제1 테플론 필름(510) 위에 배치된다. 연성 인쇄회로기판(1000)의 입력 단자로 입력된 전기신호는 제1 회로패턴(530)에 의해 연성 인쇄회로기판(1000)의 출력 단자로 전송된다. 이 실시예에서는 제1 회로패턴(530)은 시드층(535) 및 시드층(535) 위에 적층된 도금층(531)을 포함하고, 시드층(535)의 구성물질은 니켈을 포함할 수 있고, 도금층(530)의 구성물질은 구리를 포함할 수 있다.

[24] 제1 회로패턴(530)의 제조 방법적인 측면에서는, 스퍼터링 방법을 이용하여 테플론 필름 위에 예비 시드층(미도시)을 형성하고, 상기 예비 시드층을 패터닝하여 시드층(535)을 형성한다. 그 이후에, 전해 도금 방법을 이용하여 시드층(535) 위에 도금층(531)을 형성하여 제1 회로패턴(530)이 형성될 수 있다.

[25] 제1 서브 회로패턴(540)은 제1 테플론 필름(510) 위에 배치되고, 제1 서브 회로패턴(540)은 제1 테플론 필름(510)을 사이에 두고 제1 회로 패턴(530)과 마주한다. 즉, 제1 테플론 필름(510)의 일 면 위에 제1 회로 패턴(530)이 배치되고, 제1 테플론 필름(510)의 다른 면 위에 제1 서브 회로패턴(540)이 배치된다.

[26] 이 실시예에서는, 제1 서브 회로패턴(540)은 시드층(545) 및 시드층(545) 위에 배치된 도금층(541)을 포함한다. 전술한 바와 같이, 제1 테플론 필름(510)을 기준으로 제1 서브 회로패턴(540)의 위치는 제1 회로패턴(530)의 위치와 상이하나, 제1 서브 회로패턴(540)의 구성은 제1 회로패턴(530)의 구성과 유사하므로 제1 서브 회로패턴(540)의 보다 상세한 설명은 생략된다.

[27] 이 실시예에서는, 제1 베이스 시트(500)에서 제1 보호 시트(600)에 노출된 부분이 표면 개질된다. 보다 상세하게는, 제1 표면 개질층(520)이 제1 테플론 필름(510)의 외면 및 제1 회로패턴(530)의 외면 위에 형성되어, 제1 베이스 시트(500)에서 표면 개질된 효과가 발생된다.

[28] 이 실시예에서는, 제1 표면 개질층(520)은 티타늄 옥사이드(TiOx)와 같은 금속 산화물을 포함할 수 있다. 또한, 제1 표면 개질층(520)은 약 5마이크로미터의 두께를 갖는 제1 회로패턴(530)보다 얇은 박막의 형상을 가지므로 제1 표면 개질층(520)은 도전성을 가질 수 있다.

[29] 또한, 제조 방법 적인 측면에서는, 스퍼터링 방법으로 금속 입자들이 제1 테플론 필름(510) 측으로 제공된 이후에, 상기 금속 입자들이 산소를 포함하는 반응가스와 반응하여 형성된 금속 산화물로 제1 표면 개질층(520)이 형성될 수 있다. 따라서, 점착층(미도시)을 갖는 제1 보호 시트(600)가 제1 베이스 시트(500)를 커버하는 경우에, 제1 보호 시트(600)의 상기 점착층이 제1 테플론 필름(510) 대신에 제1 표면 개질층(520)에 점착되므로, 제1 표면 개질층(520)에 의해 제1 보호 시트(600) 및 제1 베이스 시트(500) 간의 점착력 향상될 수 있다.

[30] 본 발명의 실시예와 달리, 제1 베이스 시트(500)에서 제1 표면 개질층(520)의 구조가 생략되면, 제1 베이스 시트(500)에서 제1 보호 시트(600)가 접촉되는 부분은 제1 테플론 필름(510)의 외면 및 제1 회로패턴(530)의 외면으로, 이 경우에 제1 테플론 필름(510)이 갖는 이형성에 의해 제1 보호시트(600) 및 제1 베이스 시트(500) 간의 점착이 용이하지 않을 수 있다. 하지만, 전술한 바와 같이, 이 실시예에서는 제1 베이스 시트(500)에서 제1 보호 시트(600)에 노출된 부분, 즉 제1 테플론 필름(510)의 외면 및 제1 회로패턴(530)의 외면 위에 제1 표면 개질층(520)이 형성되므로, 제1 표면 개질층(520)에 의해 제1 베이스 시트(500) 및 제1 보호 시트(600) 간의 점착력이 향상될 수 있다.

[31] 제2 베이스 시트(800)는 제2 테플론 필름(810), 제2 회로패턴(830), 제2 서브 회로패턴(840) 및 제2 표면 개질층(820)을 포함한다. 이 실시예에서는, 제2 베이스 시트(800)의 구조는 제1 베이스 시트(500)의 구조와 유사하므로 제2 베이스 시트(800)의 구조에 대해서는 간략하게 설명된다.

[32] 제2 테플론 필름(810)의 구성물질은 테플론을 포함하고, 제2 회로패턴(830)은 제2 테플론 필름(810) 위에 배치되어 전기 신호를 전송한다. 이 실시예에서는 제2 회로패턴(830)은 시드층(831) 및 시드층(831) 위에 적층된 도금층(835)을 포함한다.

[33] 제2 서브 회로패턴(840)은 제2 테플론 필름(810) 위에 배치되고, 제2 서브 회로패턴(840)은 제2 테플론 필름(810)을 사이에 두고 제2 회로 패턴(830)과 마주한다. 즉, 제2 테플론 필름(810)의 일 면 위에 제2 회로 패턴(830)이 배치되고, 제2 테플론 필름(810)의 다른 면 위에 제2 서브 회로패턴(840)이 배치된다. 이 실시예에서는, 제2 서브 회로패턴(840)은 시드층(841) 및 시드층(841) 위에 배치된 도금층(845)을 포함한다.

[34] 이 실시예에서는, 제2 베이스 시트(800)에서 제2 보호 시트(650)에 노출된 부분이 표면 개질된다. 보다 상세하게는, 제2 표면 개질층(820)이 제2 테플론 필름(810)의 외면 및 제2 회로패턴(830)의 외면 위에 형성되고, 제2 표면 개질층(820)에 의해 제2 베이스 시트(800)에서 표면 개질된 효과가 발생된다. 따라서, 점착층(미도시)을 갖는 제2 보호 시트(650)가 제2 베이스 시트(800)를 커버하는 경우에, 제2 보호 시트(800)의 상기 점착층이 제2 테플론 필름(810) 대신에 제2 표면 개질층(820)에 점착되므로, 제2 표면 개질층(820)에 의해 제2 보호 시트(650) 및 제2 베이스 시트(800) 간의 점착력이 향상될 수 있다.

[35] 이 실시예에서는, 제2 표면 개질층(820)은 티타늄 옥사이드(TiOx)와 같은 금속 산화물을 포함할 수 있다. 또한, 제2 표면 개질층(820)은 약 5마이크로미터의 두께를 갖는 제2 회로패턴(830)보다 얇은 박막의 형상을 가지므로 제2 표면 개질층(820)은 도전성을 가질 수 있다.

[36] 중간 테플론 필름(700)은 제1 베이스 시트(500) 및 제2 베이스 시트(800) 사이에 개재된다. 이 실시예에서는, 제1 테플론 필름(510) 및 제2 테플론 필름(810)과 같이 중간 테플론 필름(700)의 구성 물질은 테플론을 포함한다.

[37] 제1 접착시트(710)는 제1 베이스 시트(500)와 중간 테플론 필름(700) 사이에 개재되어 중간 테플론 필름(700)을 제1 베이스 시트(500)에 접착 시킨다. 또한, 제2 접착시트(720)는 제2 베이스 시트(800)와 중간 테플론 필름(700) 사이에 개재되어 중간 테플론 필름(700)을 제2 베이스 시트(800)에 접착시킨다.

[38] 이 실시예에서는 제1 접착시트(710) 및 제2 접착시트(720)의 각각은 저유전율을 갖는 접착성 폴리프로필렌 필름일 수 있다. 예를 들면, 제1 접착시트(710) 및 제2 접착시트(720)의 각각은 폴리프로필렌(polypropylene, PP) 필름의 양면들 각각에 실런트(sealant)가 형성된 CPP(Casted polypropylene) 필름일 수 있다.

[39] 연결 패턴(570)은 제1 베이스 시트(500) 및 제2 베이스 시트(800) 중 적어도 하나를 관통하여 형성된 비아홀에 채워진 도전층으로, 연결 패턴(570)은 제1 회로패턴(530), 제1 서브 회로패턴(540), 제2 회로패턴(830) 및 제2 서브 회로패턴(840) 중 적어도 두 개들을 서로 전기적으로 연결시킨다. 제조 방법적인 측면에서는, 이 실시예에서는 연결 패턴(570)은 제1 베이스 시트(500) 및 제2 베이스 시트(800)를 관통하는 비아홀을 형성한 이후에, 상기 비아홀에 도전성 물질을 충전하여 연결 패턴(570)이 형성될 수 있다.

[40] 제1 보호 시트(600)는 연성 인쇄회로기판(1000)의 최상측에 배치되어 제1 베이스 시트(500)를 커버하고, 제2 보호 시트(650)는 연성 인쇄회로기판(1000)의 최하측에 배치되어 제2 베이스 시트(800)를 커버한다. 이 실시예에서는, 제1 보호 시트(600) 및 제2 보호 시트(650)는 제1 베이스 시트(500) 및 제2 베이스 시트(800)를 각각 보호하는 구성요소로, 연성 인쇄회로기판(1000)이 다른 전자 부품에 본딩되는 경우에 연성 인쇄회로기판(1000)에서 제1 보호시트(600) 및 제2 보호시트(650)가 제거될 수 있다.

[41] 이 실시예에서는, 제1 보호 시트(600) 및 제2 보호 시트(650)의 각각은 절연성 필름 및 상기 절연성 필름의 일면에 적층된 점착층을 포함할 수 있다. 예를 들면, 제1 보호 시트(600) 및 제2 보호 시트(650)의 각각은 폴리이미드(polyimide) 필름 및 상기 폴리이미드 필름의 일면 위에 형성된 점착층을 포함할 수 있다.

[42] 이 실시예에서는, 연성 인쇄회로기판(1000)의 일 측에는 제1 가이드홀(751)이 형성될 수 있고, 연성 인쇄회로기판(1000)의 타 측에는 제2 가이드 홀(752)이 형성될 수 있다. 제1 가이드홀(751) 및 제2 가이드홀(752)의 각각은 연성 인쇄회로기판(1000)의 적층된 구성요소들을 관통하는 형상으로 형성될 수 있다. 제1 가이드홀(751) 및 제2 가이드홀(752)은 적층된 구성 요소들의 정렬하는 용도로 사용되는 것으로 이에 대해서는 도 3 내지 도 6들을 참조하여 보다 상세히 설명된다.

[43] 도 2에서는 본 발명의 다른 실시예에 따른 연성 인쇄회로기판(1001)의 단면도가 도시된다. 도 2를 설명함에 있어서, 앞서 도 1을 참조하여 설명된 구성 요소들에 대해서는 도면 부호를 병기하고, 상기 구성 요소들에 대한 중복된 설명은 생략된다.

[44] 도 2를 참조하면, 연성 인쇄회로기판(1001)은 베이스 시트(500-1), 제1 접착시트(600) 및 제2 접착시트(650)를 포함한다.

[45] 이 실시예에서는, 베이스 시트(500-1)는 테플론 필름(510), 회로 패턴(530), 서브 회로 패턴(540), 제1 표면 개질층(560), 제2 표면 개질층(570), 연결패턴(570-1), 제1 보호 시트(600) 및 제2 보호 시트(650)을 포함한다.

[46] 앞서 도 1을 참조하여 설명된 실시예에서는, 제1 테플론 필름(도 1의 510) 및 제2 테플론 필름(도 1의 810)의 각각의 양면에 회로패턴이 구비되어 연성 인쇄회로기판(도 1의 1000)은 총 4개의 층들로 구성된 회로패턴들을 포함하나, 도 2에 도시된 실시예에서는 하나의 테플론 필름(510)의 양면에 회로패턴들이 배치되어 연성 인쇄회로기판(1001)은 총 2개의 층들로 구성된 회로패턴들을 포함한다.

[47] 이 실시예에서는, 베이스 시트(500-1)에서 제1 보호 시트(600) 및 제2 보호 시트(650)에 노출된 부분이 표면 개질된다. 보다 상세하게는, 제1 표면 개질층(560)이 테플론 필름(510)의 일면에 형성되어 테플론 필름(510)의 외면 및 회로패턴(530)의 외면 위에 배치되고, 제2 표면 개질층(570)은 테플론 필름(510)의 다른 면 위에 형성되어 테플론 필름(510)의 외면 및 서브 회로패턴(540)의 외면 위에 배치된다.

[48] 상술한 제1 표면 개질층(560) 및 제2 표면 개질층(570)의 구조에 따르면, 제1 보호 시트(600)의 점착층이 테플론 필름(510) 대신에 제1 표면 개질층(560)과 접촉되어 제1 보호 시트(600) 및 베이스 시트(500-1) 간의 점착력이 향상될 수 있다. 또한, 제2 보호 시트(650)의 점착층이 테플론 필름(510) 대신에 제2 표면 개질층(570)과 접촉되어 제2 보호 시트(650) 및 베이스 시트(500-1) 간의 점착력이 향상될 수 있다.

[49] 도 3을 참조하면, 제1 테플론 필름(510)의 일면 위에 시드층(535) 및 도금층(531)을 포함하는 제1 회로 패턴(530)을 형성하고, 제1 테플론 필름(510)의 다른 면 위에 시드층(545) 및 도금층(541)을 포함하는 제1 서브 회로 패턴(540)을 형성한다.

[50] 이 실시예에서는 시드층들(535, 545)은 제1 테플론 필름(510)의 양면들 위에 스터퍼링 방법을 이용하여 금속층들을 형성하고, 상기 금속층들에 대하여 포토리소그래피 공정과 같은 패터닝 공정을 수행하여 시드층들(535, 545)이 형성될 수 있다. 그 이후에, 시드층들(535, 545)을 이용하는 전해 도금 공정을 수행하여 시드층들(535, 545) 위에 도금층들(531, 541)이 형성될 수 있다.

[51] 도 4를 참조하면, 스퍼터링 공정을 수행하여 제1 테플론 필름(510)의 외면과 제1 회로 패턴(530)의 외면에 금속층을 형성한 이후에, 상기 금속층을 산소를 포함하는 반응가스와 반응시키는 성막 공정을 거쳐 제1 표면 개질층(520)을 형성한다.

[52] 이 실시예에서는, 상기 스퍼터링 공정의 타겟은 타이타늄이 적용되어 상기 금속층의 구성물질은 타이타늄을 포함할 수 있다. 따라서, 제1 표면 개질층(520)의 구성물질은 타이타늄을 포함하는 금속 입자들과 산소가 반응하여 형성된 타이타늄 옥사이드를 포함할 수 있다.

[53] 이 실시예에서는, 상기 스퍼터링 공정을 수행하는 동안에 타이타늄을 포함하는 금속 입자들이 제1 테플론 필름(510) 내로 제공되며, 상기 금속 입자들 및 산소를 포함하는 반응가스 간의 화학반응에 의해 생성되는 금속 산화물에 의해 제1 표면 개질층(520)이 형성되므로, 제1 표면 개질층(520)의 표면에는 요철 패턴이 형성될 수 있다.

[54] 도 5를 참조하면, 제1 테플론 필름(510) 및 제1 표면 개질층(520) 각각의 양 측에 제1 가이드 홀(751) 및 제2 가이드 홀(752)이 형성된다. 제1 가이드 홀(751) 및 제2 가이드 홀(752)의 각각은 제1 테플론 필름(510) 및 제1 표면 개질층(520)을 관통하는 형상으로 형성된다.

[55] 이 실시예에서는 제1 가이드 홀(751) 및 제2 가이드 홀(752)은 펀칭 공정 또는 레이저 드릴 공정을 이용하여 형성될 수 있다.

[56] 도 6을 참조하면, 앞서 도 3 내지 도 5들을 참조하여 설명된 제1 베이스 시트(500)의 제조하는 방법과 동일하게 제2 베이스 시트(800)를 제조한다. 그 이후에, 지그(900)의 제1 가이드 핀(G1) 및 제2 가이드 핀(G2)이 제1 가이드 홀(751) 및 제2 가이드 홀(752)에 각각 관통하도록 제2 베이스 시트(800)를 지그(900) 위에 배치한다.

[57] 그 이후에, 중간 테플론 필름(700), 제1 접착 시트(710) 및 제2 접착 시트(720)로 이루어진 적층체를 제2 베이스 시트(800) 위에 적층하여, 제2 접착시트(720)를 제2 베이스 시트(800)에 접착시킨다. 이 과정에서, 중간 테플론 필름(700), 제1 접착 시트(710) 및 제2 접착 시트(720)에 형성된 제1 가이드 홀(751) 및 제2 가이드 홀(751, 752)을 각각 제1 가이드 핀(G1) 및 제2 가이드 핀(G2)에

관통시키므로, 중간 테플론 필름(700), 제1 접착 시트(710) 및 제2 접착 시트(720)로 이루어진 적층체가 제2 베이스 시트(800) 위에 적층됨과 동시에 정렬될 수 있다.

[58] 그 이후에, 제1 베이스 시트(500)를 제1 접착 시트(710) 위에 적층하여 제1 베이스 시트(500)를 제1 접착 시트(710)에 접착시킨다. 그 결과, 제1 접착시트(710) 및 제2 접착시트(720)에 의해 제1 베이스 시트(500), 중간 테플론 필름(700) 및 제2 베이스 시트(800)가 하나의 적층체로 형성된다.

[59] 도 7을 참조하면, 제1 베이스 시트(500) 및 제2 베이스 시트(800)을 관통하는 비아홀을 형성하고, 상기 비아홀에 도전물질을 충진하여 연결 패턴(570)이 형성된다.

[60] 그 이후에, 제1 보호 시트(600)의 내면에 형성된 점착층이 제1 표면 개질층(520)에 접촉되도록 제1 보호 시트(600)로 제1 베이스 시트(500)를 커버한다. 또한, 제2 보호 시트(650)의 내면에 형성된 점착층이 제2 표면 개질층(820)에 접촉되도록 제2 보호 시트(650)로 제2 베이스 시트(800)를 커버한다.

[61] 따라서, 제1 베이스 시트(500) 및 제2 베이스 시트(800)가 각각 제1 테플론 필름(510) 및 제2 테플론 필름(810)을 포함하더라도, 제1 보호 시트(600)의 점착층이 제1 테플론 필름(510) 대신에 제1 표면 개질층(520)에 점착되어 제1 보호 시트(600) 및 제1 베이스 시트(500) 간의 점착성이 향상될 수 있다. 또한, 제2 보호 시트(650)의 점착층이 제2 테플론 필름(810) 대신에 제2 표면 개질층(820)에 점착되어 제2 보호 시트(650) 및 제2 베이스 시트(800) 간의 점착성이 향상될 수 있다.

[62] 이상에서 본 발명에 따른 바람직한 실시 예에 대해 설명하였으나, 다양한 형태로 변형이 가능하며, 본 기술분야에서 통상의 지식을 가진자라면 본 발명의 특허청구범위를 벗어남이 없이 다양한 변형 예 및 수정 예를 실시할 수 있을 것으로 이해된다.

청구범위

[청구항 1] 제1 테플론 필름 및 상기 제1 테플론 필름 위에 배치된 제1 회로패턴을 포함하는 제1 베이스 시트;
제2 테플론 필름 및 상기 제2 테플론 필름 위에 배치된 제2 회로패턴을 포함하여 상기 제1 베이스 시트 위에 적층되는, 제2 베이스 시트; 및
상기 제1 베이스 시트를 커버하는 제1 보호 시트를 포함하고,
상기 제1 베이스 시트에서 상기 제1 보호 시트에 노출된 부분은 표면 개질된 것을 특징으로 하는 연성 인쇄회로기판.

[청구항 2] 제 1 항에 있어서, 상기 제1 베이스 시트는,
상기 제1 테플론 필름의 외면 및 상기 제1 회로패턴의 외면 위에 배치된 제1 표면 개질층을 더 포함하는 것을 특징으로 하는 연성 인쇄회로기판.

[청구항 3] 제 1 항에 있어서,
상기 제2 베이스 시트를 커버하는 제2 보호 시트를 더 포함하고,
상기 제2 베이스 시트에서 상기 제2 보호 시트에 노출된 부분은 표면 개질된 것을 특징으로 하는 연성 인쇄회로기판.

[청구항 4] 제 3 항에 있어서, 상기 제2 베이스 시트는,
상기 제2 테플론 필름의 외면 및 상기 제2 회로패턴의 외면 위에 배치된 제2 표면 개질층을 더 포함하는 것을 특징으로 하는 연성 인쇄회로기판.

[청구항 5] 제 4 항에 있어서, 상기 제1 표면 개질층 및 상기 제2 표면 개질층의 각각의 구성 물질은 금속산화물을 포함하는 것을 특징으로 하는 연성 인쇄회로기판.

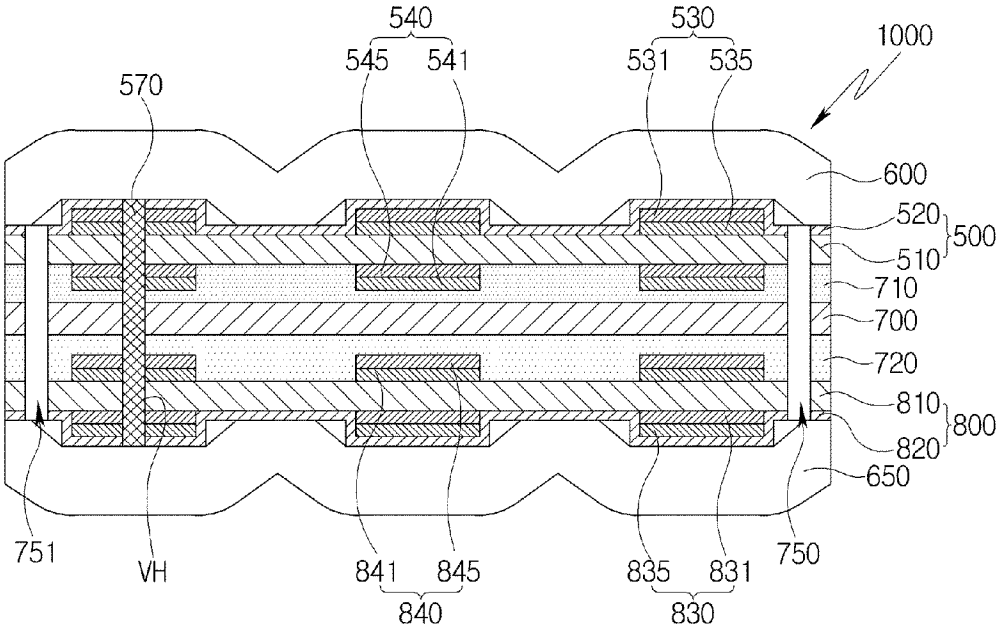
[청구항 6] 제 1 항에 있어서,
상기 제1 베이스 시트와 상기 제2 베이스 시트 사이에 개재되는 중간 테플론 필름;
상기 제1 베이스 시트와 상기 중간 테플론 필름 사이에 개재되어 상기 중간 테플론 필름을 상기 제1 베이스 시트에 접착시키는 제1 접착 시트; 및
상기 제2 베이스 시트와 상기 중간 테플론 필름 사이에 개재되어 상기 중간 테플론 필름을 상기 제2 베이스 시트에 접착시키는 제2 접착 시트를 더 포함하는 것을 특징으로 하는 연성 인쇄회로기판.

[청구항 7] 제 6 항에 있어서 상기 제1 접착 시트 및 상기 제2 접착 시트의 각각은 접착성 폴리프로필렌 필름인 것을 특징으로 하는 연성 인쇄회로기판.

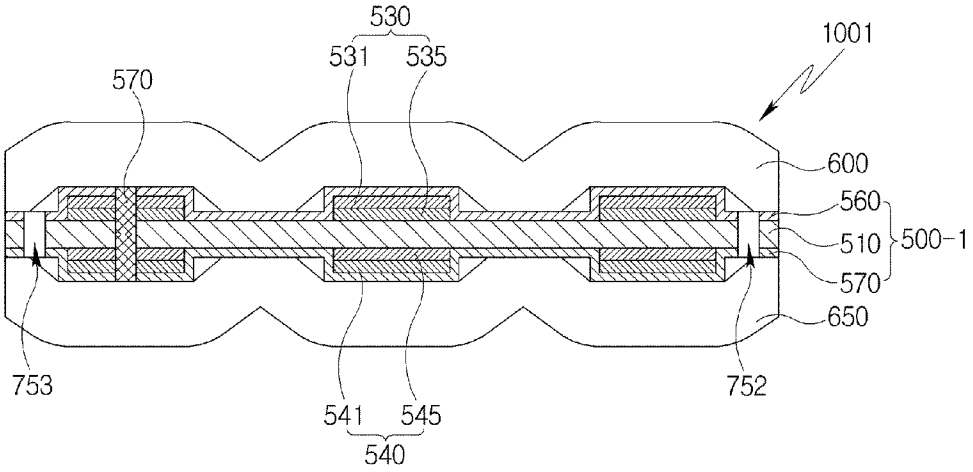
[청구항 8] 제 1 항에 있어서,
상기 제1 베이스 시트는 상기 제1 테플론 필름 위에 배치되는 제1 서브 회로패턴을 더 포함하고,
상기 제2 베이스 시트는 상기 제2 테플론 필름 위에 배치되는 제2 서브 회로패턴을 더 포함하고,

상기 제1 회로패턴은 상기 제1 테플론 필름의 일 면 위에 배치되고, 상기 제1 서브 회로패턴은 상기 제1 테플론 필름의 다른 면 위에 배치되고,
상기 제2 회로패턴은 상기 제2 테플론 필름의 일 면 위에 배치되고, 상기 제2 서브 회로패턴은 상기 제2 테플론 필름의 다른 면 위에 배치되는 것을 특징으로 하는 연성 인쇄회로기판.

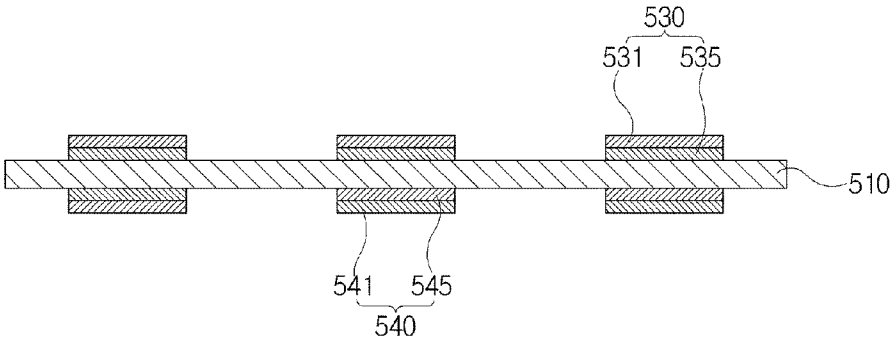
[도1]


540
545
541
530
531
535
1000
570
600
520
500
510
710
700
720
810
800
820
650
751
VH
841
845
840
835
831
830
750

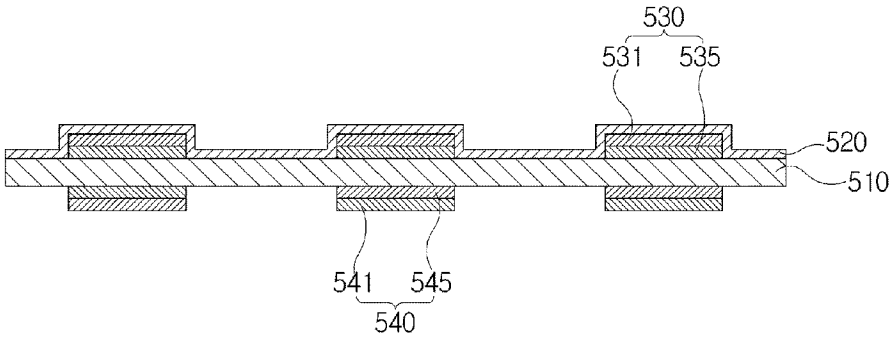
[도2]


530
531
535
1001
570
600
560
510
500-1
570
650
753
752
541
545
540

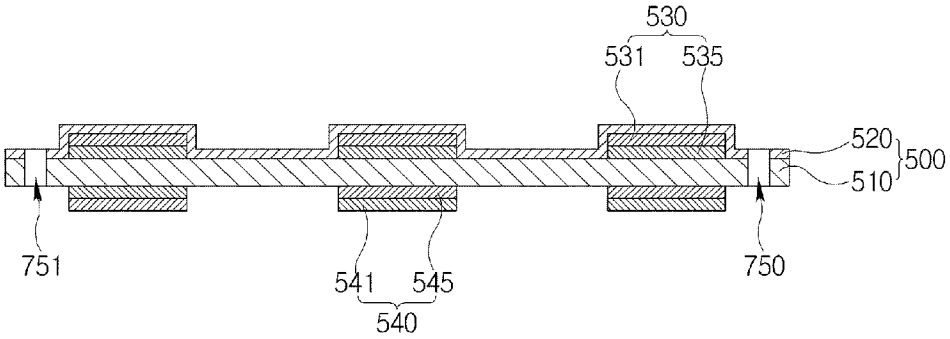
[도3]


530
531
535
510
541
545
540

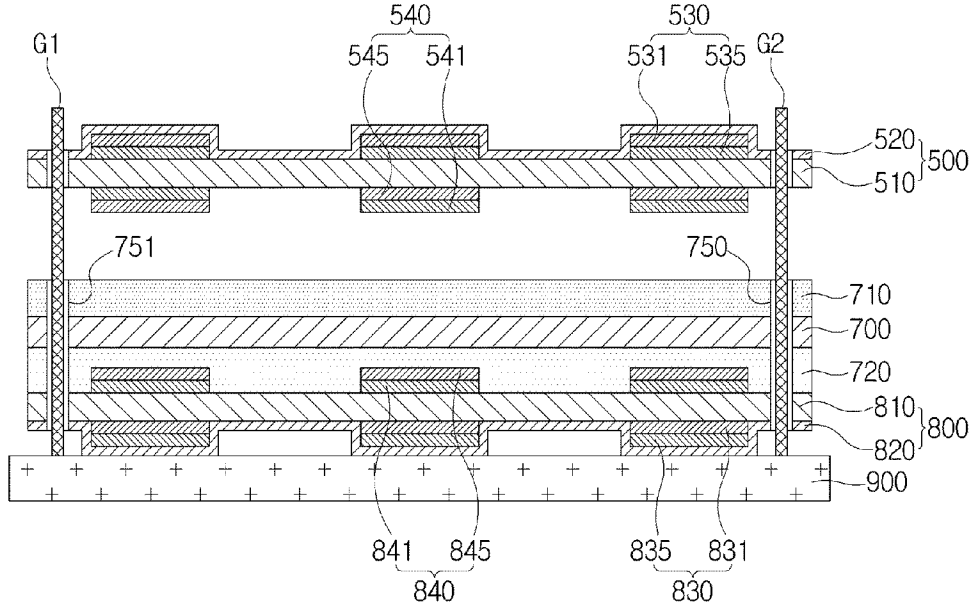
[도4]


530
531
535
520
510
541
545
540

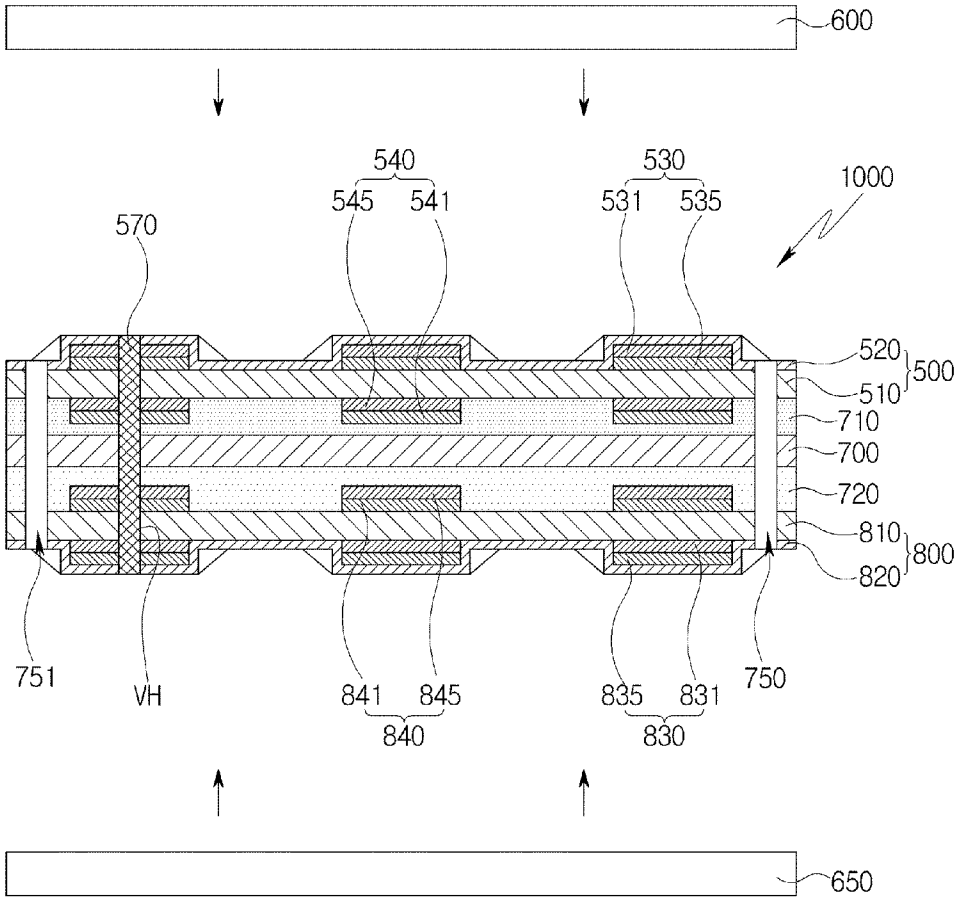
[도5]


530
531
535
520
510
500
751
750
541
545
540

[도6]


540
530
G1
545
541
531
535
G2
520
510
500
751
750
710
700
720
810
820
800
900
841
845
835
831
840
830

[도7]


600
540
545
541
530
531
535
1000
570
520
500
510
710
700
720
810
800
820
751
VH
841
845
840
835
831
830
750
650

INTERNATIONAL SEARCH REPORT

International application No.
PCT/KR2019/001376

A. CLASSIFICATION OF SUBJECT MATTER

H05K 3/28(2006.01)i, H05K 3/46(2006.01)i, H05K 1/03(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H05K 3/28; B32B 15/08; B32B 15/088; C08J 7/00; H01L 23/12; H05K 1/02; H05K 3/38; H05K 3/46; H05K 1/03

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched
Korean utility models and applications for utility models: IPC as above
Japanese utility models and applications for utility models: IPC as above

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

eKOMPASS (KIPO internal) & Keywords: Teflon, circuit pattern, base sheet, lamination, protective sheet, surface reforming, flexible printed circuit board

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2016-079346 A (SUMITOMO ELECTRIC PRINTED CIRCUIT INC.) 16 May 2016 See paragraphs [0028]-[0058] and figure 1.	1-8
Y	EP 0374272 A1 (E.I. DU PONT DE NEMOURS AND COMPANY) 27 June 1990 See page 3, line 33-page 4, line 8 and figures 1-2.	1-8
Y	JP 2018-504776 A (AMPHENOL CORPORATION) 15 February 2018 See paragraphs [0028]-[0030] and figure 2.	1-8
A	JP 2015-056555 A (SUMITOMO ELECTRIC PRINTED CIRCUIT INC.) 23 March 2015 See paragraphs [0028]-[0126] and figure 1.	1-8
A	JP 2008-188792 A (KURABO IND. LTD. et al.) 21 August 2008 See paragraphs [0023]-[0068] and figures 2-5.	1-8

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
10 MAY 2019 (10.05.2019)	**10 MAY 2019 (10.05.2019)**

Name and mailing address of the ISA/KR	Authorized officer
Korean Intellectual Property Office Government Complex Daejeon Building 4, 189, Cheongsa-ro, Seo-gu, Daejeon, 35208, Republic of Korea Facsimile No. +82-42-481-8578	Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/KR2019/001376

Patent document cited in search report	Publication date	Patent family member	Publication date
JP 2016-079346 A	16/05/2016	CN 107075156 A	18/08/2017
		US 2017-0327630 A1	16/11/2017
		WO 2016-063757 A1	28/04/2016
EP 0374272 A1	27/06/1990	US 4824511 A	25/04/1989
JP 2018-504776 A	15/02/2018	CN 107211525 A	26/09/2017
		KR 10-2017-0097687 A	28/08/2017
		US 10051746 B2	14/08/2018
		US 2016-0174364 A1	16/06/2016
		US 2018-0332720 A1	15/11/2018
		WO 2016-100405 A1	23/06/2016
JP 2015-056555 A	23/03/2015	JP 6341495 B2	13/06/2018
JP 2008-188792 A	21/08/2008	CN 101410248 A	15/04/2009
		JP 2007-268917 A	18/10/2007
		JP 5119401 B2	16/01/2013
		KR 10-2009-0004894 A	12/01/2009
		TW 200806467 A	01/02/2008
		US 2009-0035591 A1	05/02/2009
		WO 2007-116685 A1	18/10/2007

국 제 조 사 보 고 서

국제출원번호
PCT/KR2019/001376

A. 발명이 속하는 기술분류(국제특허분류(IPC))

H05K 3/28(2006.01)i, H05K 3/46(2006.01)i, H05K 1/03(2006.01)i

B. 조사된 분야

조사된 최소문헌(국제특허분류를 기재)

H05K 3/28; B32B 15/08; B32B 15/088; C08J 7/00; H01L 23/12; H05K 1/02; H05K 3/38; H05K 3/46; H05K 1/03

조사된 기술분야에 속하는 최소문헌 이외의 문헌

한국등록실용신안공보 및 한국공개실용신안공보: 조사된 최소문헌란에 기재된 IPC
일본등록실용신안공보 및 일본공개실용신안공보: 조사된 최소문헌란에 기재된 IPC

국제조사에 이용된 전산 데이터베이스(데이터베이스의 명칭 및 검색어(해당하는 경우))

eKOMPASS(특허청 내부 검색시스템) & 키워드: 테플론, 회로패턴, 베이스 시트, 적층, 보호 시트, 표면 개질, 연성 인쇄 회로기판

C. 관련 문헌

카테고리*	인용문헌명 및 관련 구절(해당하는 경우)의 기재	관련 청구항
Y	JP 2016-079346 A (SUMITOMO ELECTRIC PRINTED CIRCUIT INC.) 2016.05.16 단락 [0028]-[0058] 및 도면 1 참조.	1-8
Y	EP 0374272 A1 (E.I. DU PONT DE NEMOURS AND COMPANY) 1990.06.27 페이지 3, 라인 33 - 페이지 4, 라인 8 및 도면 1-2 참조.	1-8
Y	JP 2018-504776 A (AMPHENOL CORPORATION) 2018.02.15 단락 [0028]-[0030] 및 도면 2 참조.	1-8
A	JP 2015-056555 A (SUMITOMO ELECTRIC PRINTED CIRCUIT INC.) 2015.03.23 단락 [0028]-[0126] 및 도면 1 참조.	1-8
A	JP 2008-188792 A (KURABO IND. LTD. 등) 2008.08.21 단락 [0023]-[0068] 및 도면 2-5 참조.	1-8

☐ 추가 문헌이 C(계속)에 기재되어 있습니다.

☒ 대응특허에 관한 별지를 참조하십시오.

* 인용된 문헌의 특별 카테고리:

"A" 특별히 관련이 없는 것으로 보이는 일반적인 기술수준을 정의한 문헌

"E" 국제출원일보다 빠른 출원일 또는 우선일을 가지나 국제출원일 이후에 공개된 선출원 또는 특허 문헌

"L" 우선권 주장에 의문을 제기하는 문헌 또는 다른 인용문헌의 공개일 또는 다른 특별한 이유(이유를 명시)를 밝히기 위하여 인용된 문헌

"O" 구두 개시, 사용, 전시 또는 기타 수단을 언급하고 있는 문헌

"P" 우선일 이후에 공개되었으나 국제출원일 이전에 공개된 문헌

"T" 국제출원일 또는 우선일 후에 공개된 문헌으로, 출원과 상충하지 않으며 발명의 기초가 되는 원리나 이론을 이해하기 위해 인용된 문헌

"X" 특별한 관련이 있는 문헌. 해당 문헌 하나만으로 청구된 발명의 신규성 또는 진보성이 없는 것으로 본다.

"Y" 특별한 관련이 있는 문헌. 해당 문헌이 하나 이상의 다른 문헌과 조합하는 경우로 그 조합이 당업자에게 자명한 경우 청구된 발명은 진보성이 없는 것으로 본다.

"&" 동일한 대응특허문헌에 속하는 문헌

국제조사의 실제 완료일	국제조사보고서 발송일
2019년 05월 10일 (10.05.2019)	2019년 05월 10일 (10.05.2019)

ISA/KR의 명칭 및 우편주소
대한민국 특허청
(35208) 대전광역시 서구 청사로 189,
4동 (둔산동, 정부대전청사)
팩스 번호 +82-42-481-8578

심사관
최상원
전화번호 +82-42-481-8291

국제조사보고서
대응특허에 관한 정보

국제출원번호
PCT/KR2019/001376

국제조사보고서에서 인용된 특허문헌	공개일	대응특허문헌	공개일
JP 2016-079346 A	2016/05/16	CN 107075156 A	2017/08/18
		US 2017-0327630 A1	2017/11/16
		WO 2016-063757 A1	2016/04/28
EP 0374272 A1	1990/06/27	US 4824511 A	1989/04/25
JP 2018-504776 A	2018/02/15	CN 107211525 A	2017/09/26
		KR 10-2017-0097687 A	2017/08/28
		US 10051746 B2	2018/08/14
		US 2016-0174364 A1	2016/06/16
		US 2018-0332720 A1	2018/11/15
		WO 2016-100405 A1	2016/06/23
JP 2015-056555 A	2015/03/23	JP 6341495 B2	2018/06/13
JP 2008-188792 A	2008/08/21	CN 101410248 A	2009/04/15
		JP 2007-268917 A	2007/10/18
		JP 5119401 B2	2013/01/16
		KR 10-2009-0004894 A	2009/01/12
		TW 200806467 A	2008/02/01
		US 2009-0035591 A1	2009/02/05
		WO 2007-116685 A1	2007/10/18