

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4517745号
(P4517745)

(45) 発行日 平成22年8月4日(2010.8.4)

(24) 登録日 平成22年5月28日(2010.5.28)

(51) Int.Cl.

F 1

H04N 7/08 (2006.01)

H04N 7/08

7/08

Z

H04N 7/081 (2006.01)

H04J 3/00

3/00

M

H04J 3/00 (2006.01)

請求項の数 8 (全 24 頁)

(21) 出願番号

特願2004-187235 (P2004-187235)

(22) 出願日

平成16年6月25日 (2004.6.25)

(65) 公開番号

特開2006-13830 (P2006-13830A)

(43) 公開日

平成18年1月12日 (2006.1.12)

審査請求日

平成19年3月27日 (2007.3.27)

(73) 特許権者 000002185

ソニー株式会社

東京都港区港南1丁目7番1号

(74) 代理人 110000925

特許業務法人信友国際特許事務所

(72) 発明者 山下 重行

東京都品川区北品川6丁目7番35号 ソ
ニー株式会社内

審査官 西谷 憲人

最終頁に続く

(54) 【発明の名称】データ送信装置及びデータ受信装置

(57) 【特許請求の範囲】

【請求項 1】

フレームレートを30Hzとし、各フレームにおける有効ライン数が2000ライン以上で2200ライン以下に設定されるとともに、各ラインにおける有効データワード数が3400ワード以上で4100ワード以下に設定され、ワードビット数を12ビットとして、緑色原色信号データ系列、青色原色信号データ系列及び赤色原色信号データ系列の並列配置構成をとるワード列データを成すパラレルディジタル映像信号を、各々が規格に定められたビットレートを有したビット列データを成す8チャンネルの第1のシリアルディジタル映像信号に変換する複数チャンネルシリアルディジタル映像信号形成部と、

該複数チャンネルシリアルディジタル映像信号形成部から得られる8チャンネルの第1のシリアルディジタル映像信号に夫々基づく、各々が規格に定められたライン期間分データ構造を有したパラレルディジタル映像信号を成す8チャンネルの第1のワード列データを得るパラレルデータ形成部と、

該パラレルデータ形成部から得られる8チャンネルの第1のワード列データが供給され、該8チャンネルの第1のワード列データから、ラインプランキング部データ及び映像データを所定ビット数を単位として取り出し、第2のワード列データを形成するワード列データ形成部と、

該ワード列データ形成部から得られる第2のワード列データのうちの映像データの各ライン期間分を構成する4チャンネルの36ビットデータ列の夫々について、各36ビットデータのうちの上位16ビットに8ビット/10ビットエンコーディング変換を施して第

10

20

1の20ビットデータを得るとともに、下位20ビットにスクランブル処理を施して第2の20ビットデータを得、上記第1及び第2の20ビットデータを順次連なせるとともに、4チャンネル分を多重する処理を繰り返して、変換映像データを形成し、また、上記第2のワード列データのうちのラインプランキング部データについて、予め定められたワード同期データと識別データとを入換挿入するとともに、8ビット/10ビットエンコーディング変換を施す処理を行って、変換ラインプランキング部データを形成し、各ライン期間分を上記変換ラインプランキング部データと上記変換映像データとから成るものとする第3のワード列データを得る変換ワード列データ形成部と、

該変換ワード列データ形成部から得られる第3のワード列データから所定ビット数ずつを取り出して、各々が所定のビットレートを有した複数チャンネルのビット列データを形成する多チャンネルデータ形成部と、

該多チャンネルデータ形成部から得られる複数チャンネルのビット列データを多重するとともにパラレル/シリアル変換処理を施して、データレートを10Gb/s以上とするビット列データを、第2のシリアルディジタル映像信号として形成するデータ多重・パラレル/シリアル変換部と、

該データ多重・パラレル/シリアル変換部から得られるデータレートを10Gb/s以上とするビット列データを伝送すべく送出するデータ送出部と、
を備えて構成されるデータ送信装置。

【請求項2】

上記ワード列データ形成部が、上記パラレルデータ形成部から得られる8チャンネルの第1のワード列データを多重して多重ワード列データを形成するデータ多重部と、該データ多重部から得られる多重ワード列データが、第1の周波数を有した書きクロック信号をもって書き込まれるとともに、書き込まれた多重ワード列データから、上記ラインプランキング部データ及び上記映像データが、第2の周波数を有した読みクロック信号をもって読み出され、上記第2のワード列データを形成するものとして上記変換ワード列データ形成部へと送られる第1のメモリ部と、を含んで構成されることを特徴とする請求項1記載のデータ送信装置。

【請求項3】

上記変換ワード列データ形成部から得られる第3のワード列データが、第3の周波数を有した書きクロック信号をもって書き込まれるとともに、上記第3の周波数とは異なる第4の周波数を有した読みクロック信号をもって読み出されて上記多チャンネルデータ形成部へと送られる第2のメモリ部が備えられることを特徴とする請求項1記載のデータ送信装置。

【請求項4】

上記データ送出部が、上記データ多重・パラレル/シリアル変換部から得られるデータレートを10Gb/s以上とするビット列データを、光信号に変換して、光信号伝送ケーブルへと送出することを特徴とする請求項1記載のデータ送信装置。

【請求項5】

ビットレートを10Gb/s以上とするビット列データを第1のシリアルディジタル映像信号として受けるデータ受取部と、

該データ受取部から得られるビットレートを10Gb/s以上とするビット列データにシリアル/パラレル変換を施すとともに、各々が所定のビットレートを有した複数チャンネルのビット列データを形成するシリアル/パラレル変換・多チャンネルデータ形成部と、

該シリアル/パラレル変換・多チャンネルデータ形成部から得られる複数チャンネルのビット列データを多重して、多重ワード列データを形成するデータ多重部と、

該データ多重部から得られる多重ワード列データの各ライン期間分に基づき、変換映像データと変換ラインプランキング部データとを得、上記変換映像データを構成する第1の20ビットデータに8ビット/10ビットエンコーディング変換を施して元の16ビットデータを得るとともに、上記変換映像データを構成する第2の20ビットデータにデスクランブル処理を施して元の20ビットデータを得、上記元の16ビットデータと元の20ビ

10

20

30

40

50

ットデータとを合成して、4チャンネルの36ビットデータから成る元の映像データを得、また、上記変換ラインプランキング部データに8ビット／10ビットデコーディング変換を施すとともに、ワード同期データ及び識別データの入換除去を行って、元のラインプランキング部データを得、各ライン期間分が上記元のラインプランキング部データと上記元の映像データとから成るものとされる第1のワード列データを復元するワード列データ復元部と、

該ワード列データ復元部から得られる第1のワード列データに基づき、各々が規格に定められたライン期間分データ構造を有したパラレルディジタル映像信号を成す8チャンネルの第2のワード列データを得る複数チャンネルワード列データ形成部と、

該複数チャンネルワード列データ形成部から得られる8チャンネルの第2のワード列データが供給され、該8チャンネルの第2のワード列データに基づく、各々が規格に定められたビットレートを有したビット列データを成す8チャンネルの第2のシリアルディジタル映像信号を得るシリアルデータ形成部と、

該シリアルデータ形成部から得られる各々が規格に定められたビットレートを有したビット列データを成す8チャンネルの第2のシリアルディジタル映像信号が供給され、該8チャンネルの第2のシリアルディジタル映像信号を、フレームレートを30Hzとし、各フレームにおける有効ライン数が2000ライン以上で2200ライン以下に設定されるとともに、各ラインにおける有効データワード数が3400ワード以上で4100ワード以下に設定され、ワードビット数を12ビットとして、緑色原色信号データ、青色原色信号データ及び赤色原色信号データ系列の並列配置構成をとるワード列データを成すパラレルディジタル映像信号に変換して送出する特定パラレルディジタル映像信号形成部と、を備えて構成されるデータ受信装置。

【請求項6】

上記データ受取部が、光信号伝送ケーブルを通じて受け取った光信号を、ビットレートを10Gb/s以上とするビット列データに変換して、第1のシリアルディジタル映像信号を得ることを特徴とする請求項5記載のデータ受信装置。

【請求項7】

上記データ多重部から得られる多重ワード列データが、第1の周波数を有した書きクロック信号をもって書き込まれるとともに、上記第1の周波数とは異なる第2の周波数を有した読み出クロック信号をもって160ビットを単位として読み出され、上記ワード列データ復元部へと送られる第1のメモリ部が備えられることを特徴とする請求項5記載のデータ受信装置。

【請求項8】

上記複数チャンネルワード列データ形成部が、上記ワード列データ復元部から得られる第1のワード列データが、第3の周波数を有した書きクロック信号をもって書き込まれるとともに、第4の周波数を有した読み出クロック信号をもって、所定のライン期間分データ構造を有したパラレルディジタル映像信号を成す第3のワード列データとして読み出される第2のメモリ部と、該第2のメモリ部から得られる上記第3のワード列データから上記8チャンネルの第2のワード列データを分離して取り出すデータ分離部と、を含んで構成されることを特徴とする請求項5記載のデータ受信装置。

【発明の詳細な説明】

【技術分野】

【0001】

本願の特許請求の範囲に記載された発明は、ワードビット数（量子化ビット数）を12ビットとするワード列データを形成するものとなる、フレームレートを30Hzあるいは30/1.001Hz（本願においてはこれらのいずれをも30Hzという。）とした、所謂、G，B，R形式の4k×2k信号と称されるパラレルディジタル映像信号についての伝送を行うに際して用いられる、ワード列データを形成するパラレルディジタル映像信号をビット列データに変換して送信するデータ送信装置、及び、そのデータ送信装置により送信されたビット列データを受信して、ワード列データを形成する元のパラレルディジタル映像信号を復元するデータ受信装置。

10

20

30

40

50

タル映像信号を復元するデータ受信装置に関する。

【背景技術】

【0002】

映像信号の分野においては、伝達情報の多様化及び再生画像の高品質化を実現する観点等からのデジタル化が積極的に図られており、例えば、映像信号情報をあらわすデジタルデータにより形成されるデジタル映像信号を扱う高精細度テレビジョン(High Definition Television: HDTV)システム等が提案されている。HDTVシステムのもとにおけるデジタル映像信号(以下、HD信号という)は、規格化されたデータフォーマットに従う所定のワードビット数を有したワード列データ(パラレルデジタル映像信号)として形成され、Y, C_B / C_R 形式のものとG, B, R形式のものとがある。Y, C_B / C_R 形式のパラレルデジタル映像信号の場合、Yは輝度信号を意味し、C_B / C_R は色差信号を意味していて、輝度信号データ系列(Yデータ系列)及び色差信号データ系列(C_B / C_R データ系列)の並列配置構成をとる。また、G, B, R形式のパラレルデジタル映像信号の場合、G, B及びRは夫々緑色原色信号、青色原色信号及び赤色原色信号を意味していて、緑色原色信号データ系列(Gデータ系列)、青色原色信号データ系列(Bデータ系列)及び赤色原色信号データ系列(Rデータ系列)の並列配置構成をとる。

【0003】

このようなHD信号が、同軸ケーブルあるいはオプティカル・ファイバーによって形成される光信号伝送ケーブル等で構成される信号伝送路を通じて伝送されるに際しては、信号伝送路の構造が簡略される等の利点が得られることからして、HD信号がワード列データからビット列データ(シリアルデジタル映像信号)に変換されて伝送されるシリアル伝送が望まれることになる。そして、HD信号のシリアル伝送については、米国のSMPTE (Society of Motion Picture and Television Engineers: 動画及びテレビジョン技術者協会)による規格化がなされており、通常、HD信号のシリアル伝送は、SMPTE によって制定された規格である SMPTE 292M による HD SDI (High Definition Serial Digital Interface)に準拠して行われる(非特許文献 1 参照。)。

【0004】

HD SDI に準拠したデータ伝送にあっては、同軸ケーブル、光信号伝送ケーブル等で形成される信号伝送路を通じて伝送されるビット列データであるシリアルデジタル映像信号が、そのデータレート(ビットレート)を1.485 Gb/s もしくは1.485 / 1.001 Gb/s(本願においては、これらのビットレートのいずれをも1.485 Gb/s という。)とするものとされることが、規格として定められている。即ち、HD SDI に準拠したデータ伝送に供されるシリアルデジタル映像信号(以下、HD-SDI信号という。)の伝送にあたっては、HD-SDI信号は、ビットレートを1.485 Gb/s とするものとされるのである。

【0005】

HD-SDI信号の元となるHD信号は、所定のデータフォーマット(以下、ソースフォーマットという。)を有したものに限定される。このような限定されたHD信号が有するソースフォーマットは、例えば、フレームレート: 24 Hz もしくは24 / 1.001 Hz(本願においては、これらのいずれをも24 Hz という。), 25 Hz、あるいは、30 Hz, 各フレームにおける有効ライン数: 1080 ライン, 各ラインにおける有効ワード数: 1920 ワード, ワードビット数: 10 ビット, データ形式: Y, C_B / C_R 形式等々のパラメータによって規定されるものとされる。

【0006】

こうした状況のなかで、デジタル映像信号について、それに基づいて再生される画像の解像度の一層の向上、画質改善の更なる追求等を目的として、そのデータフォーマットを規定するパラメータについて、フレームレートを60 Hz もしくは60 / 1.001 Hz(本願においては、これらのいずれをも60 Hz という。)あるいは90 Hz もしくは90 / 1.001 Hz(本願においては、これらのいずれをも90 Hz という。)とすること、各フレームにおける有効ライン数及び各ラインにおける有効ワード数を、上述の限

10

20

30

40

50

定された HD 信号の場合のように 1080 ライン及び 1920 ワードに限るのではなく、それより大、例えば、1080 ライン及び 1920 ワードの 2 倍程度とすること、ワードビット数を 10 ビットを越えるビット数、例えば、12 ビット、14 ビット等とすること、さらには、これらのもとでデータ形式を G, B, R 形式とすること等々が提案されている。このような提案に従ったデジタル映像信号の例として、そのデータフォーマットが、例えば、フレームレート：30 Hz, 各フレームにおける有効ライン数：2000 ライン以上で 2200 ライン以下（例えば、2048 ライン、2075 ライン、2160 ライン等）、各ラインにおける有効ワード数：3400 ワード以上で 4100 ワード以下（例えば、3400 ワード、3640 ワード、3840 ワード、4096 ワード等）、ワードビット数：12 ビット、データ形式：G, B, R 形式、即ち、G データ系列、B データ系列及び R データ系列の並列配置構成等々のパラメータによって規定される 30P/12 ビット/G, B, R 形式の $4k \times 2k$ 信号（以下、特定 $4k \times 2k$ 信号という。）と称されるものがある。
10

【0007】

このような特定 $4k \times 2k$ 信号は、所謂、超広帯域映像信号に属するものであるが、その伝送にあたっては、前述の HD 信号の場合と同様に、ワード列データを成すパラレルデジタル映像信号からビット列データを成すシリアルデジタル映像信号に変換されて伝送されるシリアル伝送が望まれることになる。

【非特許文献 1】 SMPTE STANDARD SMPTE 292M-1998, for Television - Bit-Serial Digital Interface for High-Definition Television Systems
20

【発明の開示】

【発明が解決しようとする課題】

【0008】

上述のように超広帯域映像信号に属する特定 $4k \times 2k$ 信号は、それに望まれるシリアル伝送を、従来の伝送技術手法に従って試みようすると、HD-SDI 信号についてのシリアル伝送の場合に比して、極めて広い周波数帯域に亘る信号処理が要求されることになってしまう。それゆえ、従来にあっては、特定 $4k \times 2k$ 信号を成すデジタルデータについての実用に供することができるシリアル伝送を、例えば、デジタル映像信号を成すデジタルデータについての HD SDI に従ったシリアル伝送に用いられる既存の回路構成要素を利用して行うことができる、実際のシリアル伝送システムの具体例は見当たらない。また、このようなシリアル伝送システムに関する技術について記載された文献等も見出せない。
30

【0009】

斯かる点に鑑み、本願の特許請求の範囲に記載された発明は、超広帯域映像信号に属する特定 $4k \times 2k$ 信号を成すデジタルデータについてのシリアル伝送を、実用に供することができる形で効率良く実現することができるデータ送信装置及びデータ受信装置を提供する。

【課題を解決するための手段】

【0010】

本願の特許請求の範囲における請求項 1 から請求項 4 までのいずれかに記載された発明に係るデータ送信装置は、特定 $4k \times 2k$ 信号、即ち、30P/12 ビット/G, B, R 形式の $4k \times 2k$ 信号（フレームレートを 30 Hz とし、各フレームにおける有効ライン数が 2000 ライン以上で 2200 ライン以下に設定されるとともに、各ラインにおける有効データワード数が 3400 ワード以上で 4100 ワード以下に設定され、ワードビット数を 12 ビットとして、G データ系列、B データ系列及び R データ系列の並列配置構成をとるワード列データを成すパラレルデジタル映像信号）を、各々が規格に定められたビットレート、例えば、1.485 Gb/s を有したビット列データを成す 8 チャンネルの第 1 のシリアルデジタル映像信号に変換する複数チャンネルシリアルデジタル映像信号形成部と、複数チャンネルシリアルデジタル映像信号形成部から得られる 8 チャンネルの第 1 のシリアルデジタル映像信号に夫々基づく、各々が規格に定められたライン
40
50

期間分データ構造を有したパラレルディジタル映像信号を成す8チャンネルの第1のワード列データを得るパラレルデータ形成部と、パラレルデータ形成部から得られる8チャンネルの第1のワード列データが供給され、それから、ラインプランキング部データ及び映像データを所定ビット数、例えば、64ビットを単位として取り出し、第2のワード列データを形成するワード列データ形成部と、ワード列データ形成部から得られる第2のワード列データのうちの映像データの各ライン期間分を構成する4チャンネルの36ビットデータ列の夫々について、各36ビットデータのうちの上位16ビットに8ビット/10ビットエンコーディング変換を施して第1の20ビットデータを得るとともに、下位20ビットにスクランブル処理を施して第2の20ビットデータを得、第1及び第2の20ビットデータを順次連ならせるとともに、4チャンネル分を多重する処理を繰り返して、変換映像データを形成し、また、第2のワード列データのうちの各ラインプランキング部データについて、予め定められたワード同期データと識別データとを入換挿入するとともに、8ビット/10ビットエンコーディング変換を施す処理を行って、変換ラインプランキング部データを形成し、各ライン期間分を変換ラインプランキング部データと変換映像データとから成るものとする第3のワード列データを得る変換ワード列データ形成部と、変換ワード列データ形成部から得られる第3のワード列データから所定ビット数ずつを取り出して、各々が所定のビットレート、例えば、668.25M b/sを有した複数チャンネル、例えば、16チャンネルのビット列データを形成する多チャンネルデータ形成部と、多チャンネルデータ形成部から得られる複数チャンネルのビット列データを多重するとともにパラレル/シリアル(P/S)変換処理を施して、データレートを10Gb/s以上、例えば、10.692Gb/sとするビット列データを、第2のシリアルディジタル映像信号として形成するデータ多重・P/S変換部と、データ多重・P/S変換部から得られるデータレートを10Gb/s以上とするビット列データを伝送すべく送出するデータ送出部と、を備えて構成される。
10

【0011】

また、本願の特許請求の範囲における請求項5から請求項8までのいずれかに記載された発明に係るデータ受信装置は、ビットレートを10Gb/s以上、例えば、10.692Gb/sとするビット列データを第1のシリアルディジタル映像信号として受けるデータ受取部と、データ受取部から得られるビットレートを10Gb/s以上とするビット列データにシリアル/パラレル(S/P)変換を施すとともに、各々が所定のビットレート、例えば、668.25M b/sを有した複数チャンネル、例えば、16チャンネルのビット列データを形成するS/P変換・多チャンネルデータ形成部と、S/P変換・多チャンネルデータ形成部から得られる複数チャンネルのビット列データを多重して、多重ワード列データを形成するデータ多重部と、データ多重部から得られる多重ワード列データの各ライン期間分に基づき、変換映像データと変換ラインプランキング部データとを得、変換映像データを構成する第1の20ビットデータに8ビット/10ビットデコーディング変換を施して元の16ビットデータを得るとともに、変換映像データを構成する第2の20ビットデータにデスクランブル処理を施して元の20ビットデータを得、元の16ビットデータと元の20ビットデータとを合成して、4チャンネルの36ビットデータから成る元の映像データを復元し、また、変換ラインプランキング部データに8ビット/10ビットデコーディング変換を施すとともに、ワード同期データ及び識別データの入換除去を行って、元のラインプランキング部データを復元し、各ライン期間分が元のラインプランキング部データと元の映像データとから成るものとされる第1のワード列データを得るワード列データ復元部と、ワード列データ復元部から得られる第1のワード列データに基づき、各々が規格に定められたライン期間分データ構造を有したパラレルディジタル映像信号を成す8チャンネルの第2のワード列データを得る複数チャンネルワード列データ形成部と、複数チャンネルワード列データ形成部から得られる8チャンネルの第2のワード列データが供給され、それらに基づく、各々が規格に定められたビットレート、例えば、1.485Gb/sを有したビット列データを成す8チャンネルの第2のシリアルディジタル映像信号を得るシリアルデータ形成部と、シリアルデータ形成部から得られる各々が規格に定
20
30
40
50

められたビットレートを有したビット列データを成す8チャンネルの第2のシリアルディジタル映像信号が供給され、それを、特定4k×2k信号、即ち、30P/12ビット/G, B, R形式の4k×2k信号に変換して送出する特定パラレルディジタル映像信号形成部と、を備えて構成される。

【0012】

上述のような本願の特許請求の範囲における請求項1から請求項4までのいずれかに記載された発明に係るデータ送信装置にあっては、特定4k×2k信号が、複数チャンネルシリアルディジタル映像信号形成部によって、例えば、8チャンネルのHD-SDI信号とされる、各々が規格に定められたビットレート、例えば、1.485Gb/sを有したビット列データを成す8チャンネルの第1のシリアルディジタル映像信号に変換され、それらがパラレルデータ形成部に供給される。パラレルデータ形成部においては、例えば、複数のS/P変換部により、8チャンネルの第1のシリアルディジタル映像信号が、各々が規格に定められたライン期間分データ構造を有したパラレルディジタル映像信号を成す8チャンネルの第1のワード列データに変換される。次に、8チャンネルの第1のワード列データから、ラインプランキング部データ及び映像データが所定ビット数を単位として取り出されて、第2のワード列データが形成される。続いて、変換ワード列データ形成部において、第2のワード列データの各ライン期間分を構成する映像データに8ビット/10ビットエンコーディング変換処理とスクランブル処理とが施されて変換映像データが得られるとともに、第2のワード列データの各ラインプランキング部データに8ビット/10ビットエンコーディング変換処理が施されて変換ラインプランキング部データが得られ、各ライン期間分を変換ラインプランキング部データと変換映像データとから成るものとする第3のワード列データが形成される。そして、第3のワード列データから所定ビット数ずつが取り出されて、各々が所定のビットレート、例えば、668.25Mb/sを有した複数チャンネル、例えば、16チャンネルのビット列データが形成され、さらに、これらの複数チャンネルのビット列データが多重されるとともにP/S変換されて、ビットレートを10Gb/s以上、例えば、10.692Gb/sとするビット列データが、第2のシリアルディジタル映像信号として形成される。そして、このビットレートを10Gb/s以上、例えば、10.692Gb/sとするビット列データが、伝送されるべく送出される。

【0013】

また、本願の特許請求の範囲における請求項5から請求項8までのいずれかに記載された発明に係るデータ受信装置にあっては、ビットレートを10Gb/s以上、例えば、10.692Gb/sとするビット列データが第1のシリアルディジタル映像信号として受けられ、その、ビットレートを10Gb/s以上とするビット列データにS/P変換が施されて、各々が所定のビットレート、例えば、668.25Mb/sのビットレートを有した複数チャンネル、例えば、16チャンネルのビット列データが形成され、その後、16チャンネルのビット列データが多重されて、多重ワード列データが形成される。次に、ワード列データ復元部において、多重ワード列データの各ライン期間分から得られる変換映像データに8ビット/10ビットデコーディング変換処理とデスクランブル処理とが施されて、元の映像データが復元されるとともに、多重ワード列データの各ライン期間分から得られる変換ラインプランキング部データに8ビット/10ビットデコーディング変換処理が施されて元のラインプランキング部データが復元され、各ライン期間分が復元された元のラインプランキング部データと元の映像データとから成るものとされる第1のワード列データが形成される。続いて、第1のワード列データに基づき、各々が規格に定められたライン期間分データ構造を有したパラレルディジタル映像信号を成す8チャンネルの第2のワード列データが得られ、これらの8チャンネルの第2のワード列データの夫々にシリアルデータ形成部によるP/S変換が施されて、8チャンネルのHD-SDI信号とされる、各々が規格に定められたビットレート、例えば、1.485Gb/sのビットレートを有するものとされたビット列データを成す8チャンネルの第2のシリアルディジタル映像信号が得られる。そして、シリアルデータ形成部から得られる8チャンネルの第2のシリアルディジタル映像信号が、特定パラレルディジタル映像形成部によって、特定4k×2k信

10

20

30

40

50

号に変換されて、導出される。

【発明の効果】

【0014】

上述の本願の特許請求の範囲における請求項1から請求項4までのいずれかに記載された発明に係るデータ送信装置によれば、超広帯域映像信号に属する特定4k×2k信号、即ち、30P/12ビット/G, B, R形式の4k×2k信号を、例えば、8チャンネルのHD-SDI信号とされる、各々が規格に定められたビットレートを有したビット列データを成す8チャンネルの第1のシリアルディジタル映像信号に変換し、それからラインプランキング部データ及び映像データを取り出して、ラインプランキング部データには8B/10Bエンコーディング変換処理を施し、また、映像データには8B/10Bエンコーディング変換処理とスクランブル処理とを施した後、ビットレートを10Gb/s以上、例えば、10.692Gb/sとするビット列データを成す第2のシリアルディジタル映像信号に変換し、それを伝送すべく送出することができる。従って、特定4k×2k信号についてのシリアル伝送を、実用に供することができる形で効率良く実現できることになる。

【0015】

さらに、本願の特許請求の範囲における請求項5から請求項8までのいずれかに記載された発明に係るデータ受信装置によれば、ビットレートを10Gb/s以上、例えば、10.692Gb/sとするビット列データを第1のシリアルディジタル映像信号として受け取り、そのビットレートを10Gb/s以上とするビット列データが特定4k×2k信号、即ち、30P/12ビット/G, B, R形式の4k×2k信号に基づいて形成されたものである場合には、受け取ったビットレートを10Gb/s以上とするビット列データから、所定のワードビット数を有した第1のワード列データ、8チャンネルの第2のワード列データ及び8チャンネルの第2のシリアルデータが得られる状態を経て、特定4k×2k信号を再生することができる。従って、超広帯域映像信号に属する特定4k×2k信号のシリアル伝送にあたり、その受信側装置を構成できることになる。

【発明を実施するための最良の形態】

【0016】

本願の特許請求の範囲に記載された発明を実施するための最良の形態は、以下に述べられる実施例をもって説明される。

【実施例1】

【0017】

図1は、本願の特許請求の範囲における請求項1から請求項4までのいずれかに記載された発明に係るデータ送信装置の一例(実施例1)を示す。

【0018】

図1に示される例、即ち、実施例1にあっては、特定4k×2k信号、即ち、30P/12ビット/G, B, R形式の4k×2k信号(フレームレートを30Hzとし、各フレームにおける有効ライン数が2000ライン以上で2200ライン以下に設定されるとともに、各ラインにおける有効データワード数が3400ワード以上で4100ワード以下に設定され、ワードビット数を12ビットとして、Gデータ系列、Bデータ系列及びRデータ系列の並列配置構成をとるワード列データを成すパラレルディジタル映像信号)DSVが、複数チャンネルシリアルディジタル映像信号形成部11に供給される。

【0019】

図2は、複数チャンネルシリアルディジタル映像信号形成部11に供給される特定4k×2k信号DSVの一例のデータフォーマットを示す。

【0020】

図2に示されるデータフォーマットを有する特定4k×2k信号DSVの一例にあっては、互いに同期して並列配置されるGデータ系列、Bデータ系列及びRデータ系列について、フレーム期間分が1/30秒毎に連なるものとして設定されているとともに、その各フレーム期間分がライン期間分L0001からライン期間分Ln3までのn3ライン期間分の連なりをもって形成されている。また、各フレーム期間分における有効ライン部がラ

10

20

30

40

50

イン期間分 L_{n1+1} からライン期間分 L_{n2} までとされ、各フレーム期間分における有効ライン部におけるライン数、即ち、有効ライン数が $2k = n2 - n1$ ラインに設定されている。2kは、2000以上で2200以下の数値、例えば、2160とされる。さらに、各ライン期間分における映像データ部を構成する有効データワード数が4kワードに設定されている。4kは、3400以上で4100以下の数値、例えば、3840とされる。そして、ワードビット数は12ビットに選定されている。

【0021】

斯かるもとで、各フレーム期間分におけるライン期間分 L_{0001} からライン期間分 L_{n3} までの夫々は、ワードビット数を12ビットとするGデータ系列のライン期間分と、ワードビット数を12ビットとするBデータ系列のライン期間分と、ワードビット数を12ビットとするRデータ系列のライン期間分とを含むことになるが、特に、有効ライン部を形成するライン期間分 L_{n1+1} からライン期間分 L_{n2} までの夫々については、それらのうちの一つであるライン期間分 L_{n1+1} における状態が図2に例示されている如くに、それを形成するワードビット数を12ビットとするGデータ系列のライン期間分、ワードビット数を12ビットとするBデータ系列のライン期間分及びワードビット数を12ビットとするRデータ系列のライン期間分の夫々が、ラインプランキング部と映像データ部とを含むものとして形成されている。

【0022】

そして、各ラインプランキング部が、その始端部分にタイミング基準コード：EAVが配されるとともに、その終端部分にタイミング基準コード：SAVが配され、EAVとSAVとの間に補助データが配されるものとして構成されている。一方、映像データ部については、Gデータ系列における映像データ部が、有効ワード数である4kワードの緑色原色信号情報をあらわすGデータGDが配されて構成され、Bデータ系列における映像データ部が、有効ワード数である4kワードの青色原色信号情報をあらわすBデータBDが配されて構成され、さらに、Rデータ系列における映像データ部が、有効ワード数である4kワードの赤色原色信号情報をあらわすRデータRDが配されて構成されている。

【0023】

複数チャンネルシリアルディジタル映像信号形成部11においては、それに供給される特定 $4k \times 2k$ 信号DSVが、必要に応じてビット不足を補う補足ビットが付加されるもとで、各々が規格化された $1.485Gb/s$ とされるビットレートを有したビット列データを成す8チャンネルのシリアルディジタル映像信号であるHD-SDI信号DHS1～DHS8に変換される。斯かる際には、例えば、SMPTEによって制定された規格であるSMPTE STANDARD SMPTE 372M, for Television - Dual Link 292M Interface for 1920×1080 Picture Rasterに準拠したLink A及びLink Bとされるワード列データ（Link A及びLink Bの各々はワードビット数を20ビットとするワード列データ）を形成する手法が用いられる。そして、特定 $4k \times 2k$ 信号DSVに基づいて、各チャンネルがLink AとLink Bとの組で構成される4チャンネルのデータが形成され、これらの合計8チャンネルのLink A及びLink Bの夫々がビット列データに変換されて、8チャンネルのHD-SDI信号DHS1～DHS8が形成される。

【0024】

このようにして、複数チャンネルシリアルディジタル映像信号形成部11から得られる8チャンネルのHD-SDI信号DHS1～DHS8が、パラレルデータ形成部12に供給される。パラレルデータ形成部12は、図3に示されるように、HD-SDI信号DHS1に対するデータ処理部PD1, HD-SDI信号DHS2に対するデータ処理部PD2, ..., HD-SDI信号DHS8に対するデータ処理部PD8を内蔵している。

【0025】

データ処理部PD1においては、それに供給されるHD-SDI信号DHS1が、S/P変換部13においてS/P変換を施され、例えば、図4に示されるような、ライン期間分データ構造を有したパラレルディジタル映像信号を成すワード列データDh1に変換される。図4に示されるライン期間分データ構造は、ワードビット数を20ビットとしたラインブ

10

20

30

40

50

ランキング部と映像データ部とを含んだものとされている。ラインプランニング部は、その始端部分に4ワードから成るタイミング基準コード：E A Vが配されるとともに、その終端部分に4ワードから成るタイミング基準コード：S A Vが配され、E A VとS A Vとの間に補助データが配されて構成されており、ワード数は280ワードとされている。また、映像データ部には、映像データである、緑色原色信号情報をあらわすGデータ、青色原色信号情報をあらわすBデータ、及び、赤色原色信号情報をあらわすRデータが配されて構成されており、ワード数は1920ワードとされている。従って、1ライン期間分の総ワード数は2200ワードである。また、ワードレートは、74.25 MB/sもしくは74.25/1.001 MB/s（本願においては、これらのいずれをも74.25 MB/sという。）とされる。

10

【0026】

S / P変換部13から得られるワードレートを74.25 MB/sとし、ワードビット数を20ビットとするワード列データD h 1は、ビット・ワード同期設定部14に供給される。ビット・ワード同期設定部14においては、ワード列データD h 1に含まれるタイミング基準コードデータS A V及びE A Vの検出が行われ、それらの検出結果に基づいてビット同期及びワード同期が確立される。

【0027】

ビット・ワード同期設定部14を経たワード列データD h 1は、FIFOメモリ部15に、周波数を74.25 MHzとする書き込みクロック信号Q W 1をもって20ビットずつ書き込まれる。そして、FIFOメモリ部15に書き込まれたワード列データD h 1は、周波数を74.25 MHzとする読み出しクロック信号Q R 1をもって20ビットずつ読み出され、ワード列データD d 1として、データ処理部P D 1から導出される。

20

【0028】

また、データ処理部P D 2においては、それに供給されるHD-SDI信号D H S 2が、S / P変換部16においてS / P変換が施され、例えば、前述の図4に示されるようなライン期間分データ構造を有したパラレルディジタル映像信号を成すワード列データD h 2に変換される。S / P変換部16から得られるワード列データD h 2は、ビット・ワード同期設定部17に供給される。ビット・ワード同期設定部17においては、ワード列データD h 2に含まれるタイミング基準コードデータS A V及びE A Vの検出が行われ、それらの検出結果に基づいてビット同期及びワード同期が確立される。

30

【0029】

ビット・ワード同期設定部17を経たワード列データD h 2は、FIFOメモリ部18に、周波数を74.25 MHzとする書き込みクロック信号Q W 1をもって20ビットずつ書き込まれる。そして、FIFOメモリ部18に書き込まれたワード列データD h 2は、周波数を74.25 MHzとする読み出しクロック信号Q R 1をもって20ビットずつ読み出され、ワード列データD d 2として、データ処理部P D 2から導出される。

【0030】

データ処理部P D 3～P D 8の夫々もデータ処理部P D 2と同様であり、データ処理部P D 3～P D 8においては、それらに夫々供給されるHD-SDI信号D H S 3～D H S 8に対しての、データ処理部P D 2におけるそれに供給されるHD-SDI信号D H S 2に対して行われる処理と同様な処理が行われ、データ処理部P D 3～P D 8から、ワード列データD d 3～D d 8が導出される。

40

【0031】

パラレルデータ形成部12に内蔵されたデータ処理部P D 1～P D 8から夫々導出されるワード列データD d 1～D d 8は、パラレルデータ形成部12から、各々が規格に定められたライン期間分データ構造を有したパラレルディジタル映像信号を成す8チャンネルのワード列データとして送出される。このようにしてパラレルデータ形成部12から送出される8チャンネルのワード列データD d 1～D d 8は、前述のように複数チャンネルシリアルディジタル映像信号形成部11において形成される、各チャンネルがLink AとLink Bとの組で構成される4チャンネルのデータに相当するものとされる。

50

【0032】

このようにして、パラレルデータ形成部12は、複数チャンネルシリアルディジタル映像信号形成部11から得られる8チャンネルのHD-SDI信号DHS1～DHS8に夫々基づく、各々が規格に定められたライン期間分データ構造を有したパラレルディジタル映像信号を成す8チャンネルのワード列データDd1～Dd8を得る。

【0033】

そして、パラレルデータ形成部12から得られる8チャンネルのワード列データDd1～Dd8は、データ多重部20に供給される。データ多重部20においては、ワード列データDd1～Dd8を、各々の間ににおける同期をとったもとで、ワード多重の手法をもって多重することによって多重ワード列データDmを形成する。

10

【0034】

データ多重部20から得られる多重ワード列データDmは、メモリ部21に、周波数を74.25MHzとする書き込みクロック信号QW2をもって、20ビット×8=160ビットずつ書き込まれる。そして、メモリ部21に書き込まれた多重ワード列データDmは、その各ライン期間分ごとに、それを構成するラインプランキング部における、前述の4チャンネルのうちの第1チャンネルのLinkAに相当する部分中のラインプランキング部データ(20ビット×1チャンネル=20ビット)と、映像データ部における、4チャンネルのLinkAとLinkBとの組に相当する部分中の映像データ(12ビット×3(G,B,R)×4チャンネル=144ビット)とが、周波数を74.25MHzとする読み出クロック信号QR2をもってメモリ部21から読み出される。メモリ部21から読み出されるラインプランキング部データ及び映像データは、さらに、必要な付加データの付加が行われて、読み出されたラインプランキング部データが配される新たなラインプランキング部、読み出された映像データが配される新たな映像データ部、及び、付加データが配される付加データ部が順次連なって成る新たなライン期間分データ構造を有したワード列データDoを形成するものとして、変換ワード列データ形成部22に供給される。

20

【0035】

このようなもとで、データ多重部20とメモリ部21とは、S/P変換手段を形成するパラレルデータ形成部12から得られる8チャンネルのワード列データDd1～Dd8が供給され、それらの8チャンネルのワード列データDd1～Dd8から、ラインプランキング部データ及び映像データを取り出し、ワード列データDoを形成するワード列データ形成部を形成している。

30

【0036】

図5は、変換ワード列データ形成部22の具体構成例を示す。図5に具体構成例が示される変換ワード列データ形成部22においては、メモリ部21からのワード列データDoがデータ分離部25に供給される。データ分離部25においては、ワード列データDoの各ライン期間分ごとに、それを構成する映像データDVDと第1チャンネルのLinkAのラインプランキング部データDLBとが互いに分離されて取り出され、ワード列データDoの各ライン期間分ごとに次々と得られる映像データDVDがデータ分割部26に供給され、また、ワード列データDoの各ライン期間分ごとに次々と得られるラインプランキング部データDLBがラインプランキング部データ形成部27に供給される。

40

【0037】

データ分割部26においては、各映像データDVDがそれを構成する4チャンネルの36ビットデータ列が、チャンネル1(Ch.1)の36ビットデータ列DVC1、チャンネル2(Ch.2)の36ビットデータ列DVC2、チャンネル3(Ch.3)の36ビットデータ列DVC3、及び、チャンネル4(Ch.4)の36ビットデータ列DVC4に分割されて、映像データ形成部28に供給される。映像データ形成部28には、データ処理部PC1、PC2、PC3及びPC4が内蔵されており、Ch.1の36ビットデータ列DVC1がデータ処理部PC1に、Ch.2の36ビットデータ列DVC2がデータ処理部PC2に、Ch.3の36ビットデータ列DVC3がデータ処理部PC3に、そして、Ch.4の36ビットデータ列DVC4がデータ処理部PC4に、夫々供給される。

50

【0038】

データ処理部 P C 1 にあっては、ビット分割部 2 9 において、C h . 1 の 3 6 ビットデータ列 D V C 1 における各 3 6 ビットデータが、上位 1 6 ビットと下位 2 0 ビットとに分割され、上位 1 6 ビットが 8 B / 1 0 B エンコーディング変換部 3 0 に供給されるとともに、下位 2 0 ビットがスクランブル処理部 3 1 に供給される。それにより、8 B / 1 0 B エンコーディング変換部 3 0 からは、上位 1 6 ビットに 8 B / 1 0 B エンコーディング変換処理が施されて得られる 2 0 ビットデータ D E T 1 が導出され、また、スクランブル処理部 3 1 からは、下位 2 0 ビットにスクランブル処理が施されて得られる 2 0 ビットデータ D S C 1 が導出されて、それらがビット多重部 3 2 に供給される。ビット多重部 3 2 においては、2 0 ビットデータ D S C 1 と 2 0 ビットデータ D E T 1 とが交互に連なるものとして多重され、ビット多重部 3 2 から多重 2 0 ビットデータ列 D V E 1 が得られて、それが、ワード列データ D o の各ライン期間分ごとに、データ処理部 P C 1 からデータ多重部 3 3 へと送出される。10

【0039】

また、データ処理部 P C 2 にあっては、ビット分割部 3 4 において、C h . 2 の 3 6 ビットデータ列 D V C 2 における各 3 6 ビットデータが、上位 1 6 ビットと下位 2 0 ビットとに分割され、上位 1 6 ビットが 8 B / 1 0 B エンコーディング変換部 3 5 に供給されるとともに、下位 2 0 ビットがスクランブル処理部 3 6 に供給される。それにより、8 B / 1 0 B エンコーディング変換部 3 5 からは、上位 1 6 ビットに 8 B / 1 0 B エンコーディング変換処理が施されて得られる 2 0 ビットデータ D E T 2 が導出され、また、スクランブル処理部 3 6 からは、下位 2 0 ビットにスクランブル処理が施されて得られる 2 0 ビットデータ D S C 2 が導出されて、それらがビット多重部 3 7 に供給される。ビット多重部 3 7 においては、2 0 ビットデータ D S C 2 と 2 0 ビットデータ D E T 2 とが交互に連なるものとして多重され、ビット多重部 3 7 から多重 2 0 ビットデータ列 D V E 2 が得られて、それが、ワード列データ D o の各ライン期間分ごとに、データ処理部 P C 2 からデータ多重部 3 3 へと送出される。20

【0040】

さらに、データ処理部 P C 3 及び P C 4 の夫々にあっては、C h . 3 の 3 6 ビットデータ列 D V C 3 及び C h . 4 の 3 6 ビットデータ列 D V C 4 の夫々についての処理が、データ処理部 P C 2 における C h . 2 の 3 6 ビットデータ列 D V C 2 についての処理と同様に行われる。それにより、C h . 3 の 3 6 ビットデータ列 D V C 3 における各 3 6 ビットデータのうちの下位 2 0 ビットにスクランブル処理が施されて得られる 2 0 ビットデータ D S C 3 と、C h . 3 の 3 6 ビットデータ列 D V C 3 における各 3 6 ビットデータのうちの上位 1 6 ビットに 8 B / 1 0 B エンコーディング変換処理が施されて得られる 2 0 ビットデータ D E T 3 とが、交互に連なるものとして多重されて得られる多重 2 0 ビットデータ列 D V E 3 が、ワード列データ D o の各ライン期間分ごとに、データ処理部 P C 3 からデータ多重部 3 3 へと送出される。また、C h . 4 の 3 6 ビットデータ列 D V C 4 における各 3 6 ビットデータのうちの下位 2 0 ビットにスクランブル処理が施されて得られる 2 0 ビットデータ D S C 4 と、C h . 4 の 3 6 ビットデータ列 D V C 4 における各 3 6 ビットデータのうちの上位 1 6 ビットに 8 B / 1 0 B エンコーディング変換処理が施されて得られる 2 0 ビットデータ D E T 4 とが、交互に連なるものとして多重されて得られる多重 2 0 ビットデータ列 D V E 4 が、ワード列データ D o の各ライン期間分ごとに、データ処理部 P C 4 からデータ多重部 3 3 へと送出される。3040

【0041】

データ多重部 3 3 においては、データ処理部 P C 1 ~ P C 4 から夫々ワード列データ D o の各ライン期間分ごとに得られる多重 2 0 ビットデータ列 D V E 1 ~ D V E 4 が、4 0 ビット (2 0 ビットデータ D S C 1 と 2 0 ビットデータ D E T 1 , 2 0 ビットデータ D S C 2 と 2 0 ビットデータ D E T 2 , 2 0 ビットデータ D S C 3 と 2 0 ビットデータ D E T 3 , 2 0 ビットデータ D S C 4 と 2 0 ビットデータ D E T 4) ずつ順次多重される状態が繰り返される。その結果、図 6 に示されるように、多重 2 0 ビットデータ列 D V E 1 の 2 50

0ビットデータDSC1と20ビットデータDET1,多重20ビットデータ列DVE2の20ビットデータDSC2と20ビットデータDET2,多重20ビットデータ列DVE3の20ビットデータDSC3と20ビットデータDET3、及び、多重20ビットデータ列DVE4の20ビットデータDSC4と20ビットデータDET4が順次連なる状態が繰り返されて成る変換映像データDVXが形成され、それが、ワード列データDoの各ライン期間分ごとに、データ多重部33から導出される。このようにして、データ多重部33から得られる変換映像データDVXは、映像データ形成部28から送出されてデータ多重部38に供給される。

【0042】

一方、ラインプランキング部データ形成部27においては、ワード列データDoの各ライン期間分ごとに得られる、データ分離部25からのラインプランキング部データDLBが、K28.5・P.ID挿入部39に供給される。K28.5・P.ID挿入部39においては、各ラインプランキング部データDLBのタイミング基準コード:SAVもしくはEAVの冒頭部分の40ビットを、図7に示されるように、2個の8ビットワードデータDKと3個の8ビットワードデータDPとによって置き換えることにより、ラインプランキング部データDLBに8ビットワードデータDK及びDPを挿入する処理が行われる。

【0043】

2個の8ビットワードデータDKは、各々が、それに8B/10B変換が施されるとき、“K28.5”というコードネームで呼ばれる、映像信号情報をあらわすワードデータとしては用いられない10ビットワードデータに変換されるもの(8ビットワードデータ:10111100)である。また、3個の8ビットワードデータDPは、ワード列データDh1に補助データとして含まれる識別データ:Payload IDを構成する4ワードのうちの一一番目から三番目までの3ワードに相当する3個の8ビットワードデータであって、識別データ:Payload IDとして機能するデータに変換されるものである。

【0044】

K28.5・P.ID挿入部39からは、2個の8ビットワードデータDKと3個の8ビットワードデータDPとが入換挿入されたラインプランキング部データDLBが、ワード列データDoの各ライン期間分ごとに得られて、8B/10Bエンコーディング変換部40に供給される。8B/10Bエンコーディング変換部40においては、2個の8ビットワードデータDKと3個の8ビットワードデータDPとが入換挿入されたラインプランキング部データDLBに8B/10Bエンコーディング変換が施されるとともに、20ビットずつ取り出される。それにより、8B/10Bエンコーディング変換部40から、連続する2バイトの“K28.5”と3バイトの識別データ:Payload IDとを含んだ20ビットワード列データを形成する変換ラインプランキング部データDLXが、ワード列データDoの各ライン期間分ごとに導出される。このようにして、8B/10Bエンコーディング変換部40から得られる変換ラインプランキング部データDLXは、ラインプランキング部データ形成部27から送出されて、データ多重部38に供給される。

【0045】

データ多重部38は、ラインプランキング部データ形成部27から、ワード列データDoの各ライン期間分ごとに送出される変換ラインプランキング部データDLXと、映像データ形成部28から、ワード列データDoの各ライン期間分ごとに送出される変換映像データDVXとを多重して、各ライン期間分が変換ラインプランキング部データDLXと変換映像データDVXとで構成されるパラレルディジタル映像信号を成すワード列データDpを形成して、それを送出する。

【0046】

このようにして、変換ワード列データ形成部22において形成されるワード列データDpは、例えば、図8に示されるライン期間分データ構造を有したものとされる。図8に示されるライン期間分データ構造にあっては、1ライン期間分が、316800ビットをもって形成され、順次連なるラインプランキング部及び映像データ部を含むものとされる。

10

20

30

40

50

ラインプランキング部は、9600ビットをもって形成されて、その始端部分に、冒頭部が2バイト(2ワード)のK28.5と3バイト(3ワード)の識別データ:Payload IDとによって入れ換えられたタイミング基準コード: EAVが配されるとともに、その終端部分にタイミング基準コード: SAV(SAVの冒頭部が2バイト(2ワード)のK28.5と3バイト(3ワード)の識別データ:Payload IDとによって入れ換えられてもよい。)が配される。映像データ部は、307200ビットをもって形成され、20ビットデータDSC1と20ビットデータDET1, 20ビットデータDSC2と20ビットデータDET2, 20ビットデータDSC3と20ビットデータDET3、及び、20ビットデータDSC4と20ビットデータDET4が順次連なる状態が繰り返されて成るものとされる。

10

【0047】

変換ワード列データ形成部22から得られるワード列データDpは、メモリ部41に、周波数を74.25MHzとする書込クロック信号QW3をもって160ビットずつ書き込まれる。そして、メモリ部41に書き込まれたワード列データDpは、メモリ部41から、周波数を167.0625MHzとする読出クロック信号QR3をもって、64ビットずつ読み出され、ワード列データDqとして、多チャンネルデータ形成部42に供給される。

【0048】

多チャンネルデータ形成部42にあっては、1/167.0625MHzの周期をもって64ビットずつ供給されるワード列データDqに基づき、各々がビットレートを668.25Mb/sとする複数チャンネル、例えば、16チャンネルのビット列データDSXを形成する。それにより多チャンネルデータ形成部42から得られる16チャンネルのビット列データDSXは、データ多重・P/S変換部43に供給される。

20

【0049】

データ多重・P/S変換部43にあっては、16チャンネルのビット列データDSXを多重するとともに、それにより得られるパラレルデータにP/S変換を施して、ビットレートを10Gb/s以上、例えば、 $668.25\text{ Mb/s} \times 16 = 10.692\text{ Gb/s}$ とするビット列データDTGを形成する。このようにしてデータ多重・P/S変換部43から得られるビット列データDTGは、複数チャンネルシリアルディジタル映像信号形成部11に供給された特定 $4\text{ k} \times 2\text{ k}$ 信号に基づいて形成され、パラレルデータ形成部12に供給された8チャンネルのHD-SDI信号DHS1～DHS8に応じて得られたものであるので、ビットレートを10Gb/s以上、例えば、10.692Gb/sとするビット列データを形成するシリアルディジタル映像信号であることになる。

30

【0050】

そして、データ多重・P/S変換部43から得られるビット列データDTGは、データ送出部を形成する電光変換部44に供給される。電光変換部44は、ビット列データDTGを光信号DLに変換し、その光信号DLを、オプティカル・ファイバー等によって形成される光信号伝送ケーブル45を通じて伝送すべく送出する。

【0051】

上述のようにして、図1に示される本願の特許請求の範囲における請求項1から請求項4までのいずれかに記載された発明に係るデータ送信装置の一例である実施例1にあっては、特定 $4\text{ k} \times 2\text{ k}$ 信号DSVを、8チャンネルのHD-SDI信号DHS1～DHS8に変換した後、さらに、8チャンネルのワード列データDd1～Dd8に変換し、それらからラインプランキング部データDLB及び映像データDVDを取り出して、ラインプランキング部データDLBには8B/10Bエンコーディング変換処理を施し、また、映像データDVDには8B/10Bエンコーディング変換処理とスクランブル処理とを施した後、ビットレートを10Gb/s以上、例えば、10.692Gb/sとするビット列データDTGを成す第2のシリアルディジタル映像信号に変換し、それを伝送すべく送出することができる。従って、特定 $4\text{ k} \times 2\text{ k}$ 信号についてのシリアル伝送を、実用に供することができる形で効率良く実現できることになる。

40

50

【実施例 2】

【0052】

図9は、本願の特許請求の範囲における請求項5から請求項8までのいずれかに記載された発明に係るデータ受信装置の一例(実施例2)を示す。

【0053】

図9に示される例、即ち、実施例2にあっては、オプティカル・ファイバー等によって形成される光信号伝送ケーブル51を通じて到来する光信号DLが、データ受取部を形成する光電変換部52によって受けられる。光信号DLは、図1に示される実施例1により伝送されるべく送出される、ビットレートを、10Gb/s以上、例えば、10.692Gb/sとするビット列データDTGが変換されて得られる光信号DLに相当するものとされる。

10

【0054】

光電変換部52は、光信号DLを、ビットレートを、10Gb/s以上、例えば、10.692Gb/sとするビット列データDTGに変換し、そのビット列データDTGをS/P変換・多チャンネルデータ形成部53に供給する。S/P変換・多チャンネルデータ形成部53にあっては、ビット列データDTGにS/P変換を施すとともに、それにより得られるパラレルデータに基づく、各々がビットレートを、例えば、668.25Mb/sとするものとされる複数チャンネル、例えば、16チャンネルのビット列データDSXを形成する。それにより、S/P変換・多チャンネルデータ形成部53から得られる16チャンネルのビット列データDSXは、データ多重部54に供給される。

20

【0055】

データ多重部54にあっては、16チャンネルのビット列データDSXを多重して、多重ワード列データとされるワード列データDrを形成する。それにより、データ多重部54から得られるワード列データDrは、その128ビットずつが、メモリ部55に、周波数を83.53125MHz(167.0625/2MHz)とする書きクロック信号QW4をもって書き込まれる。そして、メモリ部55に書き込まれたワード列データDrは、メモリ部35から、周波数を74.25MHzとする読み出クロック信号QR4をもって160ビットずつ読み出され、ワード列データDsとしてワード列データ復元部56に供給される。このようにしてワード列データ復元部56に供給されるワード列データDsは、例えば、図8に示されるようなライン期間分データ構造をとるものとされる。

30

【0056】

図10は、ワード列データ復元部56の具体構成例を示す。図10に具体構成例が示されるワード列データ復元部56においては、メモリ部55からのワード列データDsがデータ分離部57に供給される。データ分離部57にあっては、ワード列データDsに含まれる連続する2バイトの“K28.5”、さらには、3バイトの識別データ:Payload IDの検出が行われて、その検出結果に基づいて、ワード列データDsの各ライン期間分が判別される。そして、ワード列データDsの各ライン期間分ごとに、当該ライン期間分を構成する変換映像データDVXと変換ラインプランキング部データDLXとが互いに分離されて取り出され、変換映像データDVXが映像データ復元部58に供給されるとともに、変換ラインプランキング部データDLXがラインプランキング部データ復元部59に供給される。

40

【0057】

映像データ復元部58には、データ分割部60とデータ処理部PS1, PS2, PS3及びPS4とが内蔵されている。データ分割部60にあっては、データ分離部57からワード列データDsのライン期間分ごとに順次得られる変換映像データDVXの夫々が、4チャンネルの多重20ビットデータ列DVE1, DVE2, DVE3及びDVE4に分割され、データ分割部60から4チャンネルの多重20ビットデータ列DVE1～DVE4が互いに分離されて導出される。このようにしてデータ分割部60から導出される4チャンネルの多重20ビットデータ列DVE1～DVE4は、データ処理部PS1, PS2, PS3及びPS4に夫々供給される。

50

【0058】

データ処理部 P S 1 にあっては、ビット分割部 6 1 において、データ分割部 6 0 からワード列データ D s のライン期間分ごとに得られる多重 20 ビットデータ列 D V E 1 の夫々が、20 ビットワード列データ D E T 1 と 20 ビットワード列データ D S C 1 とに分割される。そして、20 ビットワード列データ D E T 1 が 8 B / 10 B デコーディング変換部 6 2 に供給されるとともに、20 ビットワード列データ D S C 1 がデスクランブル処理部 6 3 に供給される。

【0059】

8 B / 10 B デコーディング変換部 6 2 にあっては、20 ビットワード列データ D E T 1 を構成する 20 ビットワードの夫々が、それに 8 B / 10 B デコーディング変換処理が施されて 16 ビットデータに変換され、それがビット合成部 6 4 に供給される。また、デスクランブル処理部 6 3 にあっては、20 ビットワード列データ D S C 1 を構成する 20 ビットワードの夫々にデスクランブル処理が施されて元の 20 ビットデータが復元され、それがビット合成部 6 4 に供給される。

10

【0060】

ビット合成部 6 4 は、8 B / 10 B デコーディング変換部 6 2 及びデスクランブル処理部 6 3 から夫々 16 ビットデータ及び 20 ビットデータが到来するごとに、8 B / 10 B デコーディング変換部 6 2 から得られる 16 ビットデータを上位 16 ビットとし、デスクランブル処理部 6 3 から得られる 20 ビットデータを下位 20 ビットとする 36 ビットデータを順次形成し、それにより得られる 36 ビットデータ列 D V C 1 を送出する。ビット合成部 6 4 から送出される 36 ビットデータ列 D V C 1 は、データ処理部 P S 1 からデータ合成部 6 5 に供給される。

20

【0061】

また、データ処理部 P S 2 にあっては、ビット分割部 6 6 において、データ分割部 6 0 からワード列データ D s のライン期間分ごとに得られる多重 20 ビットデータ列 D V E 2 の夫々が、20 ビットワード列データ D E T 2 と 20 ビットワード列データ D S C 2 とに分割される。そして、20 ビットワード列データ D E T 2 が 8 B / 10 B デコーディング変換部 6 7 に供給されるとともに、20 ビットワード列データ D S C 2 がデスクランブル処理部 6 8 に供給される。

30

【0062】

8 B / 10 B デコーディング変換部 6 7 にあっては、20 ビットワード列データ D E T 2 を構成する 20 ビットワードの夫々が、それに 8 B / 10 B デコーディング変換処理が施されて 16 ビットデータに変換され、それがビット合成部 6 9 に供給される。また、デスクランブル処理部 6 8 にあっては、20 ビットワード列データ D S C 2 を構成する 20 ビットワードの夫々にデスクランブル処理が施されて元の 20 ビットデータが復元され、それがビット合成部 6 9 に供給される。

【0063】

ビット合成部 6 9 は、8 B / 10 B デコーディング変換部 6 7 及びデスクランブル処理部 6 8 から夫々 16 ビットデータ及び 20 ビットデータが到来するごとに、8 B / 10 B デコーディング変換部 6 7 から得られる 16 ビットデータを上位 16 ビットとし、デスクランブル処理部 6 8 から得られる 20 ビットデータを下位 20 ビットとする 36 ビットデータを順次形成し、それにより得られる 36 ビットデータ列 D V C 2 を送出する。ビット合成部 6 9 から送出される 36 ビットデータ列 D V C 2 は、データ処理部 P S 2 からデータ合成部 6 5 に供給される。

40

【0064】

さらに、データ処理部 P S 3 及びデータ処理部 P S 4 の各々にあっては、データ分割部 6 0 からワード列データ D s のライン期間分ごとに得られる多重 20 ビットデータ列 D V E 3 及び多重 20 ビットデータ列 D V E 4 の夫々についての処理が、データ処理部 P S 2 における多重 20 ビットデータ列 D V E 2 についての処理と同様に行われる。それにより、データ処理部 P S 3 及びデータ処理部 P S 4 から、多重 20 ビットデータ列 D V E 3 及

50

び多重20ビットデータ列DVE4に基づく36ビットデータ列DVC3及び36ビットデータ列DVC4が夫々得られ、それらがデータ合成部65に供給される。

【0065】

データ合成部65は、データ処理部PS1～PS4から夫々得られる36ビットデータ列DVC1～DVC4を合成して、ワード列データDsのライン期間分ごとに、映像データDVDを復元し、それをデータ多重部70に供給する。

【0066】

一方、ラインプランキング部データ復元部59にあっては、データ分離部57からワード列データDsの各ライン期間分ごとに得られる変換ラインプランキング部データDLXに、8B/10Bデコーディング変換部71による8B/10Bデコーディング変換が施されて、元のラインプランキング部データDLBが復元される。8B/10Bデコーディング変換部71から得られるラインプランキング部データDLBは、K28.5・P.ID入換部72に供給される。

10

【0067】

K28.5・P.ID入換部72においては、ラインプランキング部データDLBの始端部分の冒頭に挿入された、2バイトの、8B/10B変換が施されるとき“K28.5”となる8ビットワードデータと、3バイトの、8B/10B変換が施されるとき識別データ:Payload IDとなる8ビットワードデータとを、タイミング基準コードデータ:EA Vを構成することになる4ワードをもって入れ換えるデータ入換処理が行われる。そして、このようなデータ入換処理が行われてK28.5・P.ID入換部72から得られるラインプランキング部データDLBが、ワード列データDsのライン期間分ごとに、ラインプランキング部データ復元部59から送出されてデータ多重部70に供給される。

20

【0068】

データ多重部70は、データ合成部65からの復元された映像データDVDと、ラインプランキング部データ復元部59からの復元されたラインプランキング部データDLBとを多重して、各ライン期間分がラインプランキング部データDLBと映像データDVDとで構成されるものとされるパラレルディジタル映像信号を成すワード列データDtを形成する。上述のようにしてデータ多重部70において形成されるワード列データDtは、ワード列データ復元部56から送出される。

30

【0069】

ワード列データ復元部56から得られるワード列データDtは、その144ビットずつが、メモリ部75に、周波数を74.25MHzとする書きクロック信号QW5をもって書き込まれる。そして、メモリ部75に書き込まれたワード列データDtは、その各ライン期間分ごとに、それを構成するラインプランキング部データと映像データとが、周波数を74.25MHzとする読みクロック信号QR5をもってメモリ部75から読み出される。メモリ部75から読み出されるラインプランキング部データ及び映像データは、さらに、必要な付加データの付加が行われて、読み出されたラインプランキング部データが配される新たなラインプランキング部及び読み出された映像データが配される新たな映像データ部が順次連なって成る新たなライン期間分データ構造を有したワード列データDuを形成するものとして、160ビットずつデータ分離部76に供給される。

40

【0070】

データ分離部76においては、ワード列データDuにワード分離処理が施されて、ワード列データDuから8チャンネルのワード列データDd1～Dd8が分離されて取り出される。これらのデータ分離部76において分離される8チャンネルのワード列データDd1～Dd8は、それらの夫々が、ワードビット数を20ビットとし、ワードレートを74.25MB/sとする、例えば、図4に示されるような規格に定められたライン期間分データ構造を有したパラレルディジタル映像信号を成すものとされて、シリアルデータ形成部77に供給される。

【0071】

このようなもとで、メモリ部75とデータ分離部76とは、ワード列データ復元部56

50

から得られるワード列データ D_t に基づき、各々が規格に定められたライン期間分データ構造を有したパラレルディジタル映像信号を成す 8 チャンネルのワード列データ $D_d 1 \sim D_d 8$ を得る、複数チャンネルワード列データ形成部を形成している。

【0072】

シリアルデータ形成部 77 は、図 11 に示されるように、ワード列データ $D_d 1$ に対するデータ処理部 $P_R 1$ 、ワード列データ $D_d 2$ に対するデータ処理部 $P_R 2$ 、……、ワード列データ $D_d 8$ に対するデータ処理部 $P_R 8$ を内蔵している。

【0073】

データ処理部 $P_R 1$ においては、それに供給されるワード列データ $D_d 1$ が、FIFO メモリ部 80 に、20 ビットずつ、周波数を 74.25 MHz とする書き込みクロック信号 Q_{W6} をもって書き込まれる。続いて、FIFO メモリ部 80 に書き込まれたワード列データ $D_d 1$ は、FIFO メモリ部 80 から、周波数を 74.25 MHz とする読み出クロック信号 Q_{R6} をもって 20 ビットずつ読み出されて、ワードビット数を 20 ビットとするパラレルディジタル映像信号を成すワード列データ $D_h 1$ が形成され、そのワード列データ $D_h 1$ が P/S 変換部 81 に供給される。このワード列データ $D_h 1$ は、ワード列データ $D_d 1$ と実質的に同じであって、例えば、図 4 に示されるようなライン期間分データ構造を有したものとされる。10

【0074】

P/S 変換部 81 においては、ワード列データ $D_h 1$ に P/S 変換が施されて、ワード列データ $D_h 1$ に基づく、ビットレートを規格化された 1.485 Gb/s とするシリアルディジタル映像信号である HD-SDI 信号 D_{HS1} が形成される。そして、この P/S 変換部 81 において形成される HD-SDI 信号 D_{HS1} が、データ処理部 $P_R 1$ から導出される。20

【0075】

また、データ処理部 $P_R 2$ においては、それに供給されるワード列データ $D_d 2$ が、FIFO メモリ部 82 に、20 ビットずつ、周波数を 74.25 MHz とする書き込みクロック信号 Q_{W6} をもって書き込まれる。続いて、FIFO メモリ部 82 に書き込まれたワード列データ $D_d 2$ は、FIFO メモリ部 42 から、周波数を 74.25 MHz とする読み出クロック信号 Q_{R6} をもって 20 ビットずつ読み出されて、20 ビットワード構成のパラレルディジタル映像信号を成すワード列データ $D_h 2$ が形成され、そのワード列データ $D_h 2$ が P/S 変換部 83 に供給される。このワード列データ $D_h 2$ も、ワード列データ $D_d 1$ と実質的に同じであって、例えば、図 4 に示されるようなライン期間分データ構造を有したものとされる。30

【0076】

P/S 変換部 83 においては、ワード列データ $D_h 2$ に P/S 変換が施されて、ワード列データ $D_h 2$ に基づく、ビットレートを規格化された 1.485 Gb/s とするシリアルディジタル映像信号である HD-SDI 信号 D_{HS2} が形成される。そして、この P/S 変換部 83 において形成される HD-SDI 信号 D_{HS2} が、データ処理部 $P_R 2$ から導出される。

【0077】

データ処理部 $P_R 3 \sim P_R 8$ の夫々もデータ処理部 $P_R 2$ と同様であり、データ処理部 $P_R 3 \sim P_R 8$ においては、それらに夫々供給されるワード列データ $D_d 3 \sim D_d 8$ に対しての、データ処理部 $P_R 2$ におけるそれに供給されるワード列データ $D_d 2$ に対して行われる処理と同様な処理が行われ、データ処理部 $P_R 3 \sim P_R 8$ から、各々がビットレートを規格化された 1.485 Gb/s とするシリアルディジタル映像信号である HD-SDI 信号 $D_{HS3} \sim D_{HS8}$ が導出される。40

【0078】

そして、データ処理部 $P_R 1 \sim P_R 8$ の夫々から導出される 8 チャンネルの HD-SDI 信号 $D_{HS1} \sim D_{HS8}$ が、シリアルデータ形成部 77 から、再生された HD-SDI 信号として、特定パラレルディジタル映像信号形成部 85 へと送出される。このようにして、シリアルデータ形成部 77 は、メモリ部 75 とデータ分離部 76 とが形成する複数チャンネルワード列データ形成部から得られる 8 チャンネルのワード列データ $D_d 1 \sim D_d 8$ が供給され50

、それらに基づく、各々が規格に定められたビットレートを有したビット列データを成す8チャンネルのシリアルディジタル映像信号を得る。

【0079】

特定パラレルディジタル映像信号形成部85においては、8チャンネルのHD-SDI信号DHS1～DHS8に対し、図1に示される複数チャンネルシリアルディジタル映像信号形成部11において、特定4k×2k信号DSVに、それに基づく8チャンネルのHD-SDI信号DHS1～DHS8を得るべく施される変換処理とは逆の変換処理が施されて、8チャンネルのHD-SDI信号DHS1～DHS8が特定4k×2k信号DSVに変換される。それにより、特定パラレルディジタル映像信号形成部85からは、ビットレートを10Gb/s以上、例えば、10.692Gb/sとするビット列データDTGに基づいて再生された特定4k×2k信号DSVが送出される。

10

【0080】

このような、図9に示される本願の特許請求の範囲における請求項5から請求項8までのいずれかに記載された発明に係るデータ受信装置の一例である実施例2にあっては、ビットレートを10Gb/s以上、例えば、10.692Gb/sとするビット列データDTGを受け取り、そのビットレートを10Gb/s以上とするビット列データDTGが特定4k×2k信号、即ち、30P/12ビット/G,B,R形式の4k×2k信号に基づいて形成されたものである場合には、受け取ったビットレートを10Gb/s以上とするビット列データDTGから、ワード列データDuが形成され、さらに、8チャンネルのワード列データDd1～Dd8及び8チャンネルのHD-SDI信号DHS1～DHS8が得られる状態を経て、特定4k×2k信号DSVを再生することができる。従って、超広帯域映像信号に属する特定4k×2k信号のシリアル伝送にあたり、その受信側装置を構成できることになる。

20

【産業上の利用可能性】

【0081】

上述のような本願の特許請求の範囲における請求項1から請求項4までのいずれかに記載された発明に係るデータ送信装置、及び、本願の特許請求の範囲における請求項5から請求項8までのいずれかに記載された発明に係るデータ受信装置は、超広帯域映像信号に属する特定4k×2k信号、即ち、30P/12ビット/G,B,R形式の4k×2k信号のシリアル伝送を実現できるデータ伝送システムを構築できるものとして、ディジタル映像信号を扱う分野において広範に適用され得るものである。

30

【図面の簡単な説明】

【0082】

【図1】本願の特許請求の範囲における請求項1から請求項4までのいずれかに記載された発明に係るデータ送信装置の一例を示すブロック構成図である。

【図2】図1に示される例によるシリアル伝送が行われる特定4k×2k信号の一例のデータフォーマットを示す概念図である。

【図3】図1に示される例におけるパラレルデータ形成部の具体構成例を示すブロック構成図である。

【図4】図1に示される例の動作説明に供されるデータフォーマットを示す概念図である。

40

【図5】図1に示される例における変換ワード列データ形成部の具体構成例を示すブロック構成図である。

【図6】図1に示される例の動作説明に供されるデータフォーマットを示す概念図である。

【図7】図1に示される例の動作説明に供されるデータフォーマットを示す概念図である。

【図8】図1に示される例の動作説明に供されるデータフォーマットを示す概念図である。

【図9】本願の特許請求の範囲における請求項5から請求項8までのいずれかに記載され

50

た発明に係るデータ受信装置の一例を示すブロック構成図である。

【図10】図9に示される例におけるワード列データ復元部の具体構成例を示すブロック構成図である。

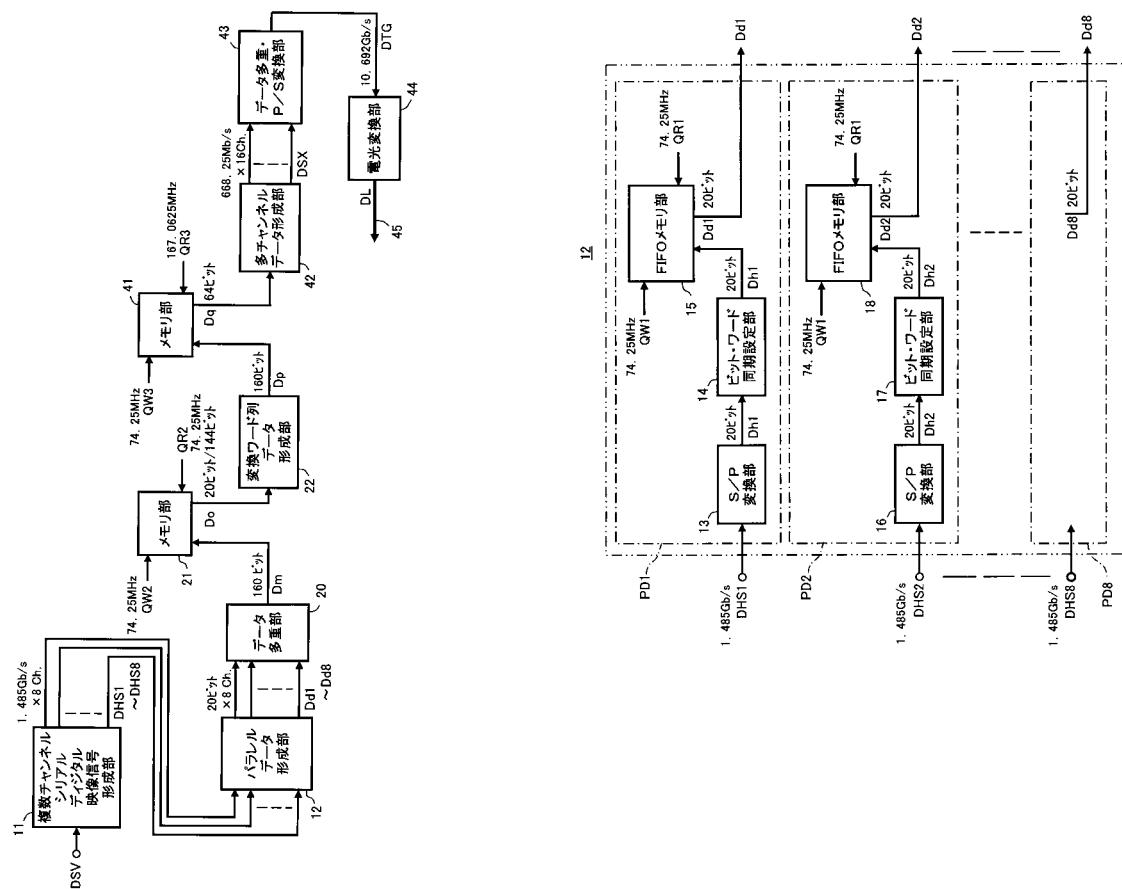
【図11】図9に示される例におけるシリアルデータ形成部の具体構成例を示すブロック構成図である。

【符号の説明】

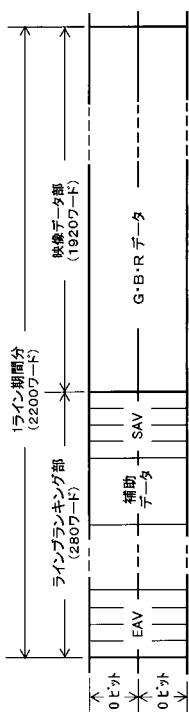
〔 0 0 8 3 〕

【 図 1 】

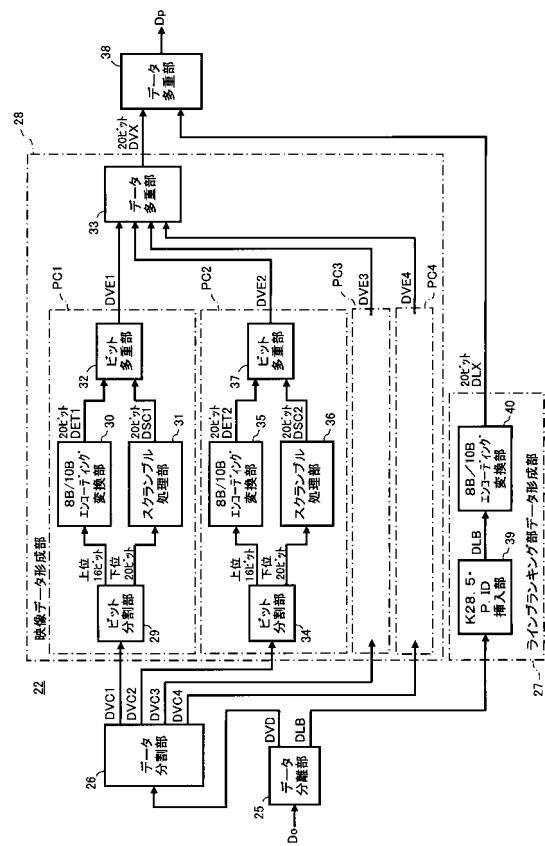
【圖3】



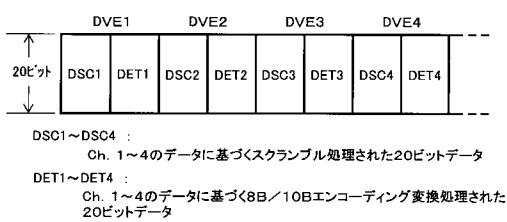
【 図 4 】



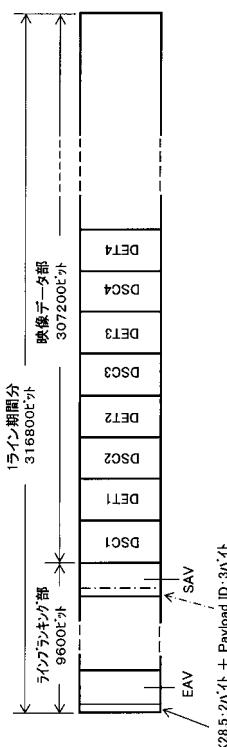
【 四 5 】



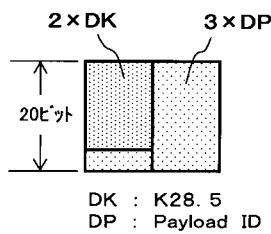
【 四 6 】



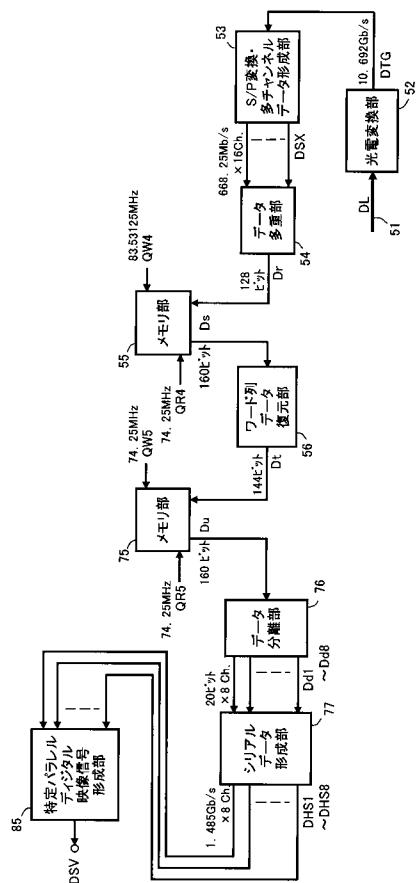
【 図 8 】



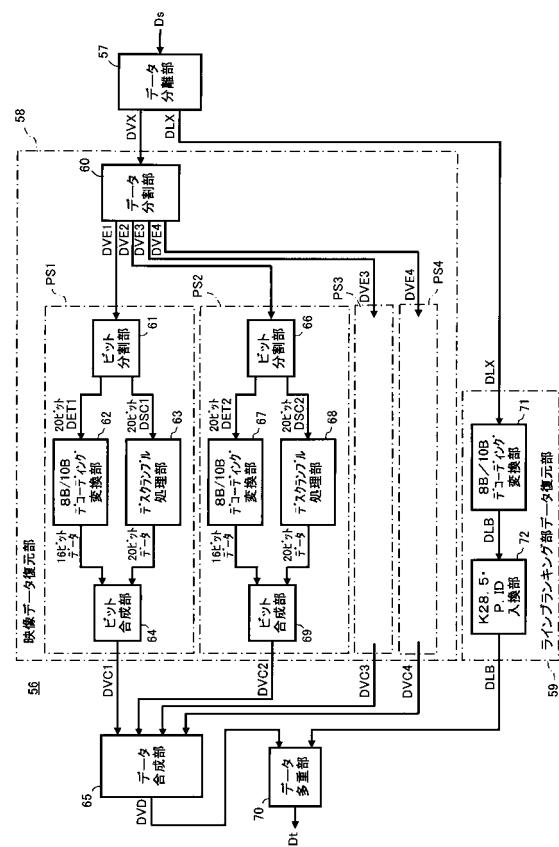
【 四 7 】



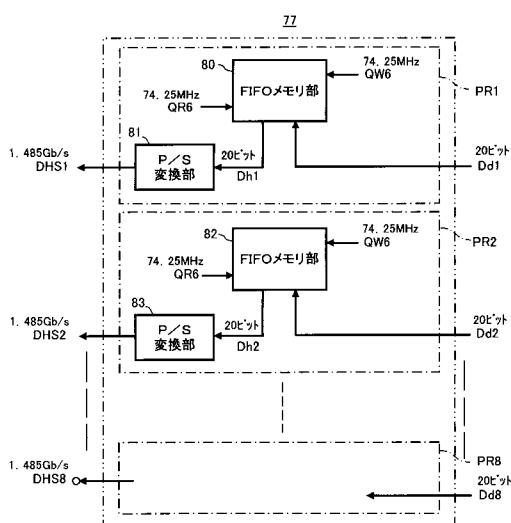
【図9】



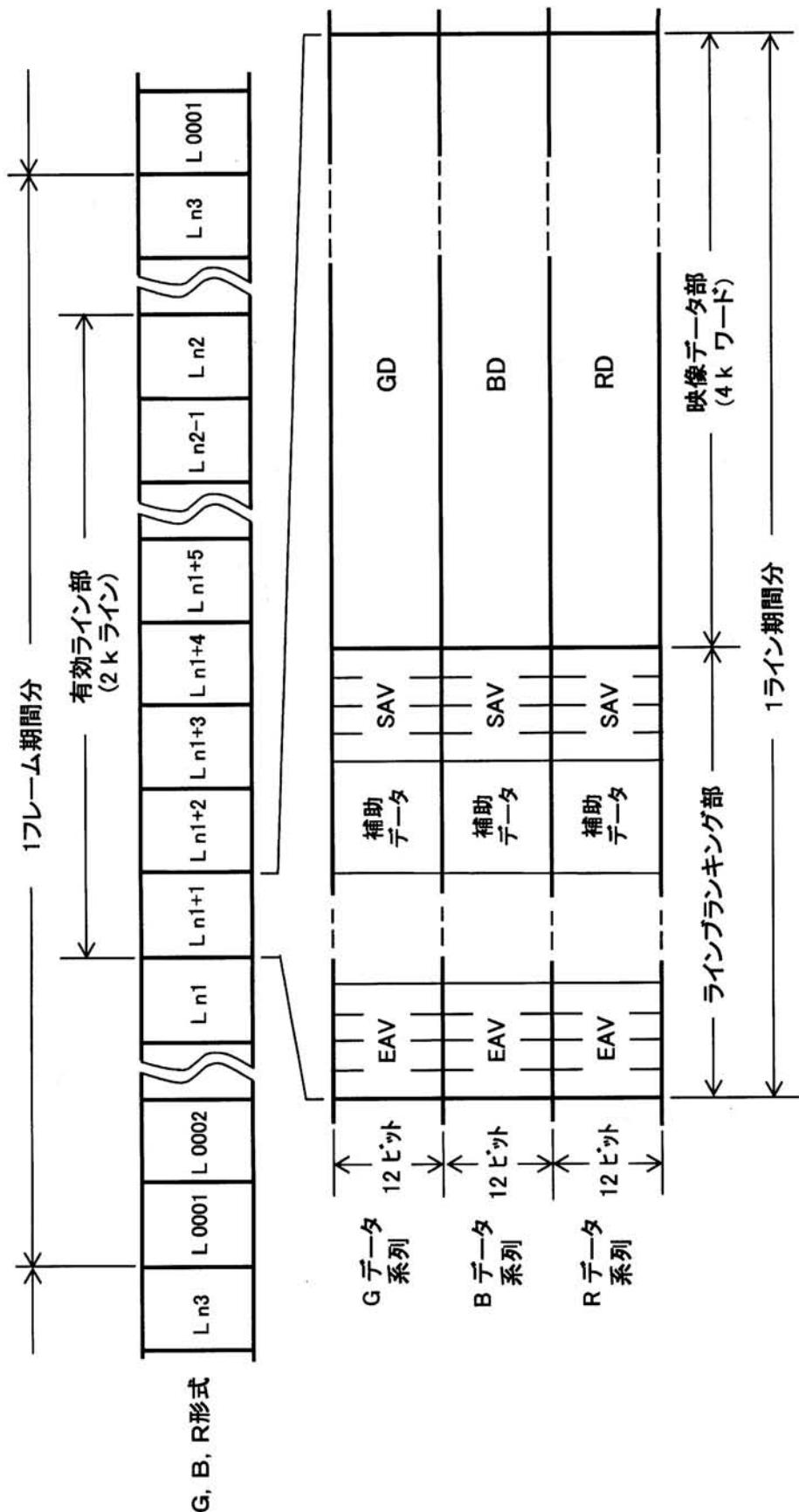
【図10】



【図11】



【図2】



フロントページの続き

(56)参考文献 特開2004-064617(JP,A)
特開2003-143096(JP,A)
特開2003-032214(JP,A)
特開2002-330449(JP,A)
特開2001-078183(JP,A)
特開2001-156735(JP,A)

(58)調査した分野(Int.Cl., DB名)

H04N 7/025 - 7/088
H04N 7/24 - 7/68
H04J 3/00 - 3/26