



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2024-0124174
(43) 공개일자 2024년08월16일

(51) 국제특허분류(Int. Cl.)

H10K 77/10 (2023.01) C23C 16/06 (2006.01)
C23C 16/40 (2006.01) H10K 10/46 (2023.01)
H10K 10/82 (2023.01) H10K 85/10 (2023.01)

(52) CPC특허분류

H10K 77/111 (2023.02)
C23C 16/06 (2013.01)

(21) 출원번호 10-2023-0138900

(22) 출원일자 2023년10월17일

심사청구일자 2023년10월17일

(30) 우선권주장

1020230016955 2023년02월08일 대한민국(KR)

(71) 출원인

경희대학교 산학협력단

경기도 용인시 기흥구 덕영대로 1732 (서천동, 경희대학교 국제캠퍼스내)

(72) 발명자

오진영

경기도 안양시 동안구 흥안대로145번길 5 스위트홈 A-502(호계동)

정민우

경기도 광명시 광덕산로 26 106동 3601호(하안동, 광명 두산위브 트레지움)

김민혁

경기도 평택시 이충로 60, 104동 1505 (이충동, 이충마을미주3차아파트)

(74) 대리인

유미특허법인

전체 청구항 수 : 총 20 항

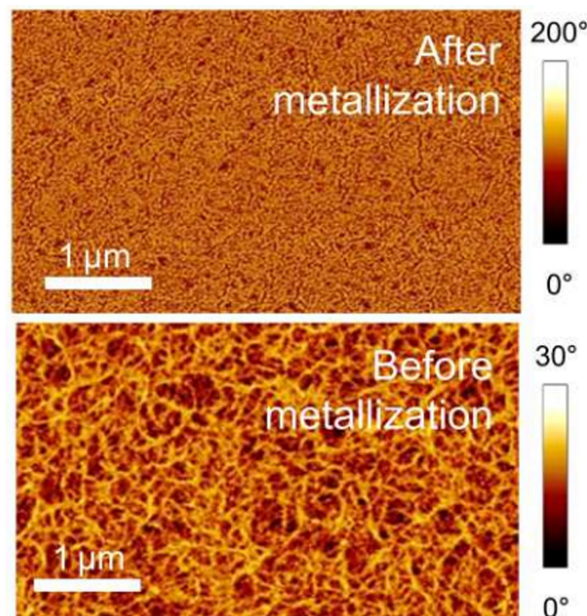
(54) 발명의 명칭 반도체 막, 이의 제조 방법, 이를 포함하는 신축성 전극, 유기 박막트랜지스터 및 전자 소자

(57) 요약

본 발명은 제1 수지 및 제2 수지를 포함하는 연신 반도체 박막 및 상기 연신 반도체 박막 상에 증착된 귀금속층을 포함하고, 상기 제1 수지는 하기 화학식 1A 및/또는 화학식 1B로 표시되는 구조단위를 포함하고, 상기 제2 수지는 폴리디메틸실록산, 폴리우레탄 및/또는 하기 화학식 2 내지 화학식 5로 표시되는 구조단위를 포함하는 반도체

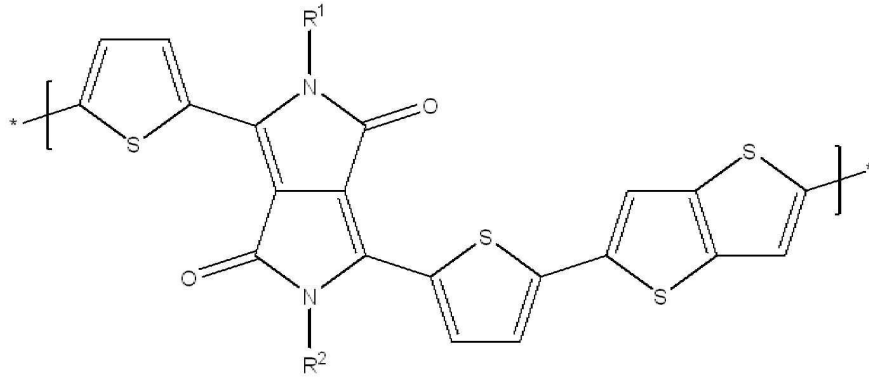
(뒷면에 계속)

대표도 - 도1

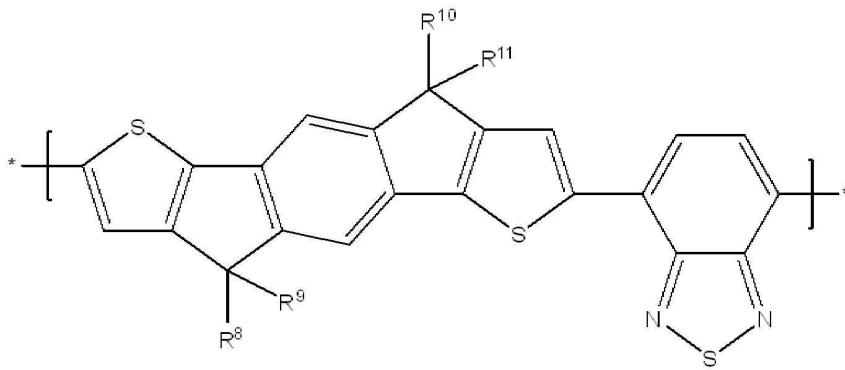


체 막, 이의 제조방법, 상기 반도체 막을 포함하는 신축성 전극, 상기 신축성 전극을 포함하는 유기박막 트랜지스터 및 상기 유기박막 트랜지스터를 포함하는 전자 소자에 대한 것이다.

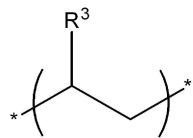
[화학식 1A]



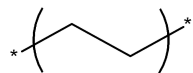
[화학식 1B]



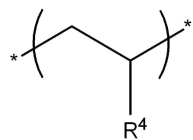
[화학식 2]



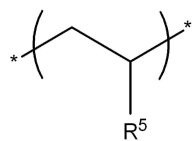
[화학식 3]



[화학식 4]



[화학식 5]



(상기 화학식 1A, 화학식 1B 및 화학식 2 내지 화학식 5에서, 각 치환기는 명세서에 정의된 바와 같다.)

(52) CPC특허분류

C23C 16/40 (2013.01)

H10K 10/46 (2023.02)

H10K 10/82 (2023.02)

H10K 85/111 (2023.02)

H10K 85/113 (2023.02)

이 발명을 지원한 국가연구개발사업

과제고유번호	1711129409
과제번호	2021R1C1C1009925
부처명	과학기술정보통신부
과제관리(전문)기관명	한국연구재단
연구사업명	우수신진연구
연구과제명	다이나믹분자결합기반자가치유고분자반도체소재연구
기 여 율	70/100
과제수행기관명	경희대학교 산학협력단
연구기간	2021.03.01~2026.02.28

이 발명을 지원한 국가연구개발사업

과제고유번호	1345350438
과제번호	2020R1A6A1A03048004
부처명	교육부
과제관리(전문)기관명	한국연구재단
연구사업명	우수신진연구
연구과제명	미래형 친환경 디스플레이 기술 연구
기 여 율	5/100
과제수행기관명	경희대학교 산학협력단
연구기간	2020.06.01~2029.05.31

이 발명을 지원한 국가연구개발사업

과제고유번호	1415179304
과제번호	20015898
부처명	산업통상자원부
과제관리(전문)기관명	한국산업기술평가관리원
연구사업명	패키지형
연구과제명	서스테이너블 소재 적용 친환경 타이어용 고무배합 기술 개발
기 여 율	5/100
과제수행기관명	(주)미래에스아이
연구기간	2021.04.01~2024.12.31

이 발명을 지원한 국가연구개발사업

과제고유번호	1415178411
과제번호	20016252
부처명	산업통상자원부
과제관리(전문)기관명	한국산업기술평가관리원
연구사업명	시장선도형차세대센서기술개발
연구과제명	로봇의 정교한 조작을 위한 하이브리드형 고성능 멀티모달 전자피부 센서 및 확장형

모들

기 여 율	5/100
과제수행기관명	(주)피지오닉스
연구기간	2021.04.01~2023.12.31

이 발명을 지원한 국가연구개발사업

과제고유번호	1415179938
과제번호	20012710
부처명	산업통상자원부

과제관리(전문)기관명	한국산업기술평가관리원
연구사업명	전략핵심소재자립화기술개발
연구과제명	고내열 고감성 실리콘계 엔지니어링 열가소성 탄성체개발
기 여 율	5/100
과제수행기관명	(주)영폴리머
연구기간	2020.08.01~2024.12.31
이 발명을 지원한 국가연구개발사업	
과제고유번호	1415177485
과제번호	P0017363
부처명	산업통상자원부
과제관리(전문)기관명	한국산업기술진흥원
연구사업명	교육훈련
연구과제명	기능성 유무기 복합소재 실용화 전문인력양성
기 여 율	5/100
과제수행기관명	경희대학교 산학협력단
연구기간	2021.03.01~2026.02.28
이 발명을 지원한 국가연구개발사업	
과제고유번호	1345358501
과제번호	2019R1A6C1010052
부처명	교육부
과제관리(전문)기관명	한국연구재단
연구사업명	핵심연구센터조성지원과제(2023년도)
연구과제명	[핵심연구지원센터조성지원과제] 광전 소재 소자 분석
기 여 율	5/100
과제수행기관명	경희대학교 산학협력단
연구기간	2019.06.01~2025.02.28

명세서

청구범위

청구항 1

제1 수지 및 제2 수지를 포함하는 연신 반도체 박막 및

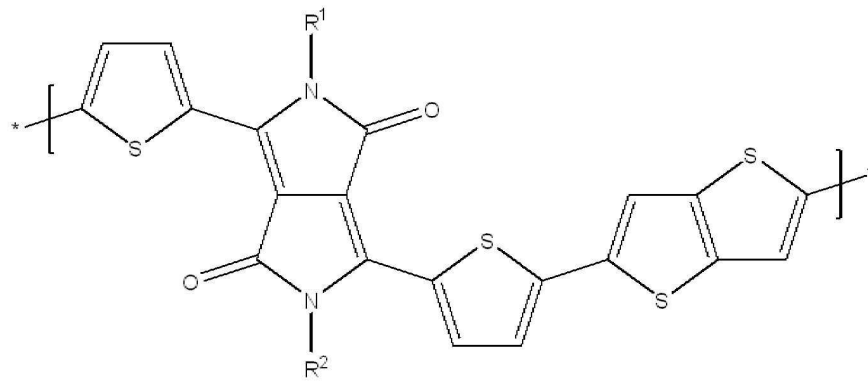
상기 연신 반도체 박막 상에 증착된 귀금속층

을 포함하고,

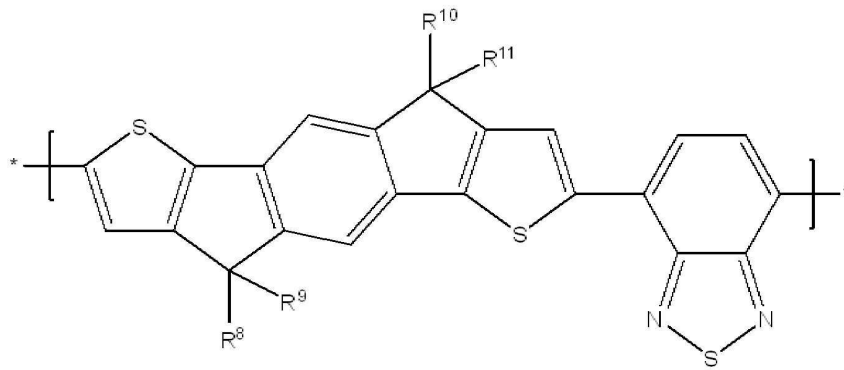
상기 제1 수지는 하기 화학식 1A 및/또는 화학식 1B로 표시되는 구조단위를 포함하고,

상기 제2 수지는 폴리디메틸실록산, 폴리우레탄 및/또는 하기 화학식 2 내지 화학식 5로 표시되는 구조단위를 포함하는 반도체 막:

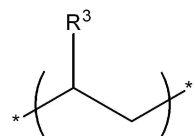
[화학식 1A]



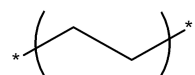
[화학식 1B]



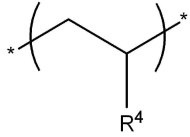
[화학식 2]



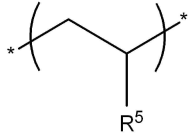
[화학식 3]



[화학식 4]



[화학식 5]



상기 화학식 1 A, 화학식 1B 및 화학식 2 내지 화학식 5에서,

R^1 , R^2 및 R^4 는 각각 독립적으로 치환 또는 비치환된 C1 내지 C20 알킬기이고,

R^3 및 R^5 는 각각 독립적으로 치환 또는 비치환된 C6 내지 C20 아릴기이고,

R^8 내지 R^{11} 은 각각 독립적으로 치환 또는 비치환된 C11 내지 C20 알킬기이다.

청구항 2

제1항에서,

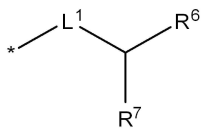
상기 R^1 및 R^2 는 서로 동일한 반도체 막.

청구항 3

제1항에서,

상기 R^1 및 R^2 는 하기 화학식 1-1로 표시되는 반도체 막:

[화학식 1-1]



상기 화학식 1-1에서,

L^1 은 치환 또는 비치환된 C1 내지 C20 알킬렌기이고,

R^6 및 R^7 은 각각 독립적으로 치환 또는 비치환된 C1 내지 C10 알킬기이다.

청구항 4

제1항에서,

상기 R^8 내지 R^{11} 은 서로 동일한 반도체 막.

청구항 5

제1항에서,

상기 R⁸ 내지 R¹¹은 비치환된 C11 내지 C20 알킬기인 반도체 막.

청구항 6

제1항에서,

상기 제1 수지는 100,000 g/mol 이상의 중량평균분자량을 가지는 반도체 막.

청구항 7

제1항에서,

상기 화학식 2 및 화학식 5로 표시되는 구조단위의 몰수 및 상기 화학식 3 및 화학식 4로 표시되는 구조단위의 몰수는 10 내지 70 : 30 내지 90인 반도체 막.

청구항 8

제1항에서,

상기 귀금속은 은(Ag)을 포함하는 반도체 막.

청구항 9

제1항에서,

상기 반도체 막은 상기 연신 반도체 박막 및 상기 귀금속층 사이에 귀금속 산화물층을 더 포함하는 반도체 막.

청구항 10

제9항에서,

상기 귀금속층의 두께는 상기 귀금속 산화층의 두께보다 얇고, 상기 귀금속 산화층의 두께는 상기 연신 반도체 박막의 두께보다 얇은 반도체 막.

청구항 11

제1 수지 및 제2 수지를 포함하는 연신 반도체 박막을 준비하는 단계; 및

상기 연신 반도체 박막 상에 귀금속을 증착하는 단계

를 포함하고,

상기 증착속도는 2 Å/s 이하인 반도체 막 제조방법.

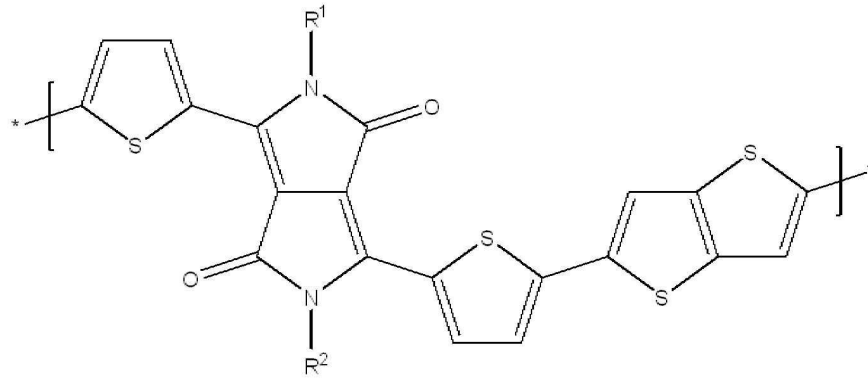
청구항 12

제11항에서,

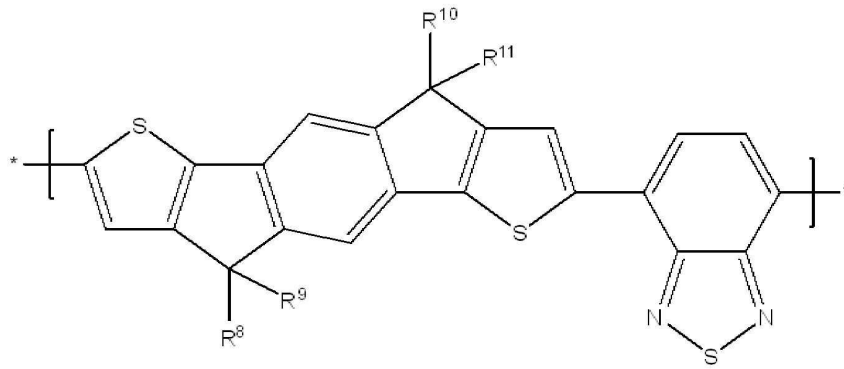
상기 제1 수지는 하기 화학식 1A 및/또는 화학식 1B로 표시되는 구조단위를 포함하고,

상기 제2 수지는 폴리디메틸실록산, 폴리우레탄 및/또는 하기 화학식 2 내지 화학식 5로 표시되는 구조단위를 포함하는 반도체 막 제조방법:

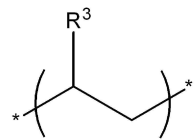
[화학식 1A]



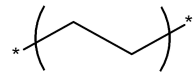
[화학식 1B]



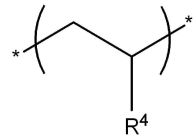
[화학식 2]



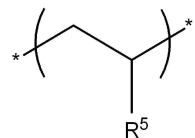
[화학식 3]



[화학식 4]



[화학식 5]

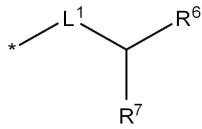


상기 화학식 1A, 화학식 1B 및 화학식 2 내지 화학식 5에서,
 R^1 , R^2 및 R^4 는 각각 독립적으로 치환 또는 비치환된 C1 내지 C20 알킬기이고,
 R^3 및 R^5 는 각각 독립적으로 치환 또는 비치환된 C6 내지 C20 아릴기이고,
 R^8 내지 R^{11} 은 각각 독립적으로 치환 또는 비치환된 C11 내지 C20 알킬기이다.

청구항 13

제11항에서,
 상기 R^1 및 R^2 는 하기 화학식 1-1로 표시되는 반도체 막 제조방법:

[화학식 1-1]



상기 화학식 1-1에서,
 L^1 은 치환 또는 비치환된 C1 내지 C20 알킬렌기이고,
 R^6 및 R^7 은 각각 독립적으로 치환 또는 비치환된 C1 내지 C10 알킬기이다.

청구항 14

제11항에서,
 상기 R^8 내지 R^{11} 은 비치환된 C11 내지 C20 알킬기인 반도체 막 제조방법.

청구항 15

제11항에서,
 상기 귀금속은 은(Ag)을 포함하는 반도체 막 제조방법.

청구항 16

제1항 내지 제15항 중 어느 한 항의 반도체 막을 포함하는 신축성 전극.

청구항 17

제16항에서,
 상기 신축성 전극은 50nm 이하의 두께를 가지는 신축성 전극.

청구항 18

제16항의 신축성 전극을 포함하는 유기박막 트랜지스터.

청구항 19

제18항의 유기박막 트랜지스터를 포함하는 전자 소자.

청구항 20

제19항에서,

상기 전자 소자는 웨어러블(wearable) 전자 소자인 전자 소자.

발명의 설명

기술 분야

[0001] 본 발명은 반도체 막, 이의 제조 방법, 이를 포함하는 신축성 전극, 유기 박막트랜지스터 및 전자 소자에 관한 것이다.

배경 기술

[0003] 생체 통합 전자공학의 급속한 발전으로 소자는 피부와 같은 신축성 형태가 요구되고 있으며, 전자 부품을 신축성 있게 만들기 위한 많은 연구가 진행되어 왔다. 전자공학에서 트랜지스터는 가장 필수적인 스위칭 부품으로 알려져 있지만, 신축성을 갖는 트랜지스터를 제조하는 것은 반도체, 전도체 및 유전체와 같이 구성하는 모든 재료가 높은 변형 준수 및 생체 적합성으로 기계적으로 신축성이 있어야 하기 때문에 한계가 있다. 그 중에서도 OTFT(ORGANIC THIN FILM TRANSISTER)용 신축성 전극은 그 중요성에도 불구하고 아직 연구 및 보고가 제한적이다.

[0004] 일반적으로 신축성 OTFT에서 전극의 핵심 역할은 반도체에 전류를 주입하는 것으로 적절한 일함수와 신축성, 내구성 등이 요구된다. 신축성 OTFT의 신축성 전극으로는 높은 일함수와 적당한 전기저항을 갖는 SWCNT(single-wall carbon nanotubes)가 기계적 응력하에서도 네트워크 구조의 전기적 침투가 잘 유지되어 널리 사용되어 왔다. 그러나 생체 적합성 측면에서 SWCNT는 독성이 있으며 염증 반응, 악성 형질전환, 디옥시리보핵산 손상 및 돌연변이를 일으킬 수 있으므로 생체 재료 연구 분야에서 사용의 타당성에 대해 여전히 논의되고 있다. Poly(3,4-ethylenedioxythiophene): poly(styrenesulfonate)(PEDOT:PSS)는 신축성 전극의 또 다른 재료로 간주되었다. PEDOT:PSS 전극에 신축성을 통합하는 방법에는 가소제를 PEDOT:PSS와 혼합하거나 새로 설계된 PEDOT:PSS와 탄성 중합체를 혼합하는 것이 포함된다. PEDOT:PSS는 OTFT에 대한 우수한 정공 주입 측면에서 장점이 있지만, 산화로 인한 고유한 공기 불안정성 및 상대적으로 낮은 전기 전도도는 향후 생체 전자공학 응용 분야에서 사용을 제한할 수 있다.

[0005] 최근, 신축성 및 연질 전극에 대해 물리적 기상 증착, 이온 주입 및 화학적 환원과 같은 다양한 방법을 통한 귀금속 증착이 제안되었다. PDMS 및 SEBS와 같은 절연성 엘라스토머 상의 미세 균열 기반 귀금속 필름이 유기 전기화학 트랜지스터(OECT) 및 OTFT를 위한 대체 신축성 전극으로 보고되었다. 엘라스토머의 미세 균열 금(Au) 필름은 인가된 응력을 방출하면서 전도성 경로를 유지하여 신축성 있는 전극이 되지만 전기 저항의 지속적인 변화 및 변형에 대한 마이크로 규모의 형태적 불안정성과 같은 문제가 있다. 또한, 미세 균열 기반 신축성 전극의 심각한 단점은 접착력이 좋지 않아 반복 가능한 기계적 변형 하에서 박리가 일어날 수 있음이다. 인체 피부에 접촉시 이물감을 최소화해야 하기 때문에 생체 전자공학에서는 전방향 변형을 견디는 접착력은 신축성 전극의 또 다른 중요한 요구 사항으로 고려해야 한다. 앞서 언급한 연구들은 박리 변형을 고려하지 않았으며, 신축성 반도체 소자에 대한 기계적 내구성을 고려한 기술 수준에 아직 도달하지 못했다.

발명의 내용

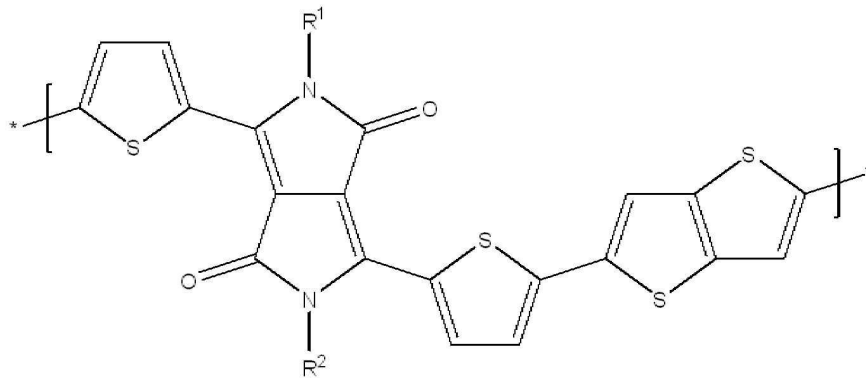
해결하려는 과제

- [0007] 본 발명은 상기 한계점들을 극복하기 위해 금속-탄성(연신) 반도체 혼합을 기반으로 하는, 기계적으로 견고한 신축성(연신) 반도체 금속화를 구현하는 것이다.
- [0008] 또 다른 목적으로는, 산업적 상용화에 중요한 요소인 전도도 및 비용을 고려했을 때 가장 양호한 조건의 재료를 제시함에 있다.

과제의 해결 수단

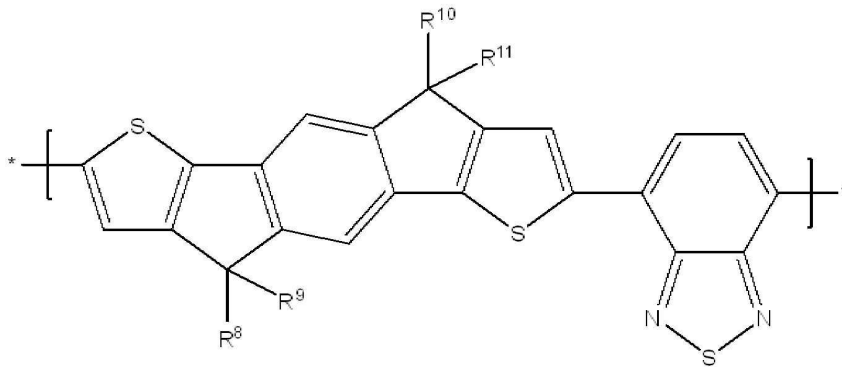
- [0010] 본 발명의 일 실시예는 제1 수지 및 제2 수지를 포함하는 연신 반도체 박막 및 상기 연신 반도체 박막 상에 증착된 귀금속층을 포함하고, 상기 제1 수지는 하기 화학식 1A 및/또는 화학식 1B로 표시되는 구조단위를 포함하고, 상기 제2 수지는 폴리디메틸실록산, 폴리우레탄 및/또는 하기 화학식 2 내지 화학식 5로 표시되는 구조단위를 포함하는 반도체 막을 제공한다.

- [0011] [화학식 1A]



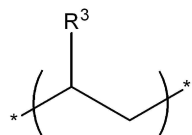
- [0012]

- [0013] [화학식 1B]



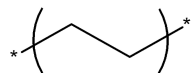
- [0014]

- [0015] [화학식 2]



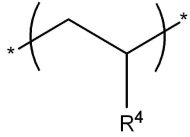
- [0016]

- [0017] [화학식 3]



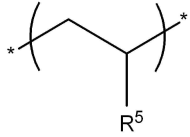
- [0018]

[0019] [화학식 4]



[0020]

[0021] [화학식 5]



[0022]

[0023] 상기 화학식 1A, 화학식 1B 및 화학식 2 내지 화학식 5에서,

[0024] R^1 , R^2 및 R^4 는 각각 독립적으로 치환 또는 비치환된 C1 내지 C20 알킬기이고,

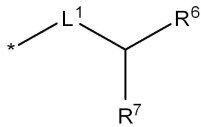
[0025] R^3 및 R^5 는 각각 독립적으로 치환 또는 비치환된 C6 내지 C20 아릴기이고,

[0026] R^8 내지 R^{11} 은 각각 독립적으로 치환 또는 비치환된 C11 내지 C20 알킬기이다.

[0027] 상기 R^1 및 R^2 는 서로 동일할 수 있다.

[0028] 상기 R^1 및 R^2 는 하기 화학식 1-1로 표시될 수 있다.

[0029] [화학식 1-1]



[0030]

[0031] 상기 화학식 1-1에서,

[0032] L^1 은 치환 또는 비치환된 C1 내지 C20 알킬렌기이고,

[0033] R^6 및 R^7 은 각각 독립적으로 치환 또는 비치환된 C1 내지 C10 알킬기이다.

[0034] 상기 R^8 내지 R^{11} 은 서로 동일할 수 있다.

[0035] 상기 R^8 내지 R^{11} 은 각각 비치환된 C11 내지 C20 알킬기일 수 있다.

[0036] 상기 제1 수지는 100,000 g/mol 이상의 중량평균분자량을 가질 수 있다.

[0037] 상기 화학식 2 및 화학식 5로 표시되는 구조단위의 몰수 및 상기 화학식 3 및 화학식 4로 표시되는 구조단위의 몰수는 10 내지 70 : 30 내지 90 일 수 있다.

[0038] 상기 귀금속은 은(Ag)을 포함할 수 있다.

[0039] 상기 반도체 막은 상기 연신 반도체 박막 및 상기 귀금속층 사이에 귀금속 산화물층을 더 포함할 수 있다.

[0040] 상기 귀금속층의 두께는 상기 귀금속 산화층의 두께보다 얇고, 상기 귀금속 산화층의 두께는 상기 연신 반도체 박막의 두께보다 얇을 수 있다.

[0041] 다른 일 실시예는 제1 수지 및 제2 수지를 포함하는 연신 반도체 박막을 준비하는 단계; 및 상기 연신 반도체 박막 상에 귀금속을 증착하는 단계를 포함하고, 상기 증착속도는 2 Å/s 이하인 반도체 막 제조방법을 제공한다.

[0042] 상기 제1 수지, 제2 수지 및 귀금속에 대해서는 전술한 바와 같을 수 있다.

- [0043] 또 다른 일 실시예는 상기 반도체 막을 포함하는 신축성 전극을 제공한다.
- [0044] 상기 신축성 전극은 50nm 이하의 두께를 가질 수 있다.
- [0045] 또 다른 일 실시예는 상기 신축성 전극을 포함하는 유기박막 트랜지스터를 제공한다.
- [0046] 또 다른 일 실시예는 상기 유기박막 트랜지스터를 포함하는 전자 소자를 제공한다.
- [0047] 상기 전자 소자는 웨어러블(wearable) 전자 소자일 수 있다.

발명의 효과

- [0049] 본 발명의 실시예에 따르면, 연신 반도체 박막에 귀금속(은, Ag)을 기상 증착함으로써 우수한 전하 주입 특성, 접착성, 장기 산화 안정성 및 인장 변형 하에서 우수한 전기적 특성 유지력을 보이는 신축성 전극의 구현이 가능하며, 이러한 신축성 전극을 포함하는 차세대 신축성 웨어러블 전자 소자의 성능을 크게 향상시킬 수 있다.

도면의 간단한 설명

- [0051] 도 1은 반도체 막 금속화 전(하단)과 금속화 후(상단)의 표면 나노 모폴로지 변화를 나타낸 사진이다.
- 도 2는 전이금속의 종류에 따른 유기 전계 트랜지스터(OFET; Organic Field Effect Transistor)의 전달 곡선이다.
- 도 3은 Ag 전극이 있는 OFET의 채널 길이에 따른 저항 변화를 나타낸 그래프이다.
- 도 4는 Ag 전극이 있는 OFET의 쇼트키 장벽을 나타낸 그래프이다.
- 도 5는 귀금속층 및 연신 반도체 반막 사이의 계면에서, 에칭 시간에 따른 360 ~ 376eV 범위의 XPS 스펙트럼 그래프이다.
- 도 6은 에칭 시간에 따른 Ag 필름의 Ag 원자 분율과 Ag 산화물 / Ag 비율을 나타낸 그래프이다.
- 도 7은 Ag 전극 두께에 따른 전도도 변화를 나타낸 그래프이다.
- 도 8은 Ag 전극 두께에 따른 인장 변형시 전도도 및 균열 형성 변화를 나타낸 그래프이다.
- 도 9는 Ag 전극 증착 속도에 따른 인장 변형시 저항 및 균열 형성 변화를 나타낸 그래프이다.
- 도 10은 반복 인장 변형에 따른 50nm Ag 전극의 전도도 변화를 나타낸 그래프이다.
- 도 11은 반복 인장 후의 SEBS 및 Ag 금속화된 DPPT-TT:SEBS/SEBS substrate film의 기계적 소성 변형 여부를 나타낸 그래프이다.
- 도 12는 Ag 전극의 공기 노출에 따른 저항 변화를 나타낸 그래프이다.
- 도 13은 상용 접착 테이프의 부착/탈착 시 가해지는 접착 힘을 평가한 사진 및 그래프이다.
- 도 14는 상용 접착 테이프 부착/탈착 시 전도도 변화를 나타낸 그래프이다.
- 도 15는 연신 반도체 박막으로 침투된 Ag를 확인을 위한 XPS depth profiling 그래프이다.
- 도 16은 연신 반도체 박막으로 침투된 Au를 확인을 위한 XPS depth profiling 그래프이다.
- 도 17은 연신 반도체 박막으로 침투된 Cu를 확인을 위한 XPS depth profiling 그래프이다.
- 도 18은 인장 변형에 따른 Ag 전극의 나노 규모 균열 STEM 분석 사진이다.
- 도 19는 Ag 전극의 100% 인장 변형시 표면 조성 STEM-EDS 분석 사진이다.
- 도 20은 귀금속층 및 연신 반도체 반막 사이의 계면 조성 분석을 위한 단면 STEM-EDS 분석 사진이다.
- 도 21은 연신 반도체 박막(화학식 6B로 표시되는 반복단위 함유 제1 수지 사용)의 Ag 금속화 평가 결과를 나타낸 사진이다. (다른 도면의 연신 반도체 박막은 화학식 6A로 표시되는 반복단위 함유 제1 수지를 사용함.)

도 22는 연신 반도체 박막(화학식 6B로 표시되는 반복단위 함유 제1 수지 사용)의 Ag 금속화를 이용한 완전 신축성 트랜지스터의 이축 인장에 따른 전기적 성능 변화를 나타낸 그래프이다. (다른 도면의 연신 반도체 박막은 화학식 6A로 표시되는 반복단위 함유 제1 수지를 사용함.)

도 23은 Ag 금속화된 연신 반도체 박막(화학식 6B로 표시되는 반복단위 함유 제1 수지 사용)의 상용 접착 테이프 부착/탈착 후 전기적 성능 변화를 나타낸 그래프이다. (다른 도면의 연신 반도체 박막은 화학식 6A로 표시되는 반복단위 함유 제1 수지를 사용함.)

도 24는 완전 신축성 트랜지스터의 드레인 전압별 소자 전달 곡선 그래프이다.

도 25는 완전 신축성 트랜지스터의 전달 곡선이다.

도 26은 완전 신축성 트랜지스터의 출력 곡선이다.

도 27은 인장 변형에 따른 완전 신축성 트랜지스터의 전기적 성능 변화 (인장 방향: 채널 방향과 평행 및 수직)를 나타낸 그래프이다.

도 28은 반복 인장 변형에 따른 완전 신축성 트랜지스터의 전기적 성능 변화 (인장 방향: 채널 방향과 평행 및 수직)를 나타낸 그래프이다.

도 29는 이축 인장 변형 하 완전 신축성 트랜지스터 전달 곡선이다.

도 30 및 도 31은 각각 연신 반도체 박막의 금속화를 나타낸 모식도이다.

도 32는 신축성 전극의 인장 변형 모식도이다.

도 33은 일 실시예에 따른 연신 반도체 박막을 포함하는 능동 매트릭스 어레이(active matrix array) 소자 모식도이다.

도 34는 능동 매트릭스 어레이 세부 구조의 광학 현미경 사진이다.

도 35는 5 x 5 능동 매트릭스 어레이 내 25개 소자의 전달 곡선이다.

도 36은 5 x 5 능동 매트릭스 어레이 내 25개 소자의 출력 곡선이다.

도 37은 능동 매트릭스 어레이 내 25개 소자의 전하 이동도이다.

도 38은 능동 매트릭스 어레이 내 25개 소자의 전하 이동도 및 on/off 특성 분포도이다.

도 39는 능동 매트릭스 어레이 내 25개 소자의 전기적 성능 신뢰성 지수이다.

도 40은 능동 매트릭스 어레이 소자의 순환 변형 시험을 통한 탄성 평가 그래프이다.

도 41은 능동 매트릭스 어레이 소자의 다양한 변형 환경 성능 평가 사진이다.

도 42는 능동 매트릭스 어레이 소자의 다양한 변형 환경 성능 비교 그래프이다.

도 43은 다양한 변형 환경에서 능동 매트릭스 어레이 소자의 성능 변화를 실시간으로 측정한 그래프이다.

발명을 실시하기 위한 구체적인 내용

[0052] 본 명세서에 개시되어 있는 본 발명의 개념에 따른 실시예에 대해서 특정한 구조적 또는 기능적 설명들은 단지 본 발명의 개념에 따른 실시예를 설명하기 위한 목적으로 예시된 것으로서, 본 발명의 개념에 따른 실시예는 다양한 형태로 실시될 수 있으며 본 명세서에 설명된 실시예에 한정되지 않는다.

[0053] 본 발명의 개념에 따른 실시예는 다양한 변경들을 가할 수 있고 여러 가지 형태들을 가질 수 있으므로 실시예를 도면에 예시하고 본 명세서에 상세하게 설명하고자 한다. 그러나 이는 본 발명의 개념에 따른 실시예를 특정한 개시형태에 대해 한정하려는 것이 아니며, 본 발명의 사상 및 기술 범위에 포함되는 변경, 균등물, 또는 대체물을 포함한다.

[0054] 제1 또는 제2 등의 용어를 다양한 구성요소들을 설명하는데 사용될 수 있지만, 상기 구성요소들은 상기 용어들에 의해 한정되어서는 안 된다. 상기 용어들은 하나의 구성요소를 다른 구성요소로부터 구별하는 목적으로만, 예를 들어 본 발명의 개념에 따른 권리 범위로부터 이탈되지 않은 채, 제1 구성요소는 제2 구성요소로 명명될 수 있고, 유사하게 제2 구성요소는 제1 구성요소로도 명명될 수 있다.

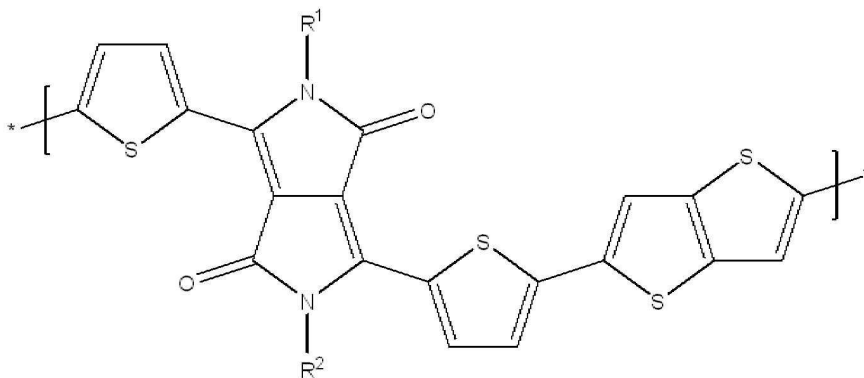
[0055] 어떤 구성요소가 다른 구성요소에 "연결되어" 있거나 "접속되어" 있다고 언급된 때에는, 그 다른 구성요소에 직접적으로 연결되어 있거나 또는 접속되어 있을 수도 있지만, 중간에 다른 구성요소가 존재할 수도 있다고 이해되어야 할 것이다. 반면에, 어떤 구성요소가 다른 구성요소에 "직접 연결되어" 있거나 "직접 접속되어" 있다고 언급된 때에는, 중간에 다른 구성요소가 존재하지 않는 것으로 이해되어야 할 것이다. 구성요소들 간의 관계를 설명하는 표면들, 예를 들어 "~사이에"와 "바로 ~사이에" 또는 "~에 직접 이웃하는" 등도 마찬가지로 해석되어야 한다.

[0056] 본 명세서에 사용한 용어는 단지 특정한 실시예를 설명하기 위해 사용된 것으로, 본 발명을 한정하려는 의도가 아니다. 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한, 복수의 표현을 포함한다. 본 명세서에서, "포함하다" 또는 "가지다" 등의 용어는 실시된 특징, 숫자, 단계, 동작, 구성요소, 부분품 또는 이들을 조합한 것이 존재함으로 지정하려는 것이지, 하나 또는 그 이상의 다른 특징들이나 숫자, 단계, 동작, 구성요소, 부분품 또는 이들을 조합한 것들의 존재 또는 부가 가능성을 미리 배제하지 않는 것으로 이해되어야 한다.

[0057] 다르게 정의되지 않는 한, 기술적이거나 과학적인 용어를 포함해서 여기서 사용되는 모든 용어들은 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에 의해 일반적으로 이해되는 것과 동일한 의미를 가진다. 일반적으로 사용되는 사전에 정의되어 있는 것과 같은 용어들은 관련 기술의 문맥상 가지는 의미와 일치하는 의미를 갖는 것으로 해석되어야 하며, 본 명세서에서 명백하게 정의하지 않는 한, 이상적이거나 과도하게 형식적인 의미로 해석되지 않는다. 이하, 실시예는 첨부된 도면을 참조하여 상세하게 설명한다.

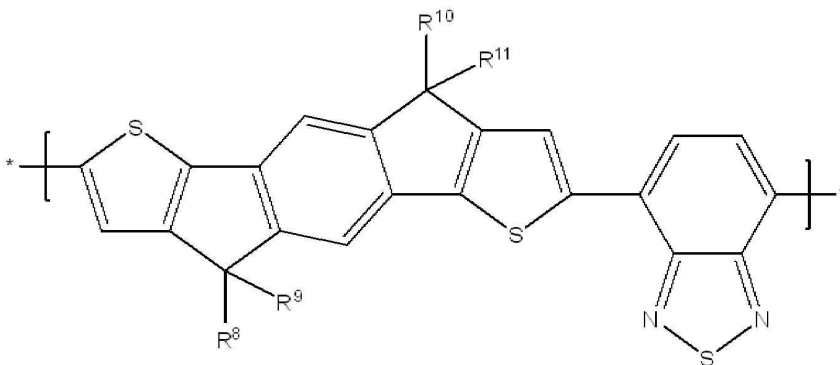
[0058] 일 구현예에 따른 반도체 막은 제1 수지 및 제2 수지를 포함하는 연신 반도체 박막 및 상기 연신 반도체 박막 상에 증착된 귀금속층을 포함하고, 상기 제1 수지는 하기 화학식 1A 및/또는 화학식 1B로 표시되는 구조단위를 포함하고, 상기 제2 수지는 폴리디메틸실록산, 폴리우레탄 및/또는 하기 화학식 2 내지 화학식 5로 표시되는 구조단위를 포함한다.

[0059] [화학식 1A]



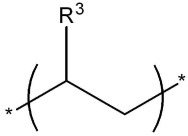
[0060]

[0061] [화학식 1B]



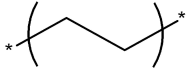
[0062]

[0063] [화학식 2]



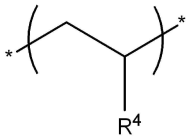
[0064]

[0065] [화학식 3]



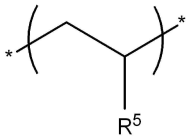
[0066]

[0067] [화학식 4]



[0068]

[0069] [화학식 5]



[0070]

[0071] 상기 화학식 1A, 화학식 1B 및 화학식 2 내지 화학식 5에서,

[0072] R^1 , R^2 및 R^4 는 각각 독립적으로 치환 또는 비치환된 C1 내지 C20 알킬기이고,

[0073] R^3 및 R^5 는 각각 독립적으로 치환 또는 비치환된 C6 내지 C20 아릴기이고,

[0074] R^8 내지 R^{11} 은 각각 독립적으로 치환 또는 비치환된 C11 내지 C20 알킬기이다.

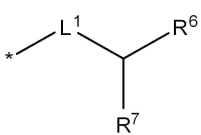
[0075] 상기 반도체 막은 상기 제1 수지 및 제2 수지를 포함하는 연신 반도체 박막 상에 귀금속층이 증착되어 있으며, 후술하는 바와 같이 상기 귀금속층의 증착 이후 상기 귀금속 특유의 확산성으로 인해 연신 반도체 박막으로의 침투가 일어나 혼합층이 발생한다. 이로 인해 연신 반도체 박막 및 귀금속층 간 접착력이 우수해지게 된다. 그리고, 상기 혼합층에서 자연적으로 상기 연신 반도체 박막 및 귀금속층 계면에 자연 산화층이 발생하게 됨으로써, 전기적 특성이 우수해져 연신 반도체 박막의 금속화를 용이하게 달성할 수 있으며, 이는 궁극적으로 신축성, 전도성, 접착성 및 내구성이 모두 우수한 전극을 구현할 수 있게 한다.

[0076] 즉, 일 구현예에 따른 반도체 막의 연신 반도체 박막은 상기와 같은 조성을 가지며, 상기 박막 상에 귀금속을 기상 증착법으로 증착시킴으로써 신축성 전극의 제조가 가능하고, 상기 신축성 전극을 포함하는 유기 전계 트랜지스터 소자는 우수한 전기적 특성, 신축성 및 내구성을 가질 수 있다.

[0077] 예컨대, 상기 화학식 1A에서, R^1 및 R^2 는 서로 동일할 수 있다.

[0078] 예컨대, 상기 화학식 1A에서, R^1 및 R^2 는 하기 화학식 1-1로 표시될 수 있다.

[0079] [화학식 1-1]



[0080]

[0081] 상기 화학식 1-1에서,

[0082] L^1 은 치환 또는 비치환된 C1 내지 C20 알킬렌기이고,

[0083] R^6 및 R^7 은 각각 독립적으로 치환 또는 비치환된 C1 내지 C10 알킬기이다.

[0084] 예컨대, 상기 화학식 1B에서, R^8 내지 R^{11} 은 서로 동일할 수 있다.

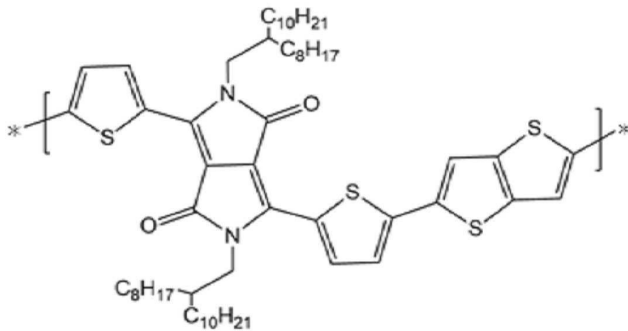
[0085] 예컨대, 상기 R^8 내지 R^{11} 은 각각 비치환된 C11 내지 C20 알킬기일 수 있다.

[0086] 예컨대, 상기 제1 수지는 100,000 g/mol 이상, 예컨대 100,000 g/mol 내지 1,000,000 g/mol의 중량평균분자량을 가질 수 있다.

[0087] 상기 화학식 1A에서 R^1 및 R^2 가 각각 상기 화학식 1-1로 표시되면서, 상기 화학식 1A로 표시되는 구조단위를 포함하는 제1 수지의 중량평균분자량이 상기과 같을 경우, 또는, 상기 화학식 1B에서 R^8 내지 R^{11} 이 각각 비치환된 C11 내지 C20 알킬기이면서, 상기 화학식 1B로 표시되는 구조단위를 포함하는 제1 수지의 중량평균분자량이 상기과 같을 경우, 연신 반도체 박막의 연신성이 가장 우수할 수 있다.

[0088] 예컨대, 상기 화학식 1A는 하기 화학식 6A로 표시(예컨대 DPPT-TT 등)될 수 있으나, 반드시 이에 한정되는 것은 아니다.

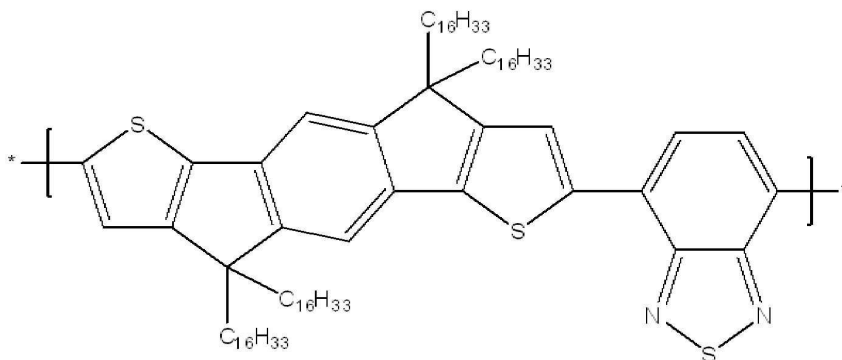
[0089] [화학식 6A]



[0090]

[0091] 예컨대, 상기 화학식 1B는 하기 화학식 6B로 표시(예컨대 IDT-BT 등)될 수 있으나, 반드시 이에 한정되는 것은 아니다.

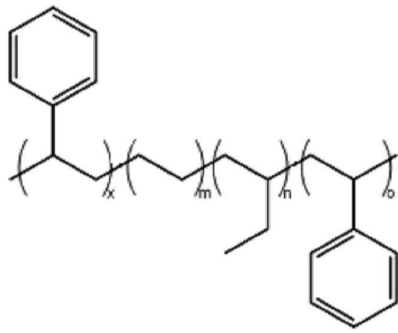
[0092] [화학식 6B]



[0093]

[0094] 예컨대, 상기 화학식 2 및 화학식 5로 표시되는 구조단위의 몰수 및 상기 화학식 3 및 화학식 4로 표시되는 구조단위의 몰수는 10 내지 20 : 80 내지 90 일 수 있다. 즉, 상기 제2 수지는 하기 화학식 7로 표시될 수 있으나, 반드시 이에 한정되는 것은 아니다.

[0095] [화학식 7]



[0096]

[0097] 상기 화학식 7에서,

[0098] x , m , n 및 o 는 각각 독립적으로 1 내지 100의 정수이되, 단 $x + m + n + o = 100$ 이다.

[0099] 상기 화학식 7에서, $(x+o) : (m+n)$ 의 비율이 10~70 : 30~90, 예컨대, 10~20 : 80~90, 예컨대 18:82 일 수 있다.

[0100] 상기 귀금속은 은(Ag)을 포함할 수 있다.

표 1

[0102]

	Mobility ($\text{cm}^2 \text{V}^{-1} \text{s}^{-1}$)
은 (Ag)	0.36
금 (Au)	0.084
구리 (Cu)	0.003

[0104] 반도체 막 금속화 전후의 표면 나노 모폴로지 변화를 조사하기 위해 AFM 분석을 진행하였으며, 그 결과를 도 1에 나타내었다. 도 1을 보면, 반도체 막 금속화 이후 명백한 나노 파이버 구조가 반도체 막 표면에 연속적으로 형성되어있음을 확인할 수 있다.

[0105] 또한, 도 2 내지 도 6 및 상기 표 1은 Ag 전극을 사용한 OFET 소자의 전하 주입 특성을 평가한 데이터이다.

[0106] 소스/드레인 전극으로서 Ag-반도체 금속화의 기능을 검증하기 위해 SEBS(styrene-ethylene-butylene-styrene) 탄성체와 나노섬유 기반 DPPT-TT(poly(2,5-bis(2-octyldodecyl)-3,6-di(thiophen-2-yl) diketopyrrolo[3,4-c]pyrrole-1,4-dione-alt-thieno[3,2-b] thiophen))로 구성된 박막 탄성 반도체로 OTFT를 제작해서 평가하였다. 흥미롭게도, OTFT는 다른 귀금속(Cu: 0.003 cm^2/Vs 및 심지어 Au: 0.084 cm^2/Vs)보다 Ag에서 더 높은 이동도(0.36 cm^2/Vs)를 가짐을 알 수 있다. 또한, Ag는 금속(Au, Cu, Ag) 중에서 가장 낮은 접촉 저항(RC)(0.17 M Ω)을 나타냈으며, 이는 이전에 보고된 신축성 CNT 및 PEDOT:PSS 전극과 비교하였을 때 우수한 특성을 보이는 것이다. 유효 정공 주입 장벽은 약 0.1eV로 기존 주입 장벽이 0.2eV 이상인 것과 비교하면 무시할 수 있는 수준이다.

[0107] 우수한 정공 주입에 대한 더 많은 통찰력을 얻기 위해 XPS(X-ray photoelectron spectroscopy) depth profiling을 사용하여 깊이 방향에서 Ag와 고분자 반도체 사이의 계면에서 조성 변화를 분석했으며 그 결과 Ag 자연 산화물 층이 있음을 발견하였다. Ag와 탄성 반도체 막 계면에는 높은 일함수($\Phi = 5.2$ eV)를 갖는 (AgxO)가 형성되어 있음(HOMO = 5.04 eV)을 확인할 수 있으며, 상기 AgxO의 존재로 인해 가장 낮은 접촉 저항(RC)과 효과적인 주입 장벽(Φ_B)을 갖는 Ag 전극을 구현할 수 있다.

[0108] 즉, 상기 반도체 막은 상기 연신 반도체 박막 및 상기 귀금속층 사이에 귀금속 산화물층을 더 포함할 수 있다.

[0109] 도 7 내지 도 11은 Ag 전극의 두께 및 증착 속도에 따른 전기 전도도 및 인장 변형 안정성 평가 데이터이다.

[0110] 두께의 함수로서 Ag 금속화의 전기 전도도를 최적화할 수 있으며, 두께가 증가함에 따라 전기전도도는 $12,532 \pm$

409 S/cm (50 nm)로 급격하게 증가한 후 유지되는 것을 확인할 수 있다. 이러한 결과는 대략 50nm 증착 후에 형성된 연속적인 Ag 박막이 형성됨을 나타낸다.

- [0111] Ag 금속화의 기계적 연신성은 두께에 따라서 크게 영향을 받음도 확인할 수 있다. 50 nm 이하의 두께에서 Ag 전극은 저항 증가 없이 100% 변형에서도 초기 저항을 거의 보존하지만, 그 이상의 두께에서 인장 변화에 따른 급격한 저항 변화가 관측됨이 확인된다. 초기 및 100% 변형률 조건 하에서 탄성 반도체 상의 50nm Ag 금속화의 마이크로 규모 균열 형태는 저항 변화와 일치한 현상으로 형성되고, Ag 금속화 필름에 대한 균열 영역의 분율은 도면과 같이 정량화되었으며, 50nm 이하에서 균열 발생은 거의 일어나지 않음을 확인할 수 있다.
- [0112] 특히, 소자 자체의 기계적 소성 변형이 일어나지 않음을 도 11을 통해 확인함으로써, 도 10에서의 반복 인장에 따른 전기 전도도 변화의 데이터가 이에 영향을 받지 않음을 알 수 있다.
- [0113] 결국, 전기 전도성과 기계적 신축성의 균형을 맞추기 위해 금속-탄성 반도체 혼합 영역과 순수 금속 영역으로 구성된 Ag 금속화의 최적 두께로 50nm가 적절함을 알 수 있다. 즉, 후술하는 것처럼, 일 구현예에 따른 반도체 막을 포함하는 신축성 전극은 50nm 이하의 두께를 가질 수 있다.
- [0114] 다른 일 구현예에 따르면, 제1 수지 및 제2 수지를 포함하는 연신 반도체 박막을 준비하는 단계; 및 상기 연신 반도체 박막 상에 귀금속을 증착하는 단계를 포함하고, 상기 증착속도는 2 Å/s 이하인 반도체 막 제조방법을 제공한다. 상기 제1 수지, 제2 수지 및 귀금속에 대해서는 본 명세서에 설명된 바와 같을 수 있다.
- [0115] Ag의 증착 속도가 크랙 형태와 변형 하에서 금속화의 저항 변화에 영향을 미치는 중요한 공정 매개변수인데, 3 Å/s 이상의 더 빠른 증착 속도는 큰 균열 영역 분율(> 48%)로 금속화 변형에 민감하게 만드는 반면, 2 Å/s 이하의 증착 속도 금속화는 최대 100% 변형에서 2% 미만의 무시할 수 있는 균열 영역 분율로 비교적 변형에 둔감한 저항을 가짐을 도 8로부터 확인할 수 있다. 이러한 결과는 금속-탄성 반도체 상호 혼합의 형성이 증착 속도에 영향을 받을 수 있음을 나타내는 것이다. 증착 속도가 빠를수록 새로 증착된 Ag 원자가 내부로 확산되지 않고 박막 성장에 소비되기 때문에 표면에 금속막 형성이 빨라지지만, 더 느린 증착 속도는 금속-탄성 반도체 혼합 영역을 형성할 가능성이 더 높아 초기 저항이 더 높고 더 얇은 금속 층으로 인해 변형에 대한 저항이 점진적으로 증가하게 된다. 따라서 금속화를 위한 적당한 증착 속도(2 Å/s)가 기계적으로 견고한 신축성 금속화에 적용되어 접착을 위한 금속-탄성 반도체 혼합과 저항을 위한 금속층 사이의 균형을 맞추게 된다.
- [0116] 또한, Ag 금속화 전극(50nm)의 인장 내구성을 평가하기 위해 각각 25, 50, 75 및 100% 변형 진폭으로 10,000번 인장하는 동안 전기 저항을 추적한 결과, Ag 금속화 전극은 심한 다중 연신 후에도 소성 변형 없이 초기 전기 저항을 거의 유지함을 도 9로부터 확인할 수 있다.
- [0117] 도 12는 Ag 전극의 공기 노출에 따른 장기 산화 안정성 평가 데이터이다.
- [0118] 엘라스토머 반도체 필름에 대한 Ag 금속화의 장기 산화 안정성을 평가하기 위해 질소 분위기 및 주변 분위기에서 저항 변화를 비교하였으며, 그 결과 초기 저항은 글러브 박스에 보관된 것과 동일한 수준으로 공기 중에서 반년(193일) 이상 유지되었음을 확인할 수 있다.
- [0119] 도 13은 상용 접착 테이프의 부착/탈착 시 가해지는 접착 힘 평가 데이터로서, 약 2.2 N/cm 정도의 힘이 탈착시 가해짐을 알 수 있다.
- [0120] 도 14는 Ag 전극의 접착 테이프 부착 및 탈착 시 전도도 변화에 따른 접착성 평가 데이터이다.
- [0121] 가혹한 조건에서 Ag 금속화 전극의 접착 내구성을 평가하기 위해 상용 접착 3M 테이프(3M 810 테이프, 접착력: 2.2 N/cm)를 사용하여 박리 마모 테스트를 수행하였다. Ag 금속화 전극의 전기 전도성은 5번의 테이프 분리 후에도 심각한 박리 없이 높은 수준의 전기 전도도를 유지하였음을 알 수 있다. 귀금속은 유기 고분자와 화학적 결합이 아닌 물리적 결합을 형성하기 때문에 증착된 귀금속 막은 매우 약한 외력에도 탄성 유기 고분자로부터 쉽게 박리되는 것으로 알려져 있는데, 본 발명에서 Ag 금속화는 전례없는 접착 내구성을 보여주었음을 확인할 수 있다.
- [0122] 도 15 내지 도 20은 금속-탄성 고분자 반도체 계면의 중간층 형성 평가 데이터이다.
- [0123] 금속-탄성 반도체 혼합의 존재에 대한 직접적인 증거를 얻기 위해 금속화 필름의 XPS depth profiling 분석을 수행하였다. Ag 금속화에서 금속-탄성 반도체 혼합 영역(금속 영역 중간의 원자 분율: Ag: 73.1% 및 C_{Ag}: 26.9%, DPPT-TT:SEBS 합성물을 나타냄)이 관찰되었다. 다른 귀금속에 비해 Ag는 폴리머에서 높은 확산 계수를 갖는 것으로 알려져 있으며, Ag, Au 및 Cu에 대한 상대 표면 확산 계수는 실온에서 각각 100, 2 및 1으로 타 귀

금속 대비 높은 확산 계수를 가진다.

- [0124] 도 15 내지 도 17에 따르면, XPS depth profiling 결과 침투된 Ag, Au, Cu의 존재 여부를 파악할 수 있으며, 그 결과 Ag의 존재는 확인되는 반면, Au와 Cu는 반도체 막(필름) 내 침투가 거의 되지 않음을 알 수 있고, 이는 본 발명에서 귀금속이 은(Ag)을 포함하는 것이 바람직한, 즉, Ag 전극을 사용하는 것이 바람직함을 뒷받침하는 근거 중 하나가 될 수 있다.
- [0125] 탄성 반도체 폴리머에 증착된 Ag 필름의 강한 접착력을 추가로 조사하기 위해 주사 투과 전자 현미경(STEM)을 사용하여 인장 변형된 Ag 막의 나노 규모 형태를 조사하였다. 다양한 변형률(0%, 50% 및 100%)에서 50nm 두께의 Ag 필름의 STEM 이미지에서 순수한 Ag 필름(변형률 0%)은 균일한 표면 형태를 가졌으며 변형률이 50%로 증가하면 필름이 찢어지기 시작하고 외부 응력을 해제하는 방법으로 박리 대신 나노 크기의 균열이 나타남을 확인하였다. 변형이 100%로 더 증가하면 균열이 더 확대되지만 Ag 필름의 기하학적 연결성을 유지하면서 필름을 통해 심각한 전파가 이루어지지 않았다. 100% 변형 상태에서 STEM 이미지의 에너지 분산형 X선 분광법(EDS)에서 얻은 원소 매핑 결과는 Ag, DPPT-TT의 황(S) 및 DPPT-TT의 탄소(C)가 초기 상태와 거의 동일한 공간 분포를 가짐을 나타냄을 확인할 수 있다. 이러한 결과는 Ag와 반도체 고분자가 응력 하에서 서로 떨어져 있지 않기 때문에 서로 강하게 결합되어 있음을 의미한다. 추가적으로, 깊이 방향 단면의 원소 분포를 조사하기 위한 STEM-EDS 분석을 진행한 결과는 3개의 분리된 층(상단: 20nm 두께의 Ag, 중간: 30nm 두께의 Ag-반도체에 이르러, 하단: 60nm 두께의 연속 구간)이 있음을 나타낸다. 예컨대, 상기 귀금속층의 두께는 상기 귀금속 산화층의 두께보다 얇고, 상기 귀금속 산화층의 두께는 상기 연신 반도체 박막의 두께보다 얇을 수 있다.
- [0126] 결국, Ag와 탄성 반도체는 혼합 층에서 매우 많은 수의 물리적 결합 영역을 가질 수 있고 강한 접착력을 형성함을 알 수 있다. 접착에 대한 충전 외에 기존의 단일 Ag-폴리머 구조는 Ag 금속화의 높은 견고성과 전도성에도 크게 기여할 수 있다.
- [0127] 또한, 도 21 내지 도 23으로부터, 본원의 제1 수지가 화학식 6A로 표시되는 반복단위 외에 화학식 6B로 표시되는 반복단위를 포함한다 하더라도, 동일한 결과가 나옴을 확인할 수 있다. 특히, 도 22로부터 이축 인장 변형을 시켜도 안정적으로 성능 유지가 잘 됨을 확인할 수 있고, 도 23으로부터 강한 접착 특성을 가지고 있음을 확인할 수 있다.
- [0128] 도 24 내지 도 29는 금속-탄성 고분자 반도체 금속화를 이용한 완전 신축성 트랜지스터 장치의 인장 변형 안정성 평가 데이터이다.
- [0129] 신축성 Ag 금속화의 특성을 이용, Ag 전극, DPPT-TT/SEBS 나노 박막 신축성 반도체 및 SEBS 유전체가 있는 상단 접촉 및 하단 게이트에서 완전히 신축성 있는 OTFT를 제작하였다. 제작된 25개 장치의 평균 전계 효과 이동도는 0.99 ± 0.003 의 신뢰도 계수와 함께 $0.288 \text{ cm}^2/\text{Vs}$ 였으며, 이는 완전히 신축 가능한 장치가 전하 캐리어 전송 측면에서 매우 신뢰할 수 있음을 나타낸다. 예컨대, 도 24로부터 제작된 완전 신축성 트랜지스터가 다양한 드레인 전압(-5V ~ -60V) 범위에서 안정적으로 작동됨을 확인할 수 있다.
- [0130] 장치가 채널 길이와 폭 방향을 따라 최대 100% 변형률까지 신장되었을 때, $0.183 \text{ cm}^2/\text{Vs}$ 및 3.94×10^4 값 근처에서 전계 효과 이동도와 온-오프 비율을 유지함을 확인하였다. 또한, 10,000회 이상 적용된 100% 주기 인장 변형 하에서도 완전 신축성 OTFT 장치는 인장 방향에 관계없이 초기 전기적 특성을 유지함도 확인하였다. 이러한 결과는 매우 신뢰할 수 있는 신축성 OTFT에 대해 이전에 보고된 것 중 가장 가혹한 스트레칭 내구성 테스트이다. 또한 신축성 OTFT는 초기 전기적 성능을 유지하면서 최대 30%의 이축 변형에서도 성공적으로 작동함도 확인할 수 있다.
- [0131] 도 33은 및 도 34는 각각 일 실시예에 따른 연신 반도체 박막을 포함하는 능동 매트릭스 어레이(active matrix array) 소자 모식도 및 상기 능동 매트릭스 어레이 세부 구조의 광학 현미경 사진이며, 도 35 내지 도 43은 상기 능동 매트릭스 어레이의 성능을 평가한 실험데이터이다. 구체적으로, 신축성 반도체 필름의 Ag 금속화 실제 응용을 위해 위와 같이 완전히 신축성이 있고 변형에 민감하지 않은 OTFT의 5X5 능동 매트릭스 어레이를 제작하였다. 능동 매트릭스 어레이에 있는 장치의 세부 구조 광학현미경(Optical microscope; OM) 이미지를 도 34에 나타내었다. 능동 매트릭스 어레이 내 모든 신축성 OTFT는 잘 작동되었으며 전계 효과 이동도의 전달 특성과 통계적 분포를 도 37에 나타내었다. 도 36에 나타낸 이상적인 출력 곡선은 Ag 금속화 전극이 능동 매트릭스 어레이의 DPPT-TT/SEBS 나노 섬유 구조 신축성 반도체에 옴 접촉 형성을 한 것을 의미한다. 능동 매트릭스 어레이의 25개 OTFT의 전계 효과 이동도 및 온/오프 비율의 값은 도 38에 표시된 것처럼 분포됨. 도 39의 소자 전기적 성능 신뢰성 평가 결과는 어레이의 OTFT가 낮은 성능 변동성을 나타냄을 보여준다. 모든 트랜지스터는 이동도의

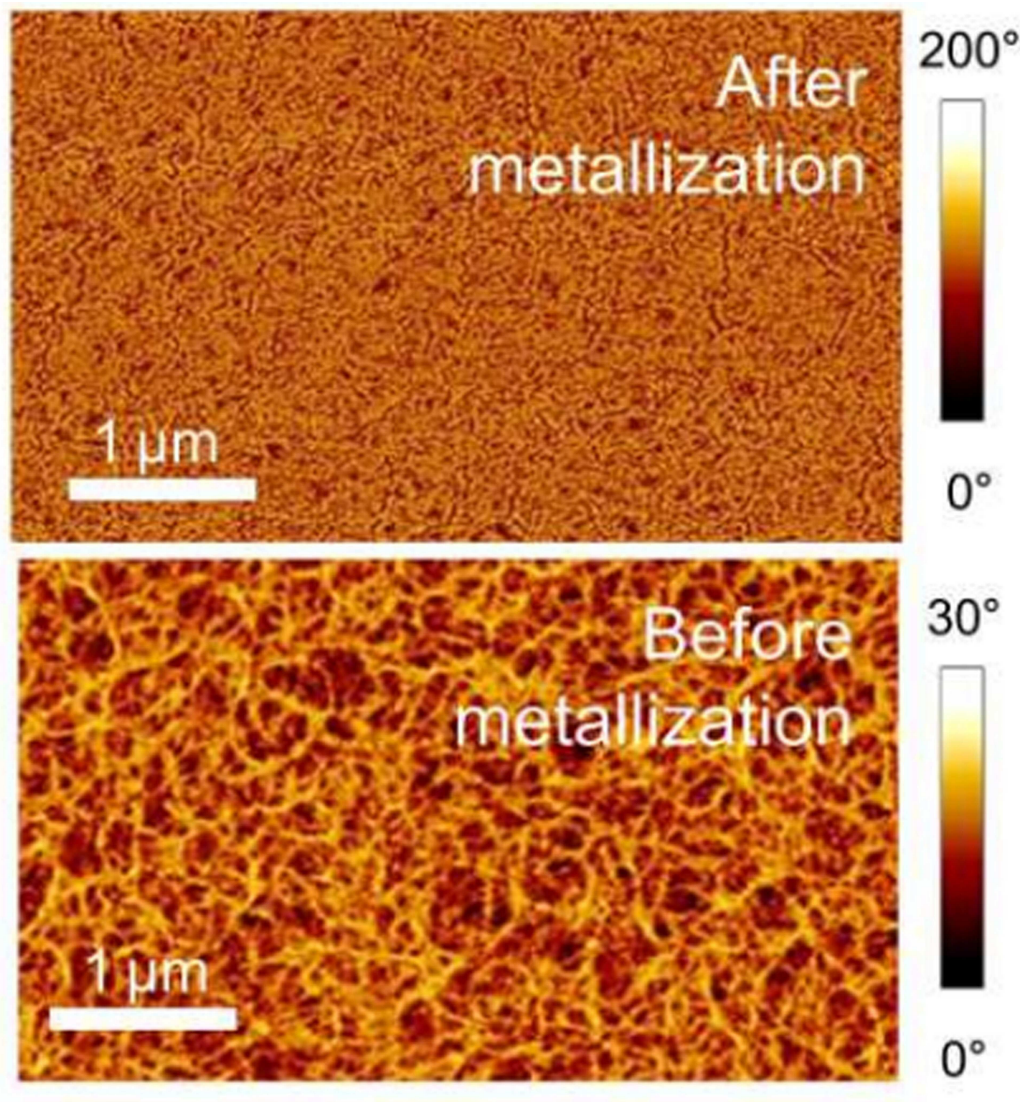
과대평가 및 오산 정도를 나타내는 지표(1: 이상, 0: 비이상)로서 매우 높은 신뢰성 계수(> 0.96)를 나타낸다. 또한, 능동 매트릭스 어레이의 순환 변형률-응력 특성을 도 40과 같이 측정한 결과, 100% 변형률까지 높은 탄성을 가지며, 능동 매트릭스 어레이는 인간의 피부(10^{-1} MPa) 보다 낮은 영률(0.005MPa)을 갖는 것으로 피부에 부착되어 이물감을 현저히 줄일 수 있음을 확인할 수 있다. 이는 인간의 피부에 장치를 통합하는 데 필수적인 기계적 특성으로 판단된다. 마지막으로, 인간 피부에 발생하는 임의의 변형 하에서 활성 매트릭스 어레이의 성능을 평가하였다. 도 41은 곡선 피부(팔)에 부착, 이축 인장 변형(~30%), 면봉을 이용한 찌름(깊이: 1cm)과 같은 다양한 변형 하에서 능동 매트릭스 어레이의 전하 이동도 변화를 보여준다. 능동 매트릭스 어레이의 전기적 특성은 모든 가혹한 조건에서도 초기 전계 효과 이동성을 잘 보존함. 또한, 실시간으로 변형에 따른 성능 변화 측정 결과가 도 43에 나타나있다.

[0133] 이상과 같이 실시예들이 비록 한정된 도면에 의해 설명되었으나, 해당 기술분야에서 통상의 지식을 가진 자라면 상기의 기재로부터 다양한 수정 및 변형이 가능하다. 예를 들어, 설명된 기술들이 설명된 방법과 다른 순서로 수행되거나, 및/또는 설명된 시스템, 구조, 장치, 회로 등의 구성요소들이 설명된 방법과 다른 형태로 결합 또는 조합되거나, 다른 구성요소 또는 균등물에 의하여 대치되거나 치환되더라도 적절한 결과가 달성될 수 있다.

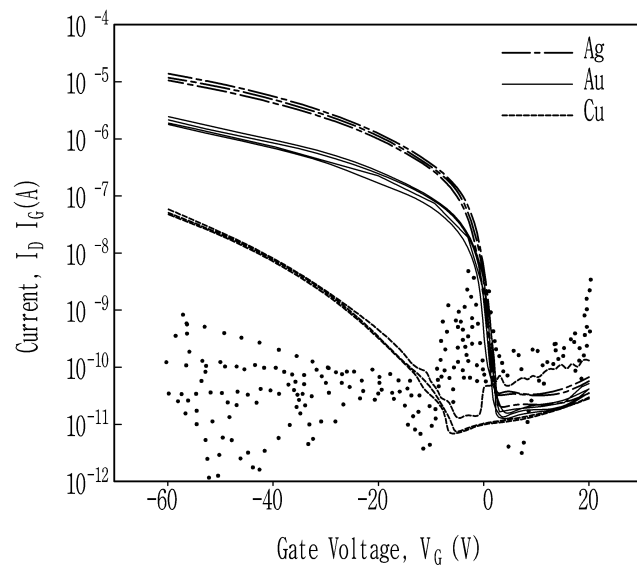
[0134] 그러므로, 다른 구현들, 다른 실시예들 및 청구범위와 균등한 것들도 후술하는 청구범위의 범위에 속한다.

도면

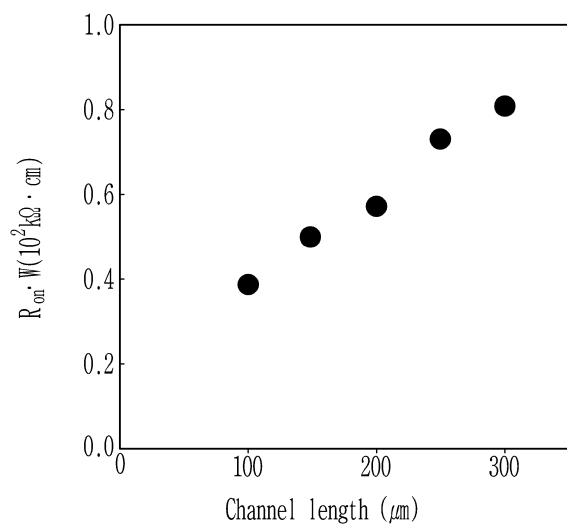
도면1



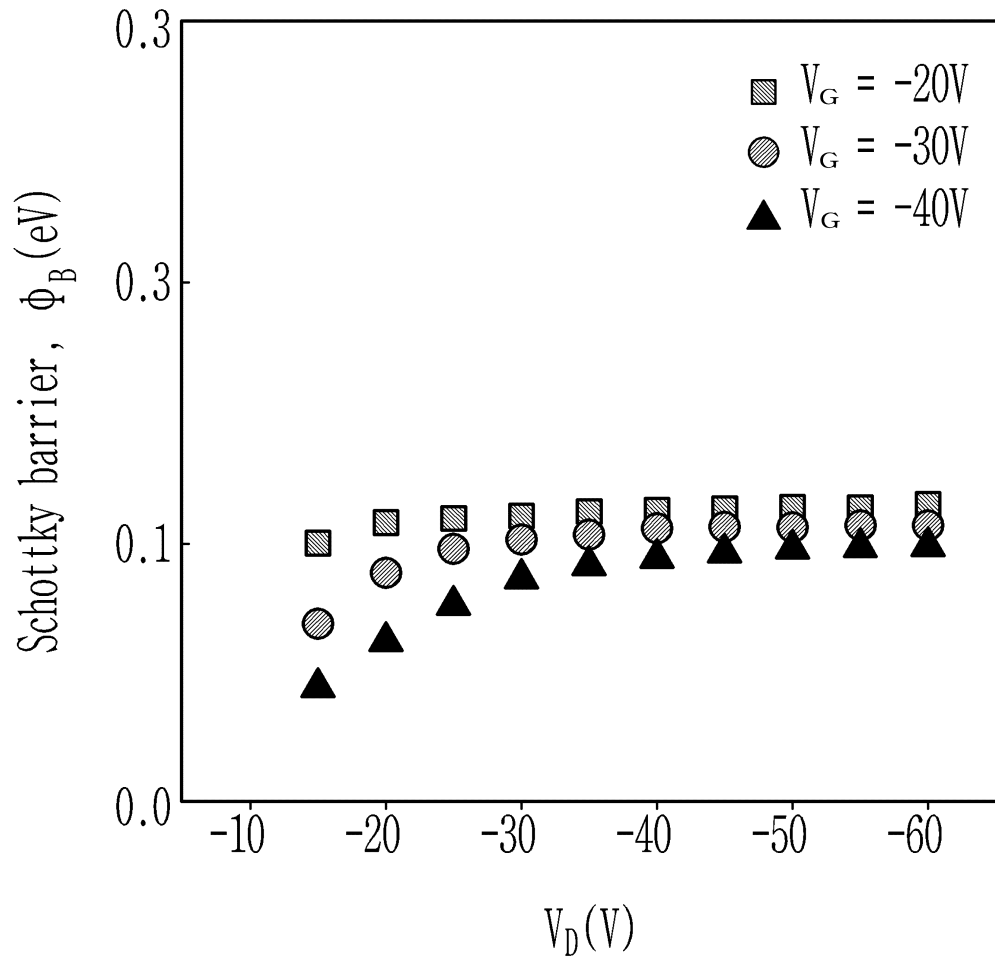
도면2



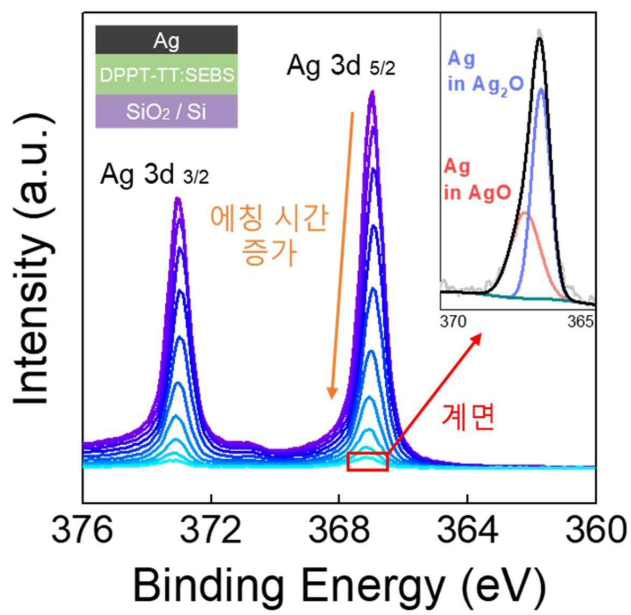
도면3



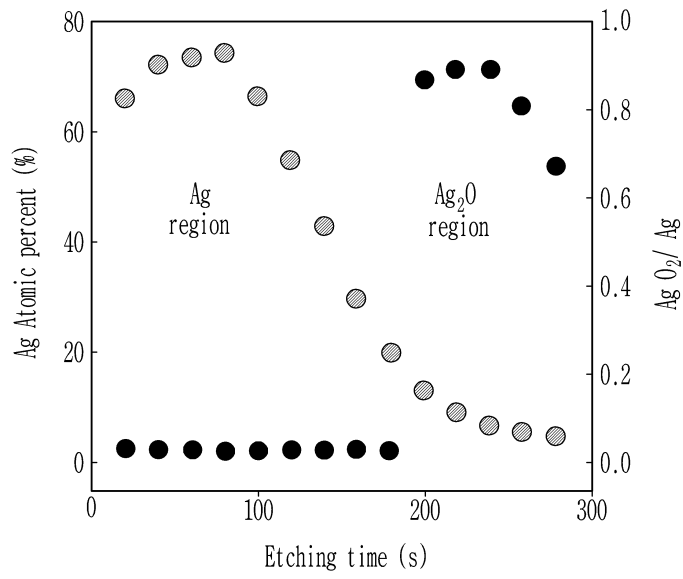
도면4



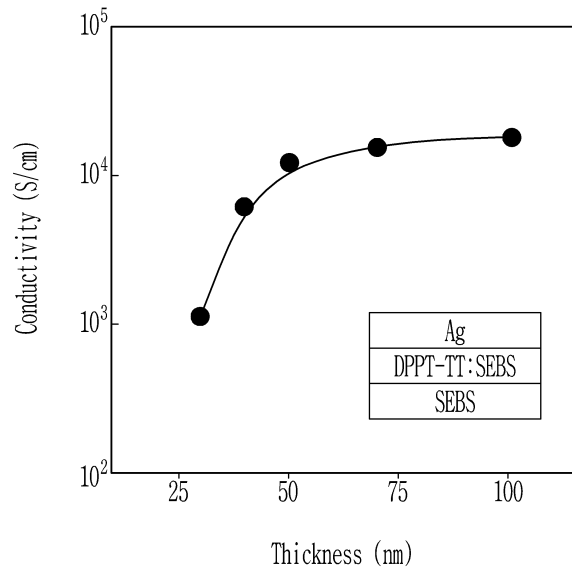
도면5



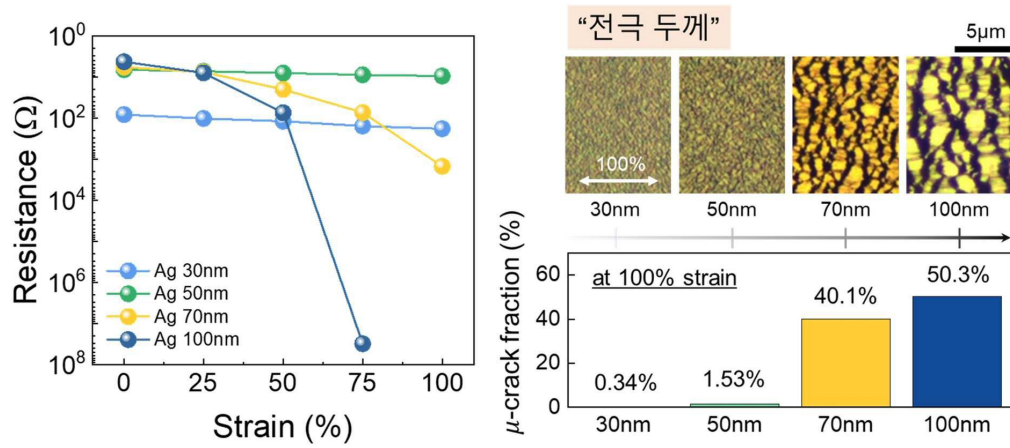
도면6



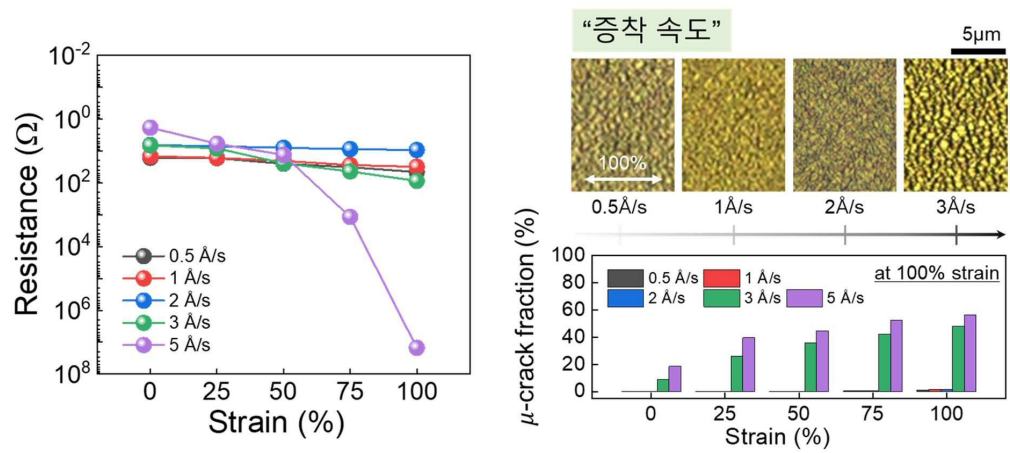
도면7



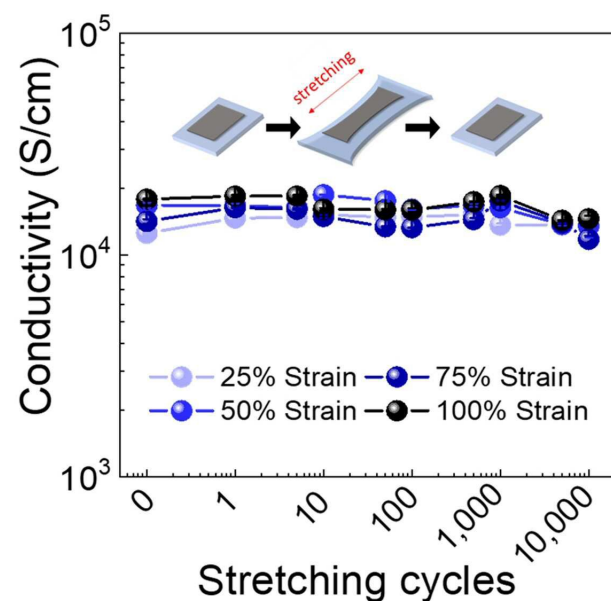
도면8



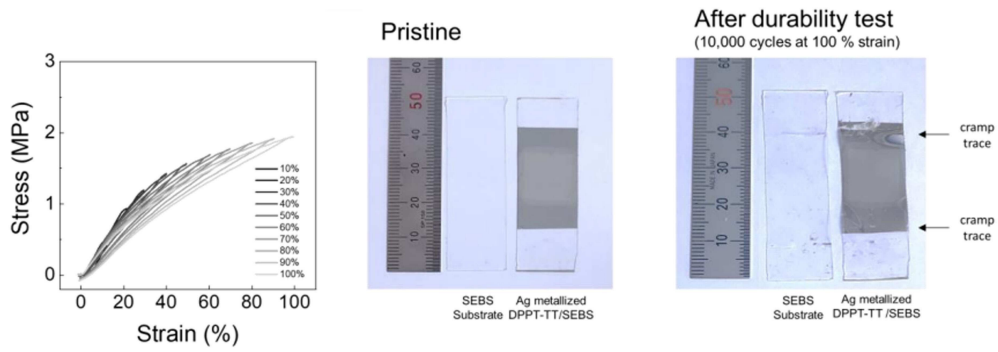
도면9



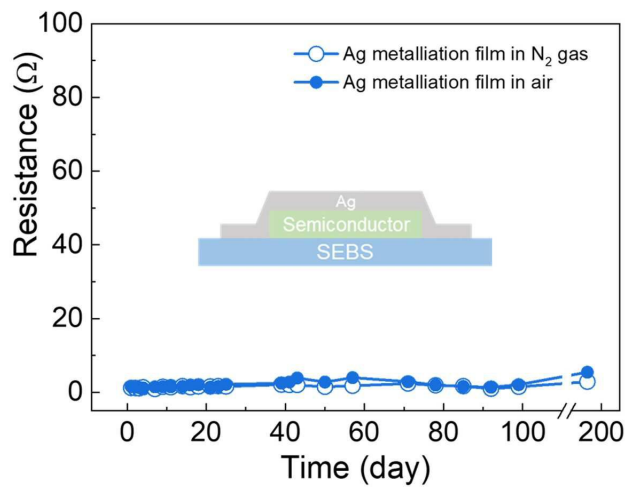
도면10



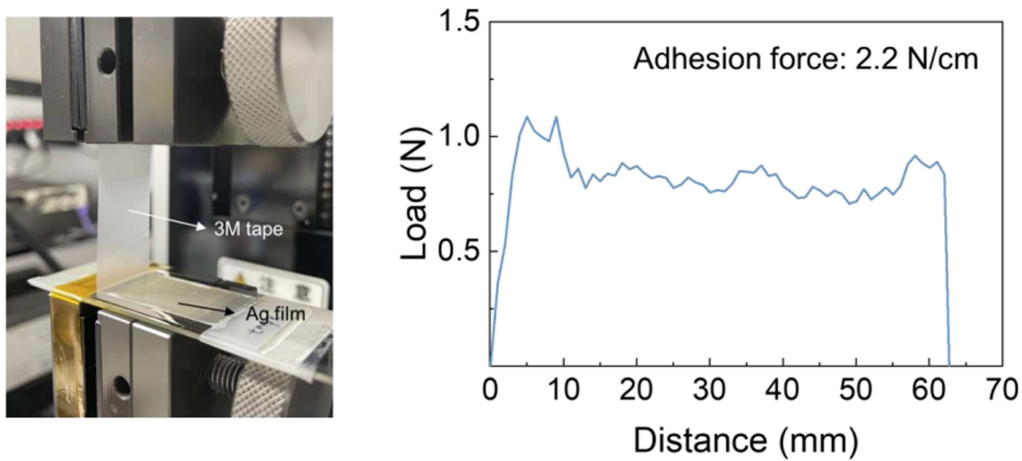
도면11



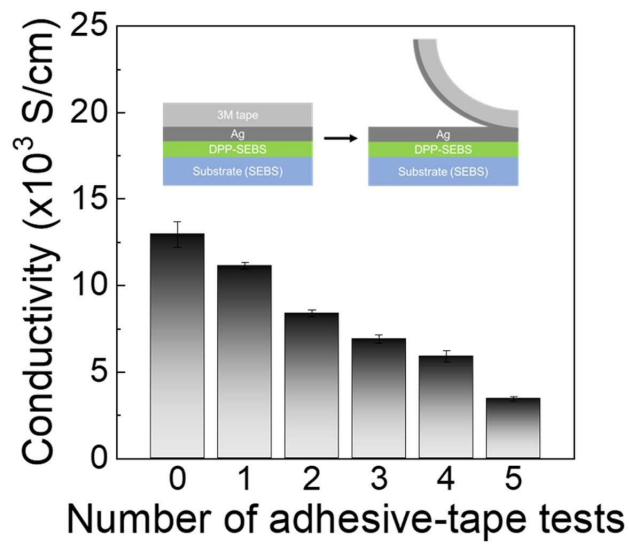
도면12



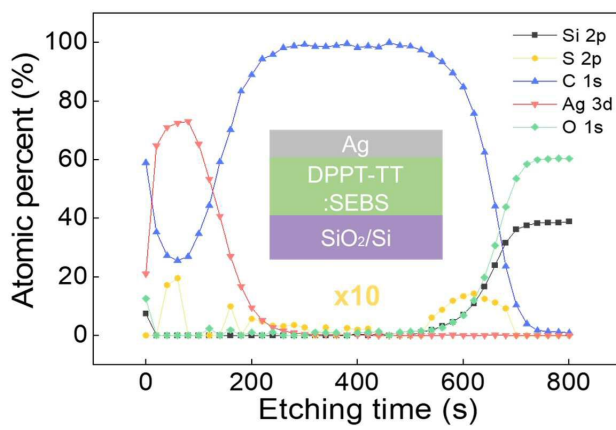
도면13



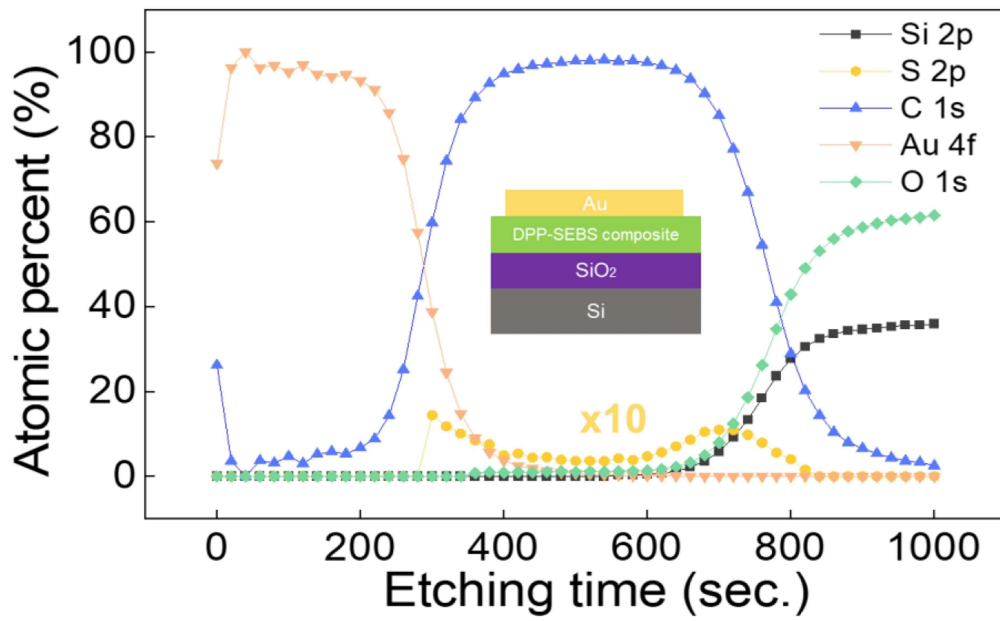
도면14



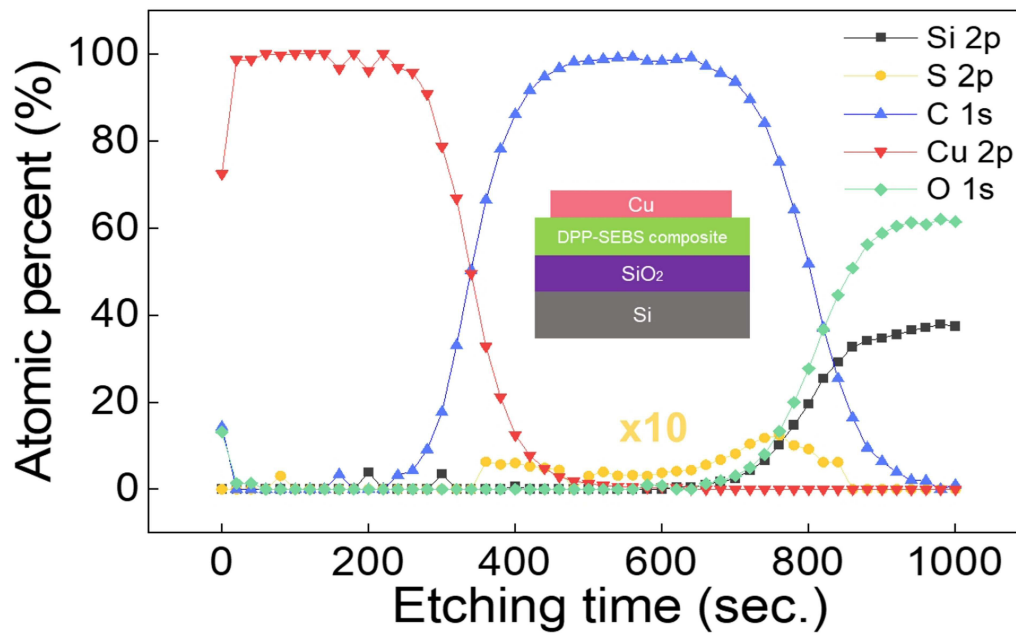
도면15



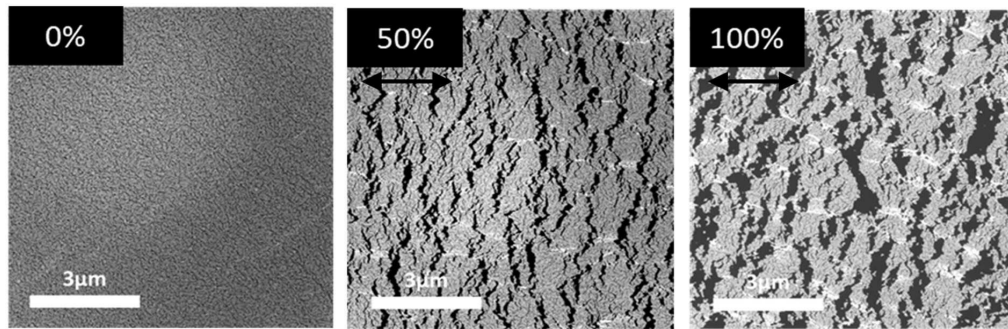
도면16



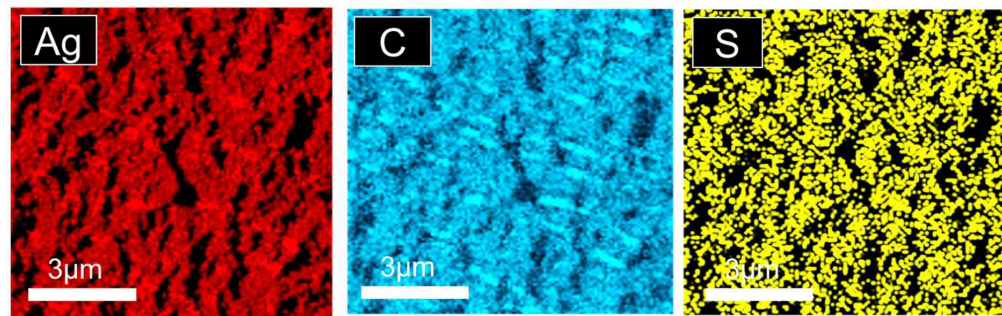
도면17



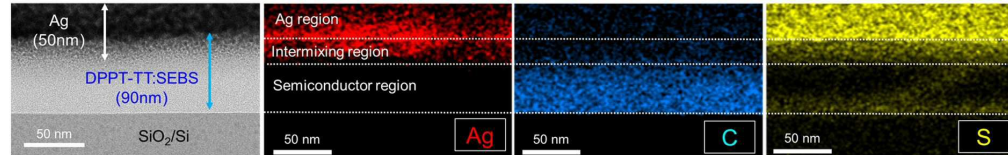
도면18



도면19

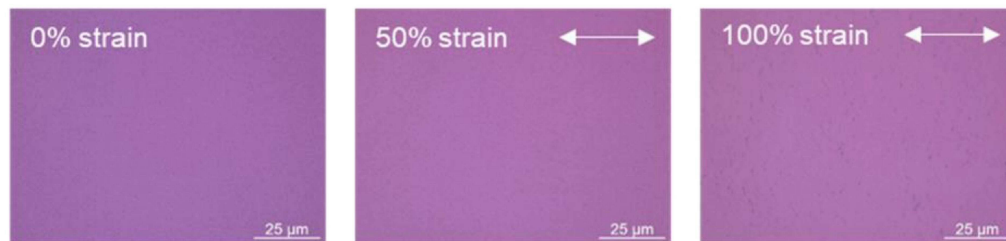


도면20

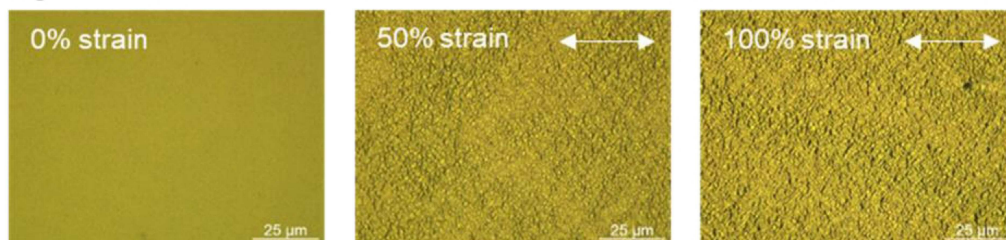


도면21

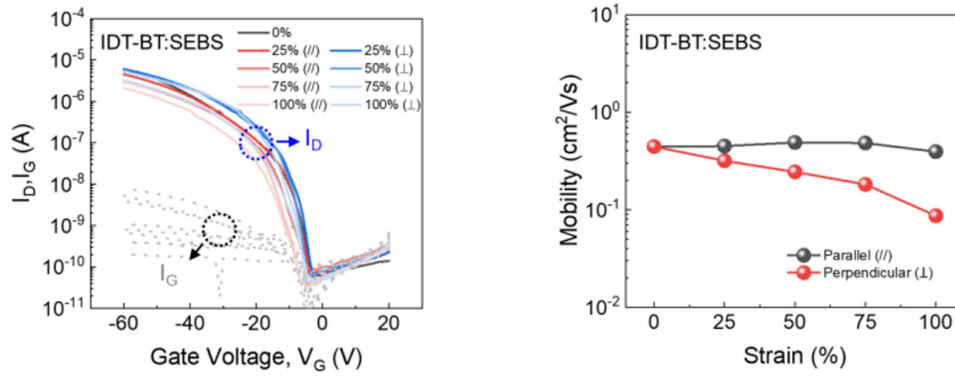
Pristine IDTBT:SEBS



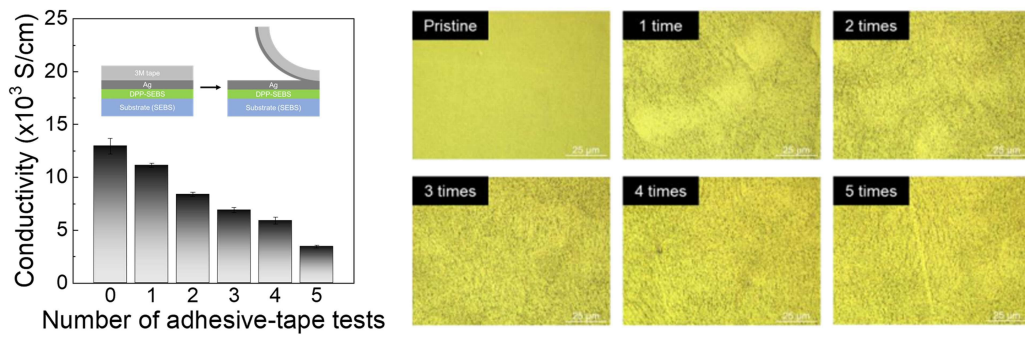
Ag metallized IDTBT:SEBS



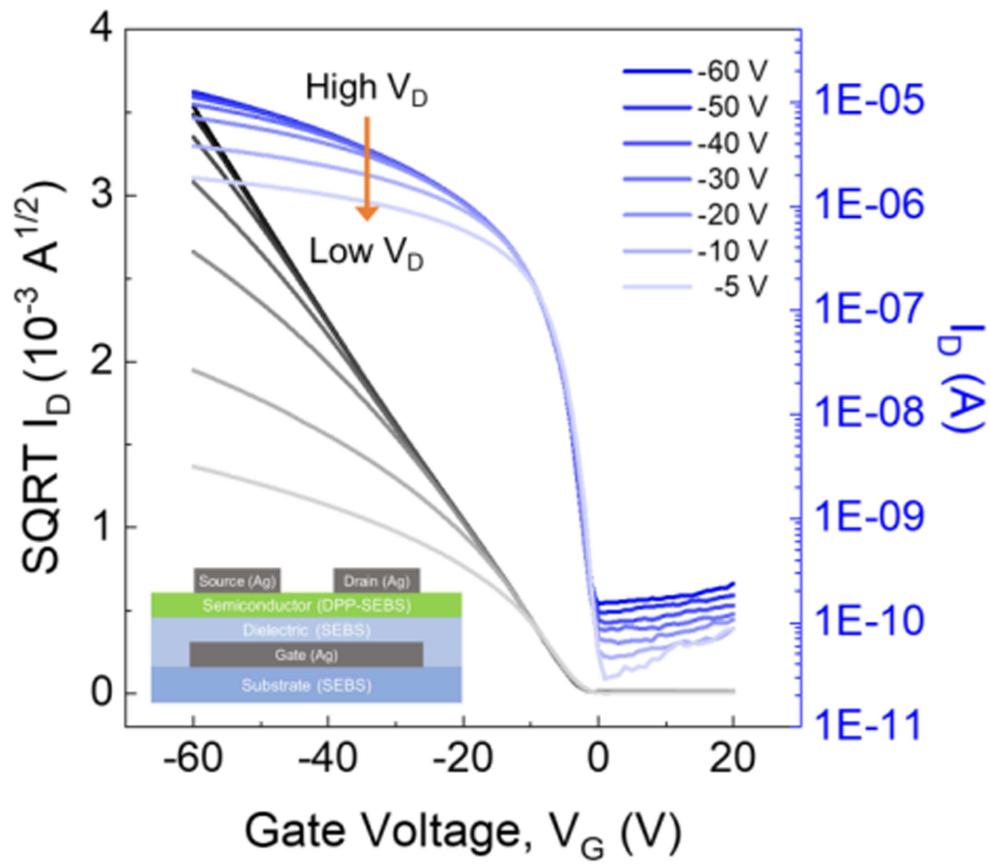
도면22



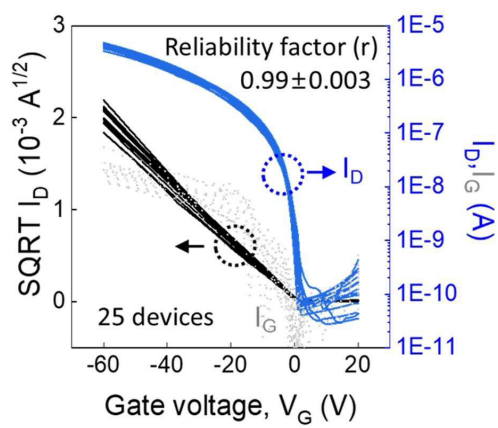
도면23



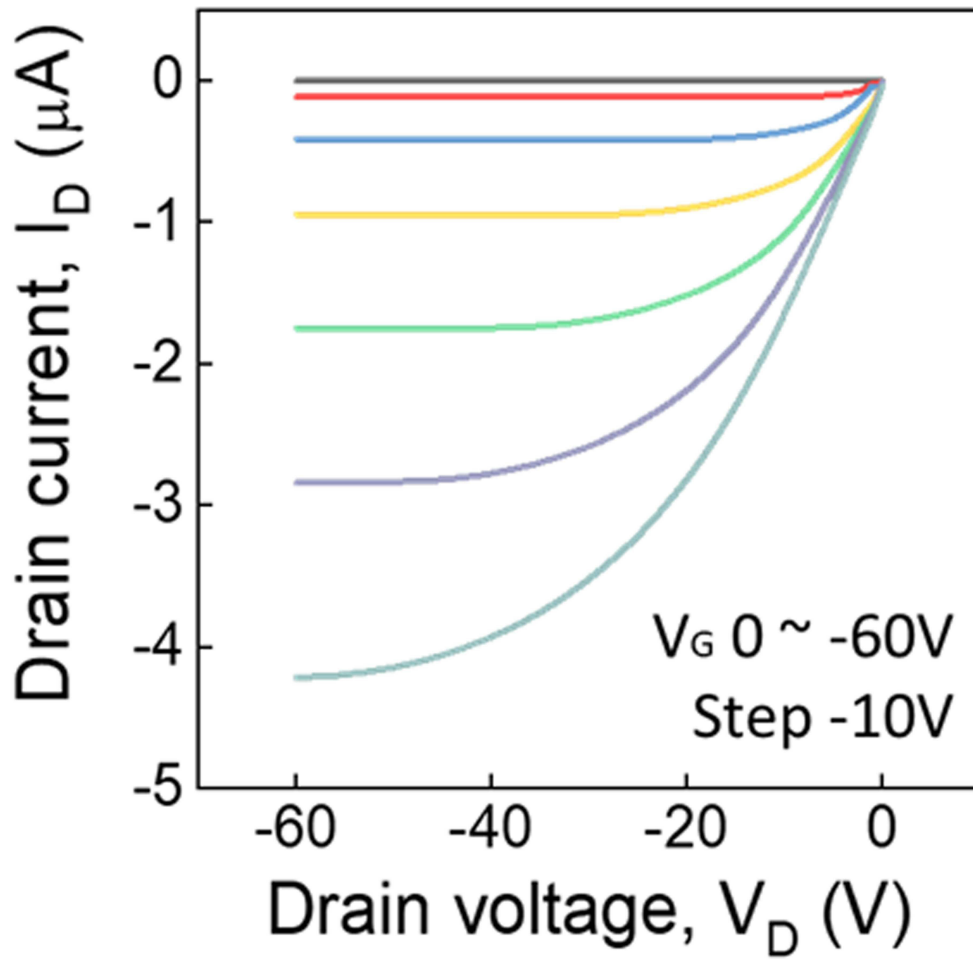
도면24



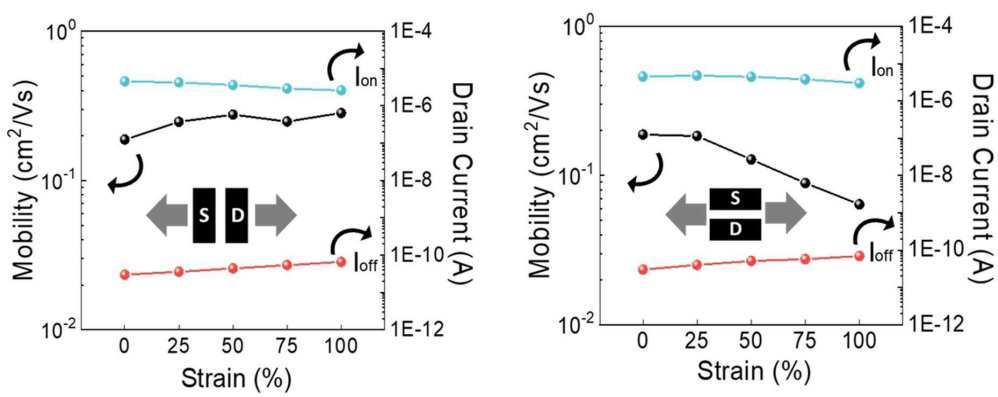
도면25



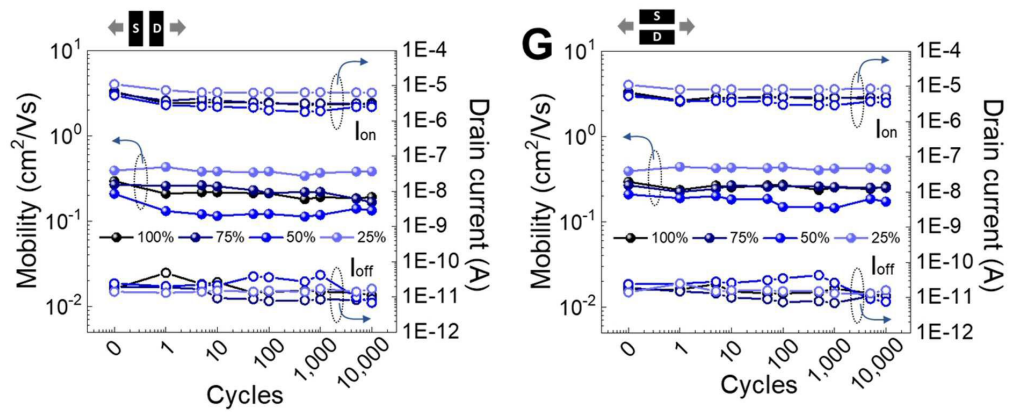
도면26



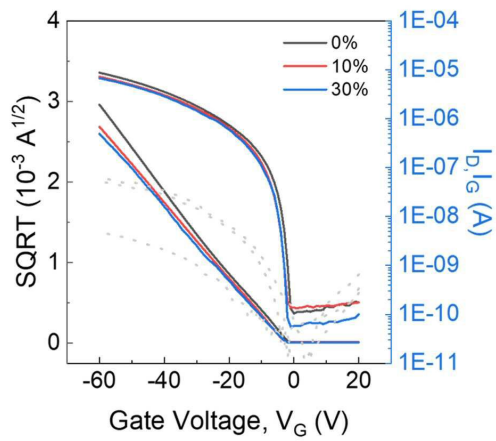
도면27



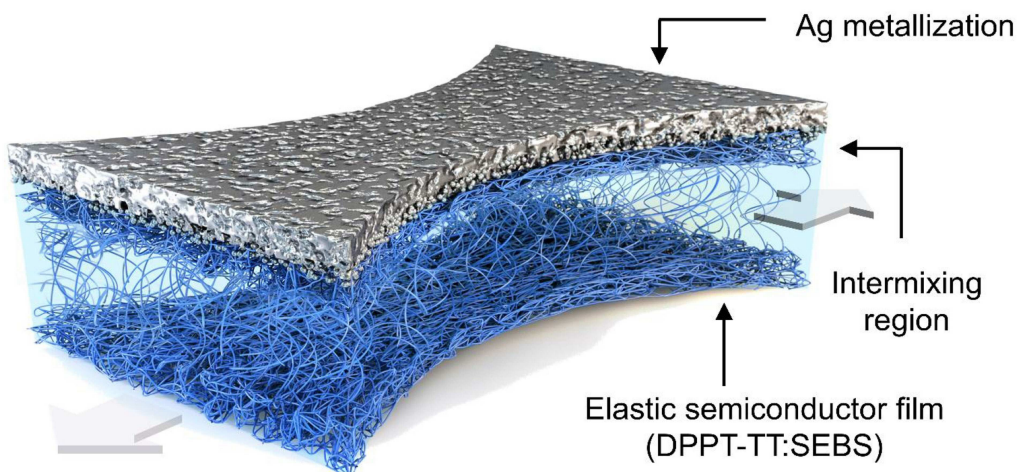
도면28



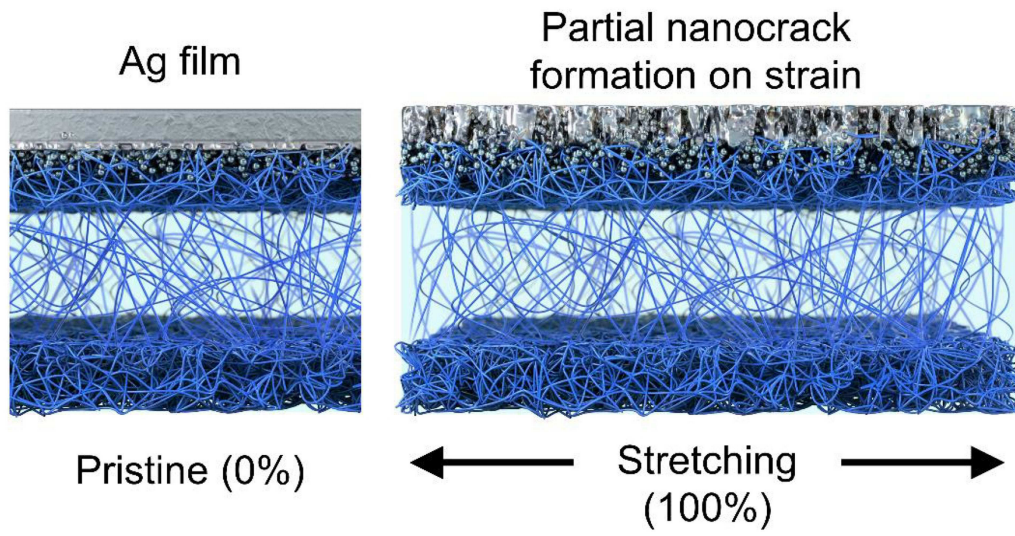
도면29



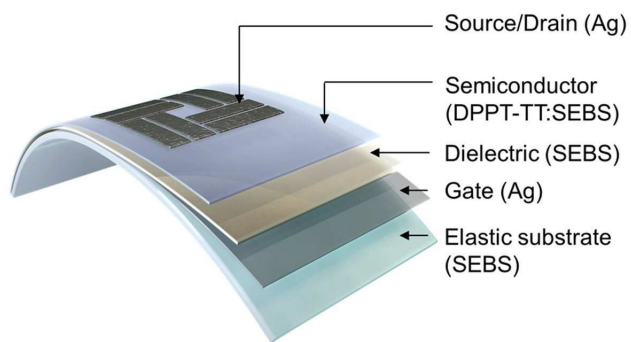
도면30



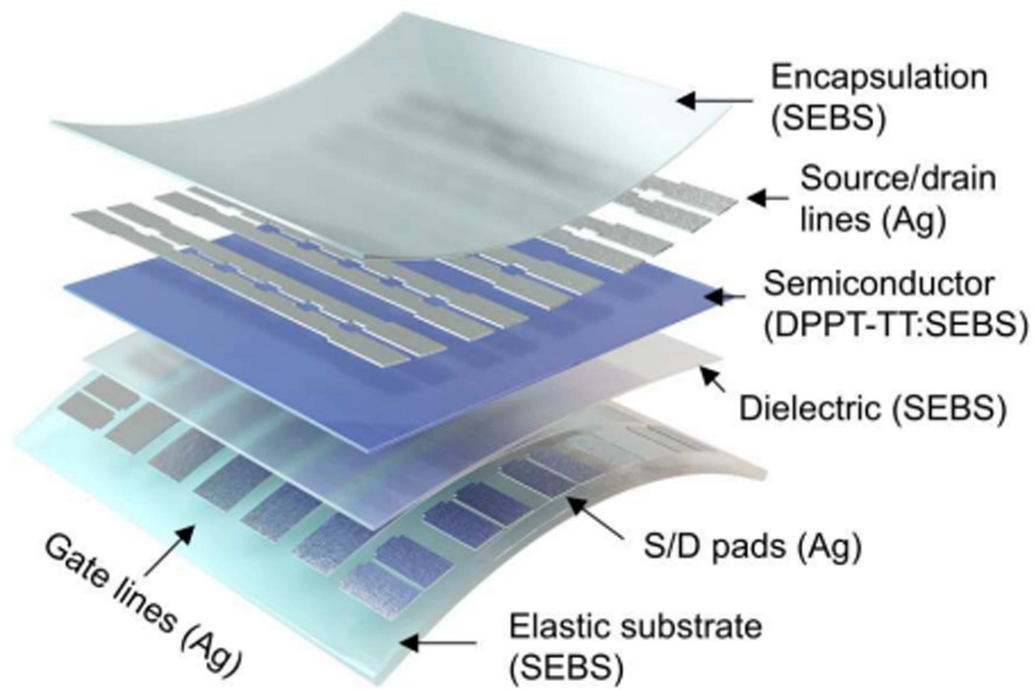
도면31



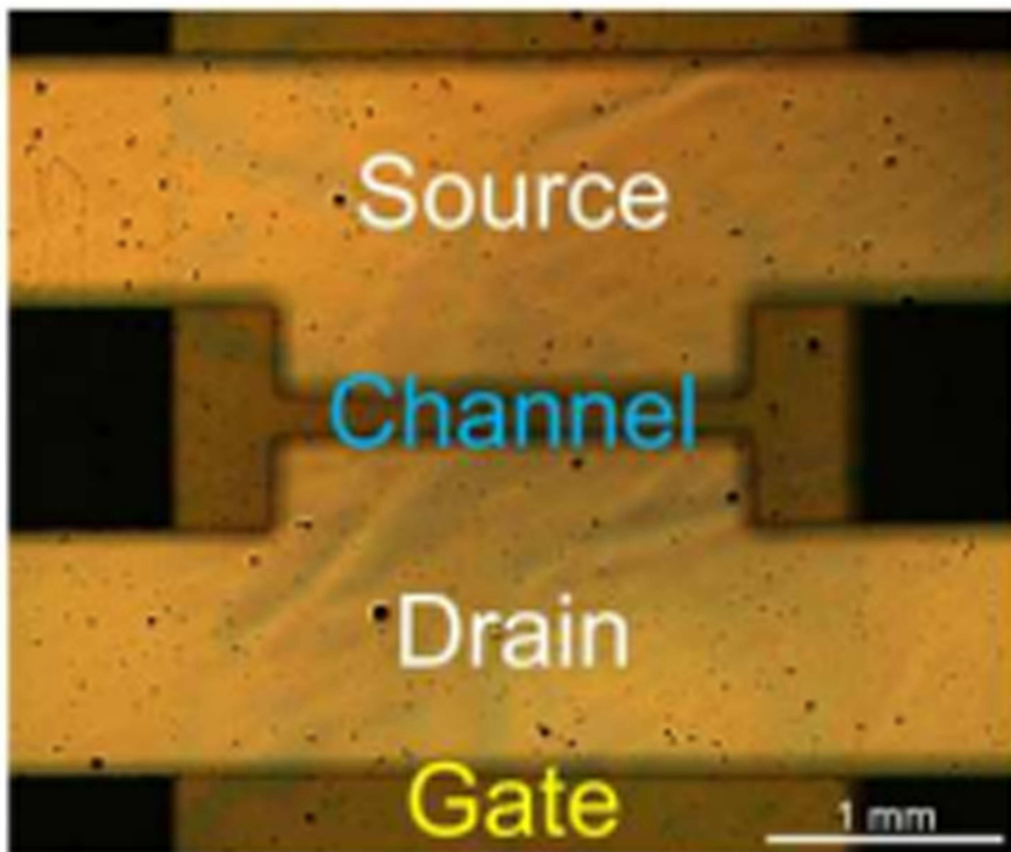
도면32



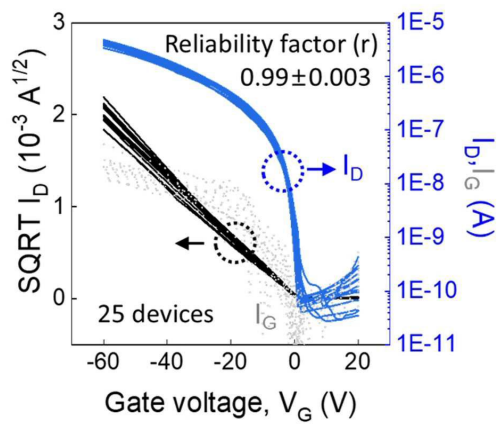
도면33



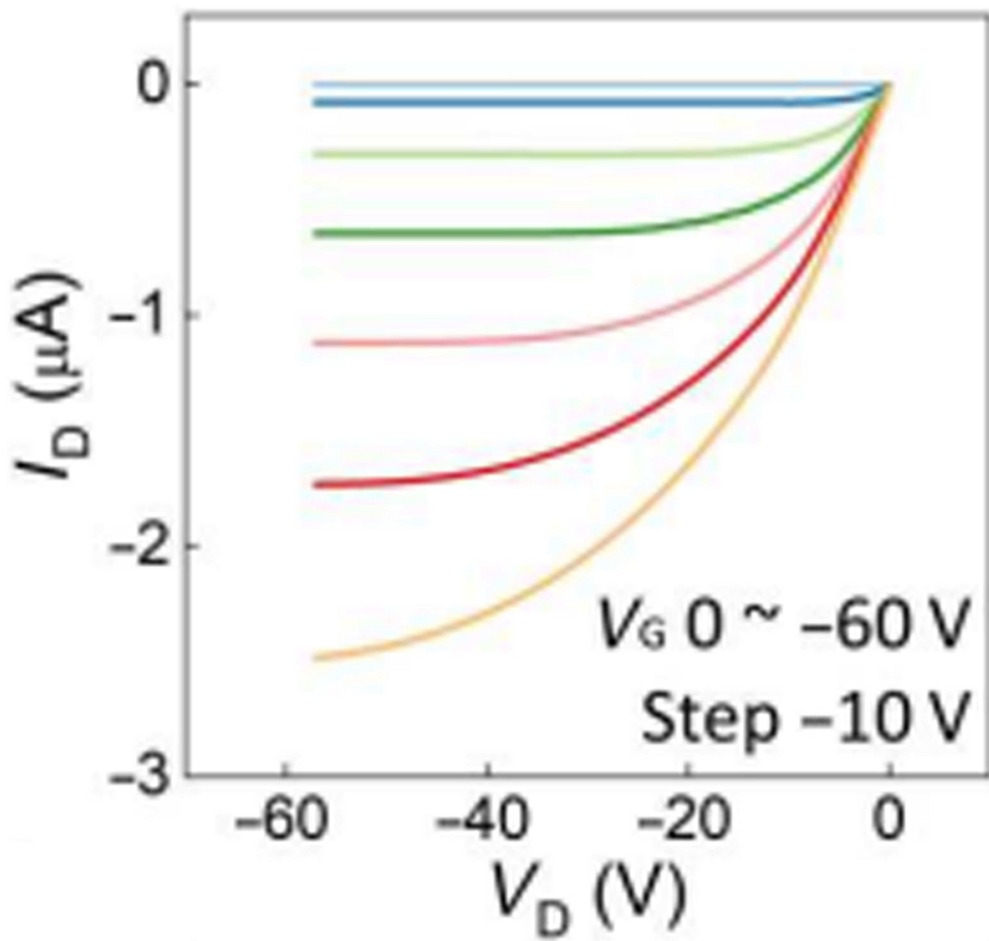
도면34



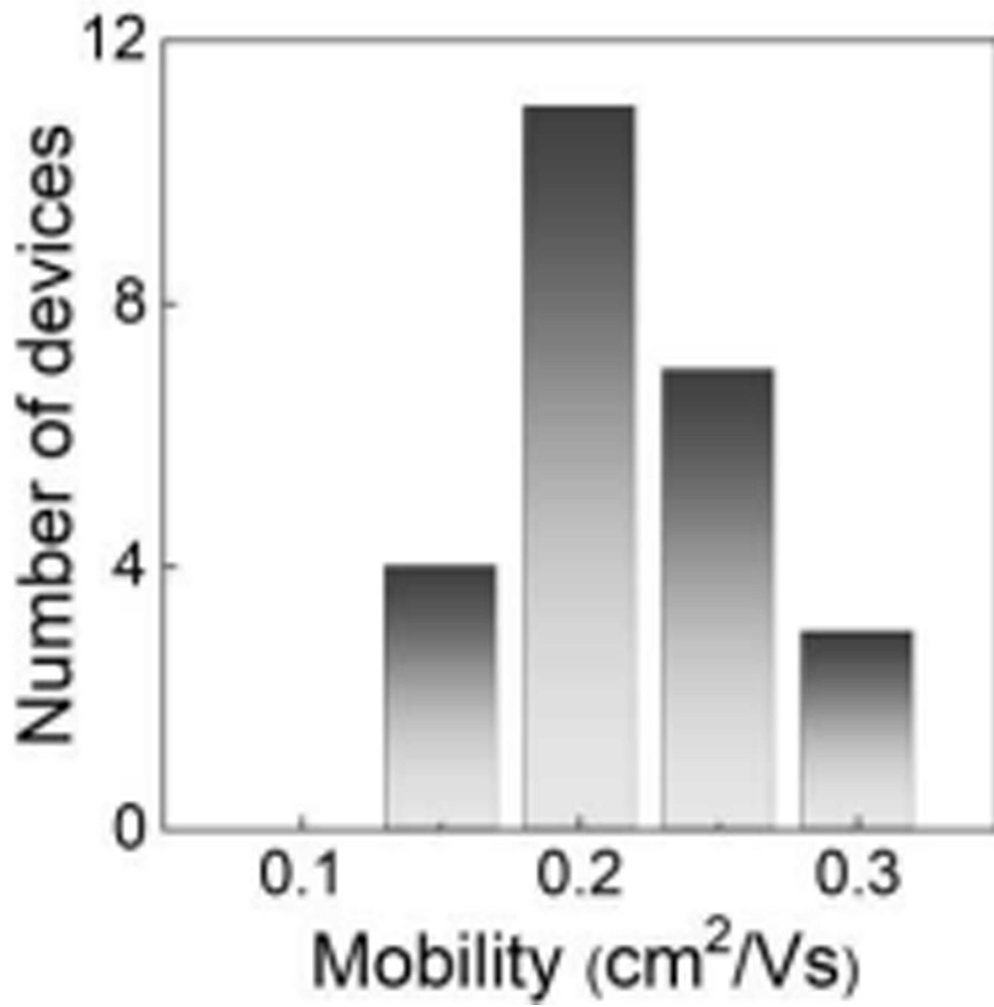
도면35



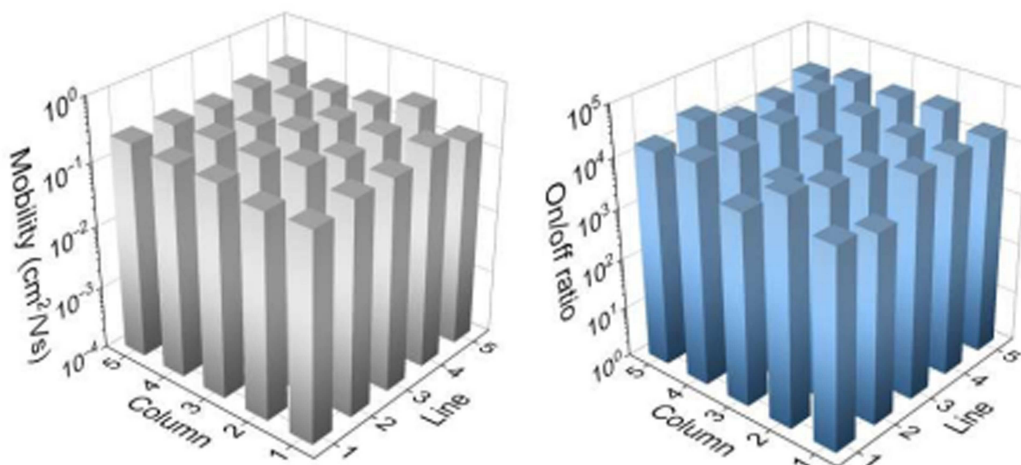
도면36



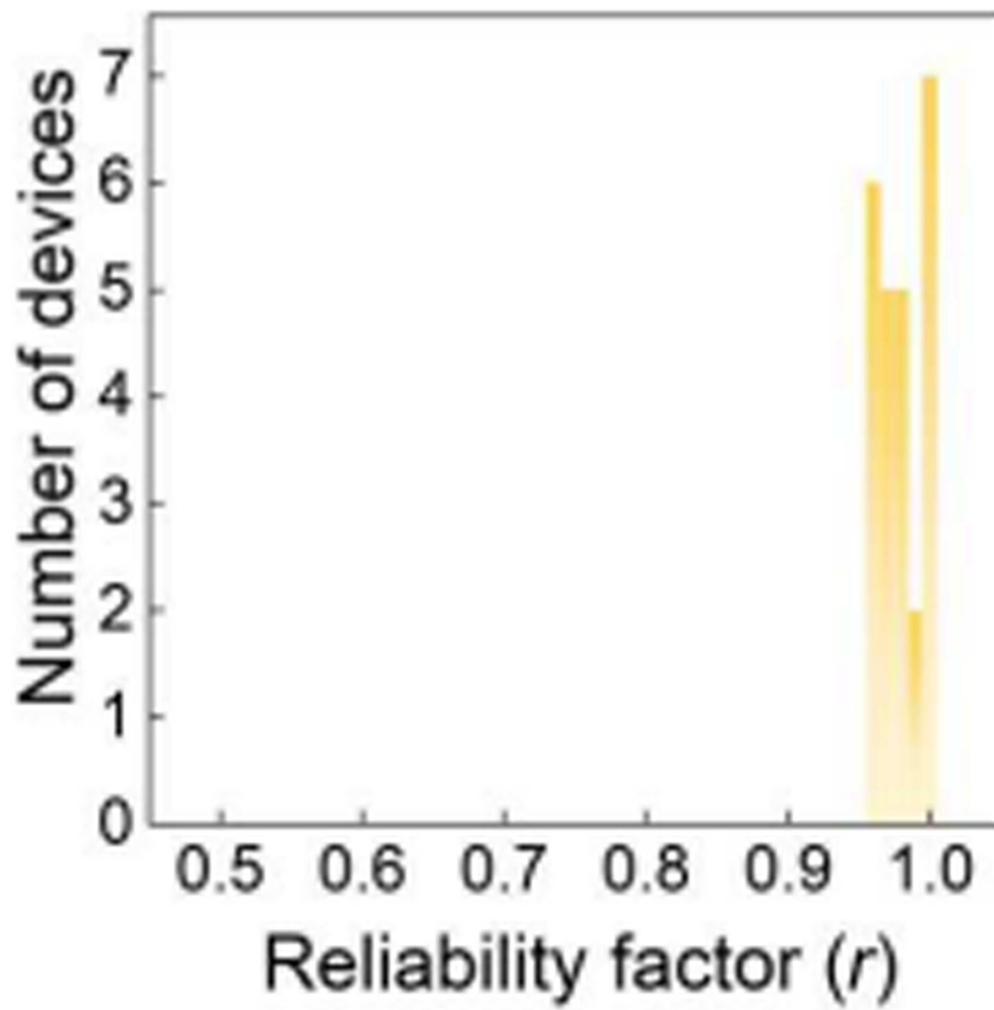
도면37



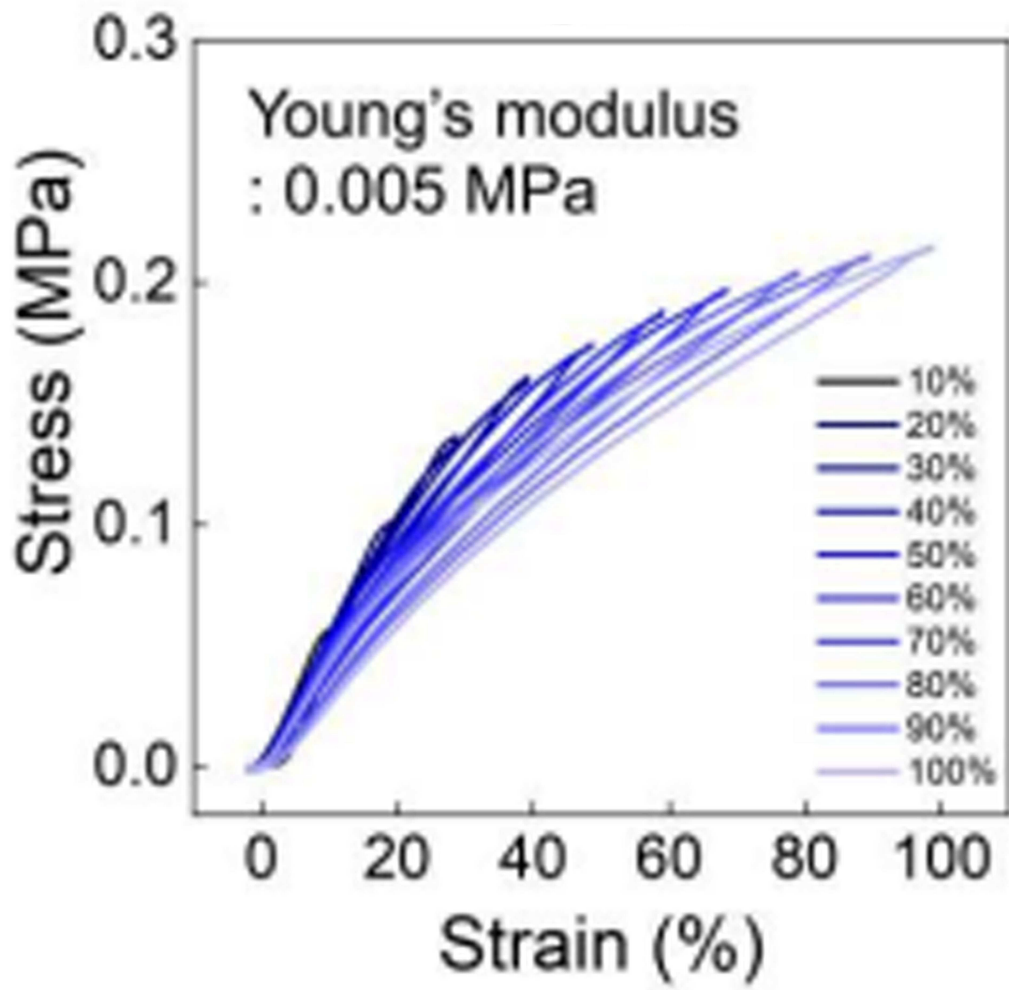
도면38



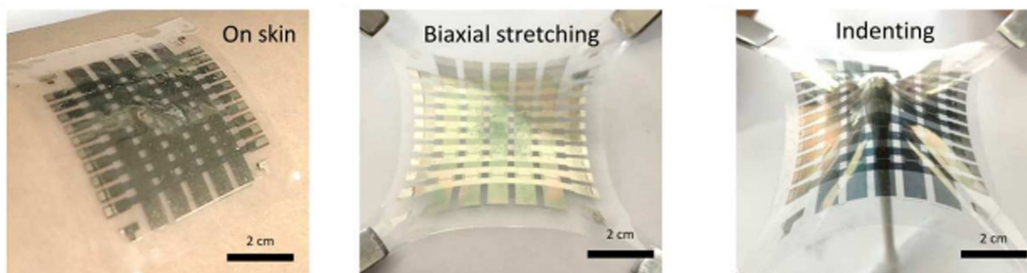
도면39



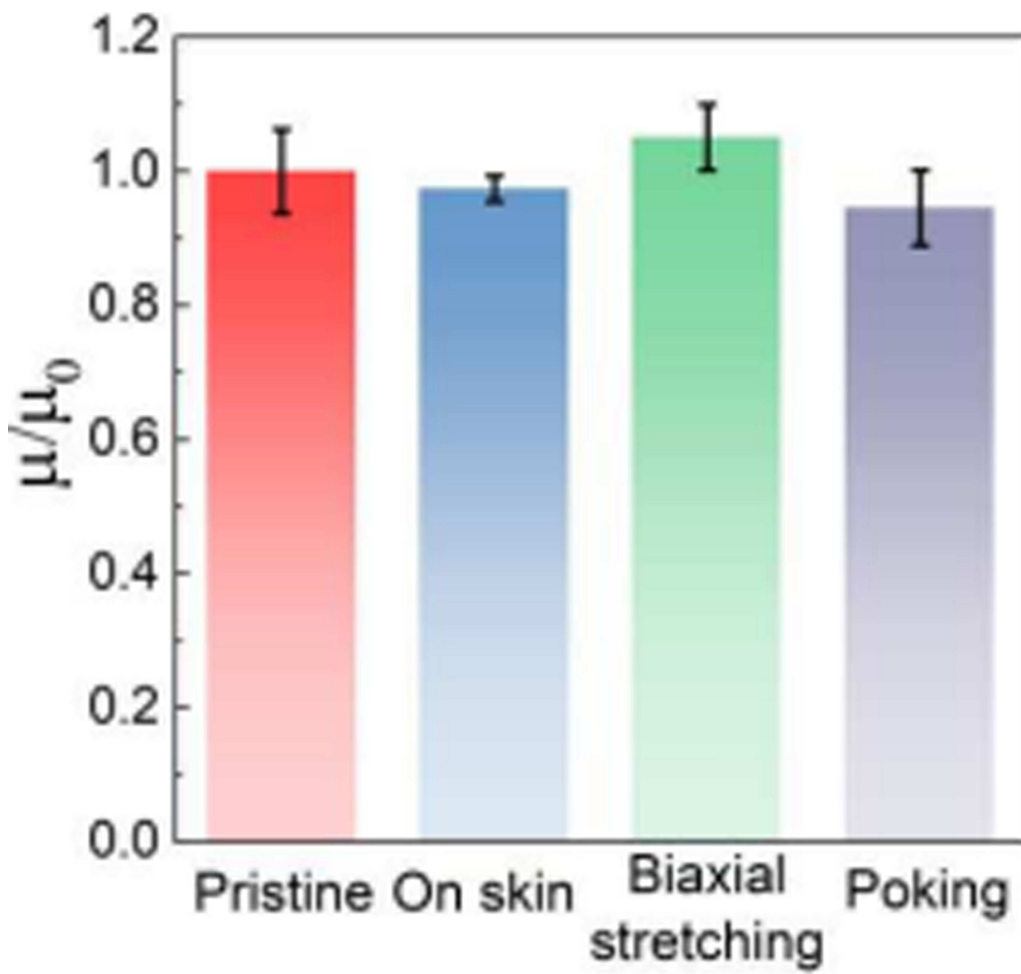
도면40



도면41



도면42



도면43

